MEMS와 전자 패키징을 위한 마이크로 접합 공정

유 중 돈

Microjoining Process for MEMS and Electronic Packaging

Choong-Don Yoo

1. 서 론

마이크로 접합 공정은 미세 부품이나 박판의 접합에 사용되며, 이를 위해 다양한 공정이 개발되었다. 최근 MEMS (Micro Electro Mechanical System)의 활용 범위가 증가하고 있으며, MEMS에 사용되는 미세한 구조물의 접합이나 패키징에 접합 공정이 활용되고 있다. MEMS는 발전 단계이지만 전자 패키징 (electronic packaging)은 성숙 단계인 반도체 산업에 사용되고 있다. 본고에서는 MEMS와 전자 패키징에 사용되는 마이크로 접합공정과 향후 전망에 대해 개괄적으로 설명하고자 한다.

MEMS와 관련한 연구는 1980년대 초에 시작되었으며 반도체 제조에 사용되는 마이크로 가공기술을 이용하여 미세한 구조물과 전기회로를 제조한다. 주로 가속도계와 압력계와 같은 센서의 제작에 사용되고 있지만, 최근 응용 분야를 넓히고 있으며 미국 TI 사에서 개발한 DLP (Digital Light Processing) 칩이 좋은 예이다. MEMS에서 사용되는 접합 공정은 주로 패키징에 적용되고 있으며, 아직 미세한 부품의 접합에는 사용되지 못하고 있다. 대표적인 MEMS의 접합 공정으로 anodic 본딩과 wafer fusion 본딩을 들 수 있으며, MEMS의 접합 분야는 아직 초기 단계이므로 새로운 공정이 계속 개발되고 있다.

반도체 산업은 MEMS와 달리 성숙 단계로서 전자 패키징에 사용되는 접합 기술도 체계적으로 정립되어 있으며, 전자 부품의 입출력 단자 수와 실장 밀도가 증가함에 따라 Fig. 1에 보인 바와 같이 다양한 패키징 방법과 접합 방법이 사용되고 있다. 반도체 제조 과정을 크게 실리콘 칩(silicon chip)의 제작, 패키징, 검사의 3 단계로 구분 할 수 있으며, 패키징과 검사 공정이 전체 원가의 70%를 차지하며, 패키징은 칩의 크기와 성능에 큰 영향을 준다. 전자 패키징에 사용하는 접

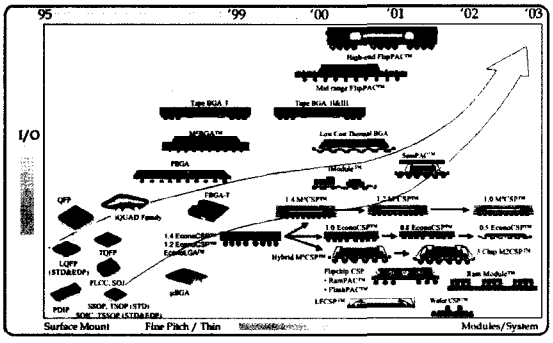

Fig. 1 Trends of electronic packaging

합 공정은 반도체 회로와 기판에 손상이 가지 않도록 낮은 온도에서 접합이 이루어져야 한다.

전자 패키징의 단계(level)를 Fig. 2에 나타난 바와 분류한다: 0단계는 칩 내부의 interconnection 단계, 1단계는 반도체 칩을 single chip module (SCM)로 패키징하는 단계, 2단계는 SCM을 PCB 등의 카드(card)에 접합하는 단계, 3단계는 여러 장의 카드를 connector 등을 이용하여 보드에 결합시키는 단계이고, 3단계 이상에서 시스템을 구성하게 된다. COB (Chip on Board)와 MCM (Multi-Chip Module) 등의 기술은 1, 2 단계가 결합된 형태이며, 이를 1.5

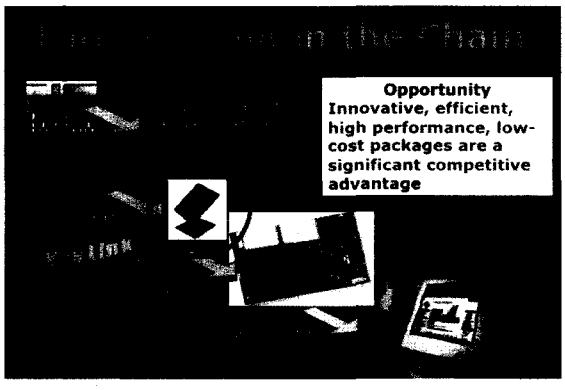

Fig. 2 Level of electronic packaging

단계라고 부르기도 한다. 마이크로 접합 기술은 주로 1, 2단계에서 사용되며, 1단계에서 사용되는 공정으로 와이어 본딩, TAB (Tape Automated Bonding), 플립칩(flip chip), 확산 접합(diffusion bonding), ACF (Anisotropic Conductive Film) 등을 들 수 있고, 2단계에서 웨이브 솔더링(wave soldering)과 리플로우 솔더링(reflow soldering) 공정이 사용되고 있다.

여기에서는 MEMS 패키징에 사용되는 anodic 본딩과 wafer fusion 본딩, 전자 패키징의 1 단계에서 가장 많이 사용되는 와이어 본딩과 플립칩 공정의 기본적인 원리와 함께 마이크로 접합 기술에 대한 전망에 대하여 설명하고자 한다.

2. MEMS 패키징 공정

2.1 Anodic 본딩

Anodic 본딩은 electrostatic 본딩 또는 field-assisted 본딩이라고도 부르며, 1960년대 후반에 개발되어 반도체의 밀봉에 사용된다. 초기에는 glass/metal의 접합에 사용되었으며, glass/silicon의 접합에도 사용되고 있다. Anodic 본딩은 Fig. 3에 보인 바와 같이 열을 가한 상태에서 전압을 인가하여 중간재(interlayer)를 사용하지 않고 직접 접합한다.

기존의 접합 방법에 비하여 anodic 본딩의 가장 큰 장점은 저온에서 접합이 가능한 것이다. 재료를 hot plate 위에 놓고 가열하며, 온도의 범위는 180-500℃, 전압의 범위는 200-1000V, 접합에 소요되는 시간은 5-10분이다. 작업 온도는 glass의 용융점보다 낮은 glass-softening 온도 부근이므로 반도체 chip의 Al-Si metallization의 소결 온도보다 낮다. 접합은 진공 또는 대기 중에서 수행할 수 있으며, 먼지가 없는 clean room에서 작업하여야 한다. 건전한 접합부를 형성하려면 재료의 표면 상태를 조절해야 한다. 재료의

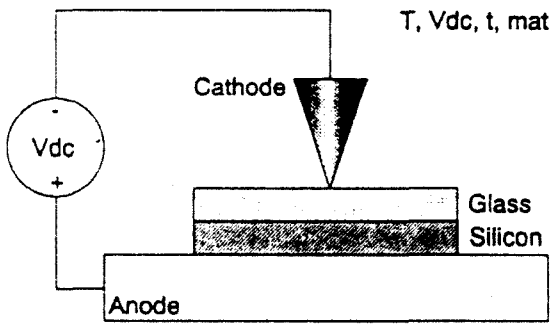

Fig. 3 Schematic of anodic bonding (glass-Si)

표면이 평편해야 하며 (표면 거칠기 〈 1μm), silicon 표면의 산화막 두께는 200nm 보다 작아야 한다. 이종 재료 간에 직접 접합이 이루어지므로 재료의 CTE가 유사하여야 하며, 작업 온도가 증가하면 CTE 차이에 의해 열응력이 발생하기 때문에 일반적으로 450℃ 이내의 온도에서 접합한다.

Anodic 본딩의 접합 원리는 glass에 함유된 Na 원소의 이동에 의해 접합이 이루어지는 것으로 알려져 있다. 온도를 증가시키면 glass는 고체 상태에서 전해액과 같은 역할을 하며 (conductive solid electrolyte), Fig. 3에 보인 바와 같이 glass는 음극과 연결되어 있기 때문에 Na 이온은 음극으로 이동하며, Na 이온의 이동으로 인하여 생성된 접합 계면의 ion-depleted zone에서 높은 전기장 (electric field)이 발생한다. 높은 전기장에 의해 electrostatic force가 발생하여 glass는 metal 또는 silicon와 긴밀하게 접촉하며 (intimate contact), 이와 같은 긴밀한 접촉을 통하여 접합된다. 그러므로 anodic 본딩이 발생하려면 유리와 같이 고온에서 전기 전도성을 가지며, Na와 같은 원소를 포함하여 계면에서 얇은 ion depleted zone을 형성하는 재질이어야 한다. Anodic 본딩은 높은 전기장으로 인하여 dielectric breakdown이 발생할 수 있으며, Na는 반도체 성능에 바람직하지 않을 수도 있다.

2.2 Wafer fusion 본딩

Wafer fusion 본딩은 silicon과 silicon을 직접 접합하는 공정이며, fusion bonding, wafer bonding, direct bonding 등으로 다양하게 부른다. 이와 같은 용어 중에서 fusion bonding이라는 용어는 오해를 부를 수 있는데, 이는 silicon의 용융 온도는 1410℃이지만 wafer fusion 본딩의 작업 온도는 대략 800℃이기 때문에 접합 과정에서 silicon의 용융이 발생하지 않는다. Wafer fusion 본딩은 표면 처리, 상온 접합 및 annealing의 3단계로 구성되며, silicon의 표면 처리 상태에 따라 친수성 표면(hydrophilic surface) 또는 소수성 표면 (hydrophobic surface)을 사용하는 방법으로 구분한다. 그러나 두 방법은 표면 처리된 silicon을 상온에서 접촉시켜 Van der Waals force로 접합하고, 고온의 annealing 공정으로 화학적 결합에 의한 접합부를 형성시키는 공통점을 가지고 있다. 여기에서는 친수성 표면인 경우에 대해서만 설명한다.

친수성 표면을 사용하는 경우, wafer 본딩은 Fig. 4에 보인 바와 같이 Si 표면에 생성된 OH group 간의 화학적 반응에 의해 고온에서 공유 결합이 발생한다.

$$[Si\text{-}OH] + [OH\text{-}Si] \rightarrow [H_2O] + [Si\text{-}O\text{-}Si]$$

그러므로 Si 표면에 OH group을 형성시키는 oxidation과 hydration의 전처리 과정이 필요하다. 먼저 Si의 표면에 산화막을 형성시킨 wafer를 H_2O_2-H_2SO_4, diluted H_2SO_4 등의 용액에 넣어 SiO_2를 SiOH로 변화시킨다. 표면 처리된 wafer를 상온에서 접촉시키면 수소 결합(hydrogen bond)에 의해 자발적으로 접합되며 (spontaneous bonding), 이를 Silanol bond라 한다. 이와 같이 2차 결합에 의한 접합력은 작지만, 두 wafer의 위치를 고정시키기에 충분하다. 고온에서 annealing 시키면 위의 반응식에 나타난 바와 같이 dehydration 이 발생하여 접합된다.

Annealing 과정에서 가열 온도는 접합 강도에 큰 영향을 준다. 온도가 300℃ 이하에서는 2차 결합에 의한 접합 강도와 유사하다. 300℃에서 dehydration 이 시작하여 수증기가 발생하며, 접합 강도가 증가하지만 일정한 접합 강도 이상으로 증가하지 못한다. 800℃의 온도에서 접합 강도가 다시 증가하기 시작하며, 1000℃에서 접합 강도는 single crystal silicon의 강도인 10-20Mpa에 달한다. 접합시 약간의 압력을 가하면 접합 강도를 높일 수 있다. Wafer 본딩에서 접합 강도를 높이려면 annealing 온도를 800℃ 정도로 높여야 하기 때문에 silicon의 표면에 전기 회로가 있는 경우에는 wafer 본딩을 사용할 수 없다. 또한, 접합 공정은 먼지가 없는 clean room에서 수행하여야 하고 wafer 표면은 anodic 본딩에 비해 평편하고 표면 거칠기도 작아야 한다 (4nm vs. 1μm). 일반적으로 silicon wafer의 작업은 clean room에서 수행하며 상용 wafer의 표면 상태는 wafer 본딩의 요구조건을 만족시키기 때문에 크게 문제되지 않는다.

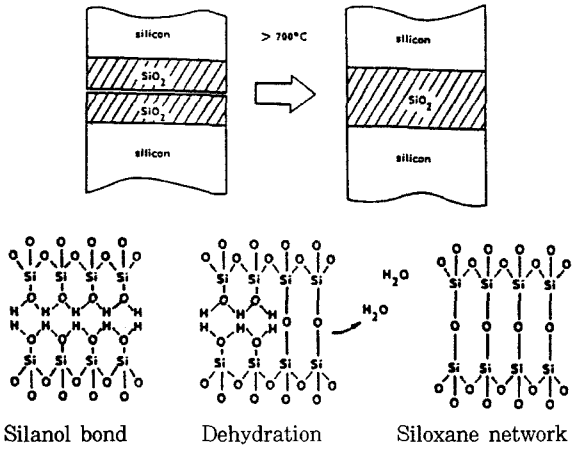

Fig. 4 Mechanism of wafer fusion bonding

2.3 기타의 마이크로 접합 기술

MEMS에서 사용되는 기타의 접합 기술로서 Au-Si eutectic 본딩, adhesive 본딩, 솔더링과 브레이징, 마이크로 히터를 이용한 접합 공정 등을 들 수 있다. 앞에서 언급한 anodic 본딩과 wafer fusion 본딩 기술과 함께 MEMS에서 사용되는 접합 기술은 장단점이 있기 때문에 일반적으로 적용할 수 있는 공정이 존재하지 않고 필요에 따라 접합 공정을 선택해야 한다. 아직 MEMS의 시장이 크지 않지만, 향후 발전 가능성이 높기 때문에 MEMS의 접합 공정도 꾸준히 개발되고 있다.

3. 전자 패키징 공정

3.1 와이어 본딩

와이어 본딩은 1 단계 패키징의 90% 이상을 차지하는 공정으로 초음파 진동을 이용하여 와이어와 패드 사이에 고상 (solid state) 접합부를 형성하며, 초음파와 함께 열을 가하는 열초음파 (thermosonic) 공정을 사용하여 생산성을 높인다. 와이어 본딩 공정은 Fig. 5에 보인 바와 같이 전기 방전 또는 토치를 이용하여 직경 10-20μm인 와이어의 끝 부분을 용융시키면 표면장력에 의해 볼(ball) 형태로 된다. Capillary tip을 이용하여 볼을 접합부 패드 위에 위치시키고 압력과 초음파를 가하면 Al 패드의 산화막과 불순물이 제거되고 Au와 Al 간의 금속 접촉이 발생하여 고상 접합부를 형성

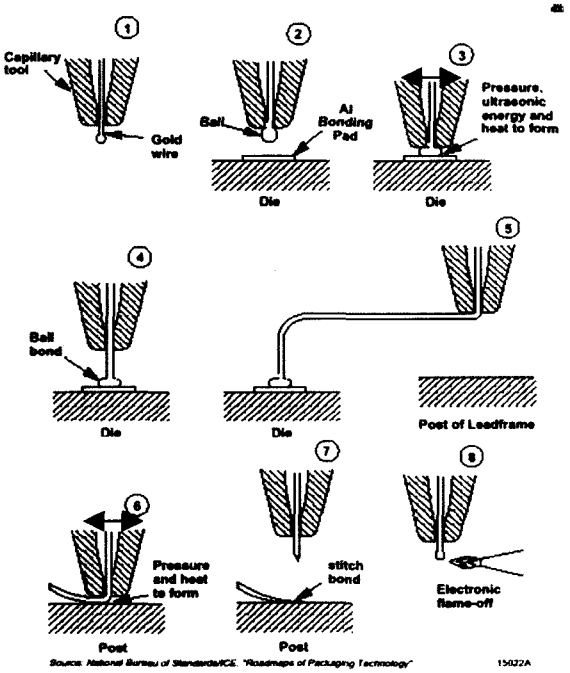

Fig. 5 Sequence of wire bonding

한다. Capillary tip을 이동하여 다음의 접합 위치에서 와이어에 압력을 가하여 접합부를 형성하고 와이어를 끊으며, 이를 wedge bond라고 한다.

와이어의 재료는 주로 Au가 사용되며, 이는 Au가 고온에서 산화막을 형성하지 않고 쉽게 변형되기 때문이다. Au 와이어의 강도를 증가시키기 위하여 Cu-doped 또는 Be-doped한 Au 합금을 사용하며, 접합 계면에서 확산에 의한 금속간 화합물과 Kirkendahl void가 발생한다. 와이어의 재료로 Al, Ag, Cu 등을 사용하기도 한다. Al 합금을 사용하면 Au와 달리 금속간 화합물이나 Kirkendahl void가 발생하지 않지만, 산화막을 제거해야 한다. Ag 와이어는 전기와 열전도도가 높지만, 부식에 취약한 단점이 있다. Cu 와이어는 내식성과 전도율이 우수하지만, 표면에 산화막이 형성되므로 환원성 분위기 등을 이용하여 표면에 산화막이 없는 볼을 형성해야 한다.

와이어 본딩 공정의 접합 속도를 증가시키고 와이어 간의 간섭을 방지하기 위하여 패드를 반도체 칩의 외곽에 정렬시킨다. 그러므로 패드 간의 간격(pitch)은 볼이나 wedge의 크기 뿐만 아니라 capillary tip의 크기에 의해 일정한 거리를 유지하여야 한다. 또한 패드가 반도체 칩의 주위에 위치하기 때문에 플립칩에 비하여 칩 내부의 회로가 복잡하다. 이와 같은 단점으로 인하여 최근 플립칩의 사용이 증가하는 추세이지만, 와이어 본딩 접합부의 신뢰성이 높고 반도체 산업의 장치 산업 특성상 상당 기간 와이어 본딩 공정이 사용될 것으로 예상한다.

3.2 플립칩 본딩

플립칩은 신뢰성이 낮은 수동 와이어 본딩을 대체하기 위해 1960년대 초에 IBM에서 개발되었으며, 플립칩은 Fig. 6에 나타난 바와 같이 UBM (Under Bump Metallurgy), 솔더볼, 언더필(underfill)로 구성된다. UBM은 솔더볼이 패드에 젖을 수 있도록 Al 패드 위에 형성된 금속층이다. 솔더볼은 ceramic 기판의 경우에는 95%Pb-5%Sn (T_m=315℃) 조성을 사용하고, PCB 등의 기판에서는 37%Pb-63%Sn (T_m=183℃)의 eutectic 조성을 사용한다. 최근 환경 문제로 인하여 무연 솔더의 사용이 의무화 되기 때문에 조만간 무연 솔더볼을 사용해야 하며, 솔더볼의 직경은 100μm 이내로 작아지는 추세이다. 언더필은 기판과 칩 및 솔더 접합부의 열팽창 계수의 차이에 의해 발생한 열응력 때문에 접합부가 파괴되는 것을 방지하기 위해 칩과 기판 사이에 접착제를 채우는 작업이다. 언더필은 열응력

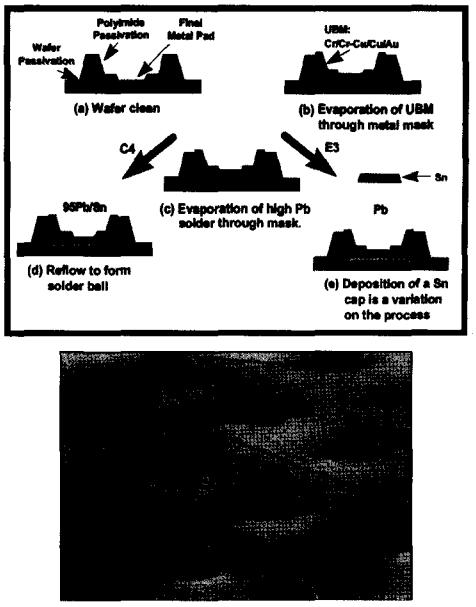

Fig. 6 Flip chip package

을 감소시키고 피로 수명을 증가시키지만, 플립칩의 패키징 공정에서 가장 많은 작업 시간이 소요된다.

플립칩은 reflow soldering 공정을 이용하여 solder bump를 접합하므로 자기정렬 효과(self-aligning effect)를 얻을 수 있으며, 칩 내부 회로에서 pad의 위치를 필요에 따라 결정할 수 있으므로 회로설계를 단순화 시키고 회로선의 길이를 감소시켜 전기적 성능을 향상시킬 수 있다. 또한, 회로선의 저항이 감소하여 소요 전력과 저항열을 줄일 수 있으며, 패키징 방법 중에서 집적 밀도가 가장 높은 COB와 MCM의 기본 요소로 사용되고 있다. 그러나 플립칩의 크기가 감소함에 따라 금속간 화합물층(intermetallic compound layer)의 두께가 차지하는 비율이 증가하여 기계적 성질이 감소한다. 이와 같은 금속간 화합물은 Sn 조성비가 높은 무연 솔더를 사용하는 경우에 크게 증가하기 때문에 금속간 화합물의 성장을 억제하기 위한 연구가 활발히 진행되고 있다.

Bare 칩의 안정성을 향상시키기 위한 방법으로 CSP (Chip Scale Packaging)를 들 수 있다. CSP는 bare 칩을 패키징한 형태로서 패키징으로 인하여 CSP의 면적은 20% 이내에서 증가하지만, 안정성이 증가하고 handling 이 용이하다. 플립칩의 사용 비율은 아직 와이어 본딩 보다 낮지만, 와이어 본딩에 비해 많은 장점이 있기 때문에 사용 비율이 계속 증가하고 있다.

3.3 기타의 마이크로 패키징 기술

앞에서 소개한 와이어 본딩과 플립칩 방법이 일반적으로 널리 사용되는 전자 패키지의 접합 방법이지만,

용도에 따라 ACF, TAB, 3D 패키징 등의 방법이 사용되고 있다. 여기에서는 90년대 후반에 Intel 사에서 발표한 Bumpless Build-Up Layer (BBUL) 기술과 초음파 접합 방법에 관하여 간략하게 설명한다.

BBUL 방법은 Intel 사에서 차세대 CPU 칩의 패키징에 적용하기 위해 개발하였다. BBUL 방법의 원리는 Fig. 7에 보인 바와 같이 기존 패키징 기판의 core 층에 칩을 매립하여 전기 회선의 길이를 단축시키고, 솔더 범프로 칩과 기판을 연결하는 대신에 반도체 공정을 이용하여 기판 회로를 칩에 적층시킨다. 이와 같은 방법은 매우 단순하지만, 전기적 성능이 우수하고 입출력 단자수를 증가시킬 수 있는 장점이 있다. 그러나 하나의 칩에 기판을 연속적으로 적층시켜야 하기 때문에 생산성이 감소할 수 있을 것으로 판단된다.

초음파 접합 공정은 종방향 초음파를 이용하여 패키징하는 방법으로 솔더링과 Au 범프의 고상 접합에 적용하였다. 초음파 솔더링은 Fig. 8에 보인 바와 같이 솔더의 점탄성 특성을 이용하여 초음파에 의해 솔더 범프에 국부적으로 발생하는 점탄성 발열을 이용하여 솔더링한다. 기판을 160~180℃ 정도로 가열하고 2, 3초간 초음파를 가하기 때문에 용융 온도가 높은 무연 솔더를 사용하는 경우에 적합하고 금속간 화합물의 발생을 최소화 할 수 있는 장점이 있다. 그러나 이 방법을 사용하려면 칩의 패드에 금속 범프를 형성해야 하며 현재 개발중인 공정이다. 초음파를 이용한 Au 범프의 고상 접합 방법은 미국 Colorado 대학에서 처음 시도한 방법을 변형시켜 Fig. 9에 보인 바와 같이 Au 범프의 형상을 스트립 형상으로 변형한 방법이다. 마찰력이 증가하여 Colorado 대학의 결과 보다 우수한 접합 강도를 얻을 수 있지만, 칩과 기판의 패드에 스트립 형상의 범프를 형성해야 한다.

4. 요 약

MEMS와 전자 패키징에 관련한 접합 기술을 개략적으로 소개하였으며, 이와 같은 마이크로 접합 기술은 기존의 용접과 접합 공정과 함께 재료의 전기적 또는 화학적 반응을 이용하는 것이 특징이다. 최근 마이크로 접합 분야에 대한 수요와 시장 규모가 증가하는 추세이며, 특히 무연 솔더의 사용이 의무화 됨에 따라 새로운 재료와 공정에 대한 연구가 필요하다. 이와 같은 마이크로 접합 분야는 기존의 용접과 접합 관련 기술을 적용할 수 있기 때문에 용접과 접합 분야의 전문가는 타 전공의 전문가에 비해 상대적으로 접근하기 용이한 장점이 있다. 그러므로 용접 접합 전문가가 마이크로 접합 분야에 관심을 갖고 이 분야를 선도해 나가는 것이 중요할 것으로 생각한다.

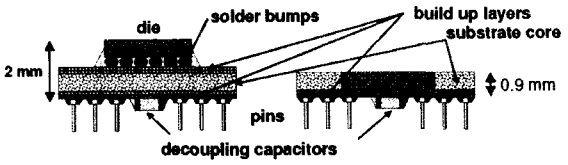

Fig. 7 BBUL package

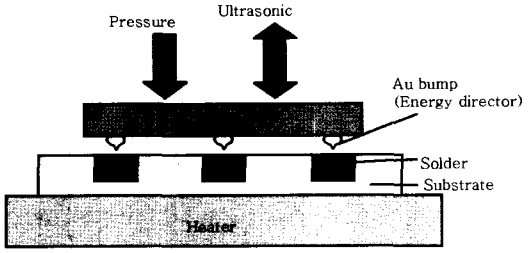

Fig. 8 Schematic of ultrasonic soldering

Fig. 9 Crossed-strip gold bump bonding with ultrasonic

• 유중돈 (兪仲敦)
• 1956년생
• KAIST 기계공학과
• 용접/접합 공정, 마이크로 접합공정
• e-mail: cdyoo@kaist.ac.kr