

순시 정전 시 역률 개선 회로의 동작 특성에 관한 연구

李海敦[†], 崔圭夏*

A Study on the Operational Characteristics of PFC at Instantaneous Power Interrupt

Hai-Don Lee and Gyu-Ha Choe

요 약

최근 설비에 대한 고 역률과 저고조파의 요구가 증가하고 있어 국제적으로 고조파에 대한 규제가 강화되고 있다. 고조파를 줄이고 규제에 적합하기 위하여 역률 개선(PFC) 회로가 일반적으로 사용되어지고 있다. 이러한 역률개선(PFC)회로의 제어방법으로 중, 대용량 스위칭 전원장치에 가장 적합한 것으로 알려진 평균 전류 제어방식이 가장 많이 사용되어지고 있다. 그러나 순시 정전이 된 후 복전 시 역률개선회로의 스위칭 소자가 빈번하게 파손이 되고 있다. 본 논문에서는 이러한 문제점의 원인을 규명하고 해결 방법을 제안하였다.

ABSTRACT

Recently, there have been increasing demands for high power factor and low harmonic distortion in the current drawn from utility. The harmonic limits imposed by international standards. It need the PFC techniques in order to reduce line current harmonics and comply with the standards. The average current control method that is the most proper PFC control method in a switching power supply of middle and high power has been used mostly to PFC control method. However, the switching device of PFC circuit has frequently destructed at power return after instantaneous power interrupt. Therefore, this paper have verified the cause of this problems and proposed the solution through simulation and experiment

Key Words : Power factor correction, Power factor, Switching mode power supply, Boost converter, Harmonic, Instantaneous power interrupt.

1. 서 론

통신기기는 물론 모든 전자 기기에 안정된 전원을 공급하는 전원장치로 스위칭 전원장치가 보편적으로 사용되고 있다. 그 중 교류를 입력으로 하고 있는 스위칭 전원장치의 정류회로는 구성이 간단하고 저가인

커패시터 입력형 정류회로가 일반적으로 사용되어져 왔다. 이 정류방식은 입력전류 파형이 펄스 형태로 되어 많은 고조파를 발생할 뿐만 아니라 역률이 0.65이하로 낮아 많은 무효전력을 발생하고 있다. 이러한 고조파 및 무효전력은 제어기기 오동작 및 접속기기의 동작불량을 야기할 뿐만 아니라 전력 계통에 있어서 피크전력의 주된 원인이 되고 있다. 최근에 이와 같은 고조파를 국제규격 IEC 61000-3-2을 통하여 전 세계적으로 규제가 강화되고 있어 이를 만족하기 위한 역률 개선(PFC)용 필터에 대한 많은 연구가 이루어지고 있다.

[†]교신저자 : 정회원, 신보정보통신(주) 기술연구소 연구소장
E-mail : hdlee@shinboic.co.kr

*정회원, 건국대 전기공학과 교수

접수일자 : 2004. 2. 22 1차 심사 : 2004. 4. 7
2차 심사 : 2004. 6. 17 심사완료 : 2004. 6. 29

일반적으로 소 용량에는 단일 전력 단 역률 개선(PFC)용 능동필터가 중, 대용량에는 2단 전력 단 역률 개선(PFC)용 능동필터가 사용되고 있다^[1].

이러한 2단 전력 단 역률 개선(PFC)용 능동필터는 일반적으로 Boost 방식이 이용되고 있다. 제어방식은 Peak current 제어방식보다 EMI filter 설계가 용이하고 대용량에서 가장 우수한 역률 개선 효과가 있는 평균 전류 제어방식이 가장 많이 사용되고 있다^[2].

그림 1에 평균 전류 제어방식의 PFC 기본회로를 나타낸다. 그림 1에서와 같이 입력 단은 정류회로를 거친 후 Noise 제거를 위해 1uF 정도의 작은 커패시터 밖에 없기 때문에 입력전원이 순시 정전이 되면 전력 단의 정류된 입력전압 $V_m(t)$ 은 정전 즉시 0V가 된다. 정전이 된 후 복전이 되면 즉시 입력전압이 인가되게 된다. 이때 PFC 회로의 스위칭 소자가 빈번히 파손이 되는 현상이 발생되고 있어 이에 대한 원인 및 대책이 필요한 실정이다.

본 논문에서는 이러한 문제점을 PFC회로의 동작 특성을 시뮬레이션을 통하여 분석하고 그 원인을 규명하였다. 또한, 이러한 문제점을 해결한 새로운 회로를 제안하였으며 시뮬레이션과 제품을 제작하여 검증하였다.

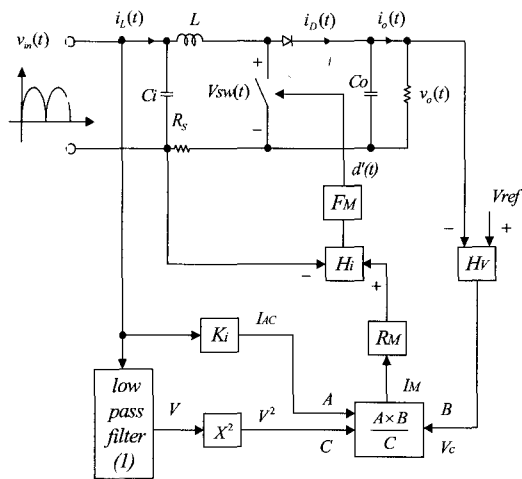


그림 1 평균전류 제어방식의 PFC 기본회로
Fig. 1 The PFC basic circuit of average current control

2. 평균전류 제어방식의 PFC회로 동작특성

2.1 Boost 컨버터 동작 특성

그림 2는 PFC회로의 기본회로인 Boost 컨버터 회로

를 나타낸다.

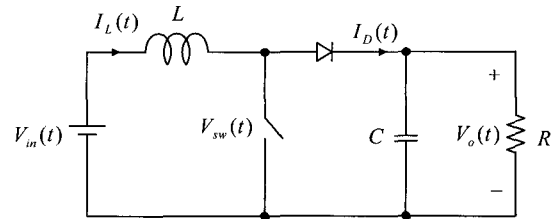
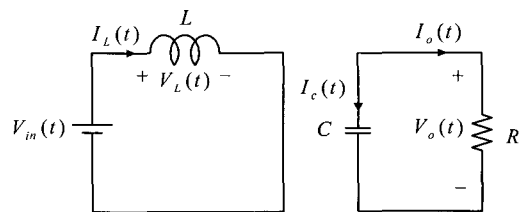
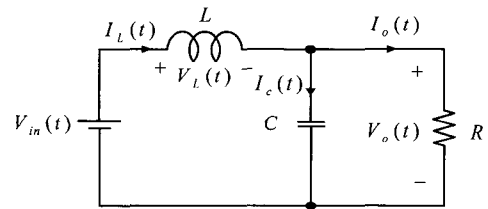


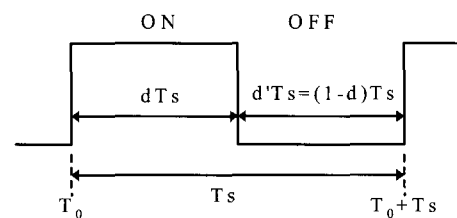
그림 2 Boost 컨버터의 기본회로
Fig. 2 Basic circuit of the boost converter



(a) 상태 I (ON 상태)



(b) 상태 II (OFF 상태)



(c) 스위치의 동작주기

그림 3 Boost 컨버터의 등가회로
Fig. 3 Equivalent circuit of the boost converter

그림 3(a)는 스위치가 주기 T_s 로 동작할 때 도통 상태(상태 I)의 등가회로를 그림 3(b)는 차단 상태(상태 II)의 등가회로를 나타낸다. 그림 3(c)는 스위치의 동작주기를 나타낸다.

Boost 컨버터의 스위칭 기간 동안 각 소자의 동작 특성을 살펴보면 다음과 같다.

- 1) 상태 I ($T_0 \leq t < T_0 + dT_s$)
스위치가 도통 상태에서의 회로방정식은

$$\left. \begin{aligned} \frac{di_L(t)}{dt} &= \frac{1}{L} v_{in}(t) \\ \frac{dv_o(t)}{dt} &= -\frac{1}{RC} v_o(t) \end{aligned} \right\} \quad (1)$$

이 된다.

- 2) 상태 II ($T_0 + dT_s \leq t < T_0 + T_s$)
스위치가 차단 상태에서의 회로방정식은

$$\left. \begin{aligned} \frac{di_L(t)}{dt} &= -\frac{1}{L} v_o(t) + \frac{1}{L} v_{in}(t) \\ \frac{dv_o(t)}{dt} &= \frac{1}{C} i_L(t) - \frac{1}{RC} v_o(t) \end{aligned} \right\} \quad (2)$$

이 된다.

여기서, T_0 는 스위치의 초기 동작시간, T_s 는 스위치의 동작 주기, $d = t_{on}/T_s$, $d' = 1 - d$ 를 나타낸다. 이 식들로부터 상태 평균화 방정식을 이용하여 정상 상태의 입출력 전압 및 전류를 구하면

$$V_{in}(t) = d'(t) V_o(t) \quad (3)$$

$$I_o(t) = \frac{V_o(t)}{R} = d'(t) I_L(t) \quad (4)$$

이 된다. 여기서, $d'(t) = 1 - d(t)$ 이다.

그러나, PFC의 Boost 컨버터 입력전압은 상용 교류 전압이 정류된 전압이므로 이를 고려하여 다시 표현하면 다음과 같이 나타낼 수 있다^[3].

$$V_o(t) = V_o + v_{or}(t) \quad (5a)$$

$$I_L(t) = I_L + i_{Lr}(t) \quad (5b)$$

$$d'(t) = D' + d'_r(t) \quad (5c)$$

$$V_m(t) = V_m + v_{mr}(t) \quad (5d)$$

여기서,

V_o : 정상상태에서의 직류 출력전압,

V_m : 입력전압의 실효치

I_L : 입력전류의 실효치

$D' = 1 - D = V_m/V_o$

r : 정류된 입력전압의 AC 리플 성분

식 (3), (4), (5)를 사용하여 다음과 같은 식을 얻을 수 있다.

$$\begin{aligned} V_m(t) &= D'V_o + D'v_{or}(t) + d'_r(t) V_o + d'_r(t)v_{or}(t) \\ &= V_m + v_{mr}(t) \end{aligned} \quad (6)$$

$$\begin{aligned} I_o(t) &= D'I_L + D'i_{Lr}(t) + d'_r(t)I_L + d'_r(t)i_{Lr}(t) \\ &= I_o + i_{or}(t) \end{aligned} \quad (7)$$

2.2 평균전류 제어방식의 제어기 동작 특성

평균전류 제어방식의 제어기 동작 특성은 입력전류 파형을 입력전압 파형에 추종하게끔 제어함으로써 입력전류 파형을 정현파 형태로 해주어 역률을 개선하는 것이다.

그림 4는 정상 상태일 경우 PFC 회로의 시뮬레이션 파형을 나타낸다. 그림 1에서 평균전류 제어방식의 승산기와 제산기의 출력값은 다음 식으로 표현된다.

$$i_M(t) = \frac{k_i V_{in}(t) V_c(t)}{V^2(t)} \quad (8)$$

식 (8)에서와 같이 제어전압 $V_c(t)$ 는 출력전압 제어를 위해 출력전압 $V_o(t)$ 와 기준전압 V_{ref} 를 전압 궤환 루프인 전압 보상기(H_v)를 통해 비교한 출력값이다. $k_i V_m(t) = I_{AC}$ 는 입력전류 파형을 입력전압 파형에 추종하게 하기 위해서 입력전압을 검출한 값이다. 이 I_{AC} 가 입력 전압에 따라 변화하는 경우 출력전압 제어 루프에 영향을 주어서 출력전압 제어 루프 이득이 변하게 된다. 그래서 저역필터의 출력값인 입력전압의 평균값 $V(t)$ 를 검출하여 식 (8)과 같이 승산기와 제산기의 출력 값인 전류 참고값 $i_M(t)$ 을 만든다.

이 참고값 $i_M(t)$ 은 R_s 에 의해 검출된 입력전류 $i_L(t)$ 와 비교되어 전류 보상기(H_i)를 통해 평균화된다. 이 평균화된 값이 변조기(F_M)의 삼각파와 비교하여 스위칭 소자의 구동신호 $d'(t)$ 를 만들게 된다.

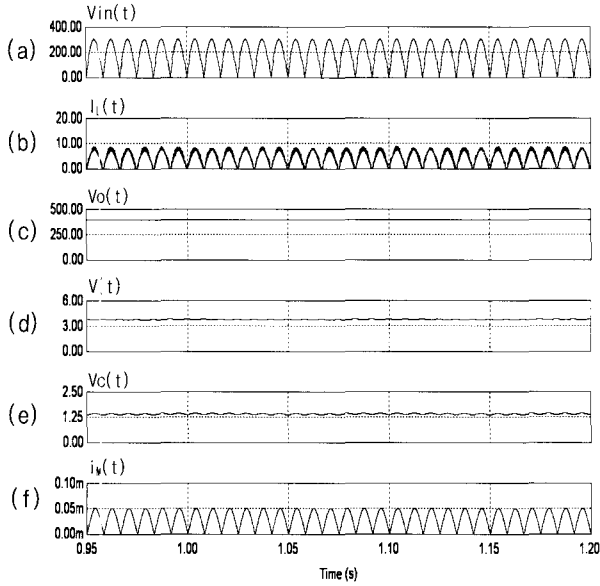


그림 4 PFC boost 컨버터의 정상상태 파형
 (a) 정류된 입력전압 (b) 인덕터 전류
 (c) 출력전압 (d) 입력전압 평균값
 (e) 제어전압 (f) 승산기/제산기의 출력전류

Fig. 4 Steady state wave forms of PFC boost converter
 (a) Rectified line voltage
 (b) Inductor current
 (c) Output voltage
 (d) Average value of input voltage
 (e) Control voltage
 (f) Multiplier/divider output current

3. 순시 정전 시 PFC 회로의 동작 특성

그림 5는 순시정전 시 PSIM을 이용하여 PFC 회로의 시뮬레이션한 동작 파형을 나타내며 각 구간별 동작 특성은 다음과 같다.

1) $t_0 \leq t < t_1$

순시정전이 되어 정류된 입력전압 $V_{in}(t)$ 이 0V가 되면 입력전압의 평균값 $V(t)$ 와 출력전압 $V_o(t)$ 는 감소하기 시작하고 전압 오차 증폭기(전달함수 : H_v)의 출력인 제어전압 $V_c(t)$ 는 증가하게 된다. 이때 식 (8)에서 승산기/제산기의 출력인 참고값 $i_M(t)$ 은 0가 되고 스위치의 도통시간이 작아지게 된다.

2) $t_1 \leq t < t_2$

제어전압 $V_c(t)$ 이 증가하여 최대값이 되고 입력전

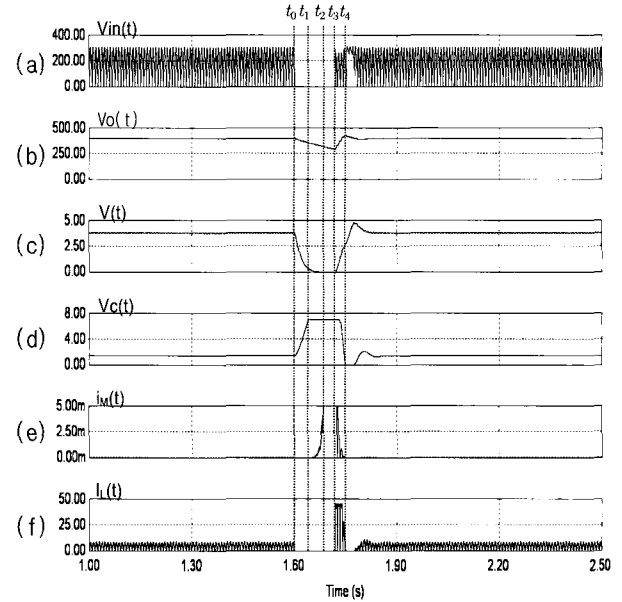


그림 5 PFC boost 컨버터의 순시정전 시 동작 파형

(a) 정류된 입력전압 (b) 출력전압
 (c) 입력전압 평균값 (d) 제어전압
 (e) 승산기/제산기의 출력전류 (f) 인덕터 전류

Fig. 5 Operational wave forms of PFC boost converter at Instantaneous power interrupt
 (a) Rectified line voltage
 (b) Output voltage
 (c) Average value of input voltage
 (d) Control voltage
 (e) Multiplier/divider output current
 (f) Inductor current

압 $V_{in}(t)$ 과 입력전압의 평균값 $V(t)$ 이 서서히 감소함에 따라 식 (8)에서 $i_M(t)$ 는 0에서 급격하게 증가하게 되고 스위치의 도통시간도 증가하기 시작한다.

3) $t_2 \leq t < t_3$

참고값 $i_M(t)$ 이 최대값이 되면 변조기(F_M)의 삼각파의 진폭보다 커지게 되기 때문에 스위치의 도통시간은 0가 되게 된다.

4) $t_3 \leq t < t_4$

이때 복전이 되면 입력전압의 평균값 $V(t)$ 은 저역 필터로 인해 서서히 증가를 하게 된다. 제어전압 $V_c(t)$ 는 감소를 하고 $i_M(t)$ 은 최대값에서 감소를 하게 된다. 따라서 변조기(F_M)의 삼각파의 진폭범위에 있게 되어 스위치의 도통시간이 최대 상태가 된다. 이

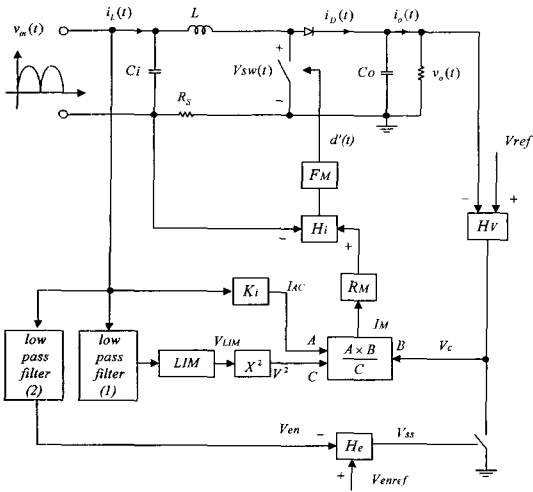


그림 6 제안 회로
Fig. 6 The proposed circuit

로 인해, 40A 이상의 입력전류가 스위칭 소자를 통하여 급격하게 흐르게 되어 스위칭 소자가 파손하게 된다.

4. 제안 회로

본 논문에서는 이러한 문제점을 해결하기 위하여 그림 6과 같이 저역필터(1)의 출력값에 전압제한 회로를 구성하였다. 순시 정전 시에 입력전압의 평균값 $V(t)$ 이 일정한 값 V_{LIM} 으로 유지하게 함으로서 참고값 $i_M(t)$ 이 0로 유지하게 하여 스위치의 도통시간이 증가하는 것을 방지하였다. 또한, 다른 저역필터(2)를 통해 순시 정전 시에 입력전압을 감지하였다. 감지된 전압이 일정전압(V_{enref}) 이하로 하강시 $V_c(t)$ 를 0V로 하게 함으로서 제어회로가 PFC 회로의 동작을 가능한 빨리 정지시켜 초기 상태로 하였다. 이후 복전이 되면 제어회로는 초기상태에서 동작을 시작하므로 스위치의 도통시간을 서서히 증가하게 되고 스위칭 소자에 큰 전류가 급격하게 흐르는 것을 방지할 수가 있었다.

5. 시뮬레이션

그림 7은 PSIM을 사용한 제안한 회로의 시뮬레이션 결과를 나타낸다.

1) $t_0 \leq t < t_1$

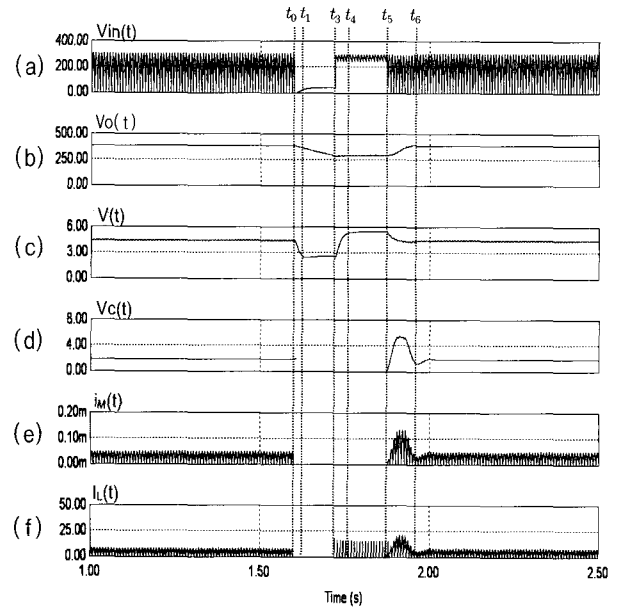


그림 7 제안된 회로의 순시정전 시 시뮬레이션 파형
(a) 정류된 입력전압 (b) 출력전압
(c) 입력전압 평균값 (d) 제어전압
(e) 승산기/제산기의 출력전류 (f) 인덕터 전류

Fig. 7 Simulation wave forms of proposed circuit at instantaneous power interrupt
(a) Rectified line voltage
(b) Output voltage
(c) Average value of input voltage
(d) Control voltage
(e) Multiplier/divider output current
(f) Inductor current

순시 정전이 되어 입력전압 $V_{in}(t)$ 이 0V가 되면 입력전압의 평균값 $V(t)$ 와 출력전압 $V_o(t)$ 는 감소하기 시작한다. 전압 오차 증폭기(전달함수 : H_v)의 출력인 제어전압 $V_c(t)$ 는 입력전압을 감지하여 정전 시 가능한 한 빨리 PFC 회로의 동작을 정지하여 정전 즉시 0V가 된다. 이때, 식 (8)에서 승산기/제산기의 출력 $i_M(t)$ 은 0가 되고 스위치의 도통시간은 작아지게 된다.

2) $t_1 \leq t < t_2$

입력전압의 평균값 $V(t)$ 을 V_{LIM} 로 유지하고 있으므로 $i_M(t)$ 이 0를 유지하고 있다. 그리고 V_{LIM} 으로 유지하고 있기 때문에 입력전압 $V_{in}(t)$ 에 V_{LIM} 전압이 나타나고 있다.

3) $t_3 \leq t < t_4$

복전이 되면 입력전압의 평균값 $V(t)$ 는 저역필터로 인해 서서히 증가를 하게 되고 제어전압 $V_c(t)$ 는 계속하여 0V를 유지하게 된다.

4) $t_4 \leq t < t_5$

제어회로가 서서히 동작하기 시작하는 구간으로 복전이 되었으나 스위칭이 아직 안되고 있기 때문에 입력전압 $V_{in}(t)$ 이 전파 정류된 파형이 아니라 최대값으로 평활된 전압이 되어 입력전압의 평균값 $V(t)$ 도 최대값으로 유지하게 된다.

5) $t_5 \leq t < t_6$

이 구간은 제어회로가 정상적으로 동작하는 구간으로 입력전압의 평균값 $V(t)$ 는 제어회로가 동작함에 따라 최대값에서 평균값으로 되고 제어전압 $V_c(t)$ 는 최대값에서 정격전압으로 안정이 된다. 이때 $i_M(t)$ 은 최대값 까지 상승하지 않기 때문에 입력전류가 급격하게 흐르지는 않게 된다.

6. 실험 및 고찰

이 시뮬레이션 결과를 제품을 제작, 실험을 통하여 확인하여 보았으며 실험 시 제작된 PFC 회로의 사양은 다음과 같다.

- 입력전압 : AC220V
- 출력전압 : DC400V/3A

그림 8에서 출력전압 $V_o(t)$ 는 정전이 되는 t_0 부터 출력전압은 서서히 하강한다. 복전이 되는 t_3 부터 제어회로가 동작하기 전까지 입력전압 $V_{in}(t)$ 의 최대값으로 출력되다가 제어회로가 동작을 하는 시점인 t_5 부터 정격 출력 전압으로 서서히 상승하기 시작한다. 제어회로가 안정이 된 t_6 부터는 정격 출력전압이 출력되고 있음을 알 수가 있었다.

그림 9에서 입력전압의 평균값 $V(t)$ 이 정전 구간인 $t_1 \leq t < t_3$ 에서 V_{LIM} 인 2.5V를 유지함을 알 수가 있었다.

그림 10에서 제어전압 $V_c(t)$ 이 제어 회로가 정상적으로 동작하는 시점인 t_5 까지 0V를 유지하고 있음을 알 수가 있었다.

그림 11에서는 전류 참고값 $i_M(t)$ 이 t_5 까지 0V를 유지하고 있음을 알 수가 있었다. 이 값은 미소 전류값이고 제어회로 내부의 값으로 측정이 곤란하여 $V_M(t)=i_M(t) \times R_M$ 로 환산하여 나타낸 것이다.

이 전압 역시 미소한 값으로 회로의 노이즈에 의해 정확하게 나타내지 못하였다.

그림 12에서 인덕터 전류인 입력전류 $I_L(t)$ 의 파형으로 복전 시 전류가 서서히 흐르는 것을 알 수가 있었다.

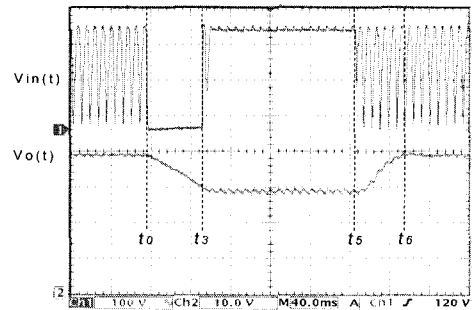


그림 8 출력전압 $V_o(t)$ 의 실험 파형
Fig. 8 Experimental Wave forms of $V_o(t)$

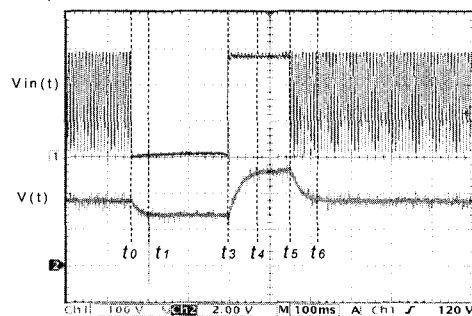


그림 9 입력전압 평균값 $V(t)$ 의 실험 파형
Fig. 9 Experimental wave forms of $V(t)$

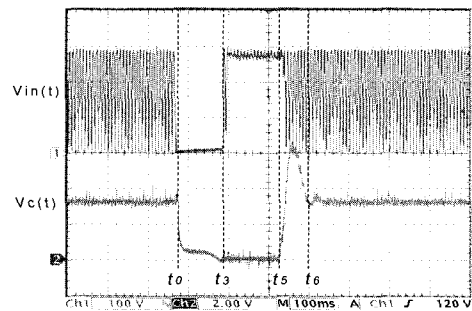


그림 10 제어전압 $V_c(t)$ 의 실험 파형
Fig. 10 Experimental wave forms of $V_c(t)$

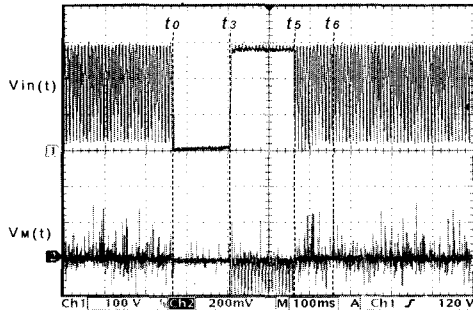


그림 11 전류 참고값 I_M ($V_M(t)=I_M \times R_M$)의 실험 파형
 Fig. 11 Experimental wave forms of I_M

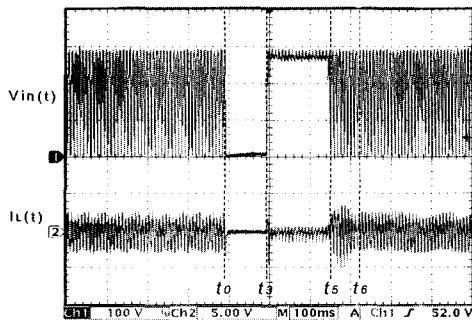


그림 12 입력전류 $I_L(t)$ 의 실험 파형
 Fig. 12 Experimental wave forms of $I_L(t)$

제품을 제작하여 실험한 결과 그림 7의 시뮬레이션과 같은 결과를 얻었다.

7. 결 론

본 논문에서는 종전 회로에서 입력전원이 순시 정전 후 복전 시 스위치의 도통시간이 증가하여 스위칭 소자에 과도한 전류가 흘러 스위칭 소자가 파손되는 문제점을 시뮬레이션을 통하여 분석하고 그 원인을 규명하였다.

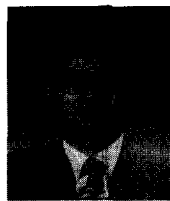
새로운 회로를 제안하여 순시 정전 시에 입력전압의 평균값 $V(t)$ 이 일정한 값 V_{LIM} 으로 유지하게 함으로서 참고값 $i_M(t)$ 이 0로 유지하게 하여 스위치의 도통시간이 증가하는 것을 방지하였다. 또한 순시 정전 시에 입력전압을 감지하여 일정전압(V_{enref}) 이하로 하강 시 $V_c(t)$ 를 0V로 하게 함으로서 제어회로가 PFC 회로의 동작을 가능한 한 빨리 정지시켜 초기 상태로 하였다. 이로써, 복전이 되면 제어회로는 초기상태에서 동작을 시작하므로 스위치의 도통시간을 서서히 증가하게 되고 스위칭 소자에 큰 전류가 급격하게 흐르는 것을 방지하였다.

이 제안된 회로를 시뮬레이션과 제품을 제작을 하여 검증하였으며 실험 결과 순시 정전, 복전이 반복되어도 스위칭 소자에 전류가 서서히 흘러 전류가 과도하게 흘러 스위칭 소자가 파손이 되었던 것이 개선이 되었음을 알 수 있었다.

참 고 문 헌

- [1] Sharifipour, J.S. Huang, P. Liao, L. Huber and M. M. Jovanovic, "Manufacturing and cost analysis of power factor correction circuits," IEEE Applied Power Electronics Conf.(APEC) Proc., 1997, pp. 490~494.
- [2] Fakhralden A. Huliehel, Fred C. Lee, Bo H. Cho "Small-Signal Modeling of the Single-Phase Boost High Power Factor Converter with Constant Frequency Control." PESC 1992, pp. 475~482.
- [3] Byungcho Choi, Sung-Soo Hong, hyokil Park "Modeling and Small-Signal Analysis of Controlled On-Time Boost Power Factor-Correction Circuit." IEEE Transaction on Industrial Electronics. Vol. 48, No1, Feb. 2001.
- [4] W. Tang, F. C. Lee "Small-Signal Modeling of Average Current-Mode Control." APEC 1992. pp. 747~755.
- [5] Philip c. Todd "UC3854 Controlled Power Factor Correction Circuit Design," Unitrode Application Note.
- [6] 이승요, 김홍성, 최규하, 신우석, 김홍근, "고조파전류 보상 기능을 갖는 능동 직렬 전압보상기의 제어 및 보상특성에 관한 연구," 전력전자학회 논문지, 제5권, 제5호, pp. 484~492, 2000년 10월.
- [7] 한석우, 최규하, "순간전압변동 보상 기능을 갖는 3상 하이브리드형 직렬 능동전력필터" 전력전자학회 논문지, 제5권, 제6호, pp. 544~551, 2000년 12월.

저 자 소 개



이해돈(李海敦)

1961년 8월 16일생. 1984년 건국대 공대 전기공학과 졸업. 1987년 동 대학원 전기공학과 졸업(석사). 2002년 동 대학원 전기공학과 박사 수료. 현재 신보정보통신(주) 기술연구소 연구소장.



최규하(崔圭夏)

1978년 서울대 공대 전기공학과 졸업, 1980년 동 대학원 전기공학과 졸업(석사). 1986년 동 대학원 전기공학과 졸업(공학). 1987년~1988년 미국 오레곤 주립대 Post-Doc. 1987년~1988년 건국대 연구처장. 현재 건국대 교수처장 및 전기공학과 교수. 전력전자 신기술연구센터 소장.