

PLL 기법을 이용한 단상 PWM 인버터의 정상상태 성능개선

鄭世教[†],李大植^{*}

Steady-State Performance Improvement of Single-Phase PWM Inverters Using PLL Technique

Se-Kyo Chung and Dae-Sik Lee

요 약

본 논문에서는 무정전 전원장치와 같이 일정전압 일정주파수(constant voltage and constant frequency; CVCF) 운전에서 사용되는 단상 PWM 인버터의 정밀 전압제어 기법을 다루었으며 정상상태에서 전압 오차를 최소화하기 위해 phase-locked loop(PLL) 기법을 이용한 새로운 전압 제어 방법을 제안하였다. 제안된 제어기법에서는 출력 커패시터 전압과 전류를 이용하여 PLL 보상기를 구성하였으며 주 제어기에 PLL 보상기를 추가하여 출력 전압의 정상상태 성능을 개선하였다. 제안된 방법의 타당성을 검증하기 위하여 시뮬레이션과 실험을 수행 하였으며, 그 결과 기존의 방법에 비해 정상상태 전압제어 성능과 Total Harmonic Distortion(THD)이 현저히 개선됨을 입증할 수 있었다.

ABSTRACT

This paper presents a precision voltage control technique of a single phase PWM inverter for a constant voltage and constant frequency(CVCF) applications. The proposed control scheme employs an additional phase-locked loop(PLL) compensator which is constructed using the output capacitor voltage and current. The computer simulation and experiment are carried out for the actual single-phase PWM inverter and it is well demonstrated from these results that the steady-state performance and total harmonic distortion(THD) are remarkably improved by employing the proposed technique.

Key Words : Single-phase PWM inverter, phase-locked loop, voltage control

1. 서 론

단상 PWM 인버터는 무정전 전원장치(UPS), 소규모 대체에너지 발전시스템 등과 같이 일정전압 일정주파수(constant voltage and constant frequency ; CVCF) 운전이 필요한 여러 응용분야에 적용되고 있다. 일반적으로 단상 PWM 인버터에 요구되는 성능은

안정된 출력전압, 우수한 고조파 특성, 그리고 부하 변동이나 비선형부하에 대한 우수한 제어 특성이다^{[5][6]}. 이와 함께 최근 인버터의 계통연계와 병렬운전 기술들이 활발하게 적용됨에 따라 PWM 인버터의 정밀한 전압 및 위상 제어 성능이 필수적으로 요구되고 있다.

단상 PWM 인버터의 출력전압 제어를 위해 기존에 사용된 제어기법은 크게 실효값 제어와 순시제어(instantaneous control)로 나눌 수 있다. 실효값 제어 기법은 한 주기 마다 출력전압의 실효값을 계산하여 제어하므로 간단하나 동특성이 느려 급격한 부하 변동이나 정류기와 같은 비선형부하에 대하여 제어성능이 나쁘다는 단점이 있다. 따라서 이러한 단점을 극복하

[†]교신저자 : 정희원, 경상대 전기전자공학부 부교수

E-mail : skchung@gsnu.ac.kr

^{*}정희원, 대구대 정보통신공학부 교수

접수일자 : 2003. 12. 3

2차 심사 : 2004. 5. 10

1차 심사 : 2004. 3. 17

심사완료 : 2004. 5. 20

기 위하여 인버터의 출력전압을 순시제어 하는 방법들이 제안되었으며 고속 디지털 프로세서의 발전과 함께 고급 제어기법들의 실시간 구현에 대한 다양한 연구가 진행되어 왔다^{[1]-[4],[6] [14]}. 그러나 단상 PWM 인버터는 기준전압이 60Hz의 정현파이고 출력전압이 이를 추종하게 되므로 제어 루프에 통상적인 비례 또는 비례-적분 제어기를 사용할 경우 정상상태 오차 및 위상 지연이 발생 한다^{[3][10][14]}. 이러한 문제점을 해결하기 위해 데드비트(Dead-beat) 제어기와 같이 응답특성이 빠른 제어기를 적용 할 경우 오차를 줄일 수 있다^[2]. 그러나 데드비트 제어기에는 매우 큰 이득이 필요하고 제어 특성이 인버터 파라미터 및 부하 변동에 민감하다는 단점이 있다^{[3][10][14]}.

본 논문에서는 이러한 문제점을 해결하기 위해 phase-locked loop(PLL) 기법을 이용한 새로운 전압제어 방법을 제안하였다. 제안된 방법에서는 인버터 필터 커패시터 전압과 전류의 위상차가 90°임을 이용하여 출력전압 보상기를 구성하며, 3상 시스템의 dq 변환과 유사하게 출력 전압의 크기와 위상 성분을 분리하여 직류 값으로 제어할 수 있다. 따라서 비례-적분 제어 방식으로 정상상태 오차를 최소화 할 수 있다. 제안된 방법의 타당성을 검증하기 위해 시뮬레이션과 실험을 수행하였으며 그 결과 제안된 방법의 우수성을 입증할 수 있었다.

2. 제안된 제어기법

2.1 제안된 제어기의 구성

그림 1은 본 논문에서 다루고자 하는 단상 PWM

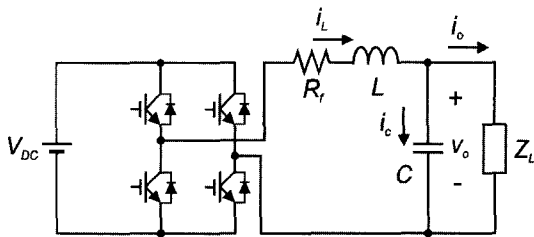


그림 1 단상 PWM 인버터
Fig. 1 Single-phase PWM inverter

인버터의 구조를 나타내고 있다. 4개의 IGBT 스위치와 LC 필터 및 부하로 구성되어 있으며 R_f 는 인버터의 직렬저항을 나타낸다.

그림 2는 제안된 제어기법에 대한 블록 다이어그램을 나타내고 있다. 제안된 제어기법은 전압제어 루프

와 내부에 커패시터 전류제어 루프를 가지고 있으며 부가적으로 PLL 기법을 이용한 보상 루프를 가지고 있다. 커패시터 전류 제어 방식은 부하전류에 대한 decoupling 효과에 의해 매우 우수한 동특성을 가진다고 알려져 있다^{[8]-[10]}. 그러나 단상 PWM 인버터의 경우 60Hz의 정현파 기준 전압을 추종하게 되며 제어 관점에서 일종의 추종 제어(tracking control)라고 할 수 있다. 따라서 비례 제어기나 비례-적분 제어기를 사용할 경우 정상상태 오차나 위상 지연을 피할 수 없게 된다. 본 논문에서는 이러한 문제점을 개선하기 위하여 PLL 기법을 이용한 보상 루프를 제안하였다.

2.2 PLL 보상기

본 논문에서 제안한 PLL 보상기의 구성은 그림 3과 같다. PLL 보상기는 출력전압과 커패시터 전류의 위상차가 90°임을 이용한다. 인버터의 출력 전압을 $v_o = V_o \cos\theta$ 라고 두면 필터 커패시터 전류는 다음과 같다.

$$i_c = C \frac{dv_o}{dt} = -\omega C V_o \sin\theta \quad (1)$$

여기서, $\omega = d\theta/dt$ 이다. 이 두 값을 이용하여 다음과 같이 quadrature 신호와 direct 신호를 만들어 낼 수 있다.

$$v_{qs} = v_o = V_o \cos\theta \quad (2)$$

$$v_{ds} = \frac{1}{\omega C} i_c = -V_o \sin\theta \quad (3)$$

이 두 신호를 다음과 같은 행렬을 이용하여 변환하면 다음과 같다.

$$\begin{pmatrix} v_{qe} \\ v_{de} \end{pmatrix} = \begin{pmatrix} \cos\theta^* & -\sin\theta^* \\ \sin\theta^* & \cos\theta^* \end{pmatrix} \begin{pmatrix} v_{qs} \\ v_{ds} \end{pmatrix} \quad (4)$$

여기서, θ^* 는 기준전압의 위상이다. 이때 주 제어기에서 위상제어가 이루어져 위상오차 $\delta = \theta^* - \theta$ 가 충분히 작은 범위에 있다고 가정하면 다음과 같이 나타낼 수 있다.

$$v_{qe} = V_o \cos\theta^* \cos\theta + V_o \sin\theta^* \sin\theta \approx V_o \quad (5)$$

$$v_{de} = V_o \sin\theta^* \cos\theta - V_o \cos\theta^* \sin\theta = V_o \sin\delta \approx V_o \delta \quad (6)$$

위의 식 (5)과 (6)로부터 v_{qe} 는 출력전압의 크기를 v_{de} 는 기준전압과 출력전압의 위상차를 나타냄을 알 수 있다. 특히 이 두 신호는 작은 위상 오차 범위 내

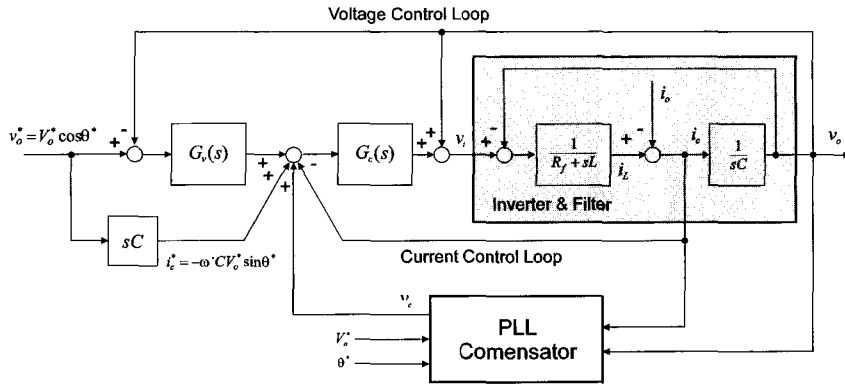


그림 2 제안된 단상 PWM 인버터 전압 제어기의 블록 다이어그램
Fig. 2 Block diagram of proposed voltage controller for single phase PWM inverter

에서 3상 시스템의 동기좌표 변환 같이 직류 값으로 변환되며 이 경우 비례-적분 제어기를 이용하여 정상 상태 오차를 영으로 만들 수 있다^[5].

전압 크기 성분 v_{qe} 의 제어를 위해서는 비례-적분 제어기를 사용하였으며 보상 입력의 크기 성분은 다음과 같이 만들어 낼 수 있다.

$$V_c = G_{cm}(s) \cdot (V_o^* - v_{qe}) \tag{7}$$

여기서 $G_{cm}(s)$ 는 비례-적분 제어기의 전달함수로 다음과 같다.

$$G_{cm}(s) = K_v \cdot \left(\frac{1 + s\tau_v}{s\tau_v} \right) \tag{8}$$

여기서 k_v 와 τ_v 는 비례-적분 제어기의 이득이다. 위상 성분 v_{qe} 의 제어를 위해서 PLL 루프를 사용하였으며 위상 보상을 위한 주파수 보상 입력은 다음과 같이 나타낼 수 있다.

$$w_c = \frac{d\theta_c}{dt} = G_{cf}(s) \cdot v_{de} \tag{9}$$

여기서 $G_{cf}(s)$ 는 loop filter로 다음과 같다.

$$G_{cf}(s) = K_f \cdot \left(\frac{1 + s\tau_f}{s\tau_f} \right) \tag{10}$$

식 (7)과 (9)를 주 제어 루프에 보상 입력으로 사용하기 위해서는 정현적인 함수로 나타내져야 하며 다음과 같이 보상 입력을 합성 할 수 있다.

$$v_c = V_c \cos \theta_c \tag{11}$$

여기서

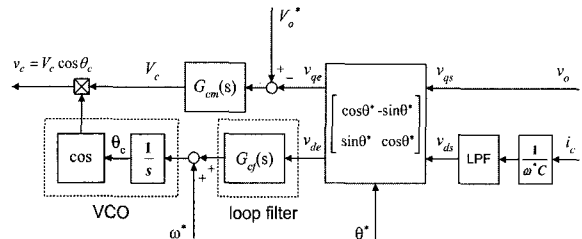


그림 3 PLL 보상기의 구성
Fig. 3 Configuration of PLL compensator

$$\theta_c = \int_0^t [w^* + w_c(\tau)] d\tau + \theta_{c0} \tag{12}$$

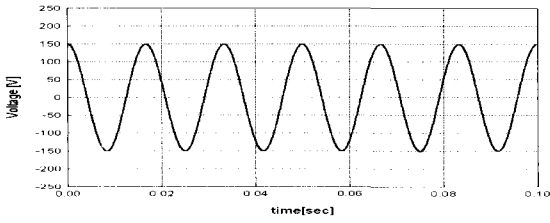
이며 w^* 와 θ_{c0} 는 기준전압의 각 주파수와 보상 입력의 초기 위상을 나타낸다.

2.3 커패시터 전류의 궤환

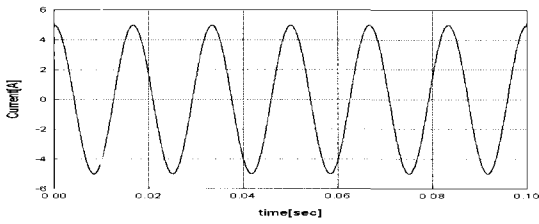
제안된 제어기법에서는 커패시터 전류를 주 제어 루프 및 PLL 보상기에 사용하므로 정확한 커패시터 전류의 정보를 얻는 것이 매우 중요하다. 그러나 커패시터 전류는 큰 맥동 성분을 포함하고 있어 직접 제어기에 적용하기는 어렵다. 따라서 적절한 필터링이나 관측기에 의한 추정기법 등이 사용될 수 있다. 본 논문에서는 커패시터 전류를 측정할 다음 저역통과 필터를 사용하여 필터링 하였다. 저역통과 필터로는 2차의 Butterworth 필터를 사용하였으며 필터의 전달함수는 다음과 같다.

$$H(s) = \frac{w_o^2}{s^2 + \sqrt{2}w_o s + w_o^2} \tag{11}$$

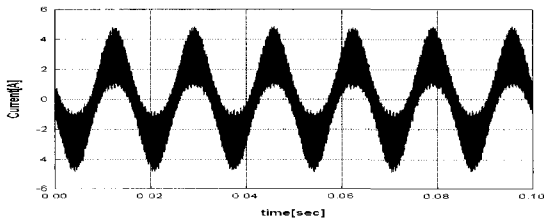
여기서 w_o 는 필터의 차단주파수이다. 전류제어기의 설계에 있어서 필터의 대역폭 설정은 매우 중요하다.



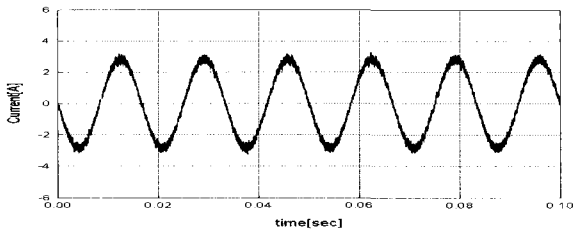
(a) 기준 전압과 출력 전압



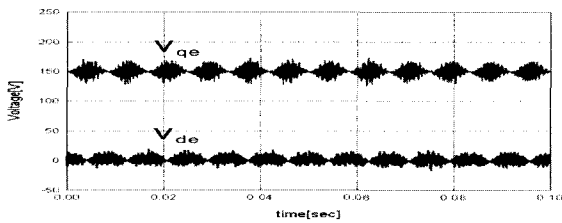
(b) 부하 전류



(c) 커패시터 전류



(d) 필터링 된 커패시터 전류



(e) v_{qe} 와 v_{de}

그림 4 제안된 제어기의 시뮬레이션 결과
($v_o^* = 150 \cos \omega^* t$, $R_L = 30 \Omega$)

Fig. 4 Simulation results of proposed control scheme
($v_o^* = 150 \cos \omega^* t$, $R_L = 30 \Omega$)

전류제어 루프의 동특성은 매우 빠르므로 필터의 대역폭이 낮게 설정될 경우 시스템이 불안정해 질 수 있다. 또한 대역폭이 너무 크게 설정될 경우 전류 맥동의 영향이 제어 시스템에 나타나게 되어 PWM 회로에서 불규칙한 스위칭 또는 소음을 야기 시킬 수 있다. 따라서 필터의 대역폭은 인버터의 스위칭 주파수와 전류제어 루프의 대역폭을 고려하여 설계되어야 한다.

3. 시뮬레이션 및 실험

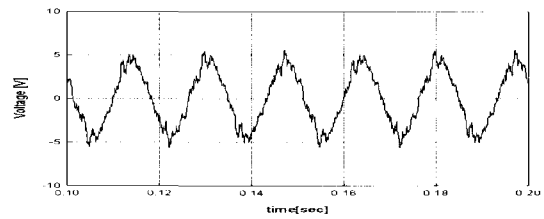
3.1 시뮬레이션 결과

제안된 제어기법의 타당성을 검증하기 위해 컴퓨터 시뮬레이션과 실험을 수행하였다. 시뮬레이션은 MATLAB/SIMULINK를 이용하였으며 사용된 파라미터는 표 1과 같다.

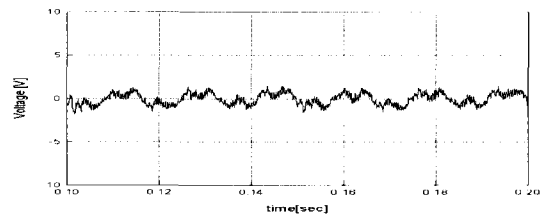
표 1 시뮬레이션 및 실험 조건

Table 1 Simulation and experimental conditions

항 목	값	단 위
DC 링크 전압 (V_{dc})	220	V
스위칭 주파수	12.26	kHz
필터 인덕턴스 (L)	2.2	mH
필터 커패시턴스 (C)	50	μ F
인덕터 직렬저항 (R_f)	0.035	Ω



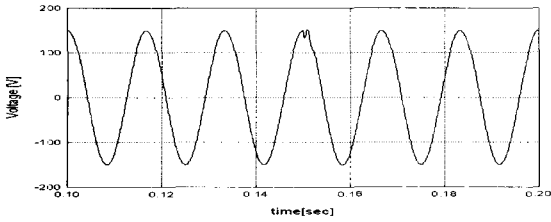
(a) PLL 보상이 없는 경우



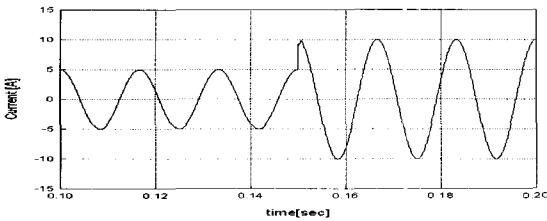
(b) PLL 보상이 있는 경우

그림 5 PLL 보상이 있는 경우와 없는 경우에 대한 정상상태 오차 ($v_o^* = 150 \cos \omega^* t$, $R_L = 30 \Omega$)

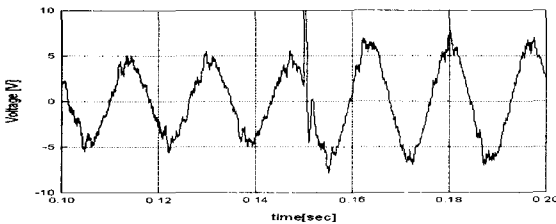
Fig. 5 Steady state error of control schemes with and without PLL compensation



(a) 출력 전압



(b) 부하 전류



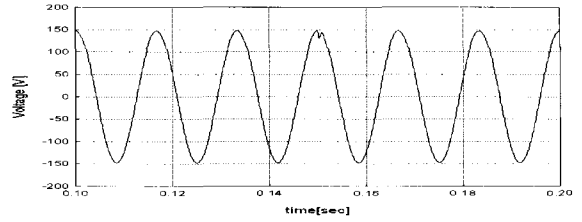
(c) 전압 오차

그림 6 PLL 보상기가 없는 경우 부하 변동에 대한 시뮬레이션 결과 ($R_L = 30$ 에서 $R_L = 15$ 으로 변동)

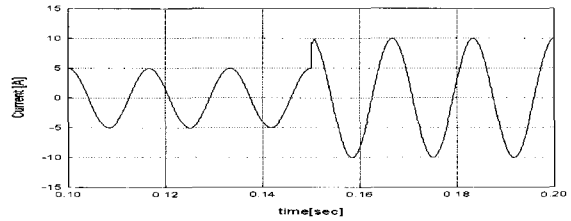
Fig. 6 Simulation result of control system without PLL compensator for step load change ($R_L = 30$ to $R_L = 15$)

그림 2에 나타난 전압과 전류제어기는 모두 비례 제어를 사용하였으며 이득은 $K_{pv} = 0.6$, $K_{pc} = 5.0$ 으로 설정하였다. 그림 3의 PLL 보상기에는 비례-적분 형태의 제어기를 사용하였으며 $G_{cm}(s)$ 의 이득은 $k_v = 0.01$, $\tau_v = 0.0005$ 이고 $G_{cf}(s)$ 의 이득은 $k_f = 5.0$, $\tau_f = 2.5$ 이다. 그리고 커패시터 전류에 대한 저역통과 필터의 차단 주파수는 3kHz로 설정하였다. 제어기의 이득 설정에 있어서 PLL 보상기의 이득이 클 경우 PLL 보상기의 특성이 과도상태에 큰 영향을 미치게 되므로 주 제어기의 이득이 PLL 보상기에 비해 충분히 크도록 설계한다.

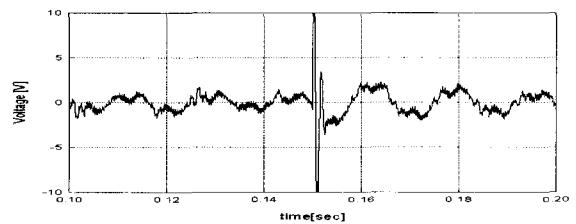
그림 4는 제안된 제어기에 대한 시뮬레이션 결과를 나타낸 그림이다. 기준 전압은 $150V_{D-P}/60Hz$ 이며 각각 기준 전압과 출력 전압, 출력 전류, 커패시터 전류, 필터링 된 커패시터 전류, v_{ge} 와 v_{de} 를 나타내고 있다.



(a) 출력 전압



(b) 부하 전류



(c) 전압 오차

그림 7 제안된 제어기의 경우 부하 변동에 대한 시뮬레이션 결과 ($R_L = 30$ 에서 $R_L = 15$ 으로 변동)

Fig. 7 Simulation result of proposed control system for step load change ($R_L = 30$ to $R_L = 15$)

이때 부하는 30Ω 의 저항 부하이다. 그림과 같이 v_{ge} 와 v_{de} 는 직류 값으로 나타나지며, 비례-적분 제어기에 의해서 정상상태 오차가 제거되어 출력전압이 기준전압을 잘 추종함을 볼 수 있다. 그림 5는 동일한 실험 조건에서 PLL 보상기가 있는 경우와 없는 경우에 대한 전압오차를 나타낸 그림이다. 제안된 제어기의 경우 정상상태 오차가 PLL 보상기가 없는 제어기의 20% 정도로 줄어들음을 볼 수 있다. 그림 6과 7은 부하 저항이 30Ω 에서 15Ω 으로 순간적으로 변할 때의 시뮬레이션 결과를 나타내고 있다. 두 제어기의 과도상태 특성은 유사하나 제안된 제어기의 경우 PLL 보상기의 동작으로 정상상태 오차가 작아짐을 알 수 있다.

3.2 실험 결과

그림 8은 실험 시스템의 구성을 나타내고 있다. TMS320C31 DSP를 사용한 디지털 제어기와 IGBT

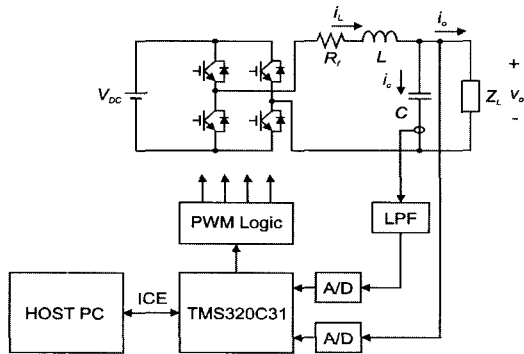


그림 8 실험 시스템의 구성
Fig. 8 Configuration of experimental system

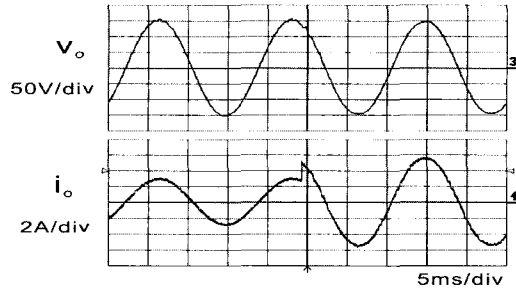
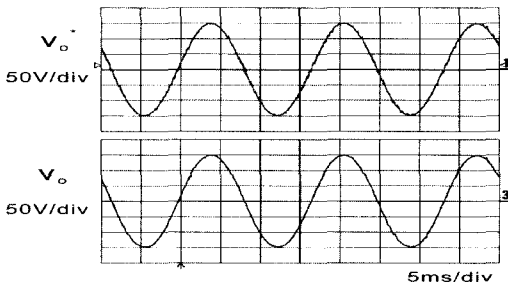


그림 10 부하 변동에 대한 실험 결과
($3A_{peak} \rightarrow 5.5A_{peak}$)
Fig. 10 Experimental result for step load change ($3A_{peak} \rightarrow 5.5A_{peak}$)



(a) 기준 전압 과 출력 전압

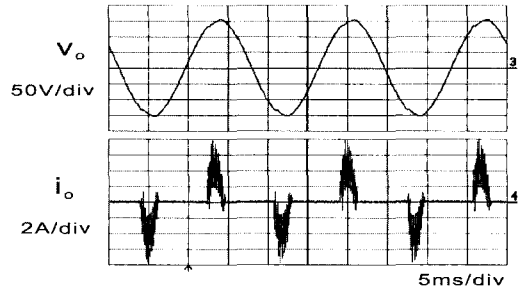
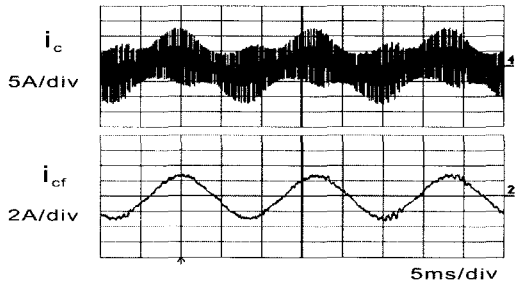
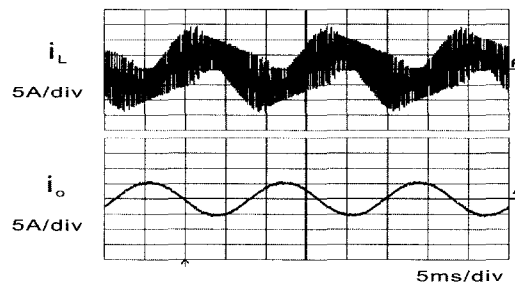


그림 11 정류기 부하에 대한 실험 결과
Fig. 11 Experimental result for rectifier load



(b) 커패시터 전류와 필터링 된 커패시터 전류

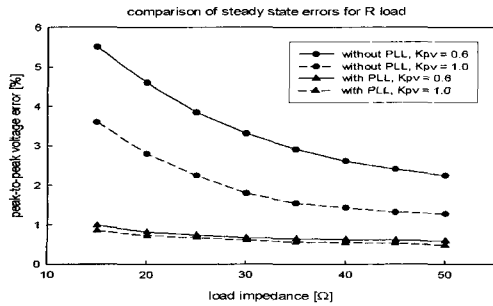


(c) 인덕터 전류와 부하 전류

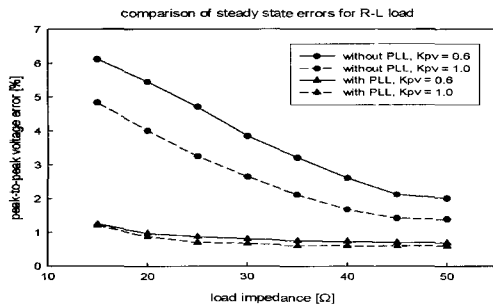
그림 9 제안된 제어기의 실험 결과
($v_o^* = 150\cos\omega^*t$, $R_L = 30\Omega$)
Fig. 9 Experimental result of proposed controller ($v_o^* = 150\cos\omega^*t$, $R_L = 30\Omega$)

인버터, LC 필터, 전압 및 전류센서 회로로 구성되어 있다. 전압과 전류의 궤환을 위해 12bit의 A/D 변환기를 사용하였고 FPGA를 이용하여 PWM 회로를 구현하였다. 실험에 사용된 파라미터는 표 1과 동일하다.

그림 9~12는 제안된 제어기의 실험결과를 나타내고 있다. 그림 9는 저항부하에 대한 실험결과를 나타내고 있으며 부하저항은 30Ω 이다. 그림 9(a)는 기준전압과 출력전압, (b)는 커패시터 전류와 필터링 후 커패시터 전류, (c)는 인덕터와 부하전류를 나타내고 있다. 그림에서 출력전압이 기준전압을 잘 추종하고 있음을 볼 수 있다. 그림 10은 부하변동에 대한 실험결과를 나타내고 있다. 부하전류의 peak 값이 3A에서 5.5A로 순간적으로 변할 때 응답특성을 나타낸 파형이다. 그림에서 제안된 제어기가 부하변동에 대해서도 우수한 제어성능을 가짐을 나타내고 있다. 그림 11은 정류기 부하에 대한 실험결과를 나타내고 있다. 실험결과에서 보듯이 비선형부하에 대해서도 우수한 출력전압 특성을 나타내고 있음을 볼 수 있다. 그림 12는 PLL 보상기가 있는 경우와 없는 경우에 대한 정상상태 오차를 비교한 그림이다. PLL 보상기가 없는 경우 정상상태 오차가 제어기의 이득과 부하에 크게 영향을 받으나



(a) R 부하



(b) R-L 부하

그림 12 여러 부하 조건에서 정상 상태 오차의 비교
Fig. 12 Comparison of steady state error for various load conditions

제안된 제어기의 경우 PLL 보상기에 의해 보상되므로 다양한 부하 조건에서 우수한 정상상태 특성을 보여주고 있다.

표 2에서는 제안된 제어기와 PLL 보상기가 없는 경우 그리고 테드비트 제어기에 대한 고조파특성을 비교하였다. 표에서 제안된 제어기가 가장 우수한 고조파 특성을 가지고 있음을 알 수 있다.

4. 결 론

본 논문에서는 단상 PWM 인버터의 새로운 전압

표 2 여러 부하 조건에서 THD의 비교
Table 2 Comparison of THD for various load conditions

	proposed THD %	w/o PLL THD %	dead beat THD %
R = 15 Ω (1.0 pu)	0.35	0.48	0.92
R = 15 Ω (1.0 pu)	0.31	0.40	0.53
R-L = 12+j9 Ω (1.0 pu)	0.37	0.49	0.65
R-L = 24+j18 Ω (0.5 pu)	0.35	0.43	0.58
rectifier load C = 470uF, R = 50Ω	2.14	2.98	3.31
rectifier load C = 470uF, R = 25Ω	2.99	3.46	3.83

제어기법을 제안하였다. 제안된 제어기는 전압제어기, 커패시터 전류제어기 및 PLL 보상기로 구성되어 있다. 제안된 PLL 보상기는 3상 시스템의 동기 좌표축 변환과 유사하게 인버터의 출력 전압을 직류 성분의 크기와 위상 정보로 분리할 수 있어 비례-적분 제어기를 이용하여 정상상태 오차를 최소화 할 수 있다. 제안된 제어기의 성능을 검증하기 위해 다양한 조건에서 실험과 시뮬레이션을 수행 하였으며 저항부하, 부하변동, 정류기와 같은 비선형부하에 대해서 우수한 제어특성을 나타내고 있음을 입증하였다. 제안된 제어기법은 향후 무정전 전원장치나 계통연계 인버터 등과 같이 정밀한 전압 및 위상 제어 성능이 요구되는 곳에 효과적으로 사용될 수 있으리라 생각된다.

본 연구는 산업자원부의 지원에 의하여 기초전력연구원의 주관 (과제관리번호 00-005)으로 수행된 과제임.

참 고 문 헌

- [1] A. Kawamura and R. G. Hoft, "Instantaneous feedback controlled PWM inverter with adaptive hysteresis," IEEE Trans. on Ind. Appl., Vol. 20, No. 4, pp. 769~775, 1984.
- [2] K. P. Gokhale, A. Kawamura, and R. G. Hoft, "Dead beat microprocessor control of PWM inverter for sinusoidal output waveform synthesis," IEEE Trans. on Ind. Appl., Vol. 23, pp. 901~910, No. 5, 1987.
- [3] T. Haneyoshi, A. Kawamura, and R. G. Hoft, "Waveform compensation of PWM inverter with cyclic fluctuating loads," IEEE Trans. on Ind. Appl., Vol. 24, No. 4, pp. 582~589, 1988.
- [4] Y. Tzou and H. J. Wu, "Design and implementation of a multiprocessor-based uninterruptible power supply," Conf. Rec. of IEEE PESC'88, pp. 650~657.
- [5] M. A. Boost and P. D. Ziogas, "Toward a zero-output impedance UPS systems," IEEE Trans. on Ind. Appl., Vol. 25, No. 3, pp. 408~418, 1989.
- [6] S. Vukosavic, L. Peric, E. Levi, and V. Vuckovic, "Reduction of the output impedance of PWM inverters for uninterruptible power supplies," Conf. Rec. of IEEE PESC '90, pp. 757~762, 1990.
- [7] T. Yokoyama and A. Kawamura, "Disturbance observer based fully digital controlled PWM inverter for CVCF operation," IEEE Trans. on Power Electr., Vol. 9, No. 5, pp. 473~480, 1994.
- [8] M. J. Ryan and R. D. Lorenz, "A high performance sine wave inverter controller with capacitor current

- feedback and back-EMF decoupling," Conf. Rec. of PESC'95, pp. 507~513, 1995.
- [9] M. J. Ryan, W. E. Brumsickle, and R. D. Lorenz, "Control topology options for single-phase UPS inverter," IEEE Trans. Ind. Appl., Vol. 33, No. 2, pp. 493~501, 1997.
- [10] N. M. Abdel-Rahim and J. E. Quaicoe, "Analysis and design of a multiple feedback loop control strategy for single-phase voltage-source UPS inverters," IEEE Trans. on Power Electr., Vol. 11, No. 4, pp. 532~541, 1996.
- [11] S.-L. Jung and Y.-Y. Tzou, "Discrete sliding-mode control of a PWM inverter for sinusoidal output waveform synthesis with optimal sliding curve," IEEE Trans. on Power Electr., Vol. 11, No. 4, pp. 567~577, 1996.
- [12] T.-L. Chern, J. Chang, C.-H. Chen, and H.-T. Su, "Microprocessor-based modified discrete integral variable-structure control for UPS," IEEE Trans. on Ind. Electr., Vol. 46, No. 2, pp. 340~348, 1999.
- [13] 성병모, 강필순, 박성준, 김철우, "병렬 제어기법을 이용한 UPS 출력 전압의 개선", 전력전자학회 논문지 제7권, 2호, pp. 158~164, 2002.
- [14] 박지호, 노태균, 김춘삼, 안인모, 우정인, "UPS 인버터의 성능개선을 위한 강인한 2중 디지털 제어기의 설계", 전력전자학회 논문지 제8권, 2호, pp. 116~127, 2003.
- [15] B. C. Kuo, Automatic Control Systems, Prentice Hall, 1991.

저 자 소 개



정세교(鄭世敎)

1966년 11월 26일생. 1989년 경북대 전자공학과 졸업. 1992년 한국과학기술원 전기 및 전자공학과 졸업(석사). 1997년 동대학원 전기 및 전자공학과 졸업(공학박). 1997년~현재 경상대 전기전자공학부 부교수 및 공학연구원 연구원. 1999년 12월~2000년 2월 일본 큐슈공업대학 객원교수. 2002년 2월~2003년 2월 미국 Texas A&M 대학 Visiting Scholar.



이대식(李大植)

1960년 5월 5일생. 1982년 경북대 공대 전자공학과 졸업. 1984년 한국과학기술원 전기 및 전자공학과 졸업(석사). 1991년 한국과학기술원 전기 및 전자공학과 졸업(공학박). 1994년~현재 대구대 정보통신공학부 제어계측공학과 교수.