

# 정전압형 전자식 안정기 회로의 고조파 저감을 위한 PFC회로의 설계

(A Design of PFC Circuit for Reducing the Harmonic in Constant Voltage-fed Electronic Ballast Circuit)

이현무 · 고강훈 · 고희석 · 이현우\*

(Hyun-Moo Lee · Kang-Hun Koh · Hee-Seok Koh · Hyun-Woo Lee)

## 요 약

이 논문에서 정 전압형 PFC 전자식 안정기에 대하여 제안하였다. 제안하는 PFC 전자식 안정기는 고효율 승압형 컨버터와 기존의 하프브리지 인버터를 조합한 것이다. 제안된 PFC 전자식 안정기는 전압 분압기와 소프트 스위칭 기술을 사용하여 입력전류의 왜형과 입력전류의 고조파가 감소됨을 증명하였다. 형광램프에 대한 시뮬레이션결과 는 이론적인 분석과 일치함을 나타내었다.

## Abstract

In this paper, a PFC(Power Factor Correction) electronic ballast with constant voltage-fed is proposed. The proposed PFC electronic ballast is combined of a high-efficiency boost converter and a conventional half bridge inverter. It is proved that the ripple of input-current and the input-current's harmonic of the proposed PFC electronic ballast are reduced using the voltage divider and soft-switching technique. It is demonstrated that simulation results for fluorescent lamp correspond with theoretical analysis.

Key Words : PFC, electronic ballast, soft-switching technique

## 1. 서 론

소득수준의 상승과 더불어 조명에 대하여 밤의 어둠만을 밝히는 측면에서 벗어나 문화의 일부분으로 확대 인식되고 있다. 그러나 전기를 에너지원으로 사용하는 기기 가운데 조명용기기의 효율이 가장 낮

기 때문에 고 효율화와 고 역률화에 대한 연구가 활발히 진행되고 있다[1][2]. 우리나라 연간 소비전력의 18[%]를 조명분야가 차지하며 이의 20[%]정도를 감축한다면 높은 에너지 절감효과를 얻을 수 있다.

전자식 안정기는 20[kHz]이상의 고주파 스위칭으로 램프를 구동하므로 기존 안정기에서의 단점을 해결하는 동시에 에너지 절감 측면 등 여러 장점을 얻을 수 있다[3]. 현재 국내의 반도체 업체를 비롯한 전자식 안정기 관련 업체에서 출시하거나 개발 중인 전자식 안정기는 적용 램프의 종류, 용도 및 출력크기, 필요기능 등에 따라 다양하고 이에 따른 회로 구

\* 주저자 : 경남대학교 전기전자공학부  
Tel : 055-249-2834, Fax : 055-248-2228  
E-mail : lhwoo@kyungnam.ac.kr  
접수일자 : 2004년 3월 2일  
1차심사 : 2004년 3월 5일  
심사완료 : 2004년 4월 28일

## 정전압형 전자식 안정기 외로의 고조파 저감을 위한 PFC회로의 설계

성 또한 차이가 있으나 전자식 안정기를 설계하는데 필요한 기본 구성은 대체로 유사하며 상용의 AC전원으로부터 DC전원을 만들기 위한 정류기, 고조파 성분을 제거하기 위한 EMI 필터, 역률개선 회로, DC전원으로부터 램프에 전력을 공급하는 공진형 인버터, 역률 개선회로인 PFC회로와 제어회로 등으로 구성된다[4~6].

전자식 안정기는 인버터 구동방식에 따라 자려식과 타려식이 있다. 자려식의 경우 회로가 간단해 생산이 용이하며 저비용인 반면 소자 특성과 온도에 따라 동작 주파수가 변화될 가능성이 높고 여러 보호회로를 사용하기 어려우며 초기 필라멘트 가열시간 조절이 용이하지 않아 램프수명이 짧은 단점을 가지고 있다. 타려식의 경우 전용 IC의 개발과 가격 측면에 어려운 점을 가지고 있으나 자려식에 비해 많은 장점을 얻을 수 있다. 현재 타려식 인버터에 많이 사용되고 있는 정전압형 직렬 공진형 방식은 영전압, 영전류 스위칭에 동기하여 동작함으로써 스위칭에 의한 전자파 장애 및 고조파 발생 문제를 해결함과 동시에 안정기 효율이 증가하므로 수동형 역률 개선방식에 비해서 높은 역률을 얻을 수 있다[7][8].

본 논문에서 소프트 스위칭이 가능한 PFC회로를 설계하여 전자식 안정기에 적용함으로써 고주파 스위칭 동작으로 발생하는 손실 및 노이즈 발생, 전자파 장애를 저감 할 수 있었다. 또한, 입력 고조파 저감 및 역률 개선은 시뮬레이션을 통하여 검증하였다.

## 2. 본 론

### 2.1 기존의 전자식 안정기

일반적으로 사용되고 있는 전자식 안정기의 인버터는 자려식과 타려식으로 구분 짓고 있다. 자려식의 경우 효율이 높으나 소자의 특성에 의하여 신뢰성이 낮다는 단점을 가지고 있다. 타려식의 경우는 높은 신뢰성을 얻을 수 있으나 전용 IC를 추가하거나 부가적인 보호회로가 필요함으로 비용증가의 문제를 가지고 있으며 자려식에 비하여 효율이 낮다는 점을 들어 많이 사용되지 않았다. 그러나 IC의 보급·확대가 증대됨으로서 타려식을 적용한 전자식 안정기를 탑재한 제품이 많이 출시되고 있다. 그림 1

은 일반적인 전자식 안정기의 기본 구성을 나타낸 것이다.

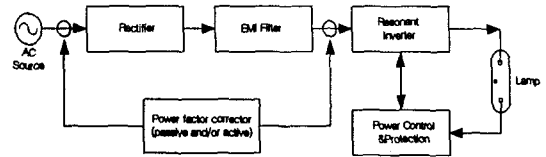


그림 1. 전자식 안정기의 구성  
Fig. 1. Configuration of overall electronic ballast

전자식 안정기에 사용되는 인버터는 대부분 직렬 공진형이다. 직렬공진 중에서도 가장 많이 사용하고 있는 방식은 하프브리지 방식이다. 이 방식은 정전류 Push-pull방식과 달리 스위칭 손실이 적으며 변환효율이 높기 때문에 유럽에서 사용되는 방식이기도 하지만 국내에서 가장 많이 사용하고 있는 방식이다. 그림 2는 기본적으로 사용되고 있는 하프브리지 방식의 회로도를 나타낸 것이다.

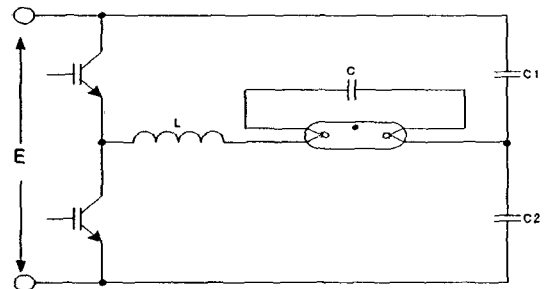


그림 2. 하프브리지 인버터의 구성  
Fig. 2. Configuration of half bridge Inverter

### 2.2 직렬공진 하프브리지 인버터

그림 3에 적용되는 직렬공진 하프브리지 인버터 회로를 나타내었다. 이 경우 스위치의 동작주파수 ( $f_0$ )는 인덕턴스 L과 공진커패시터 ( $C_{n1}$ ,  $C_{n2}$ )에 의한 공진주파수 ( $f_r$ )보다, 높거나 최소한 같게 ( $f_0 \geq f_r$ ) 제어되어야 한다. 만일 동작주파수가 공진주파수보다 낮게 되어 ( $f_0 < f_r$ )로 동작하게 되면 스위치에 전류가 흐르는 상태에서 스위치가 온-오프

프 동작하기 때문에 효율이 급속히 떨어지고, 스위치에 무리가 생겨 인버터시스템이 고장을 일으키게 되므로 사용해서는 안된다. 이와 유사한 직렬 공진 회로 대부분은 동일한 특성을 가지고 있다. 그림 4는 시스템 동작파형을 나타낸 것이다.

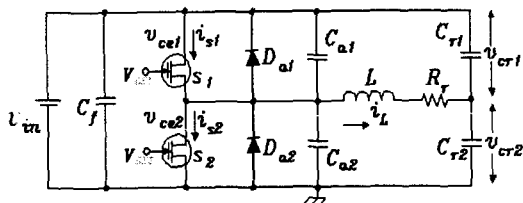


그림 3. 직렬공진 하프브리지 인버터 회로도  
Fig. 3. Circuit diagram of Serial resonant half bridge inverter

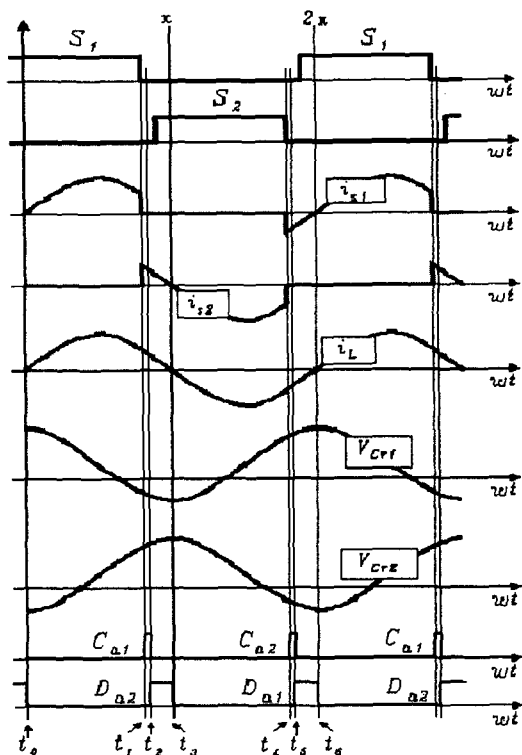


그림 4. 직렬공진 하프브리지 인버터  $f_0 > f_r$ 에서의 구간별 상세 동작 파형  
Fig. 4. Detailed operating waveform of the serial resonant half bridge inverter for  $f_0 > f_r$

각 모드별 동작 상태를 분석하면 다음과 같다.

(1) 모드 1 ( $t_0 \sim t_1$ )

모드 1의 동작은 그림 5에 나타내었다. 이 구간은 스위치  $S_1$ 이 온 되어 있는 구간이다. 스위치  $S_1$ 이 최초로 턴-온 되는 초기 조건( $t_0$ )에서 커패시터의 용량  $C_{r1} = C_{r2}$ 일 경우에 이 커패시터에 충전된 전압은 각각  $v_{in}/2$ 로 볼 수 있다. 스위치  $S_1$ 이 턴-온 되면 커패시터  $C_{r1}$ 에 충전된 전하는 전류  $i_{r1}$ 을 흐르면서 방전하게 된다. 이 스위치를 통해서 인덕턴스  $L$ 과 공진커패시터  $C_r$  ( $C_r = C_{r1} + C_{r2}$ )가 직렬 공진하여 전류가 흐르게 된다. 공진 반주기가 끝나기 전에 스위치  $S_1$ 이 턴-오프 되어 ZVS 동작모드로 바뀌게 되고 이때 커패시터  $C_{r1}$ 에는  $-v_{in}$ 이 충전되며, 따라서  $C_{r2}$ 에는 약  $2v_{in}$ 이 충전되어진다.

(2) 모드 2 ( $t_1 \sim t_2$ )

그림 6은 모드 2의 동작파형을 나타낸 것이다. 이 구간은 두 스위치가 모두 오프 되는 구간이며  $t_1$ 에서의  $C_{a1}$ ,  $C_{a2}$ 의 초기전압은 각각 0[V]와 입력전압  $v_{in}$ 이다. 이 초기전압이 인덕턴스( $L$ )와  $C_{a1}$ ,  $C_{a2}$ 의 직렬공진에 의해서 서로 뒤바뀐다. 따라서  $t_2$ 에서  $C_{a1}$ ,  $C_{a2}$ 의 전압은 각각 입력전압  $v_{in}$ 과 0[V]가 된다. 이 시점에서 스위치  $S_2$ 의 역병렬 다이오드( $D_{a2}$ )가 턴-온 되면 모드가 종료된다.

(3) 모드 3 ( $t_2 \sim t_3$ )

그림 7은 모드 3의 동작 파형이다. 이 구간에서는 다이오드  $D_{a2}$ 가 도통되며, 전류가 LC 공진에 의해서 영(0)이 될 때까지 흐른다. 이 구간동안 스위치  $S_2$ 에 영(0)전압이 걸리므로 이 구간에서 스위치  $S_2$ 를 미리 턴-온 시켜 놓는다. 그러면 입력전류가 LC 공진에 의해서 영(0)이 되는 순간 전류의 방향이 바뀌며 다음동작 모드로 이동한다.

(4) 모드 4 ( $t_3 \sim t_4$ )

그림 8에 모드 4의 동작 파형을 나타내었다. 스위

평전압형 전자기 인쟁기 회로의 고조파 저감을 위한 PFC회로의 설계

치  $S_2$ 가 온 되어 있는 구간으로 이 스위치를 통해서 인덕턴스  $L$ 와 커패시터 ( $C_{r1}$ ,  $C_{r2}$ )에 의한 직렬공진 부(-)의 전류가 흐른다. 공진 반주기가 끝나기 전에 스위치  $S_2$ 가 턴-오프 되고 두 번째 ZVS 동작 모드가 이루어진다. 이 때 커패시터  $C_{r2}$ 의 전압은  $-v_{in}$ 이 되며,  $C_{r2}$ 의 전압은  $2v_{in}$ 이 된다. 이 구간에서의 인덕턴스  $L$ 에는 스위치  $S_1$ 이 턴-온 되는 순간에 커패시터  $C_{r2}$ 에 충전된 전압  $2v_{in}$ 이 걸리게 된다.

(5) 모드 5 ( $t_4 \sim t_5$ )

그림 9는 모드 5의 동작파형을 나타낸 것이다. 이 구간은 두 스위치가 모두 오프하고 있는 구간이고  $t_4$ 에서  $C_{r1}$ ,  $C_{r2}$ 의 초기전압은 각각 입력전압  $v_{in}$ 과 0[V]가 된다. 이 초기전압은 인덕턴스  $L$ 와 커패시터 ( $C_{r1}$ ,  $C_{r2}$ )의 직렬 공진에 의해서 서로 뒤바뀐다. 따라서  $t_5$ 에서  $C_{r1}$ ,  $C_{r2}$ 의 전압은 각각 0[V]와 입력전압  $v_{in}$ 이 된다. 이 시점에서 스위치  $S_1$ 의 역 병렬 다이오드  $D_{a1}$ 이 턴-온되며 다음 모드로 이동된다.

(6) 모드 6 ( $t_5 \sim t_6$ )

그림 10에 모드 6의 동작 파형을 나타내었다. 이 구간은 다이오드  $D_{a1}$ 이 도통되는 구간으로 입력 전류가  $LC$  공진에 의해서 영(0)이 될 때까지 진행된다. 이 구간동안 스위치  $S_1$ 에 영(0)전압이 걸리므로 이 구간에서 스위치를 미리 턴-온 시켜 놓는다. 그러면 입력 전류가  $LC$  공진에 의해서 영(0)이 되는 순간 다시 모드 1로 되돌아감으로써 스위칭의 한 주기가 끝이 난다. 이 때 커패시터  $C_{r1}$ 에는  $2v_{in}$ ,  $C_{r2}$ 에는  $-v_{in}$ 의 전압이 걸리게 된다.

모드 1에서 공진 이전의 초기 조건과는 달리 공진 이후 커패시터 양단에 걸리는 전압이 서로 다르게 됨을 알 수 있다. 모드 4의 등가회로를 그림 11과 같이 나타낼 수 있으며 공진전류  $i_r(t)$ 에 대한 관련식을 만들 수 있다. 여기서  $C_r$ 는  $C_{r1}$ 과  $C_{r2}$ 의 병렬

커패시터이며,  $L$ 은 인덕턴스이며, 저항( $R_r$ )은 형광램프의 동작상태의 내부저항이다.

등가회로를 이용하여 공진전류  $i_r(t)$ 은 식(1)과 같이 나타낼 수 있다.

$$L \frac{d}{dt} i_r(t) + R_r \cdot i_r(t) + \frac{1}{C_r} \int i_r(t) dt = v_{in} \quad (1)$$

이 식을 이용하여 공진전류  $i_r(t)$ 을 구하면 식(2)와 같다.

$$i_r(t) = \frac{v_{in}}{L} [1 + (\frac{\alpha}{\omega})^2] \cos(\omega t + \delta) \quad (2)$$

$$\text{여기서, } \delta = \tan^{-1}(\frac{\alpha}{\omega}), \alpha = \frac{R_r}{2L}$$

$$\omega = \sqrt{\omega_0^2 - \alpha^2}, \omega_0 = \frac{1}{\sqrt{LC_r}}$$

직렬공진형 하프브리지 인버터는 저가이면서도 스위칭 손실이 작으며 스위칭 소자에 흐르는 전류도 비교적 작아 소자선택에 있어서 매우 강점이 높아 적용회로 방식으로 직렬공진형 하프브리지 인버터를 사용한다.

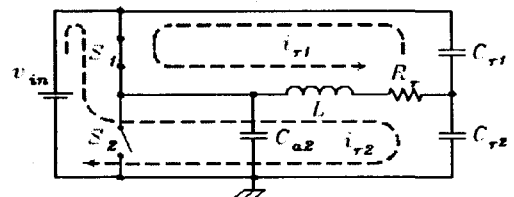


그림 5.  $t_0 \sim t_1$  구간에서 동작 파형  
Fig. 5. Operating waveform for  $t_0 \sim t_1$

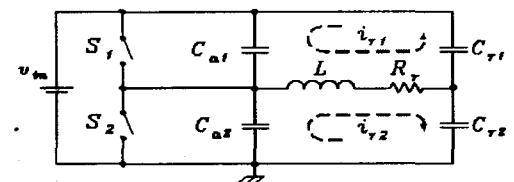


그림 6.  $t_1 \sim t_2$  구간에서 동작 파형  
Fig. 6. Operating waveform for  $t_1 \sim t_2$

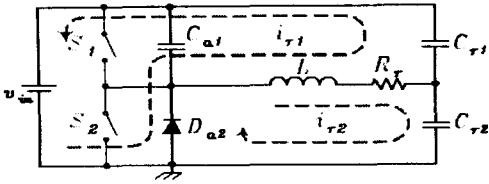


그림 7.  $t_2 \sim t_3$  구간에서 동작 파형  
Fig. 7. Operating waveform for  $t_2 \sim t_3$

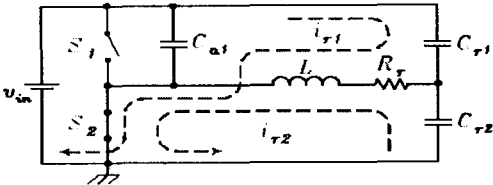


그림 8.  $t_3 \sim t_4$  구간에서 동작 파형  
Fig. 8. Operating waveform for  $t_3 \sim t_4$

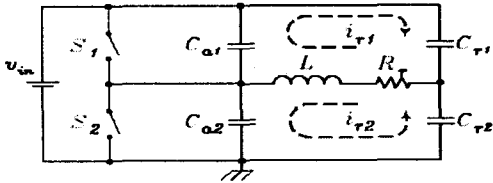


그림 9.  $t_4 \sim t_5$  구간에서 동작 파형  
Fig. 9. Operating waveform for  $t_4 \sim t_5$

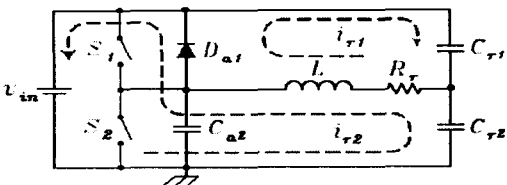


그림 10.  $t_5 \sim t_6$  구간에서 동작 파형  
Fig. 10. Operating waveform for  $t_5 \sim t_6$

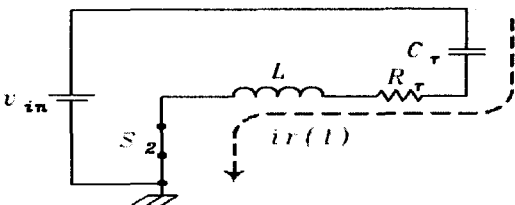


그림 11. 모드 4의 등가회로  
Fig. 11. Equivalent circuit at mode 4

### 2.3 일반적인 PFC회로

기존의 직렬공진형 인버터에 비하여 스위칭 손실 저감과 효율 향상을 도모할 수 있는 영전압, 영전류 스위칭 동작의 직렬 공진형 하프브리지 인버터에 대하여 설명하였다. 그러나 인버터에 공급되는 전압이 정전압을 유지 할 수 있어야 하며 노이즈를 저감하기 위하여 필터와 PFC회로를 반드시 부가하여야 한다. 일반적으로 전자식 안정기용의 역률개선회로는 크게 수동소자만으로 이루어진 수동형 역률개선과 제어회로와 스위치를 포함하는 능동형 역률개선으로 나눌 수 있다. 그림 12는 대표적인 수동형 역률개선회로인 밸리필 PFC 방식을 나타낸 것이다.

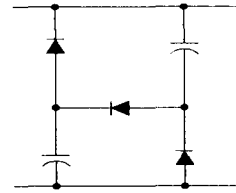


그림 12. 밸리필 회로  
Fig. 12. Circuit of Vally-fill

이와 더불어 전하 펌프형 PFC 방식을 혼합한 방식인 개선된 밸리필 PFC 회로는 0.97이상의 역률을 얻을 수 있다. 그러나, 부품 점수가 증가함에 따라 도전 손실 및 비용 증가, 부하 변동시 능동제어가 되지 않으므로 직렬 공진형 인버터에 정전압을 공급하지 못하는 등의 문제점을 가지고 있다. 이러한 문제점을 해결하기 위하여 대부분 승압형 PFC 회로 사용함으로 높은 역률을 얻을 수 있다. 그러나 이러한 방식 또한 인덕터의 전류가 불연속적이며 과도시 피크 값이 크므로 EMI 및 소자의 전류 스트레스가 적지 않게 영향을 미친다. 그러므로 이것을 개선한 고조파 저감을 위한 PFC회로를 설계하였다.

### 2.4 고조파 저감을 위한 PFC회로

그림 13은 기존 승압형 PFC회로를 개선한 소프트 스위칭 기법을 적용한 PFC회로를 나타낸 것이다. 회로 구성은 승압용 인덕터  $L_B$ , 승압용 스위치  $S_B$ , 소프트 스위칭 동작을 위한 공진용  $L_r$ ,  $C_r$ , 평활용 커패시터  $C_2$ , 역류방지를 위한 다이오드  $D_1 \sim D_4$ 로 구성된다. 동작 모드는 승압형 컨버터와 유사한 동작모

정전압형 전사식 안정기 외로의 고조파 저감을 위한 PFC외로의 설계

드를 나타낸다. 초기조건으로는 평활용 커패시터  $C_2$  는 입력전압으로 충전되어 있으며 커패시터  $C_r$  는 입력 전압으로 충전되어 있는 상태이다. 또한 스위치 온시에 승압 리액터  $L_B$  에 에너지를 축적, 오프시에 에너지를 방출한다. 따라서 고조파 저감과 효율을 향상 시킬 수 있다. 그림 14는 제안한 회로의 동작모드를 나타내었으며 각 동작모드의 설명을 아래에 나타내었다.

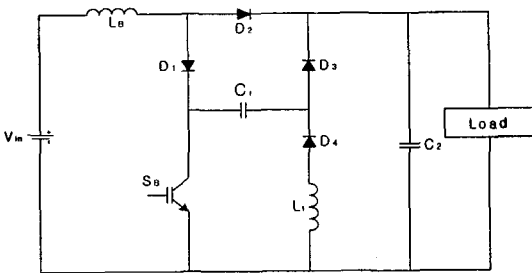


그림 13. 제안하는 회로  
Fig. 13. Proposed circuit

(1) Mode I

그림 13(a)에 전류의 경로를 나타낸 것이다. 스위치가 오프에서 온되는 모드이다. 이 때 스위치에 흐르는 전류는 전원 전류와 공진전류와의 합이다. 제안한 PFC컨버터는 전류불연속모드(DCM)로 동작하며, 이 때 초기조건은 전원전류와 공진전류는 영이므로 스위칭 동작은 ZVS로 동작한다. 스위치 온 이후에 점차 입력전류와 공진전류는 증가되고,  $C_r$  과  $C_2$  의 전압이 같아지게 되면 모드 I은 종료 된다. 이때의 조건식은 식(3)과 같다.

$$\frac{q_1(t)}{C_r} = -V_{C_2} \quad (3)$$

(2) Mode II

커패시터  $C_r$  의 전압이  $C_2$  보다 크게 되면  $D_3$  로 전류가 흐르게 되는 모드이다. 스위치는 온 되어 있는 상태이며 전원으로부터 전류가 공급된다. 공진커패시터의 전압이 평활용 커패시터의 전위보다 높기 때문에 다이오드  $D_3$  가 온 되고, 공진리액터의 전류가  $C_2$  에 공급된다. 평활용 커패시터  $C_2$  는  $C_r$  에 비해 용

량이 큼으로 전압  $V_{C_2}$  는 일정하다고 볼 수 있기 때문에 공진전류는 직선적으로 감소되어 0이 되면 다이오드  $D_3$  는 오프 되어 모드 III으로 넘어간다. 이 때 공진전류를  $i_3$ , 시간  $t$  를  $t_3$  라고 한다면 공진전류는 수식 (4)와 같다.

$$i_3(t) = I_2 - \frac{V_{C_2}}{L_1}(t - t_1) \quad (4)$$

(3) Mode III

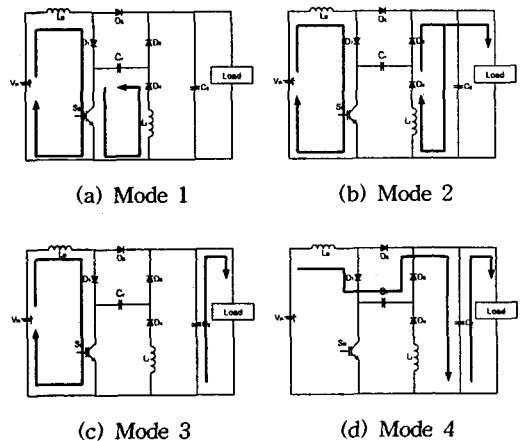
스위치  $S_B$  가 온 상태에서 모드 I, II의 공진이 완료되고 전류는 스위치만으로 흐른다. 이 모드는 스위치가 오프 동작할 때까지 지속된다.

(4) Mode IV

스위치  $S_B$  가 턴-오프 동작하며 전류는 공진용 커패시터  $C_r$  과 평활용 커패시터  $C_2$  를 통하여 흐른다. 이때  $C_r$  과  $C_2$  의 전압은 동전위이며 서로 역극성으로 충전되어 있는 상태이다. 이 때 스위치는 ZVS로 동작하며,  $C_r$  의 전압이 0이 될 때 모드 IV는 종료된다.

(5) Mode V

스위치  $S_B$  가 오프 상태이며 공진용 커패시터  $C_r$  의 전압이 0에 가깝게 되고 전원전류는 부하로 공급된다. 이 때 공진용 커패시터  $C_r$  에 공급되는 전류는  $C_r$  을 충전하기 때문에 서서히 감소되며, 충전이 완료되면 모드를 종료한다.



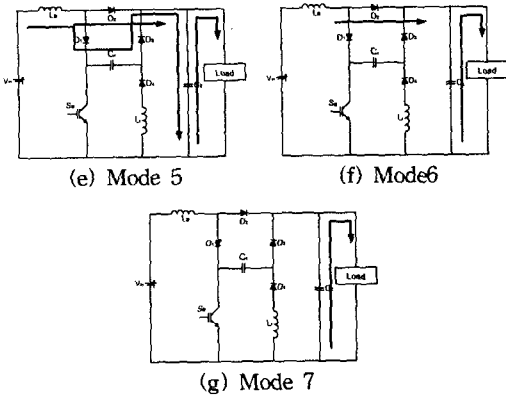


그림 14. 전체 동작모드  
Fig. 14. Operation mode of overall

(6) Mode VI

승압용 리액터에 축적된 에너지를 출력 측으로 방출하는 모드이다. 전류는 C<sub>2</sub>를 충전함과 동시에 부하에 흐르게 되며, 입력전류는 감소하게 되어 0으로 되면 모드를 종료한다.

(7) Mode VII

전원으로부터 전류는 공급되지 않는 모드이다. 평활용 커패시터에서부터 부하로 전류를 공급하며, 이때 흐르는 전류  $i(t)$ 는 식 (5)와 같다. 이 모드는 스위치가 온 되면 모드 I로 돌아간다.

$$i(t) = \frac{V_{C_2}}{R} \quad (5)$$

2.5 시뮬레이션 결과 및 검토

제안하는 회로의 분석을 위해 PSIM을 이용하여 시뮬레이션 하였다. 이때 사용된 소자의 파라미터 값은 표 1에 나타내었다. 제안회로의 입력전압과 전류파형을 그림 15에 나타내었다. 불연속 모드로 동작하며 역률은 단위 역률에 가깝다. 그림 16에 스위치의 제어신호와 각 소자의 전류, 전압파형을 나타내었다. 앞서 설명한 각 모드와 같이 스위칭 동작은 온시에 영전류스위칭(ZCS)동작, 오프시에 영전압스위칭(ZVS)동작이 이루어지고 있다. 따라서 기존 승압형 PFC회로에 비하여 스위칭 손실 저감 및 역률 향상을 얻을 수 있다. 그림 17은 기존 승압형 PFC

시스템과 제안한 시스템의 고조파율을 비교한 것이다. 제안하는 시스템이 기존의 회로에 비하여 고조파가 낮게 나타났다. 그러므로 제안하는 고조파 저감용 PFC 회로와 직렬공진형 하프브리지 인버터와 결합하게 되면 스위칭 손실 저감 및 효율과 역률 향상을 꾀할 수 있다.

표 1. 시뮬레이션 파라미터  
Table 1. Parameters of simulation

항 목	값
입력전압 Vin	220[V]
입력전압 주파수 f	60[Hz]
승압용 인덕터 LB	100[μH]
평활용 커패시터 C2	2700[μF]
공진용 인덕터 Lr	100[μH]
공진용 커패시터 Cr	0.2[μF]
스위칭 주파수	20[kHz]
시 비 율	0.4

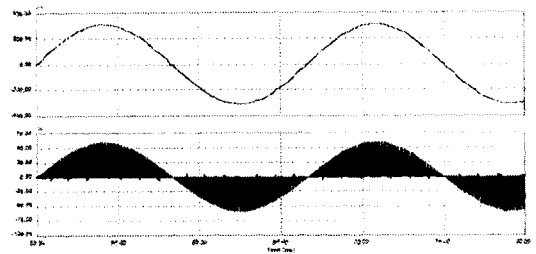


그림 15. 입력전류와 전압파형  
Fig. 15. The waveform of input voltage and input current

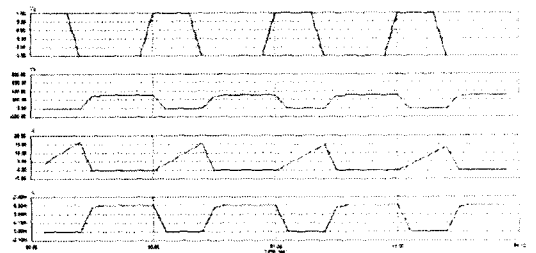


그림 16. 시뮬레이션 파형  
Fig. 16. Simulation waveform

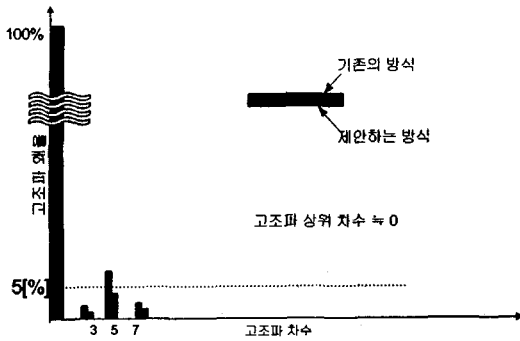


그림 17. 입력전류의 고조파 분석  
Fig. 17. Analysis of harmonic of Input current

### 3. 결 론

현재 역률 개선을 위한 전용의 범용 IC와 하프브리지 인버터 구동 IC 등이 다수 제품화되었으며 선행 연구가 많이 있었다. 또한 형광등용 전자식 안정기는 기존의 40[W] 형광등의 자기식 안정기에 대한 교체 목적 뿐만 아니라 더 낮은 소비 전력량이 요구되는 조명설비의 전자식 안정기에 관한 연구가 진행되고 있다. 이들 대부분의 형태는 승압형 직류 초과 형태를 사용하고 있음으로 스위칭 손실과 노이즈에 대한 문제를 해결하기 위해 별도의 보호회로를 부가하여야 하였다.

본 논문은 고조파 저감형 PFC회로와 스위칭 손실 저감 및 효율을 향상 시킨 정전압형 직렬공진 하프브리지 인버터에 대하여 제안하였으며 다음과 같은 결론을 얻을 수 있다.

첫째, 소프트 스위칭 기법을 사용함으로써 안정기의 효율상승과 역률 향상을 꾀할 수 있다.

둘째, 별도의 보호회로 없이 스위치 온, 오프 동작시 손실과 노이즈를 저감함으로써 고조파에 대한 영향을 줄일 수 있다.

따라서, 기존의 안정기에 적용할 경우 에너지 절감 및 효율 향상, 고조파 억제 효과가 클 것이라 사료된다.

이 논문(보고서)은 산업자원부에서 시행한 전력산업 인프rastructure 지원 사업의 자원에 의하여 수행된 연구결과입니다.

### References

- (1) 어익수, "전자식 안정기의 EM 실태분석", 호남대학교 논문집 제 22집, pp.591~598, 2002.12.
- (2) 박찬근, 이성근, 송동영, "형광등용 전자식 안정기의 고조파 저감에 관한 연구", Journal of the Research Institute of Industrial Technology, Vol.18. pp.91~102, 2001.
- (3) Chin S. Moo, Ying C.Chuang, Yung H.Huang, Horn N.Chen, "Modeling of Fluorescent Lamps for Dimmable Electronic Ballasts", IEEE, pp.2231~2236, 1996.9.
- (4) 방선배, "형광등용 전자식 안정기의 EM 필터 개발", 강원대학교 대학원 석사학위 논문, pp.1~48, 2002.8.
- (5) T.-F.Wy, J.-C.Hung and T.-H.Yu, "A Pspice Model for Fluorescent Lamps Operated at High Frequencies", IEEE, pp.359~364, 1995.9.
- (6) Franz Raiser, "Problems with lamp current control using a PWM signal", IEEE, pp.499~503, 2001.1.
- (7) Thomas J.Ribarich and John J.Ribarich, "A New Model for High-Frequency Electronic Ballast Design", IEEE, pp.2334~2339, 1997.5.
- (8) F.J.Ferrero, et al., "A Pspice Model for HPS Lamps Operated at High Frequency", IEEE, pp.3423~3427, 2000.5.

### ◇ 저자소개 ◇

#### 이현무 (李賢武)

1981년 동아대학교 전기제어공학과 졸업. 1984년 동아대학교 대학원 전기공학과(석사). 2001년 경남대학교 대학원(박사)수료. 현재 한국전력공사 재직.

#### 고강훈 (高康薰)

1997년 경남대학교 전기공학과 졸업. 2000년 동 대학원 전기공학과 졸업(석사). 2003년 동 대학원 전기공학과 졸업(박사). 현재 경남대학교 전기에너지 절약연구센터 연구원.

#### 고희석 (高羲石)

1966년 부산대학교 전기공학과 졸업. 1979년 동아대학교 전기공학과(석사). 1985년 중앙대학교 대학원 전기공학과(박사). 1999년 대한전기학회 부회장 역임. 2001년 3월~2003년 2월 경남대학교 대외부총장 역임. 현재 한국조명전기설비학회 부회장. 경남대학교 전기전자공학부 교수.

#### 이현우 (李鉉雨)

1979년 동아대학교 전기공학과 졸업. 1984년 영남대학교 대학원 전기공학과 졸업(석사). 1992년 동아대학교 대학원 전기공학과 졸업(박사). 1993년 오사카공대 객원연구원. 현재 경남대학교 전기전자공학부 교수.