

InGaP/GaAs HBT를 이용한 5.4 GHz 대역의 고성능 초고주파 집적회로 저잡음 증폭기 설계

Design of High Performance LNA Based on InGaP/GaAs HBT for 5.4 GHz WLAN Band Applications

명 성 식 · 전 상 훈* · 육 중 관

Seong-Sik Myoung · Sang-Hoon Cheon* · Jong-Gwan Yook

요 약

본 논문은 InGaP/GaAs HBT를 사용하여 5.4 GHz 대역의 고성능 저잡음 증폭기를 제안하였다. 기존에 InGaP/GaAs HBT는 고전력 증폭기 설계에 주로 사용되어 왔으나, 최근 RF 단일칩화를 위한 소자로 인식되고 있다. 이에 InGaP/GaAs HBT 소자를 이용한 저잡음 증폭기 설계에 대한 연구가 선행되어야 하며, 본 논문에서는 InGaP/GaAs HBT의 우수한 선형성 특성과 잡음 특성을 이용하여 뛰어난 성능의 저잡음 증폭기를 설계 및 제작하였다. 제안된 저잡음 증폭기는 높은 Q의 나선형 인덕터와 MIM 형태의 캐패시터 등의 수동 소자와 능동 소자가 모두 한 칩에 집적화 되어 입출력 패드와 함께 0.9×0.9 mm²의 면적에 집적화 되었다. 제안된 저잡음 증폭기는 최적의 동작점을 선택해 이득과 잡음 지수를 최적화 하였으며, 더불어 우수한 선형성을 얻을 수 있었다. 측정 결과 제작된 저잡음 증폭기는 13 dB의 이득과 2.1 dB의 우수한 잡음 지수를 보였으며, IIP3 5.5 dBm의 우수한 선형성이 측정되었다.

Abstract

This paper presents a high performance LNA based on InGaP/GaAs HBT for 5.4 GHz WLAN band applications. During the past days, InGaP/GaAs HBT has been being used for mainly high power amplifiers, but InGaP/GaAs is recognized as a suitable device for RF single chip. At this point, the research about a high performance LNA based on InGaP/GaAs HBT must be preceded, and in this paper, a excellent linearity and noise characteristics LNA based on InGaP/GaAs HBT is designed and fabricated. The LNA is integrated in arear of 0.9×0.9 mm² single chip with high Q spiral inductors and MIM capacitors. The proposed LNA is biased at current point for optimum noise figure and gain characteristics, futhermore, excellent linearity is achieved. The proposed LNA shows 13 dB gain, 2.1 dB noise figure, and excellent linearity in terms of IIP3 of 5.5 dBm.

Key words : InGaP/GaAs HBT, LNA, 5.4 GHz, High Linearity, Low Noise

I. 서 론

본 논문은 기존에 전력 증폭기 설계에 주로 사용되어 왔던 InGaP/GaAs HBT 소자를 사용하여 5.4 GHz 대역의 WLAN용 고성능 초고주파 집적회로 저

잡음 증폭기를 제안하였다. 저잡음 증폭기는 RF 수신단에 제일 앞에 존재하는 증폭 회로로 전체 수신단의 잡음 지수를 결정하는 매우 중요한 소자이다. 저잡음 증폭기의 주요 성능 지수는 이득과 잡음 지수와 선형성이 있다. 이중 잡음 지수와 이득은 전체

연세대학교 전기전자공학과(Dept. of Electrical and Electronic Eng., Yonsei University)

*나리지*온(Knowledge*ON)

· 논문 번호 : 20040513-068

· 수정완료일자 : 2004년 6월 29일

수신단의 잡음 특성에 직접적인 영향을 주므로 기존의 저잡음 증폭기 연구는 잡음 지수와 이득에 대한 성능을 향상시키기 위한 연구가 주를 이루었다. 그러나 저잡음 증폭기는 고전력 증폭기와 듀플렉서를 통해 연결되어 있으며, 듀플렉서를 통해 전달된 고전력 증폭기의 높은 출력 신호로 인해 포화(Saturation)와 교차 변조(Cross Modulation) 등의 현상으로 인해 전체 시스템의 민감도(Sensitivity)가 감소하는 문제점(De-sensitization)을 야기하며^[1], 이로 인해 저잡음 증폭기의 선형성이 매우 중요한 성능 지수가 된다. 하지만 과거에 저잡음 증폭기 설계에 주로 사용되었던 HEMT 등의 FET(Field Effect Transistor) 계열의 트랜지스터를 이용한 저잡음 증폭기는 잡음 특성이 우수하나, 낮은 Early 전압 등으로 인해 선형성이 나쁜 문제가 있었다. 이러한 문제점을 극복하고자 본 논문에서는 InGaP/GaAs HBT를 이용하여 이득과 잡음 지수뿐만 아니라 우수한 선형성 특성을 얻을 수 있는 저잡음 증폭기를 제안하였다. InGaP/GaAs HBT는 선형성이 우수하고 고주파 동작 특성이 우수하여 고주파 전력 증폭기에 주로 사용되어 우수한 성능을 보여 왔다. 또한 InGaP/GaAs HBT는 우수한 고속 동작과 높은 선형성을 얻기 위해 베이스 도핑을 매우 높게 하고, 이로 인해 베이스 입력 저항이 매우 작아 우수한 잡음 특성을 보이고 있다^{[2],[3]}. 또한 HBT는 $1/f$ 잡음의 코너 주파수가 매우 낮아 발진기 설계 시 매우 우수한 위상 잡음 출력을 갖는 발진기 설계가 가능한 장점이 있다^[4]. 이러한 이유로 인해 InGaP/GaAs HBT는 전력 증폭기뿐만 아니라 우수한 성능의 저잡음 증폭기나 발진기 설계가 가능하며, 이로 인해 RF 단의 단일칩화에 적합한 소자라 할 수 있다. 또한 InGaP/GaAs HBT는 AlGaP/GaAs HBT에 비해 Al에서 발생하는 물질 산화가 없어 수명이 길며, 간단한 wet-etching 공정을 사용함으로써 수율이 높고, 온도에 따른 전류 이득의 변화가 적고, 이중 접합의 공간 일치가 우수한 장점이 있다. 이러한 InGaP/GaAs HBT 소자를 사용하여 RF 단의 단일칩화를 이루기 위해 기존의 전력 증폭기 설계에 대한 연구와 더불어 우수한 성능의 저잡음 증폭기 설계에 대한 연구가 요구된다. 본 논문은 InGaP/GaAs HBT 소자를 사용하여 우수한 성능의 저잡음 증폭기 설계 및 제작을 통해 InGaP/GaAs HBT를 이

용한 RF 단의 단일칩화에 대한 가능성을 제시하였다. 본 논문에서 제안한 InGaP/GaAs HBT를 이용한 고성능 저잡음 증폭기는 5.4 GHz 대역의 WLAN 대역에서 동작하도록 설계 및 제작하였으며, 능동 소자, 수동 소자 및 전원 공급과 신호 입출력을 위한 패드까지 모두 한 칩에 집적화 하였다.

II. 회로 설계

본 논문은 상용 InGaP/GaAs HBT 공정을 이용하여 최근 상업적 가치가 높아지고 있는 5.4 GHz 대역의 WLAN 용 고성능 저잡음 증폭기를 설계 및 제작 실험하였다. 설계에 사용된 소자는 에미터 길이 2 μm 공정의 InGaP/GaAs HBT이다. 설계를 위하여 고려한 소자는 에미터 핑거 개수가 1개에 에미터 폭이 10 μm 인 HL_F1 \times 2 \times 10과 에미터 폭이 20 μm 인 HL_F1 \times 2 \times 20이다. 이 소자들은 특정 동작점에서 단위 전류 이득 주파수(f_T)가 50 GHz이며, 최대 발전 주파수(f_{MAX})가 80 GHz가 넘는 매우 우수한 고주파 동작 특성을 가지고 있다.

설계에 사용될 소자와 동작점 선택을 위해 콜렉터 전류의 변화에 따른 두 소자의 최소 잡음 지수와 최대 유효 전력 이득(Maximum Available Gain)을 측정하였다. 그림 1과 그림 2는 콜렉터-에미터 전압을 1.5 V로 고정시켜 놓고 콜렉터 전류를 변화시키며 최소 잡음 지수와 최대 유효 전력 이득을 측정한 결과이다. 그림 1과 2를 보면 동일한 콜렉터 전류 동작점에서 HL_F1 \times 2 \times 20이 HL_F1 \times 2 \times 10에 비해 더

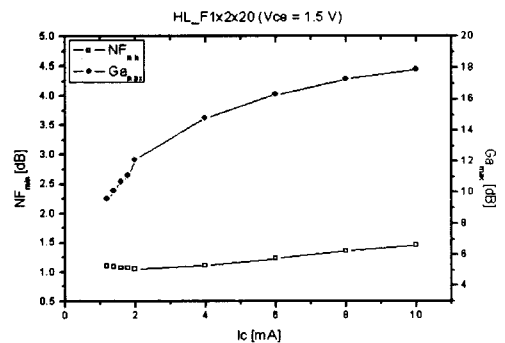


그림 1. 콜렉터 전류의 변화에 따른 HL_F1 \times 2 \times 20의 최소 잡음 지수 및 최대 유효 이득 특성
Fig. 1. Minimum noise figure and maximum available gain characteristics with the variation of collector current of HL_F1 \times 2 \times 20.

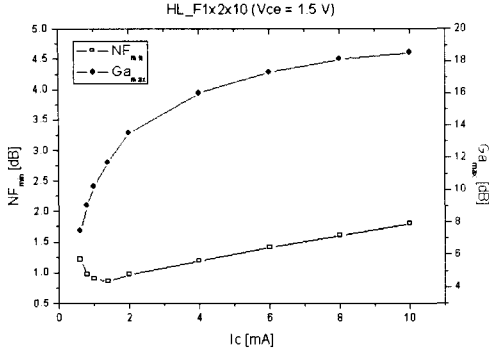


그림 2. 콜렉터 전류의 변화에 따른 HL_F1×2×10의 최소 잡음 지수 및 최대 유효 이득 특성
Fig. 2. Minimum noise figure and maximum available gain characteristics with the variation of collector current of HL_F1×2×10.

낮은 잡음 지수를 보이는 것을 알 수 있다. 이는 HL_F1×2×20이 HL_F1×2×10에 비해 약 두 배의 베이스 면적을 가지고 있어 베이스 접촉 저항이 HL_F1×2×10 모델의 절반 수준으로 작기 때문에 베이스 입력 저항에서 발생하는 잡음이 낮아 발생하는 현상이다. 따라서 일반적으로 동일한 동작 전류 상황에서 더 큰 트랜지스터를 사용하는 것이 잡음 지수를 개선하기 위해 유리하다 할 수 있다. 그림 1의 최대 유효 전력 이득은 콜렉터 전류가 4 mA 이하로 줄어들 때 급격하게 감소하는 반면 최소 잡음 지수는 큰 변화가 없는 것을 알 수 있다. 이는 콜렉터 전류가 감소함에 따라 트랜지스터가 차단 영역 (Cut-off region)으로 들어가면서 이득이 급격히 감소하는 현상이다. 그림 3과 4는 HL_F1×2×20과 HL_F1×2×10의 콜렉터 전류를 4 mA로 고정시켜 놓고 콜렉터-에미터 전압을 변화시키며 최소 잡음 지수와 최대 유효 전력 이득을 그린 것이다. HL_F1×2×20과 HL_F1×2×10 모두 콜렉터-에미터 전압이 감소할수록 최소 잡음 지수는 증가하며 최대 유효 전력 이득은 감소하지만 그 정도가 매우 미미한 것을 알 수 있다. 즉 InGaP/GaAs HBT 소자가 순방향 능동 영역 (Forward active region)에 있을 때, 소자의 최소 잡음 지수와 최대 유효 이득은 콜렉터-에미터 전압보다 콜렉터 전류에 더 민감한 함수임을 알 수 있다. 또한 FET 계열의 소자들과 달리 최적의 최소 잡음 지수를 위한 동작점과 최적의 최대 유효 전력 이득

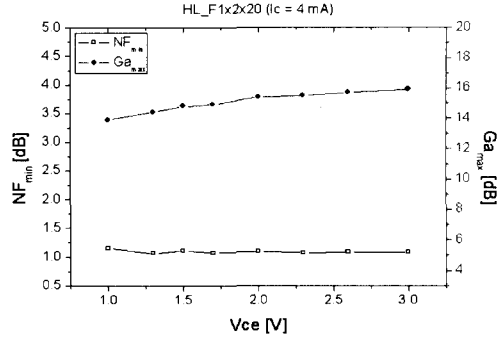


그림 3. 콜렉터-에미터 전압의 변화에 따른 HL_F1×2×20의 최소 잡음 지수 및 최대 유효 이득 특성
Fig. 3. Minimum noise figure and maximum available gain characteristics with the variation of collector-emitter voltage of HL_F1×2×20.

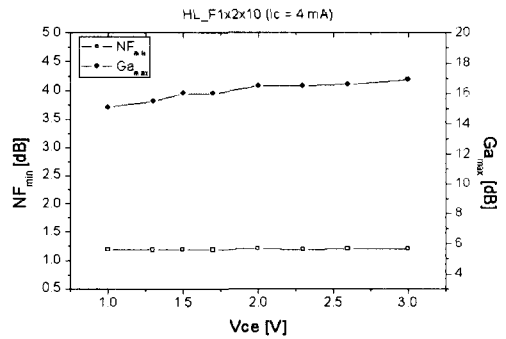


그림 4. 콜렉터-에미터 전압의 변화에 따른 HL_F1×2×10의 최소 잡음 지수 및 최대 유효 이득 특성
Fig. 4. Minimum noise figure and maximum available gain characteristics with the variation of collector-emitter voltage of HL_F1×2×10.

을 위한 동작점이 다른 것을 알 수 있다. 이러한 측정을 통해 고성능 저잡음 증폭기 설계에 사용할 소자는 HL_F1×2×20을 선택하였으며, 트랜지스터가 안정한 순방향 능동 영역에서 동작하게 하며, 이득과 잡음 지수를 고려하여 콜렉터 동작 전류는 4 mA를 선택하였다. 그림 5의 Q1의 베이스 바이어스를 위한 전류원은 전류 미러 (Current Mirror)를 이용하여 구현하였다. 전류 미러를 위한 HBT는 Q1, Q2보다 훨씬 작은 소자를 선택해 전류 소모를 줄였으며, 전류원 트랜지스터에서 발생하는 잡음의 전달을 막기 위해 매우 큰 인덕터를 사용하여 전류원 트랜지스

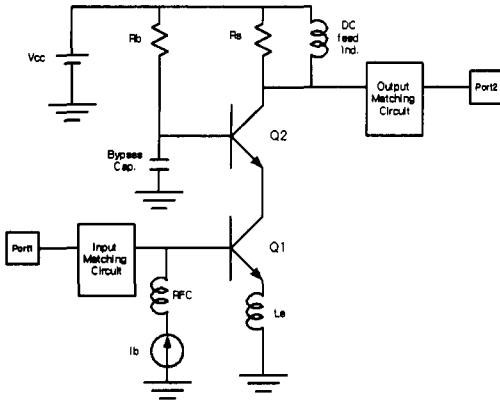


그림 5. InGaP/GaAs HBT를 이용한 저잡음 증폭기 등가 회로도
 Fig. 5. Equivalent circuit schematic of the LNA based on InGaP/GaAs HBT.

터를 격리하였다.

저잡음 증폭기 설계를 위해 사용한 모델은 소신호 해석에는 측정을 통해 얻은 소신호 산란계수 및 잡음 파라미터를 이용하였으며, 대신호 해석에는 비선형 등가 모델인 VBIC(Vertical Bipolar Inter-Company) 모델을 사용하였다. VBIC 모델은 BJT나 HBT 비선형 등가 모델에 많이 사용되는 Gummel-Poon 모델에 비해 여러 가지 온도 모델링과 기생 비선형 모델링 등이 새로 추가되거나 개선되어 더욱 정확한 비선형 해석이 가능한 모델이다. 또한 정확한 소신호 해석과 잡음 해석을 위해서는 저잡음 증폭기 설계에 사용되는 단일 소자의 정확한 소신호 산란계수 및 잡음 파라미터의 측정이 필요하다. 이를 위해 단일 소자 측정 시 발생하는 기생 성분에 대한 정확한 다-임베딩(De-embedding)이 요구된다. 본 연구에서는 단일 소자의 특성 측정을 위해 오픈-쇼트 다-임베딩 기법을 이용하여 연결한 패드와 라인에서 발생하는 기생 성분을 측정 한 후, 그림 7과 같이 라인과 패드에서 발생하는 기생 성분과 같은 값을 가지며 부호가 반대인 소자를 삽입하여 다-임베딩 하였다. 그림 6은 단일 소자와 기생 성분을 그린 것이다.

본 논문에서 설계한 저잡음 증폭기의 구조는 그림 5와 같다. 그림 5는 캐스코드 구조의 증폭기에 Q1의 에미터 점에 인덕터를 사용한 구조이다. 캐스코드 증폭기는 역방향 격리도가 높아 안정적이며, 밀러 효과가 상쇄되어 광대역 증폭기 가능하고 잡음

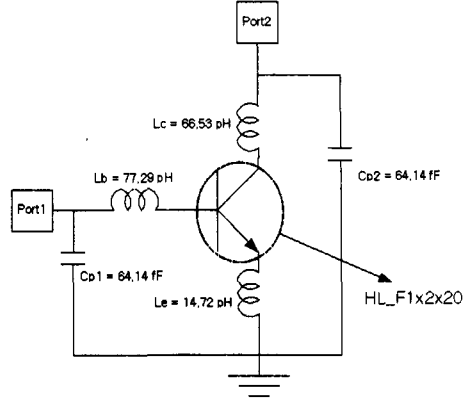


그림 6. 단일 소자의 기생 성분
 Fig. 6. Parasitic elements of a single device.

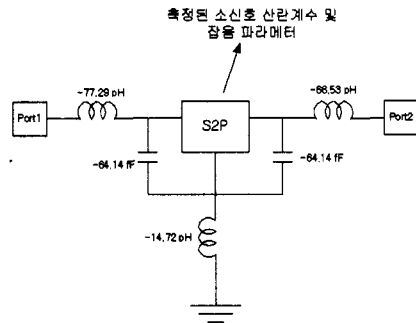


그림 7. 단일 소자의 다-임베딩
 Fig. 7. De-embedding of a single device.

특성이 우수한 장점이 있다. 또한 인덕터를 이용한 디제너레이션 기법은 잡음 매칭과 이득 매칭을 동시에 할 수 있고 선형성을 개선시키며^[5], 궤환을 통해 소자 내부의 잡음을 일부 개선할 수 있는 장점이 있다. 저잡음 증폭기의 입출력 매칭은 온-칩 수동 소자를 이용해 실행하였다. 온-칩 수동 소자는 소자의 손실로 인해 저잡음 증폭기의 동작에 크게 부정적인 영향을 미친다. 특히 입력단에 사용되는 낮은 Q를 갖는 수동 소자는 전체 회로의 잡음 지수를 크게 악화시키는 가장 주요한 요소가 된다. 그림 8은 최종적인 저잡음 증폭기의 잡음 지수를 시뮬레이션한 결과이며, 이를 보면 선택한 소자의 동작점에서 최소 잡음 지수인 1.3 dB보다 높은 최소 잡음 지수를 보고 있는 것을 알 수 있다. 이는 실제 매칭에 사용된 집적화된 수동 소자의 손실로 인해 발생한 현상으로 이러한 잡음지수의 악화를 막기 위해서는 입력단 매

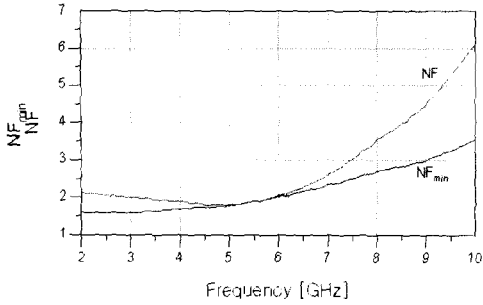


그림 8. 잡음 지수 시뮬레이션 결과
Fig. 8. Simulation result of noise figure.

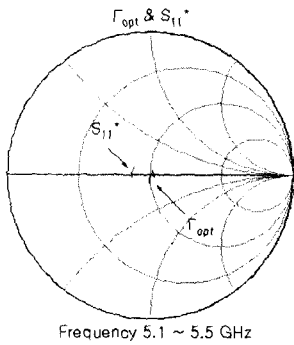


그림 9. 입력 매칭 시뮬레이션 결과
Fig. 9. Simulation result of input matching.

칭 회로에 특히 손실이 작은 수동 소자를 선택하여 사용하여야 한다. 입력단에 사용된 캐패시터는 MIM 형태로 매우 높은 Q를 가지며, 나선형 인덕터의 경우 공정에서 제공하는 두개의 금속층 중 더 두꺼운 ($4 \mu\text{m}$) 금속층에 Air-bridge post를 사용하여 공중에 띄웠으며, 기판에 절연 물질을 이용해 기판 손실을 최대한 줄여 매우 높은 Q를 갖게 설계하였다. 그림 8은 전체 저잡음 증폭기의 잡음 지수 시뮬레이션 결과이며, 그림 9는 입출력 매칭 후 최소 잡음 지수 매칭점과 입력 산란계수의 복소 공액점을 그린 것이다.

III. 실험 및 결과 고찰

그림 10은 InGaP/GaAs HBT 공정을 이용해 제작한 초고주파 집적회로 저잡음 증폭기 사진이며 칩은 $0.9 \times 0.9 \text{ mm}^2$ 의 크기를 가진다. 측정은 정확한 잡음 측정을 위해 고주파 손실이 매우 적은 Duroid ($\epsilon_r = 10$) 기판을 이용해 측정용 기판을 만들고 기판에 칩을 실버-페이스트를 이용해 부착하여 실시하였다.

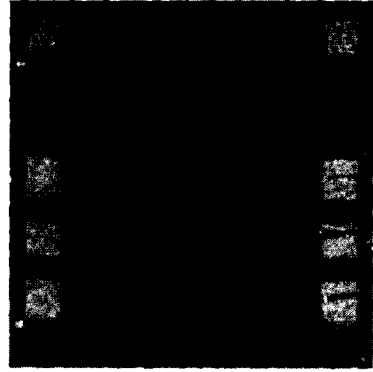


그림 10. 초고주파 집적회로 저잡음 증폭기 사진($0.9 \times 0.9 \text{ mm}^2$)
Fig. 10. Photograph of the fabricated MMIC LNA($0.9 \times 0.9 \text{ mm}^2$).

신호선과 전원선은 골드-와이어를 와이어 본딩하여 기판과 연결하였다. 또한 외부로부터 들어오는 잡음을 막기 위해 도체를 이용해 차폐재를 만들어 기판과 칩을 완전히 차폐시킨 후, 피드-쓰루(Feed through) 캐패시터를 이용해 전원을 공급하여 측정하였다. 그림 11은 측정을 위해 제작한 측정용 기판과 지그의 사진이다. 저잡음 증폭기의 소신호 이득과 입출력 매칭은 벡터 회로망 분석기(Vector Network Analyzer)를 이용하여 측정하였으며, 잡음 지수는 잡음 지수 분석기(Noise Figure Analyzer)를 이용해 측정하였다.

그림 12는 소신호 측정 결과이다. 설계 주파수인 5.4 GHz 대역에서 13 dB의 이득과 입력단의 -13 dB , 출력단의 -18 dB 의 매칭이 이루어지는 것을 알

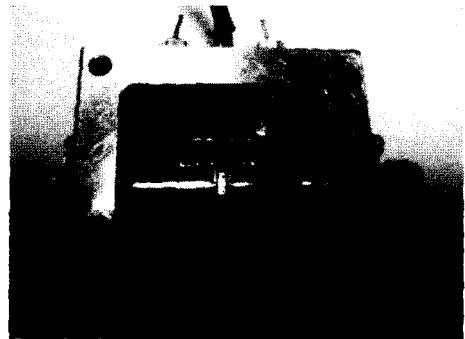


그림 11. 저잡음 증폭기 측정을 위한 기판과 지그 사진
Fig. 11. Photograph of test board and jig for LNA measurement.

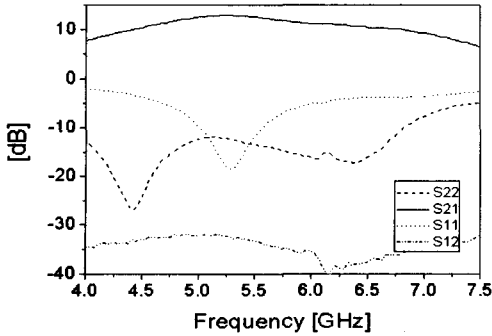


그림 12. 소신호 측정 결과
Fig. 12. Small signal measurement results.

수 있다. 입출력 반사 손실이 -10 dB 이하를 기준으로 정의한 저잡음 증폭기의 대역은 $5.02 \sim 5.56$ GHz로 WLAN 대역을 충분히 만족하는 것을 알 수 있다. 또한 측정 대역 내에서 저잡음 증폭기의 이득 변화는 0.56 dB 이내이고 역방향 격리도는 넓은 대역에서 -30 dB 이하로 매우 우수한 값이 측정되었다. 그림 13은 잡음 지수 분석기를 통해 측정된 잡음 지수와 이득을 나타낸 것이다. 잡음 지수 분석기는 Y-Factor 법을 이용하여 DUT의 잡음 지수를 측정하며 수학적 계산을 통해 DUT의 이득을 얻는다. 그림 13의 이득이 벡터 회로망 분석기의 측정결과와 정확히 일치하는 것을 통해 잡음 지수 분석기의 신뢰성을 확인할 수 있다. 잡음 지수 측정 결과 설계 주파수 대역인 $5.02 \sim 5.56$ GHz 대역에서 $2.1 \sim 2.3$ dB의 우수한 잡음 지수를 가지며, 측정 결과가 그림 9의 시뮬레이션 결과와 잘 일치하는 것을 알 수 있다. 그림 14는 증폭기에 2-Tone 입력을 넣어 선형성을

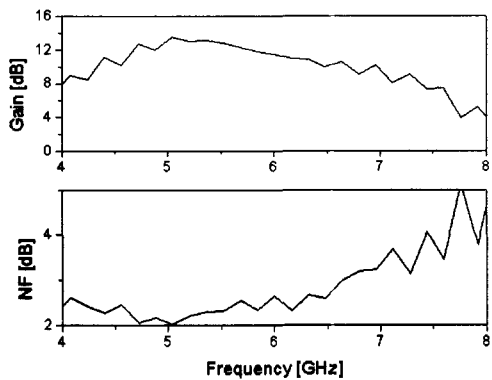


그림 13. 잡음 지수 측정 결과
Fig. 13. Noise figure measurement result.

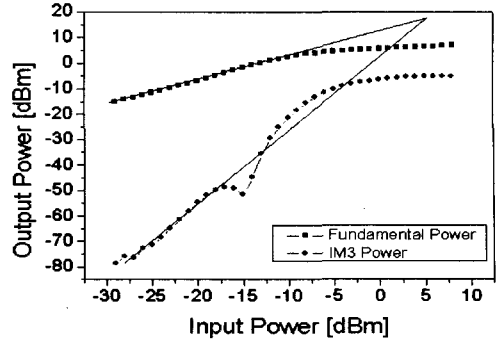


그림 14. 선형성 측정 결과(@ 5.4 GHz)
Fig. 14. Linearity measurement result(@ 5.4 GHz).

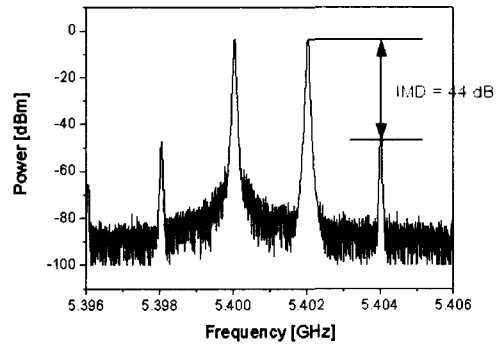


그림 15. 2-Tone 신호 입력 시 출력 스펙트럼
Fig. 15. Output spectrum when 2-Tone signals are applied to input.

표 1. 제작된 저잡음 증폭기 측정 결과
Table 1. Measurement results of the fabricated LNA.

주파수	5.02 ~ 5.56 GHz
소비 전력	3 V / 4 mA
이득	13 dB
잡음 지수	2.1 ~ 2.3 dB
선형성	5.5 dBm IIP3
칩 크기	0.9 × 0.9 mm ²

측정한 결과이다. IIP3이 5.5 dBm으로 매우 높게 나오고 있으며, 그림 15는 2-Tone 신호 입력 시 출력 스펙트럼을 측정한 결과이다. 상호 변조 왜곡이 44 dB이며 $OIP3 = P_{fund} + IMD/2$ 의 계산을 통해 역시 IIP3과 OIP3을 계산할 수 있으며 이 값은 그림 16의 결과와 일치한다. 표 1은 제작된 저잡음 증폭기의 측정 결과가 정리되어 있다.

본 논문에서 제안한 InGaP/GaAs HBT 저잡음 증

표 2. 기존 저잡음 증폭기와의 성능 비교.

Table 2. Performance comparison with previous LNAs.

Reference	주파수 [GHz]	소비전력 [mW]	이득 [dB]	잡음지수 [dB]	IIP3 [dBm]
CMOS ^[6]	5.7	14.4	12.5	3.7	-0.45
CMOS ^[7]	5.75	16.2	10.8	6.2	-6.5
SiGe BJT ^[8]	5.5	48	12	3.7	-2.3
SiGe BiCMOS ^[9]	5.5	26.4	18.7	4.2	-3.5
BiCMOS ^[10]	5	31	18.3	1.65	-3.95
MESFET ^[11]	5	13.2	11	1.9	5
HEMT ^[12]	2.4	21	12.5	1.6	-4.5
BiFET ^[13]	1.96	3.15	16	1.6	-6.5
GaAs HBT ^[14]	2	4	11.1	2.2	-0.1
HEMT ^[15]	2.4	1.7	15	1.8	-14
This work	5.4	12	13	2.1	5.5

폭기의 성능 수준을 판단하기 위해 문헌상에 있는 CMOS, HBT, HEMT, BJT 등의 다양한 소자를 사용한 저잡음 증폭기와 성능을 비교하였다. 표 2에 기존에 발표된 저잡음 증폭기의 성능이 정리되어 있다. 표 2에 의하면 기존에 발표된 5 GHz 대역의 다른 저잡음 증폭기^{[6]~[11]}에 비해 본 논문에서 제안한 InGaP/GaAs HBT 저잡음 증폭기가 잡음 지수와 선형성 특성에 있어서 매우 우수한 성능을 보이는 것을 알 수 있다. 제안된 InGaP/GaAs HBT를 이용한 저잡음 증폭기는 비슷한 대역의 FET 계열을 이용한 저잡음 증폭기와 비교하여 잡음 특성 면에서 우수하거나 대등한 정도의 성능을 보이고 있으며, 선형성 특성에 있어 FET 계열의 저잡음 증폭기에 비해 월등히 우수한 성능을 보이고 있다. 또한 기존에 발표되었던 GaAs HBT를 이용한 저잡음 증폭기^[14]에 비해 우수한 잡음 지수와 선형성 특성을 보이는 것을 알 수 있다. HEMT를 이용한 저잡음 증폭기의 경우^{[12],[13]} 매우 우수한 잡음 지수를 보이는 것을 알 수 있으나 선형성 특성에 있어서 본 논문에서 제안하는 InGaP/GaAs HBT를 이용한 저잡음 증폭기에 비해 성능이 떨어지는 것을 알 수 있다. 즉 선형성과 잡음 지수를 동시에 만족하기 위한 고성능의 저잡음 증폭기를 제작하기 위해서 InGaP/GaAs HBT가 매우 훌륭한 소자가 될 수 있다는 것을 알 수 있다.

IV. 결 론

본 논문은 상용 InGaP/GaAs HBT 공정을 사용하여 잡음 지수와 선형성이 매우 우수한 5.4 GHz 대역의 저잡음 증폭기를 설계 및 제작하였다. 우수한 이득과 잡음 특성을 얻기 위해 베이스 면적이 큰 소자를 선택하고, 적절한 콜렉터 전류 동작점을 선택하였다. 또한 크기가 큰 소자를 선택함으로써 선형성의 향상 얻을 수 있었다. 인덕터 디제너레이션 기법을 이용하여 입력단 매칭을 하였으며 캐스코드 구조를 적용하여 이득과 안정성을 높였다. 본 논문에서 제안한 저잡음 증폭기는 5.02~5.56 GHz 대역에서 13 dB의 선형 이득과 2.1 dB의 낮은 잡음 지수를 가지며, 5.5 dBm의 매우 우수한 IIP3 값을 얻을 수 있었다. 이는 기존에 다른 소자를 사용하여 설계된 저잡음 증폭기에 비해 우수한 잡음 지수와 선형성을 보이는 결과이다. 제작된 저잡음 증폭기는 소동 소자와 능동 소자, DC 전원 공급과 신호 입출력을 위한 패드가 모두 집적화된 형태로 $0.9 \times 0.9 \text{ mm}^2$ 의 크기에 집적화 되었다.

본 논문은 기존의 전력 증폭기 설계에 주로 사용되어 왔던 InGaP/GaAs HBT 소자를 사용하여 선형성과 잡음 지수 특성이 우수한 저잡음 증폭기를 제안함으로써 InGaP/GaAs HBT 소자를 이용한 RF 단의 단일칩화에 대한 가능성을 제시하였다. 향후 본 논문에서 수행한 저잡음 증폭기 등의 수신단 회로와 이전에 많이 설계되어졌던 전력 증폭기가 들어간 송신단의 단일칩화에 대한 연구가 이루어진다면 InGaP

/GaAs HBT는 RF 송수신단의 단일칩화에 매우 적합한 소자가 될 것으로 기대된다.

감사의 글

본 저자는 6" InGaP HBT 파운드리 서비스와 디자인 라이브러리를 제공하여 5.4 GHz WLAN용 저잡음 증폭기 회로 설계를 실제 칩으로 제작하여 주신 나리지*온에 감사 드립니다.

참 고 문 헌

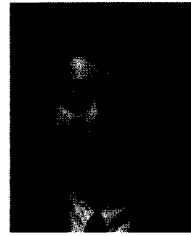
- [1] S. A. Maas, *Nonlinear Microwave and RF Circuits Second Edition*, Artech House, 2003.
- [2] M. E. Kim, A. K. Oki, G. M. Gorman, D. K. Umemoto and J. B. Camou, "GaAs heterojunction bipolar transistor device and IC technology for high performance analog and microwave applications", *IEEE Trans. Microwave Theory Tech.*, vol. MTT-37, pp. 1286-1303, Sep. 1989.
- [3] B. L. Nelson, C. B. Perry, R. Dixit, B. R. Allen, M. E. Kim, A. K. Oki, J. B. Camou and D. K. Umemoto, "High-linearity, low dc power GaAs HBT broadband amplifiers to 11 GHz", *IEEE GaAs IC Symp. Digest*, San Diego, pp. 79-82, Oct. 1989.
- [4] P. C. Canfield, D. J. Allstot, J. Medinger, L. Forbes, A. J. McCamant, W. A. Vetanen, B. Odekirik, E. P. Finchem and K. R. Gleason, "Buried-channel GaAs MESFETs with improved small-signal characteristics", *IEEE GaAs IC Symp. Tech. Dig.*, pp. 163-166, 1987.
- [5] Thomas H. Lee, *The Design of CMOS Radio-Frequency Integrated Circuits*, Cambridge University Press, 1998.
- [6] Y. -K. Chu, C.- H. Liao and H. -R. Chuang, "5.7 GHz 0.18 /spl mu/m CMOS gain-controlled LNA and mixer for 802.11a WLAN applications", *2003 IEEE Radio Frequency Integrated Circuits(RFIC) Symposium*, pp. 221-224, Jun. 2003.
- [7] M. K. Raja, T. T. C. Boon, K. N. Kumar and W. S. Jau, "A fully integrated variable gain 5.75-GHz LNA with on chip active balun for WLAN", *2003 IEEE Radio Frequency Integrated Circuits(RFIC) Symposium*, pp. 439-442, Jun. 2003.
- [8] B. Banerjee, B. Matinpour, C. H. Lee, S. Venkataraman, S. Chakraborty and J. Laskar, "Development of IEEE802.11a WLAN LNA in silicon-based processes", *2003 IEEE MTT-S International Microwave Symposium Digest*, vol. 3, pp. 1573-1576, Jun. 2003.
- [9] E. Imbs, I. Telliez, S. Detout and Y. Imbs, "A low-cost-packaged 4.9-6 GHz LNA for WLAN applications", *2003 IEEE MTT-S International Microwave Symposium Digest*, vol. 3, pp. 1569-1572, Jun. 2003.
- [10] H. -R. Kim, S. -G. Lee, "A 5-GHz LNA for wireless LAN application based on 0.5/spl mu/m SiGe BiCMOS", *2002 International Conference on Microwave and Millimeter Wave Technology, 3rd Proceedings*, pp. 50-53, Aug. 2002.
- [11] S. Yoo, D. Heo, J. Laskar and S. S. Taylor, "A C-band low power high dynamic range GaAs MESFET low noise amplifier", *1999 IEEE Radio and Wireless Conference*, pp. 191-194, Aug. 1999.
- [12] H. Morkner, M. Frank and B. Ingram, "A novel 3 V, 7 mA PHEMT GaAs active MMIC mixer/LNA for wireless applications", *1995 IEEE MTT-S International*, vol. 2, pp. 527-530, May 1995.
- [13] M. Pingxi, M. Racanelli, J. Zheng and M. Knight, "A novel bipolar-MOSFET low-noise amplifier (BiFET LNA), circuit configuration, design methodology, and chip implementation", *IEEE Transactions on Microwave Theory and Techniques*, vol. 51, Issue 11, pp. 2175-2180, Nov. 2003.
- [14] K. W. Kobayashi, A. K. Oki, L. T. Tran and D. C. Streit, "Ultra-low DC power GaAs HBT S-band low noise amplifiers", *1995 Microwave and Millimeter-Wave Monolithic Circuits Symposium, Digest of Papers*, pp. 73-76, May 1995.
- [15] H. Morkner, M. Frank and S. Yajima, "A 1.7 mA low noise amplifier with integrated bypass switch for wireless 0.05-6 GHz portable applications", *2001 Radio Frequency Integrated Circuits(RFIC) Symposium, Digest of Papers*, pp. 235-238, May 2001.

명 성 식



2002년 2월: 숭실대학교 전자공학과 (공학사)
2004년 2월: 연세대학교 전기전자공학과 (공학석사)
2004년 3월~현재: 연세대학교 전기전자공학과 박사과정
[주 관심분야] 초고주파 집적회로 설계

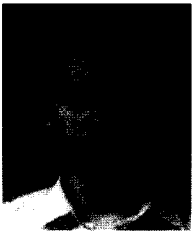
육 중 관



1987년 2월: 연세대학교 전자공학과 (공학사)
1989년 2월: 연세대학교 전자공학과 (공학석사)
1996년 2월: University of Michigan (공학박사)
2000년 2월~현재: 연세대학교 전기전자공학과 교수

[주 관심분야] MEMS, 초고주파 회로, EMI/EMC

전 상 훈



1993년 2월: KAIST 전기전자공학과 (공학사)
1995년 2월: KAIST 전기전자공학과 (공학석사)
2001년 2월: KAIST 전기전자공학과 (공학박사)
2001년 7월~현재: Knowledge*ON

Semiconductor 책임 연구원
[주 관심분야] HBT 특성 연구