

시뮬레이터급 TCSC 제어기 설계 및 구현

全鎭洪[†], 金光洙^{*}, 金志元^{**}, 全瑩煥^{***}

The Design and Implementation of Controller for TCSC Simulator

Jin-Hong Jeon, Kwang-Su Kim, Ji-Won Kim, and Yeong-Han Chun

요 약

본 논문에서는 아날로그형 전력 계통 시뮬레이터에 적용하고자 개발 중인 TCSC(Thyristor Controlled Series Capacitor) 시뮬레이터 시스템 제어기의 하드웨어와 소프트웨어 구성에 대하여 제시하고자 한다. 본 연구에서 개발하고자하는 TCSC 시스템의 제어기는 기존의 전력 계통 시뮬레이터의 여러 제어기들과 통합되어 전력 시스템의 특성을 제어하는 장치이기 때문에 제어기는 전력 시스템의 각종 주요 파라미터를 실시간으로 통신할 수 있어야 하며 주어진 시간 내에 제어 기능을 수행할 수 있어야 한다. 따라서, 이러한 요구 조건을 만족시키기 위해서는 제어기 하드웨어의 설계와 구성이 매우 중요하다. 본 논문에서는 TCSC 시스템의 복합적인 기능 수행을 위한 제어기 하드웨어와 소프트웨어 구조에 대하여 제시하고자 한다. TCSC 제어기는 고속 부동 소수 연산이 가능한 DSP(Digital Signal Processor) 플랫폼과 실시간 RTOS(Real Time Operating System)로 구성되어 있다.

ABSTRACT

In this paper, We present the design and implementation of controller hardware and software for TCSC(Thyristor Controlled Series Capacitor) simulator, which is a module of power system simulator. It consists of many power system components, which are generator models, scale-downed transmission line modules, transformers, switches, FACTS(Flexible AC Transmission System) devices

Key Words : Flexible AC transmission system, Thyristor controlled series capacitor, Real time operating system, FACTS, TCSC, Controller, Simulator, RTOS

1. 서 론

기존의 전력계통 시스템은 수동소자 및 기계적인 스위치로 구성되어 시스템 특성을 제어하는 것이 매우 제한적이고 어려운 것이었다. 그러나 최근 반도체 기

술과 전력전자 기술의 발달로 전력용 반도체 소자의 고압 대용량화 및 시스템화가 가능함에 따라 전력 계통 시스템에 전력전자 장치를 적용하여 송배전 계통의 기본특성을 결정하는 교류송전선로의 임피던스, 모션 전압의 크기 및 위상각을 제어하고자 하는 연구가 진행되어 왔다. 전력계통에서 전력전자 시스템을 적용하여 전력계통 특성을 제어하고자 하는 기술을 유연송전 시스템(FACTS)라고 하고, 유연송전시스템을 구성하는 장치에는 TCSC, STATCOM(Static Synchronous Compensator), UPFC(Unified Power Flow Controller)를 대표적인 장치로 들 수 있다^{[1][2][3]}. 유연송전시스템과 같은 전력 계통의 실시간 현상을 모의하기 위해서 현

[†] 교신저자 : 정회원, 한국전기연구원 산업전기연구원 선임연구원
E-mail : jhjeon@keri.re.kr

^{*} 정회원, 한국전기연구원 산업전기연구원 책임연구원

^{**} 정회원, 한국전기연구원 산업전기연구원 선임연구원

^{***} 정회원, 홍익대 전자·전기·컴퓨터공학부 조교수

접수일자 : 2003. 8. 19 1차 심사 : 2003. 10. 23

심사완료일 : 2003. 11. 20

재 아날로그 시뮬레이터와 RTDS(Real Time Digital Simulator)와 같은 디지털 시뮬레이터가 이용되고 있다. 아날로그 시뮬레이터는 실제 시스템과 유사한 기능과 특성을 가지는 시뮬레이터 모듈을 실제로 제작하여 연계 운전을 통해 그 결과를 실시간으로 검토가 가능하게 하는 것이며, 디지털 시뮬레이터는 소프트웨어로 이루어져 있는 시뮬레이터 모듈을 프로세서에 구현하여 그 계산 결과가 실시간으로 제시되는 특성을 가진다^{[2][3]}. 아날로그 시뮬레이터 적용을 위한 모듈들은 따라서 시뮬레이터를 제어하는 제어기 또한 실제 하드웨어로 구성해야 하며 그 알고리즘은 소프트웨어로 구현되어 적용되고 있다. 기존의 연구에서는 시뮬레이터의 용도에 특화된 하드웨어를 single board 형태로 설계, 제작하고 제어 알고리즘은 timer interrupt를 기반으로 구현하였다^{[3][4][5]}. 본 연구에서 사용된 아날로그형 시뮬레이터는 345kV 송전 시스템을 380V급으로 등가 축소한 모델을 하드웨어적으로 구현한 시뮬레이터로서 5kVA급의 수력, 화력, 원자력 발전기의 특성을 모의한 발전기들과 송전선로 모듈, 변압기, 차단기, 유연송전 시스템 설비 등으로 구성되어 있다. 이러한 연구의 일부분으로 TCSC 시뮬레이터의 설계와 구현에 관한 연구가 수행 되었으며 본 논문에서는 아날로그 시뮬레이터 적용을 위한 20KVA급 TCSC 시뮬레이터의 제어기 하드웨어와 소프트웨어를 설계하고 구현한 결과를 제시하여 가능성을 입증하였다.

2. 본 론

2.1 TCSC 시스템의 개요

TCSC는 사이리스터 스위칭 제어에 의해 송전선로의 리액턴스를 고속으로 제어는 직렬 제어기으로써, 송전선로의 전력전송능력, 전력조류제어 및 안정도 향상 목적에 적용되는 송전계통 설비다. 두 모선간 전력수송능력은 선로 리액턴스에 반비례하므로 TCSC를 이용하여 선로 리액턴스를 보상함으로써 선로의 전력수송능력이 증대된다^[4]. 또한 TCSC는 선로의 리액턴스를 제어하기 때문에 효과적으로 선로의 전력조류를 제어하는 기능을 가진다. 특히, 고장 발생 시 TCSC는 선로 리액턴스 제어에 의해 전력 동요를 억제 하여 계통 안정도를 향상시키는 기능이 있다. 그림 1은 TCSC를 이용하여 선로의 리액턴스를 보상하는 기본적인 동작 원리와 선로의 리액턴스가 보상되었을 때의 송전용량 증대 효과를 도시한 것이다. TCSC의 정상상태 임피던스 특성은 그림 2와 같다^[5]. TCSC의 정상상태

임피던스 특성은 TCSC 시스템 구성 요소와 TCSC가 설치되는 전력 시스템의 파라미터에 의해 결정되며 본 연구의 경우에 있어서는 파라미터 설정을 위해 EMTDC 시뮬레이션을 수행 하였다. 시뮬레이션 결과와 시스템에 적용된 파라미터는 참고문헌 [5]에 상세히 기술하였다.

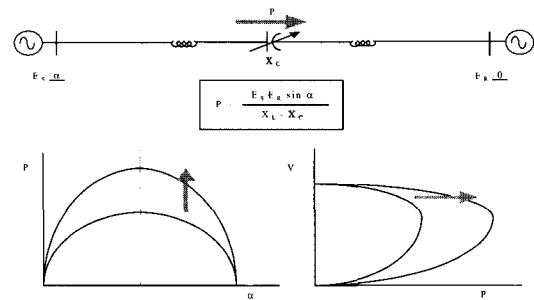


그림 1 TCSC에 의한 선로 리액턴스 보상
Fig. 1 Transmission line reactance compensation by TCSC

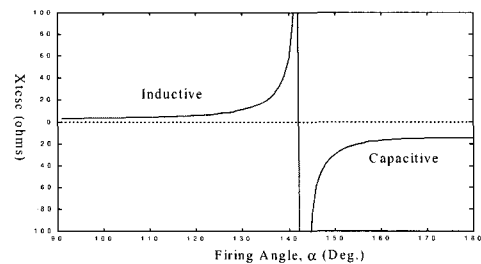


그림 2 TCSC의 정상상태 임피던스 특성
Fig. 2 Impedance Characteristics of TCSC

2.2 TCSC 제어기

TCSC의 제어기는 TCSC의 입출력 전압, 전류를 센싱하고 각 중 스위치의 상태를 감지하며 이를 바탕으로 TCSC의 주요 부분에 인가되는 전압과 전류, 각 중 스위치의 on/off를 제어하며 TCSC의 이상 유무를 판단하는 기능을 한다. 따라서, TCSC의 제어기는 많은 정보를 빠른 시간에 처리할 수 있는 고속 연산 능력과 안전하게 동작할 수 있는 안전성을 확보하여야 하며, 많은 신호가 입출력되므로 필요에 따라서 시스템의 확장이 쉬어야 하는 확장성을 가져야 한다^{[6][7]}. 기존의 시뮬레이터에서 사용된 제어기는 단일 모듈을 제어 대상으로 하였으며 제어 기능 외에 간단한 보호 기능과 통신 기능을 가지도록 하였다. 하드웨어적으로는 전체 구성을 간략하게 하기 위하여 single board 형태를 취

하였으며 모듈의 특성에 맞도록 특화된 형태를 가지도록 하였다. 따라서, 기존의 single board 형태의 제어기는 하드웨어인 확장성이나 다른 모듈 적용을 위한 이식성이 매우 제한적이었다^{[3][4]}. 또한, 제어기의 소프트웨어적인 측면에서는 보호기능과 제어기능, 통신 구현의 기능을 위하여 기본적으로는 timer interrupt를 이용하는 방식을 사용하여 주기적인 interrupt에 제어 알고리즘이 동작하여 제어 연산을 수행하고 그 결과를 제어기 출력에 반영하여 시스템을 동작시키도록 구성하였다. interrupt 방식에 의한 소프트웨어 구조는 제어기가 동시에 여러 가지 작업을 처리해야 하는 경우에 있어서는 프로그래머의 interrupt 처리에 대한 스케줄링이 매우 중요하고 예측치 못한 문제가 발생할 시에는 전체 시스템의 동작이 불가능한 경우가 발생할 가능성이 매우 크다^{[3][4]}. 이러한 이유로, TCSC의 제어기는 제어기 전체 시스템의 시스템 버스(system bus)로 현재 산업현장에서 많이 사용하고 있는 VME BUS 시스템을 사용하여 확장성 및 안정성을 고려하였으며 고속연산과 고정밀 제어를 위해 주연산장치로 DSP를 적용하고 제어 알고리즘 및 각종 부가기능의 수행을 위하여 RTOS를 운영 체제로 하여 소프트웨어를 설계하였다. RTOS는 주어진 작업들을 정의된 시간 내에 처리하며 다중작업의 수행을 지원해주는 운영체제이다. 사용자는 작업들의 특성에 따라서 작업의 우선권을 주거나 작업간의 통신을 적절히 이용하여 정해진 시간 내에 모든 작업들을 처리할 수 있는 기능을 가지고 있다. 따라서, 본 연구에서는 RTOS를 제어기의 소프트웨어 기반 OS(Operating System)로 이용하여 정해진 시간에 정확하게 처리되어야 할 제어 알고리즘과 통신 등의 여러 부가 기능들을 원활하게 수행할 수 있게 하였다^{[6][7]}.

2.2.1 제어기 하드웨어

2.2.1.1 전체 구성

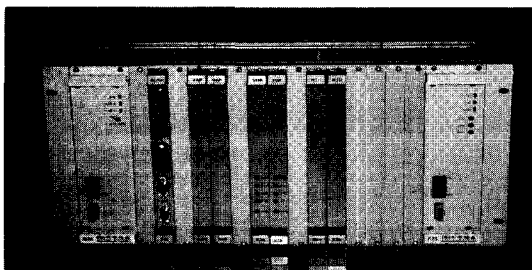


그림 3 TCSC 제어기(전면)
Fig. 3 TCSC Control Hardware(Front Side)

전체 제어기는 one-board 형태가 아닌 rack 구조를 이루도록 구성되어 있으며, 제어기 rack은 DSP 보드, A/D 보드(analog to digital conversion board), D/A 보드(digital to analog conversion board), 전원공급장치(power supply)로 구성되어 있으며 전체 시스템은 그림 3과 같다.

2.2.1.2 전원공급장치 및 VME BUS

TCSC의 제어기 각 종 보드들의 경우는 대부분 DC 5V만을 사용한다. 그러나 아날로그 입출력을 위한 필터의 사용과 A/D 변환을 하는 경우에는 연산증폭기(op-amp)를 사용하게 되므로 DC ±12V가 사용된다. 이를 위해서 제어기 rack의 한쪽 편에는 220V의 상용 전원을 입력받아 DC 5V와 DC ±12V를 만들어낼 수 있는 전원공급장치를 장착하였다. TCSC의 입출력 전압, 전류를 센싱하기 위해 센서를 사용해야 하는데 현재 많이 사용되고 있는 hall type 센서들은 DC 24V와 DC ±15V를 사용하기도 한다. 이를 위해서 제어기의 다른 한쪽 편에는 이러한 출력전압을 발생시킬 수 있는 다른 전원공급장치도 장착하였다. 따라서, TCSC의 각종 부품에 사용될 DC 전원은 별도로 설치하거나 제작할 필요가 없으며 제어기 rack에 부착되어 있는 전원공급장치를 사용하면 된다. 따라서, 전체 시스템의 전원을 복잡하게 구성하지 않고 제어기에서 모두 공급할 수 있도록 하였다. 각각 DC 전원의 전압은 미세조정이 가능하도록 조절장치를 부착하였다. TCSC의 제어기의 각종 보드들은 VME BUS 시스템을 기반으로 설계되었다. VME는 Versa Module Eurocard의 약자로 versa module이라는 컴퓨터 카드 시스템을 유로카드(eurocard)규격(DIN)에 외형을 맞춘 것으로 1982년부터 지금까지 계속해서 산업 통신 제어 분야 등에서 광범위하게 사용되고 있는 국제적 표준규격의 컴퓨터 시스템 버스(computer system bus)체계이다. 사용하는 연산장치(cpu)도 초기에는 모토로라 68000 계열 일변도에서 68000 계열의 단종으로 인하여 펜티엄(pentium) 등의 연산장치 또는 워크스테이션(works tation)급 연산장치로 급속하게 전환되고 있으며 최근에는 DSP를 연산장치로 적용하고 있다. VME BUS 시스템의 기능과 특성을 간략히 살펴보면 아래와 같다^[6].

- 기능
 - ▶ 최대 21개까지 멀티프로세싱이 가능
 - ▶ 다양한 어드레스/데이터 폭
 - ▶ 최대 21 slot까지 확장이 가능

- ▶ 7 level의 인터럽트를 가지며 최대 256개의 인터럽트 벡터 사용 가능
- ▶ 최대 320 MByte/Sec의 전송속도 가능
- ▶ 6U/3U의 두 가지 표준 크기

■ 특성

- ▶ 멀티프로세싱(동일 bus상에 최대 21개의 cpu board를 동시에 연결 가능)
- ▶ 각각의 cpu board에 개별적 job을 할당함으로써 시스템 설계에 최대의 융통성을 제공
- ▶ 유로카드 규격을 따르므로 안정성 있는 기계적 강도를 제공하는 동시에 효과적인 공냉
- ▶ 신뢰성 있는 데이터 전송(cpu의 동작속도(clock)에 동기 맞추지 않고 상대카드의 신호를 확인 점검함으로 신뢰성 있는 데이터 전송이 가능)
- ▶ 국제적 표준 규격(IEEE1014, 전세계 300여개 업체에서 보드생산, open architecture)

- ▶ 보관 온도 : -40℃ ~ 80℃
- ▶ 사용 습도 : 0% ~ 85% RH, 결로 없을 것
- ▶ 전원 : 5V, 1.2A 이내

TMS320C32 프로세서는 마이크로 프로세서 모드(microprocessor mode)와 마이크로 컴퓨터 모드(microcomputer mode or boot-loader mode)의 두 가지 사용 모드가 있다. 이 두 가지 사용 모드에 따라 사용하는 메모리 맵(memory map)이 달라진다. 본 연구에서 사용중인 DSP 보드에서는 프로세서를 마이크로 프로세서 모드로 사용한다. 마이크로 프로세서 모드의 메모리 맵을 고려하여 제어기가 사용하고자하는 외부 ROM이나 외부 RAM, VME BUS, 통신 등과 관련된 외부 장치들을 제어기의 어드레스에 할당을 시켰으며 이러한 할당 상황을 표시한 메모리 맵은 표 1과 같다^[4].

2.2.1.3 DSP Board

DSP 보드는 VME BUS를 제어하는 VMS BUS 마스터(master) 기능과 전력품질 보상기기를 제어하기 위한 각종 연산기능과 제어 알고리즘의 구현 기능을 가진다. DSP 보드는 그림 4에 제시하였으며 주요 사양은 다음과 같다.

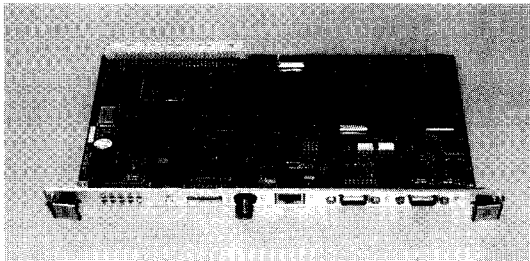


그림 4 TCSC 제어용 DSP 보드
Fig. 4 DSP Board for TCSC Control

■ System

- ▶ DSP : Texas Instrument TMS320C32-50MHz
- ▶ Memory : 1Mbyte SRAM, 512kbyte EPROM, 512kbyte Flash ROM

■ I/O

- ▶ 통신 : RS232C 1port, RS485 1port, Ethernet 1port(10BaseT or 10Base2)
- ▶ RTC(Real Time Clock)
- ▶ Interface : Emulator 1port, VME interface

■ 외형

- ▶ VME 6U 표준 : 4HP(W)×6U(H)×160mm(D)

■ 환경

- ▶ 설치 조건 : 실내
- ▶ 동작 온도 : 0℃ ~ 50℃

표 1 제어기 메모리 맵

Table 1 Controller Memory Map

Address	내용	크기	chip select	strob	비고
0x00000h 0x07ffffh	boot program	512k bytes	ROM (EPROM)	STRB 0	reset-vector location
0x400000h 0x47ffffh	program down load	512k bytes	FROM	STRB 0	
0x600000h 0x63ffffh	main memory	256k words	RAM	STRB 0	external memory (8.192M words)
0x800000h 0x807ffffh	reserved	32k words			
0x808000h 0x8097ffh	peripheral bus memory-mapped registers	6k words			0x808000h DMA0 0x808010h DMA1 0x808020h Timer0 0x808030h Timer1 0x808040h Serial Port
0x809800h 0x80ffffh	reserved	26k words			
0x810000h 0x82ffffh	external memory	128k words		IOSTRB	0x810000h UART 0x811000h RTC 0x812000h VIC068 0x813000h VME interrupt re-enable 0x814000h reset control 0x815000h interrupt acknowledge 0x816000h DIP switch 0x817300h RTL8019 AS
0x830000h 0x87fdffh	reserved	319k words			
0x87fe00h 0x87ffffh	RAM block 0	256 words			

표 2 제어기 메모리 맵(계속)
Table 2 Controller Memory Map(Continue)

Address	내용	크기	chip select	strob	비고
0x87FF00h 0x87FFFFh	RAM block 1	256 words			
0x880000h 0x8FFFFFFh	external memory	512k words			
0xA00000h 0xA0FFFFh	VME BUS access	128k words	VME A16/D16	STRB 1	0x900000h 0xFFFFFFFFh
0xC00000h 0xCFFFFFFh	VME BUS access	1M words	VME A24/D16	STRB 1	external memory (7.168M words)

2.2.1.4 A/D 보드

TCSC의 제어를 위해서는 모선의 전압과 선로의 전류를 센서를 이용하여 센싱하고 센싱된 결과를 제어기로 읽어들이어야 한다.

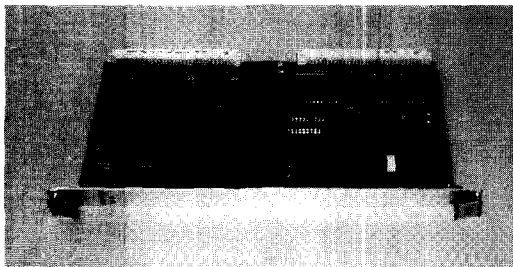


그림 5 TCSC 제어용 A/D 보드
Fig. 5 A/D conversion board for TCSC Control

센서로부터 센싱된 정보는 아날로그 신호이며 이 신호를 제어기가 입력으로 받아들이면 된다. 그러나 디지털 제어기는 입출력이 모두 디지털 값이므로 아날로그 신호로 이루어진 신호를 직접 입력받을 수 없다. 따라서, 센싱된 아날로그 신호를 적당한 디지털값으로 변환해야 한다. 이러한 변환기능을 하는 보드가 A/D 보드이다. A/D 보드는 표준 VME BUS용 슬레이브(slave) 보드로서 32채널의 아날로그 전압신호를 디지털 데이터로 변환하는 기능을 한다. 전압의 입력범위는 -10V~10V, -5V~5V, 0V~10V, 0V~5V의 네 가지 중 선택이 가능하며 12bit의 변환 정밀도(resolution)을 가진다. A/D 보드의 최대 변환 속도(throughput)는 800kHz 샘플링(sampling)이며, 전체 32채널에서는 50kHz 샘플링이다. A/D 보드는 그림 5와 같다^[4].

2.2.2 제어기 소프트웨어

기존 시스템들의 제어기는 대부분의 경우 그 특성상 특정의 제어 알고리즘을 수행하여 기기를 제어하고 보

호하는 목적으로 설계 제작 되었으며 이에 따라 목적에 적합하도록 하드웨어 플랫폼과 firm ware 및 application program(제어 알고리즘)을 개발 하였다. 그러나, 본 연구에서처럼 제어 기능 외에 원격 제어 및 인터넷을 통한 시스템 모니터링이 가능하려면 이와 관련된 많은 주변 장치들을 필요로 하게 되며 현재 개발 중인 대부분의 제어기들에 있어서도 이러한 사양은 기본 사양이 되어가는 추세에 있다. 따라서, 이러한 사양을 만족시키기 위해서는 제어기가 거의 PC와 같은 주변장치들을 운영해야 될 필요성이 나타나게 되었다. 이러한 여러 가지 기능을 구현하는 프로그램을 기존의 방식과 같이 인터럽트에 의한 방식으로 구현하게 된다면 수많은 인터럽트의 발생에 의해 시스템의 자원을 효율적으로 관리하면서 필요한 기능을 제공하는 것이 매우 어려워진다. 이러한 문제를 해결하기 위해 OS를 사용하게 된다^[6]. 일반적으로 OS라고 하면 일반 응용 프로그램들이 각자의 작업을 수행하기 위해 시스템 자원을 요구할 때 서로간의 충돌 없이 효율적으로 사용할 수 있도록 자원을 서로 관리하고 프로그램들의 작업 명령을 받아서 처리하는 시스템 소프트웨어로 정의하고 있다. 이러한 OS는 PC에 사용되고 있는 DOS, Windows, Linux등이 있으나 이러한 OS들은 PC와 같이 범용적인 기능을 하는 플랫폼에 적합한 OS들과 제어기와 같이 특정한 목적을 수행하는 embedded system에 적합한 OS가 존재한다. 그 중에서도 제어기와 같이 특정한 기능을 특정한 시간내에 반드시 처리해야 하는 시스템의 경우에는 특별히 RTOS를 사용하게 된다. RTOS에는 여러 가지 다양한 상품이 존재한다. 상용 제품으로는 VxWorks, pSOS, Nucleus등 다양한 제품이 있으나 개발 환경 및 지원 플랫폼 여부에 따라 상당한 비용이 들게 된다. 본 연구에서는 TCSC 제어기 시스템의 OS로 RTOS인 uC/OS를 사용하였다. 사용된 uC/OS는 비상용 프로그램으로 TCSC 제어기 플랫폼에 적합하도록 porting하여 적용하였다. 적용된 uC/OS의 특징을 간략히 정리하면 다음과 같다^[8].

■ uC/OS의 특징

- ▶ 코드의 대부분이 이식이 용이한 C로 구성
- ▶ Embedded System을 위해 OS의 ROM화가 가능
- ▶ 옵션 설정으로 메모리의 크기 조정이 가능
- ▶ 선점형 실시간 커널로서 동작하므로 높은 우선 순위 task의 응답 시간이 빠름
- ▶ 64개까지의 multitasking이 가능
- ▶ 기능이나 서비스의 실행시간 예측 가능
- ▶ task의 stack 크기를 각기 다르게 설정 가능

- ▶ IPC(Event Falg, Mailbox, Message Queue, Semaphore, Mutex) 제공
- ▶ Time-Related Function
- ▶ 255 level의 nesting interrupts 가능

TCSC 제어기 시스템에 적용된 소프트웨어의 구조는 그림 6과 같다.

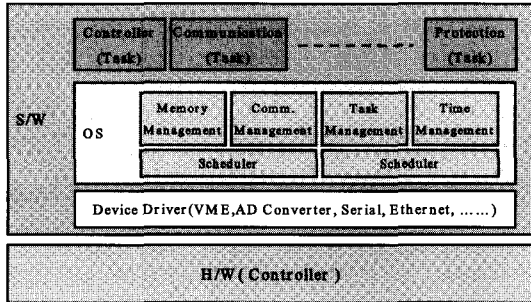


그림 6 TCSC 제어기의 소프트웨어 구조
Fig. 6 Software Structure for TCSC Controller

TCSC 제어기 시스템의 소프트웨어는 VME Bus 시스템을 적용한 DSP 플랫폼을 구동하도록 구성되어 있다. 전체 시스템 하드웨어를 동작시키기 위하여 VME, A/D, D/A, Serial, Ethernet driver program이 존재하며 시스템 플랫폼 구성에 알맞게 porting된 uC/OS가 탑재 되었다. OS를 기반으로 여러 가지 기능을 수행하는 application program들이 각각의 task로 설정되어 있으며 각각의 프로그램들은 기능의 중요도에 따라 우선 순위와 실행 시간이 설정되어 있다. 설정된 실행 시간에 따라 각각의 task가 시스템의 사용을 요청하면 우선 순위에 따라 uC/OS가 시스템의 자원을 배분하여 시스템이 기능을 수행하게 된다.

2.3 TCSC 시스템과 운전 결과

TCSC 시물레이터의 제어기 알고리즘의 구성에 대한 블록도는 그림 7과 같다^[4]. 그림 7에 나타난 바와 같이 TCSC 시물레이터의 전체 제어 알고리즘은 크기 측정 및 제어 부와 동기 및 점호부로 나누어 생각할 수 있다. 먼저, 측정 및 제어 부에서는 시물레이터가 삽입된 선로의 전류와 입력 모션의 전압을 읽어 들이고 읽어 들인 전압과 전류 값을 이용하여 제어 필요한 동기 신호와 TCSC 임피던스 값을 계산하게 된다. 이때 사용되는 제어기는 비례-적분(PI)제어기를 사용하였다. 측정 및 제어부에서 계산된 동기 신호와 임피던스 값을 이용하여 동기 및 점호부에서는 TCSC 임피

던스 값을 발생시키기 위한 점호각을 계산하게 되고 계산된 점호각의 값과 동기 신호에 따라 점호펄스 발생부에서 점호 펄스를 발생하게 된다. 점호 펄스는 3상의 각 기준 신호에 동기되어 점호각만큼의 지연 시각 후에 발생하게 된다.

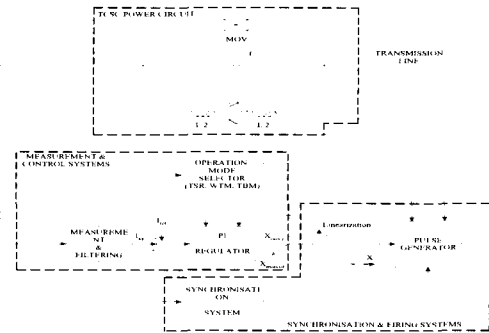


그림 7 TCSC 제어 알고리즘 블록도
Fig. 7 Control Algorithm Block Diagram for TCSC

TCSC 시물레이터의 전체 구성은 그림 8과 같다^{[6][7]}

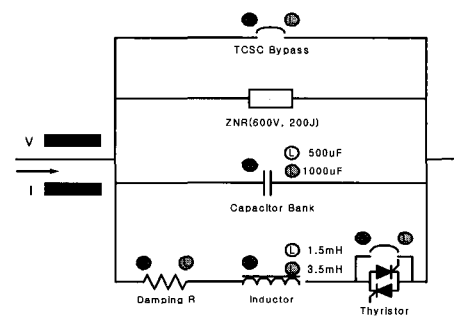


그림 8 TCSC 시물레이터 구성
Fig. 8 Basic structure of TCSC simulator

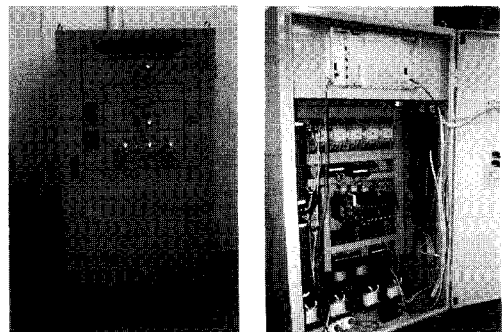


그림 9 TCSC 시물레이터 시작품
Fig. 9 TCSC simulator prototype

TCSC 시뮬레이터는 그림 8에 나타난 것처럼 스위치를 이용하여 각각의 모듈(캐패시터, 제동저항, 인덕터, 싸이리스터)을 자동 혹은 수동으로 투입 혹은 제거할 수 있도록 구성하였으며 그 상태는 시뮬레이터 전면 패널에 표시될 수 있도록 하였다. 각각 모듈의 상태는 운전자가 임의로 설정하거나 제어기를 통해 설정할 수 있도록 설계하였다. 이러한 구성으로 위에서 검토한 각각 파라미터 조합에 따른 TCSC 시스템의 응답 특성을 시뮬레이터를 통해 검토할 수 있다. 제작된 TCSC 시뮬레이터의 사진은 그림 9와 같다.

제작된 20kVA급 TCSC 시뮬레이터를 전력계통 시뮬레이터에 연계하여 기본 응답 특성에 대한 실험을 하였다. 각 실험 결과에 대한 파형은 그림 10에서 그림 14와 같다. 그림 10은 싸이리스터가 동작하지 않은 상태에서 TCSC가 투입되었을 때의 선로 전류와 TCSC에 인가되는 전압에 대한 결과이다.

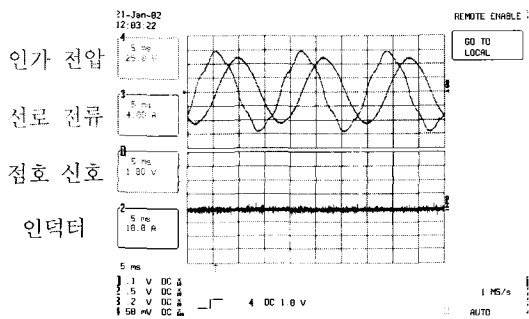


그림 10 점화각 180°(싸이리스터 꺼짐)
Fig. 10 Firing Angle 180°(No Firing)

그림 10에 나타나 있는 바와 같이 스위칭 동작이 발생하지 않을 경우에는 선로에 캐패시터가 인가되어 있는 상태이므로 TCSC에 인가되는 전압과 선로 전류 사이에는 진상관계가 나타나고 있음을 알 수 있다.

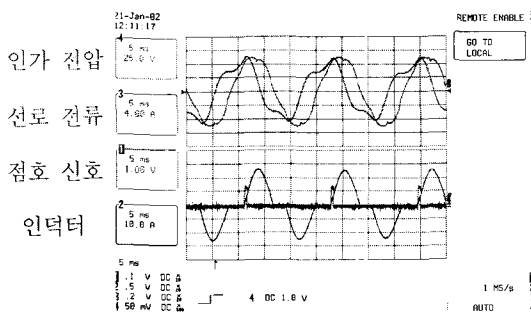


그림 11 지상 모드 운전(점화각:112°)
Fig. 11 Lag mode operation(Firing Angle:112°)

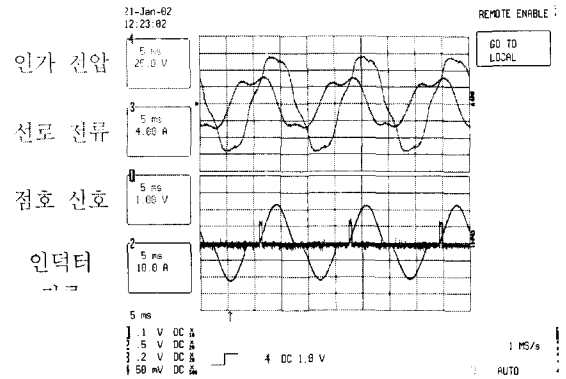


그림 12 지상 모드 운전(점화각:112°)-제동 저항 인가
Fig. 12 Lag mode operation(Firing Angle:112°) with damping resistor

그림 11과 그림 12는 지상 모드 운전에 대한 결과이다. TCSC 시스템의 점화각은 112°로 운전되고 있음을 점호 신호 파형을 통해 알 수가 있으며 그 결과로 선로 전류와 TCSC에 인가되는 전압과는 지상관계가 이루어지고 있음을 알 수 있다. 제동 저항의 투입에 따라 인덕터 전류의 크기가 감소하게 되고 이에 따라 인가전압의 왜형이 크게 영향을 받고 있음을 실험 결과를 통해 알 수 있다.

그림 13과 그림 14는 진상 모드 운전에 대한 결과이다. TCSC 시스템의 점화각은 155°로 운전되고 있음을 점호 신호 파형을 통해 알 수가 있으며 그 결과로 선로 전류와 TCSC에 인가되는 전압과는 진상관계가 이루어지고 있음을 알 수 있다. 댐핑 저항의 투입에 따라 인덕터 전류의 크기가 감소하게 되나 현재 결과 파형에서는 그 결과가 미미하여 제동 저항의 투입에 따른 효과는 나타나지 않고 있다.

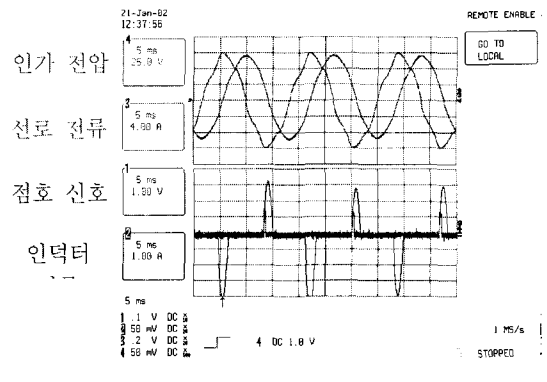


그림 13 진상 모드 운전(점화각: 155°)
Fig. 13 Lead mode operation(Firing Angle : 155°)

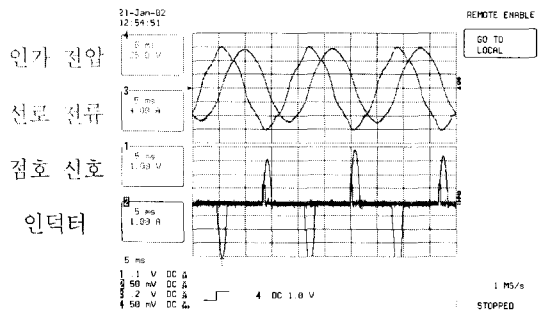


그림 14 진상 모드 운전(점호각:155°)-제동 저항 인가
 Fig. 14 Lead mode operation(Firing Angle:155°) with damping resistor

3. 결 론

본 논문에서는 아날로그 시뮬레이터 적용을 위한 20KVA급 TCSC 시뮬레이터의 제어기 하드웨어와 소프트웨어를 설계하고 구현한 결과를 제시하여 가능성을 입증하였다. single board 형태의 플랫폼이 가지는 하드웨어의 확장성과 이식성의 단점을 보완하기 위하여 제어기는 VME BUS를 기반으로 시스템의 확장성과 이식성을 최대한 고려하여 설계되었으며 연산 및 제어 기능을 위해 DSP를 CPU로 하였다. 또한 timer-interrupt 방식의 단점을 개선하고 소프트웨어적인 이식성과 확장성을 위하여 RTOS인 uC/OS를 적용하여 제어 알고리즘의 수행뿐만 아니라 통신 및 모니터링 기능까지도 구현이 용이하게 구성하였다. 구현된 제어기를 이용하여 TCSC의 주요 실험 결과를 제시하였으며 이를 통해 제시된 제어기가 TCSC 시스템의 특성을 반영하고 있음을 제시하였다.

추후 연구에서는 제시된 제어기를 이용한 실험 결과에 대한 내용이 발표될 예정이며, 또한 멀티프로세서를 이용한 다중 제어 시스템에 의한 협조제어에 관한 연구가 필요하리라 생각된다.

참 고 문 헌

[1] Narain G. Hingorani and Laszlo Gyugyi, "Understanding FACTS: Concepts and Technology of Flexible AC Transmission Systems(Book)", IEEE Press, 2000.
 [2] "FACTS 연구기획사업", 최종보고서, 과학기술부, 1995.
 [3] "IMVA 급 통합전력제어기 개발", 최종보고서, 과학기술부, 1999.
 [4] "FACTS에 의한 송배전 계통의 용량증대 기술개발", 1단계 최종보고서, 과학기술부, 1998.

[5] "다관성 터빈/발전기 시뮬레이터와 TCSC 제어 시스템 개발", 국무총리실, 2002.
 [6] 전진홍, 김광수, 김지원, 전영환, "시뮬레이터급 TCSC 제어기 설계 및 구현", 전력전자학술대회 논문집, pp. 158~151, 2003.
 [7] 전진홍, 김광수, 김지원, 전영환, "20kVA 시뮬레이터급 TCSC 설계 및 제작", 전력전자학술대회 논문집, pp. 154~157, 2003.
 [8] Jean J. Labrosse "The Real-Time Kernel(Book)", Miller Freeman, 1999.

저 자 소 개



전진홍(全鎭洪)

1972년 12월 16일생. 1995년 성균관대 전기공학과 졸업. 1997년 동 대학원 전기공학과 졸업(석사). 1997년~현재 한국전기연구원 선임연구원.



김광수(金光洙)

1960년 1월 3일생. 1983년 서울대 전기공학과 졸업. 1985년 동 대학원 전기공학과 졸업(석사). 1998년 Texas A&M 졸업(박사). 1985년~1986년 일진전기공업(주) 연구원. 1986년~현재 한국전기연구원 책임연구원.



김지원(金志元)

1971년 9월 20일생. 1994년 서울시립대 제어계측공학과 졸업. 1996년 광운대 대학원 제어계측공학과 졸업(석사). 1996년~현재 한국전기연구원 선임연구원.



전영환(全瑩煥)

1961년 2월 8일생. 1983년 서울대 전기공학과 졸업. 1985년 동 대학원 전기공학과 졸업(석사). 1996년 동경대 대학원 공학부 졸업(공학박). 1986년~2002년 한국전기연구원 선임연구원. 1996년~1998년 동경대 공학부 조교수. 2002년~현재 홍익대 전기전자컴퓨터공학부 조교수.

학부 조교수.