

## 전자 조사된 $p^+ - n^-$ 접합 다이오드의 결함 특성과 전기적 성질

엄태종 · 강승모 · 김현우 · 조종열\* · 김계령\*\* · 이종무†

인하대학교 재료공학부, \*아주대학교 전자공학과,  
\*\*21C 프론티어사업 양성자기반공학기술개발사업단  
(2003년 9월 3일 접수)

### The defect nature and electrical properties of the electron irradiated $p^+ - n^-$ junction diode

T. J. Eom, S. M. Kang, H. W. Kim, J. Y. Cho\*, K. R. Kim\*\* and C. M. Lee†

*Department of Materials Science & Engineering, Inha University, Incheon 402-751, South Korea*

*\* Department of Electronic Engineering, Ajou University, Suwon 442-749, South Korea*

*\*\* Proton Engineering Frontier Project Team, KAERI, Teajeon 305-353, South Korea*

(Received September 3, 2003)

#### 요 약

오늘날 전력소자의 작동에 고주파를 사용하기 때문에 에너지 손실을 줄이기 위해 전력소자의 스위칭 속도를 증가시키는 것은 필수적이다. 본 연구에서는  $p^+ - n^-$  접합 다이오드의 스위칭 속도를 증가시킬 목적으로 minority carrier의 수명을 감소시킬 수 있는 전자조사를 실시하였다. 다이오드의 전기적 성질에 대한 전자조사의 효과를 나타냈다.

스위칭 속도는 효과적으로 증가하였다. 또한 증가될 것으로 예상되는 접합 누설 전류와 전자조사 후 정전압 강하는 최적 조건의 에너지와 dose량으로 조사된  $p^+ - n^-$  접합 다이오드에서는 무시할 수 있는 정도로 나타났다. DLTS와 C-V 분석은 실리콘 기판에서 전자조사로 감소된 결함은 0.284eV와 0.483eV의 에너지 준위를 갖는 donor-like 결함인 것을 보여준다.

본 연구에서의 실험 결과를 고려해 보면, 전자조사는  $p^+ - n^-$  접합 다이오드 전력 소자의 스위칭 속도를 증가시켜 에너지 손실을 감소시킬 수 있는 가장 유용한 기술이라고 결론지을 수 있다.

**주제어 :** 전자조사, 에너지 손실, 스위칭 속도, 결함, minority carrier 수명

#### Abstract

It is essential to increase the switching speed of power devices to reduce the energy loss because high frequency is commonly used in power device operation these days. In this work electron irradiation has been conducted to reduce the lifetime of minority carriers and thereby to increase the switching speed of a  $p^+ - n^-$  junction diode. Effects of electron irradiation on the electrical properties of the diode are reported

The switching speed is effectively increased. Also the junction leakages and the forward voltage drop which are anticipated to increase are found to be negligible in the  $p^+ - n^-$  junction diodes irradiated with the optimum energy and dose. The analysis results of DLTS and C-V profiling indicate that the defects induced by electron irradiation in the silicon substrate are donor-like ones which have the energy levels of 0.284 eV and 0.483 eV. Considering all the

experimental results in this study, it might be concluded that electron irradiation is a very useful technique in improving the switching speed and thereby reducing the energy loss of p<sup>+</sup>-n<sup>-</sup> junction diode power devices.

**Keywords :** electron irradiation, energy loss, switching speed, defects, minority carrier lifetime

## 1. 서 론

전력용 반도체 소자란 내전압이 100V 이상이거나 정격전류가 1A 이상인 개별 반도체 소자를 말하는데, 일반적으로 10V 정도의 낮은 제어 신호에 따라 부하에 대응량의 전력을 공급하는 기능을 가지고 있다. 전력용 반도체 소자는 최근 갈륨비소에 의하여 제작된 예가 있지만 대부분 실리콘 기판 상에 제작된다. 그런데 실리콘은 indirect energy gap을 갖는 반도체 재료이며 실리콘으로 만들어진 전력반도체 소자는 순방향에서의 저항을 낮추기 위하여 minority carrier injection을 이용하는데, minority carrier의 수명이 길기 때문에 turn-off 시에 minority carrier를 제거하는 데에 시간이 많이 걸리고, 역방향 전류가 크게 나타나 역방향 전류와 전압을 곱한 만큼의 전력손실이 발생하게 된다. 이러한 전력손실은 turn-off시마다 나타나는데, 최근 전력 소자의 주파수가 점점 올라가는 추세이므로 전력소자의 에너지 효율을 떨어뜨리는 가장 큰 요인이 되고 있다. 특히 오늘날 전력반도체 소자에서는 저항을 최소화하기 위하여 저농도로 도핑하므로 minority carrier에 의한 이러한 전력손실의 영향이 크게 나타난다. Depletion region 내에 inject되어 축적되어 있는 전하량은 minority carrier lifetime에 비해하므로 lifetime이 길수록 역방향 전류도 증가하게 된다. 한편, minority carrier lifetime이 짧으면 저항이 증가하여 순방향 전압강하가 증가하므로 사용 주파수 대역에 맞게 lifetime을 조절할 필요가 있다[1,2]. 수명을 제어하는 방법으로 일반적으로 실리콘 기판 내에 결함을 생성시켜 주는 방법이 사용된다. 종래에는 금이나 백금을 확산 주입해 주는 방법이 주로 사용되었으나 최근에는 양성자나 전자를 조사하는 방법이 주로 사용되고 있다. 양성자나 전자 조사는 소자 제조공정의 최종단계에서 이루어지기 때문에 공정

이 간단하고 다른 공정의 영향을 받지 않아 정확한 제어가 가능하며 균일한 전기적 특성을 얻을 수 있다[3-6]. 본 연구에서는 전자 조사된 p<sup>+</sup>-n<sup>-</sup> 다이오드의 전기적 특성, 소자 내 전자 조사로 생성된 결함의 성격 및 분포에 관하여 조사하였다.

## 2. 실험방법

전력반도체 소자를 연구하는 데 있어 가장 기본적으로 알아야 할 것은 소자의 turn-off 거동이다. 따라서 turn-off 시의 transient 전류를 측정하기 위한 회로를 설계하고 측정 장치를 제작하였다. 이 측정 장치는 측정회로, 오실로스코프, pulse generator의 세 가지 주요 부분으로 구성되어 있는데, 오실로스코프는 측정기기에 의한 오차를 최소한으로 줄이기 위해 2 giga/s의 sampling rate를 갖는 디지털형을, pulse generator는 nano second의 rising time을 갖는 것을 사용하였다. 한편, 실제 측정회로는 Fig. 1(a)와 같은데, 이것을 이해하기 쉽도록 단순화해서 그린 것이 Fig. 1(b)이다. Fig. 1(a)의 오른쪽 위쪽의 test diode가 중앙에 있는 4개의 MOS 트랜지스터에 연결되어 있고 이 트랜지스터의 양쪽 끝에 순방향 전압과 역방향전압이 걸려있다. 트랜지스터가 on 상태일 때는 diode는 순방향전압에 연결되고 diode에는 순방향 전류가 흐르게 된다. Fig. 1(b)의 V<sub>R</sub>과 MOS 트랜지스터 사이에 있는 저항은 5 kΩ으로 FET가 on 상태일 때 V<sub>R</sub>의 전압강하가 이 저항에 걸리게 된다. 트랜지스터가 off 상태가 되면 순방향 전원은 차단되고 역방향 전압만이 diode에 걸리게 된다. 이때 5 kΩ 저항에 흐르는 전류에 의한 전압강하는 V<sub>R</sub>에 비해서 무시할 정도로 작아야 정확한 측정이 가능하다. Diode에 흐르는 전류는 50 Ω저항 양단에 나타나는 전압 V<sub>out</sub>을 측정하여 구한다.

본 연구에서 사용한 소자는 p<sup>+</sup>-n<sup>-</sup> 접합다이오드

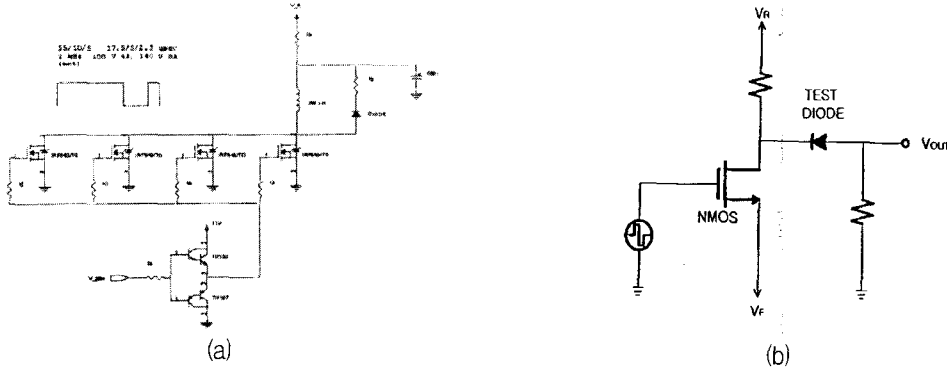


Fig. 1. (a) Circuit diagram for transient current measurement and (b) Simplified circuit diagram for transient current measurement.

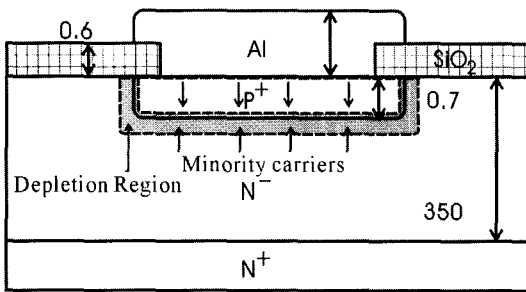


Fig. 2. Schematics of a  $p^+-n^-$  junction diode structure.

로 소자의 단면구조는 Fig. 2와 같다. 비저항이 20  $\Omega$ cm인 P형(111) Si 웨이퍼에 Sb를 고농도로 implant하여  $n^+$  지역을 만들어 준 다음 vapor phase epitaxy(VPE) 공정을 실시하여  $n^-$ -epi층을 350  $\mu$ m 두께로 성장시켰다. 이어서 열산화 공정을 실시하여 두께 0.6  $\mu$ m의  $SiO_2$  절연층을 형성하고 사진식각공정을 거쳐  $n^-$ -epi층 내에 boron 이온을 주입하여 표면에  $p^+$  지역을 0.7  $\mu$ m 두께로 형성하였다. 이렇게 준비된 Si 기판 위에 스퍼터링법으로 Al막을 deposition하고 patterning하여 전극을 형성함으로써 소자제작을 완료하였다.

접합다이오드가 제작되어 있는 Si 웨이퍼에 대해 on-wafer 상태에서 전자조사를 실시했는데, 이때 조사조건은 전자의 dose 800 Kgy, 에너지가 12 MeV였다. 또한 전자조사 후 400  $^{\circ}$ C의  $N_2 + 3\%$   $H_2$  분위기에서 1 시간 동안 annealing 처리하였다.

### 3. 결과 및 고찰

측정회로를 사용하여 측정된 data는 디지털 오실로스코프의 디스크에 저장하고 이 결과를 분석하여 Fig. 3와 같은 transient curve를 얻었다. Forward bias  $V_F$ 가 150 V인 경우에 대해 reverse recovery time  $t_{rr}$ 와 reverse recovery charge  $Q_{rr}$ 를 transient curve 상에 나타내었다. Forward bias가 클수록  $t_{rr}$ 가 크다는 것은 switching speed가 낮음을 의미하고,  $Q_{rr}$ 가 크다는 것은 에너지 손실이 큼을 의미한다. 그러나 forward bias의 변화에 따른  $t_{rr}$  및  $Q_{rr}$ 의 변화량은 전자 조사량에 따른  $t_{rr}$ 와  $Q_{rr}$ 의 변화량에 비하면 미소하다. Fig. 4이 보여주듯이 전자조사 시의 조사량 즉, 전자의 dose를 증가시키에 따라  $t_{rr}$ 와

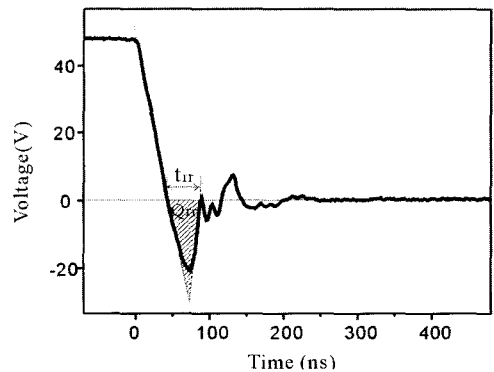


Fig. 3. Voltages measured at various forward injections for the  $p^+-n^-$  junction diode.

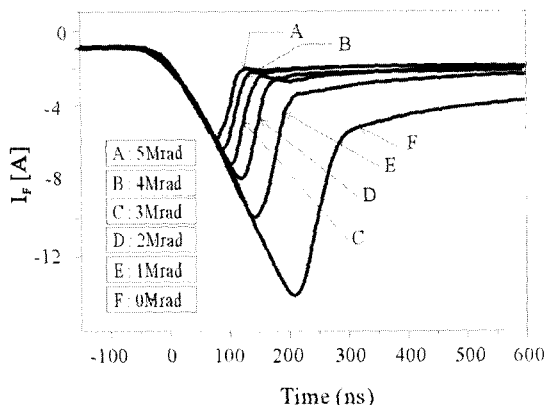


Fig. 4. The recovery current waveform of the p<sup>+</sup>-n<sup>-</sup> junction diode irradiated by 12 MeV electrons with a dose of 800 Kgy.

$Q_{rr}$ 는 현저히 감소한다. 전자의 dose를 5 Mega rad로 조사한 경우는 전자를 전혀 조사하지 않은 경우에 비해  $t_{rr}$ 이 약 1/3로 줄어든 것을 알 수 있다.

Defect는 일반적으로 p-n접합의 depletion region 내에 생성시켜 주는 것이 minority carrier 제거 효과면에서는 가장 바람직하지만, 실제의 defect 생성은 depletion region 바깥쪽에서 주로 이루어진다. Depletion region 내에 defect를 생성시켜줄 경우 스위칭 속도 개선 효과가 더 크지만 누설전류와 forward 전압 강하 또한 너무 크게 발생하기 때문이다. Forward bias 하에서 p-n junction으로부터 멀리 이동해 있던 minority carrier들이 reverse bias가 걸리면, depletion region 내로 뛰어 들어가게 된다. Fig. 2와 같이 n형 도핑지역의 depletion region으로는 hole, p형 도핑지역의 depletion region으로는 전자가 각각 뛰어 들어간다. 이와 같이 depletion region에 들어가는 minority carrier들은 강한 reverse bias 하에서 큰 에너지를 가지고 빠른 속도로 이동하는데, 이러한 이동과정에서 전자조사에 의하여 depletion 지역으로 들어가기 직전 그 바깥에 생성되어 있는 vacancy나 interstitial과 같은 결함에 의하여 붙잡힘으로써 제거되거나 수명이 다하게 되는 것이다.

전력반도체 소자는 주파수에 해당하는 만큼의

on과 off를 반복한다. 즉, forward bias에서 reverse bias로, 그리고 다시 forward bias로 바뀌는데, 그때마다 reverse전류와 전압을 곱한 만큼의 전력손실이 생기게 된다. 전자조사에 의하여 minority carrier의 수명이 감소하면, reverse recovery time  $t_{rr}$ 와 reverse recovery charge  $Q_{rr}$ 도 비례하여 감소하므로 전력손실이 그만큼 줄어들게 되는 것이다.

전력반도체 소자에 전자나 양성자를 조사하면 스위칭 속도가 빨라져 전력 손실은 줄어들지만 앞에서 기술한 바와 같이 누설전류가 증가하고 forward 전압강하가 증가하는 등 타전기적 특성이 열화될 수 있다. Forward 전압강하는 전자와 hole이 결정학적 결함에 의하여 trap됨으로써 농도가 감소하기 때문에 발생하며 누설전류 증가는 결정학적 결함에 의하여 생성되는 전류가 증가하기 때문에 발생한다. 따라서 forward 전압강하 및 누설전류와 스위칭 스피드 특성이 절충되는 선에서 전자나 양성자의 조사량이 결정되어야 한다.

Fig. 5(a)는 reverse bias하에서 p<sup>+</sup>-n<sup>-</sup> 접합의 누설전류 거동을 전자 조사된 경우와 전자 조사되지 않은 경우에 대해서 비교한 것으로 두 경우 간에 거의 차이가 없음을 보여주고 있다. 이것은 전자 조사에 의하여 p<sup>+</sup>-n<sup>-</sup> 접합다이오드의 누설전류가 거의 증가하지 않았음을 입증하는 자료이다. 또한 Fig. 5(b)는 forward bias하에서의 p<sup>+</sup>-n<sup>-</sup> 접합 diode에 대한 I-V 특성곡선으로서 전압이 증가함에 따라 전자 조사한 경우가 전자 조사하지 않은 경우에 비해 전류가 미소하게 감소하는 경향을 볼 수 있는데, 이것은 전자 조사에 의하여 minority carrier의 수명이 짧아지고, 그로 인해 저항이 증가하여 forward 전압강하 즉, on 상태에서  $I_R$  drop이 미소하게 발생한 것을 의미한다.

전자조사에 의하여 p<sup>+</sup>-n<sup>-</sup> 접합다이오드의 실리콘 기판 내에 생성된 결정학적 결함의 분포상태와 종류를 알기 위하여 C-V 분석을 실시하였으며, 그 결과 얻어진 결함밀도 vs. 실리콘 기판 표면으로부터의 깊이의 그래프를 Fig. 6에 보았다. 결함밀도는 대체로 깊이 4.2  $\mu\text{m}$ 를 기준으로 하여 표면으로부터 4.2  $\mu\text{m}$ 까지는  $10^{12}/\text{cm}^3$ , 4.2  $\mu\text{m}$ 보다 더 깊은 곳은  $10^{13}/\text{cm}^3$  정도로 생성되어 있는 것으로 보인다.

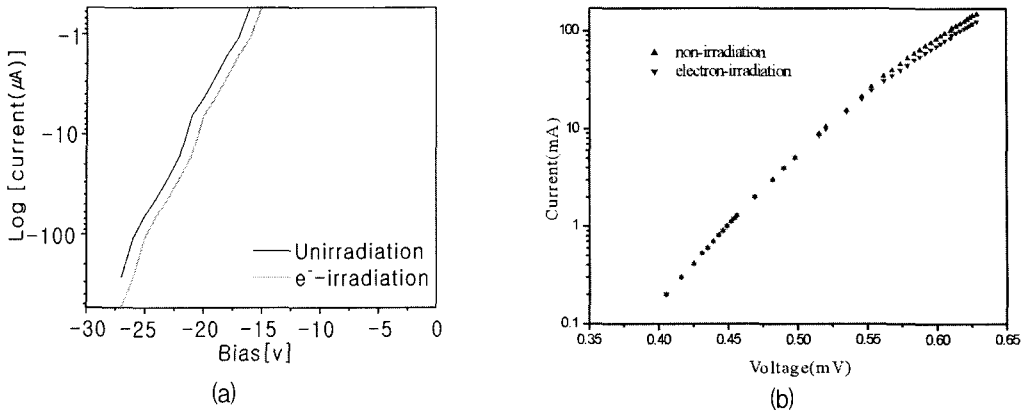


Fig. 5. (a) I-V characteristics of the electron irradiated and unirradiated  $p^+-n^-$  junction diodes under the forward bias and (b) Current voltage(I-V) characteristics of the electron irradiated and unirradiated  $p^+-n^-$  junction diodes under the reverse bias.

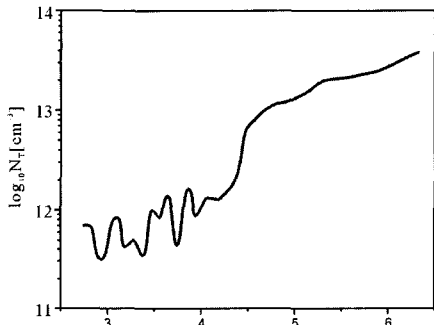


Fig. 6. Deep level profile in silicon irradiated by 12 MeV electrons with a dose of 800Kgy as measured by DLTS.

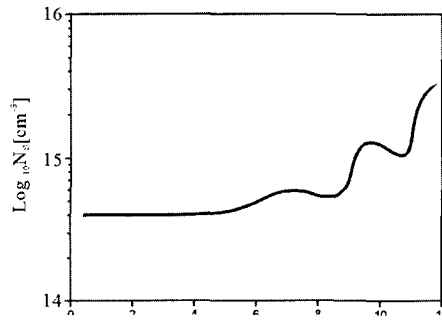


Fig. 7. The n-type doping profile the silicon substrate of the  $p^+-n^-$  junction diodes.

한편, Fig. 7은 실리콘 기판 내의 n-type 도핑농도 분포를 나타내는 depth profile이다. 깊이 4.2~7.5  $\mu\text{m}$  범위에서의 도핑 농도가 깊이 4.2  $\mu\text{m}$  이하에서의 도핑농도보다 약간 더 높은데, 이것은 전자 조사에 의해 생성된 결함에 의한 것으로서 이 결함이 n-type 즉, donor-like defect 임을 암시한다 하겠다. 도핑농도가 약  $5 \times 10^{14}/\text{cm}^3$ 이며 defect의 density가  $1 \sim 3 \times 10^{13}/\text{cm}^3$ 으로서 donor-like defect가 n형 도핑농도를 5% 정도 더 증가시키는 것과 같은 효과를 나타내기 때문이다.

DLTS 분석결과는 일차적으로 Fig. 8에서와 같이 결함밀도  $-\Delta C/C$  vs. 온도의 그래프로 얻어지는데, 150 K와 240 K 부근에 각각 하나씩 두개의 주

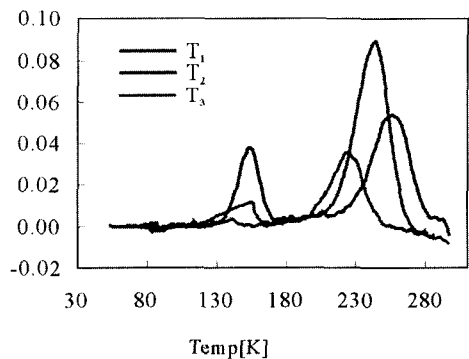


Fig. 8. The DLTS spectrum of the silicon substrate irradiated by 12 MeV electron with a dose of 800 Kgy.

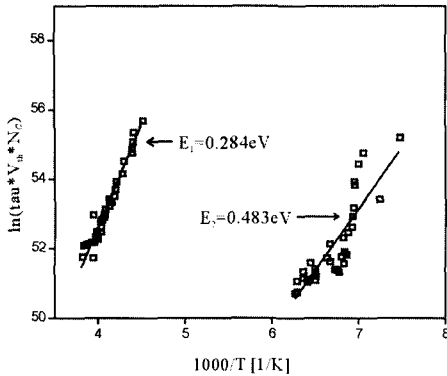


Fig. 9. The Arrhenius plots for the DLTS analysis results shown in Fig. 8.

농도피크를 가지는 것으로 나타났다. 큰 피크 2 개는 에너지준위가 다른 두 종류의 결함이 존재함을 의미한다. Signal을 주는 sampling time T<sub>1</sub>, T<sub>2</sub> 및 T<sub>3</sub>에 따라 피크의 위치가 약간씩 달리 나타나지만 그래프 상에서의 위치는 별로 중요한 의미가 없다. 여기서 T<sub>1</sub>, T<sub>2</sub> 그리고 T<sub>3</sub>의 period width는 각각 0.02ms, 0.2ms 그리고 2ms를 주었으며, measure time은 모두 2sec를 주었다. Fig. 8의 DLTS 분석결과를 Arrhenius plot한 것이 Fig. 9인데, Fig. 9를 분석함으로써 두 종류의 결함의 성격을 알 수 있다. 이 두 피크는 Fig. 10에 보인 것과 같이 실리콘 밴드 다이어그램에서 conduction band edge, E<sub>c</sub>로부터 각각 0.284eV 및 0.483eV 만큼 아래에 존재하는 donor-like defect로 나타난다. 이러한 결함의 성격은 C-V plot에도 반영되어 나타나는데, 전자 조사된 p<sup>+</sup>-n<sup>-</sup> 접합다이오드에 대한 C-V 특성곡선(Fig. 11)은 반도체 handbook[7]에 예시되어 있는 어떤 것보다도 정확히 일치하지는 않는다.(Fig. 12는 handbook의 여러 유형의 C-V 특성곡선들 중에서 본 실험을 통하여 얻은 것과 형태가 유사한 8개를 보인것이다.) 본 실험에서 C-V 특성곡선은 -20V에서부터 +20V까지 forward bias를 주면서 측정한 후 다시 +20V에서 -20V로 reverse bias를 주면서 측정한 결과이다. 예시된 C-V 특성곡선은 모두 단일 곡선을 갖는 반면 본 경우에는 forward bias에서 측정된 곡선과 reverse bias에서 측정된 곡선이 일치하지 않는 이중 곡선을 나타

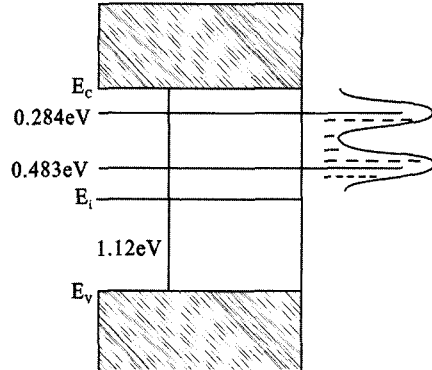


Fig. 10. The energy levels of the electron irradiation induced defects in silicon.

내기 때문이다. 그러나 C-V 특성곡선의 형태와 결함의 에너지 준위가 intrinsic level인 E<sub>i</sub>보다 위쪽에 존재함을 함께 고려할 때 donor-like 결함에 해당하는 것으로 판단된다. 즉, Fig. 12(e)에 해당하는 것으로 판단된다. 또한 이것은 앞에서 실리콘 기판 내에서의 n-type 불순물 도핑 농도 분포와 결함밀도 분포를 나타내는 depth profile들을 비교하여 얻은 결론과 일치하는 결과이다. 그러므로 전자조사에 의하여 생성된 결함은 donor-like defect라 결론 내릴 수 있다.

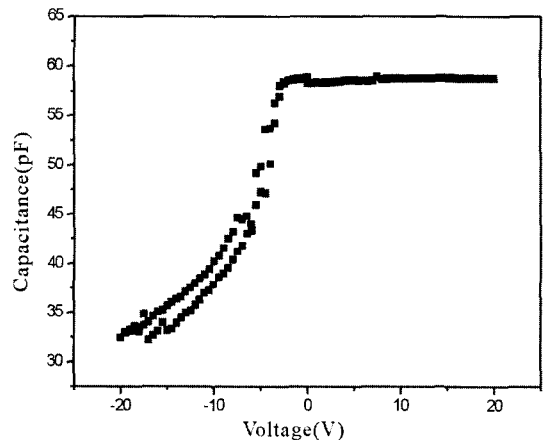


Fig. 11. The Capacitance Voltage curve for the p<sup>+</sup>-n<sup>-</sup> junction diodes irradiated by 12 MeV electron with a dose of 800 Kgy.

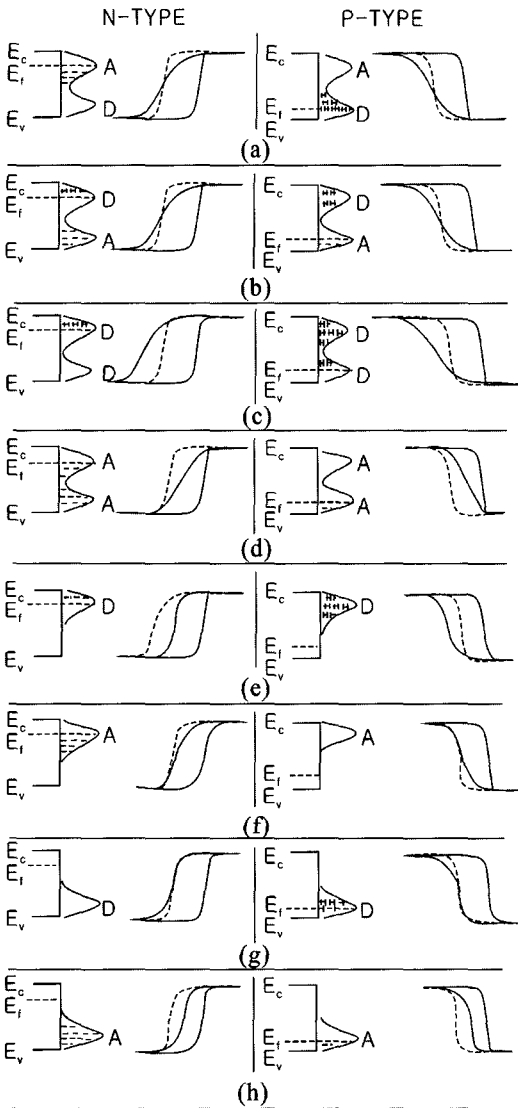


fig. 12. Hypothetical deep level distribution for P- and N- type silicon and resulting high frequency C-V curves of MOS capacitor.

Evwaraye 등의 보고[8]에 의하면 전자 조사에 의한 결함은 에너지 준위가 다른 세 종류가 생성될 수 있는데, 그중에서  $E_c-0.40\text{eV}$ 에 위치한 divacancy에 의한 deep level이 n-type Si의 minority 캐리어 수명을 주로 제한한다고 한다. 본 연구에서 얻어진  $E_c-0.483\text{eV}$ 에 위치한 donor-like defect가 그것에 해당하는 것으로 판단된다. 다른

한 종류의 donor-like defect는 인(P)과 vacancy의 쌍에 의한 것으로 보인다.

#### 4. 결 론

$p^+n^-$  접합다이오드에 전자를 조사하여 스위칭 스피드를 효과적으로 증가시킴으로써 전력손실을 줄일 수 있음을 확인하였다. 한편, 전자 조사로 나타날 것으로 우려되는 누설전류의 발생과 forward bias 하에서의 전압강하는 무시할 수 있을 정도로 미소함을 알 수 있었다. 또한 DLTS 분석과 C-V profiling 분석 결과에 따르면 전자 조사에 의하여 생성된 결정학적 결함이  $E_c-0.483\text{eV}$ 와  $E_c-0.284\text{eV}$ 의 에너지 준위를 갖는 두 종류의 donor-like defect임을 알 수 있었다. 이상의 결과들로부터 판단할 때 전자조사는  $p^+n^-$ 다이오드 전력반도체 소자의 스위칭 특성을 개선하기 위하여 채용할 수 있는 매우 효과적인 방법 중 하나라고 할 수 있다.

#### 후 기

본 연구는 21C 프런티어사업 중의 하나인 양성 자기반공학기술개발사업(과제번호 B-4-1)의 지원으로 수행되었으므로 이에 감사드립니다.

#### 참 고 문 헌

- [1] F. P. Wang, H. H. Sun, and F. Lu, J. Appl. Phys. **68**, 1535 (1990).
- [2] S. J. Taylor, M. Yamaguchi, S. Matsuda, T. Hisamatsu, and O. Kawasaki, J. Appl. Phys. **82**, 3239 (1997).
- [3] P. Hazdra and Vobeky, Solid-State Electron. **37**, 127 (1994).
- [4] A. Hallen, N. Keskitalo, F. Masszi, and V. Nagl, J. Appl. Phys. **79**, 3906 (1996).
- [5] J. Lutz, W. Sudkamp, and W. Gerlack, Solid-State Electron. **42**, 931 (1998)
- [6] K. Mayaram, C. Hu, and D. O. Pederson,

Solid-State Electron. **43**, 671 (1999).

- [7] W, E. Beadle, J. C. C. Tsai, and R. D. Plummer, *Quick reference manual for silicon integrated circuit technology*, (John Wiley & Sons, New

York, 1985) pp.14-65.

- [8] A. O. Evwaraye and B. J. Baliga, J. Electro-Chem. Soc. **124**, 913 (1977).