

논문 2004-41TC-2-7

바이어스에 따른 임피던스 특성을 이용한 PHEMT의 기생 저항 추출방법에 관한 연구

(Studies on Extrinsic Resistance Extraction Method of PHEMT Using Bias-Dependence of Impedance)

박 덕 수*, 안 단**, 이 진 구**

(Duk Soo Park, Dan An, and Jin Koo Rhee)

요 약

본 논문에서는 바이어스에 따른 임피던스 특성을 설명하기 위해 Cold PHEMT 등가회로를 제안하였으며, 이를 이용하여 간단하고 정확하게 기생저항을 추출하는 방법을 제안하였다. 제안된 방법은 주파수에 따른 임피던스 특성과 바이어스에 따른 임피던스 특성을 고려했으며, 쇼트키 배리어와 채널 캐패시턴스에 의한 리액턴스 성분의 영향이 최소가 되는 바이어스 점을 선택하여 추출하였다. 순방향 바이어스를 증가시켜 인가할 경우, 높은 주파수에서 수렴하는 임피던스 값이 증가하게 되어 실제 값보다 큰 값이 추출될 수 있으며, 역 바이어스를 증가시켜 인가할 경우에도 높은 주파수에서 수렴하는 임피던스 값이 낮아지지 않고 증가하는 경향을 갖기 때문에 실제 값보다 큰 값이 추출되게 된다. 따라서 이러한 영향이 최소화 될 수 있는 조건에서 추출되어야 한다. 또한 제안된 방법의 검증을 위하여 기존의 방법과 본 논문에서 제안한 방법을 비교하였다. 기존의 방법과 본 논문에서 제안한 방법의 비교를 위해 각각의 방법으로 추출된 기생저항을 이용하여 소신호 모델링을 수행한 후에 측정된 S-파라미터와 비교하였으며, 그 결과 본 논문에서 제안한 방법이 기존의 방법에 비해 측정 결과와 잘 일치하였다.

Abstract

In this paper, a Cold PHEMT equivalent circuit was proposed, and it is applied to extract extrinsic resistances. By using the proposed Cold PHEMT equivalent circuit, the variation of impedance with frequency and bias were mainly emphasized. Especially, the convergence of impedance with frequency and the change in impedance with bias were carefully analyzed, which may be used for fast extraction of extrinsic resistances. The proposed extraction method demonstrated improving of small signal model accuracy than conventional extraction method.

Keywords : PHEMT, ColdFET, Small signal model, Extrinsic parameter

I. 서 론

마이크로파 및 밀리미터파 회로 설계에 주요하게 사

용되는 능동소자로는 HEMT (High Electron Mobility Transistor), MESFET (Metal-Semiconductor Field Effect Transistor), HBT (Hetero-junction Bipolar Transistor) 등이 있다. 이러한 소자들을 이용하여 초고주파 회로를 설계할 경우에 일반적으로 CAD(Computer Aided Design) tool을 이용하여 설계한다. 따라서 정확하고 우수한 성능의 마이크로파 회로 설계를 위해서는 시뮬레이션에 사용되는 능동소자 모델이 제작사의 특성과 잘 일치해야 하기 때문에 정확한 모델이 필요하게 되며, 이를 위해선 기생 및 내부 파라미터를 정확하게 추출해야 한다.

그러나 기생 저항의 경우 가장 많이 사용되는 Cold FET 바이어스 조건에서도 저항 값의 추출시 주파수에 따른 임

* 정회원, 나리지온(주) (Knowledge-on Inc.)

** 정회원, 동국대학교 밀리미터파 신기술 연구센터 (Millimeter-wave INnovation Technology research center: MINT)

※ 본 연구는 동국대학교 밀리미터파 신기술 연구센터 (MINT)를 통한 한국과학재단의 우수연구센터(ERC) 지원금에 의하여 수행되었습니다.

접수일자: 2003년3월12일, 수정완료일: 2004년2월10일

피던스 특성이 변화하기 때문에 정확한 값을 추출하기가 매우 어렵다. 따라서 본 논문에서는 주파수에 따른 임피던스 특성을 모델링하기 위해 새로운 Cold PHEMT 등가회로를 제안하였으며, 바이어스에 따른 임피던스 특성을 이용하여 간단하고 정확하게 기생저항을 추출하는 방법을 제안하였다. 또한 기존의 방법과 본 논문에서 제안한 방법을 비교하여 제안한 추출방법을 검증하였다.

II. 제안된 Cold PHEMT 등가회로

능동소자의 소신호 모델은 한 개의 바이어스 점에서 소자의 동작특성을 측정된 데이터를 이용해 능동소자의 등가 파라메타를 추출하여 소신호 등가회로를 구성하는 것이다. Dambrine은 S-파라메타를 이용하여 능동소자의 기생 및 내부 파라메타를 추출하는 방법을 제안하였다^[1]. 일반적인 방법으로 드레인단에 0 V의 바이어스를 인가하여 측정하게 되는데, 이것을 ColdFET 바이어스라 한다. 이 방법은 ColdFET 바이어스 조건을 통하여 기생 저항과 인덕턴스를 추출하기 위해 게이트 밑에 존재하는 공핍영역을 줄여 줌으로써 쇼트키 베리어 임피던스에 의한 영향을 최소화하게 된다. 이것은 게이트 단에 built-in 전압(V_{bi}) 이상을 인가함으로써 얻을 수 있게 된다. 그러나, 이 방법은 기생저항을 추출시, 변수가 4개인 반면에 방정식은 3개이기 때문에 위의 관계식 외에 또 다른 관계식을 필요로 하게 된다. 특히 PHEMT에서는 V_{bi} 이상의 게이트 전압을 인가하게 되면 게이트 단자가 과열되기 때문에, fully open 채널 상태를 만족시키지 못하게 되어 쇼트키 베리어의 영향을 무시할 수 없게 된다. 또한 주파수에 대한 임피던스의 변화를 고려하지 않았다.

Dambrine과는 달리 기생저항을 추출하기 위해 핀치오프(V_p) 근처의 게이트-소스전압(V_{gs})을 선택하여 추출하는 방법이 보고되었다^[2]. 이 방법은 주파수에 대한 임피던스 특성을 설명하기 위해 채널 저항에 병렬로 캐패시턴스를 연결한 Cold HEMT 등가회로를 제안하여 기생저항을 추출하는데 이용하였다. 그러나 바이어스에 따른 R_y 의 변화만을 고려하여 근사화 하였기 때문에, 게이트 단에 역 바이어스를 계속해서 증가할 경우, 수렴하는 임피던스의 값이 계속해서 감소하는 것이 아니라 임의의 바이어스에서 다시 임피던스의 값이 증가하여 실제 값보다 큰 값을 추출하게 되는 단점이 있다.

본 논문에서 제안된 방법은 기존의 Cold HEMT 등가회로를 간략화하여 기생저항 추출에 이용하였다. 제안된

Cold PHEMT 등가회로는 기존의 분산형 쇼트키 베리어와 채널 임피던스를 집중형 임피던스 Z_y 와 Z_{ch} 로 대체하여 표현하였으며, 공핍영역의 비대칭을 표현하기 위하여 비례상수 α 를 사용하였다. 이것은 채널을 분산형 임피던스가 아닌 집중형 임피던스로 표현했기 때문에 기존의 등가회로에서 고려되었던 β 에 대하여 고려하지 않아도 되는 장점이 있다. 또한 기생저항 추출 시에는 V_{gs} 에 따라 수렴하는 임피던스 값의 변화를 분석하여 보다 정확하게 추출할 수 있다. 그림 1은 제안된 Cold PHEMT 등가회로이다.

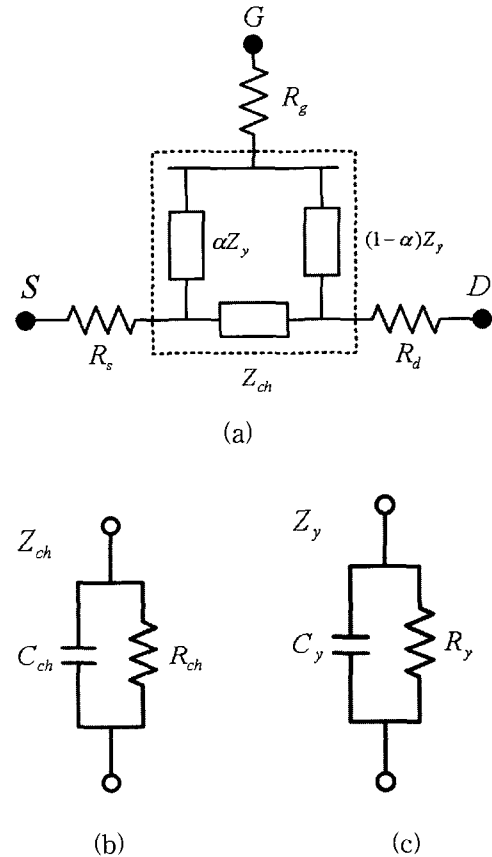


그림 1. 제안된 Cold PHEMT 등가 회로 (a): Cold PHEMT 등가회로, (b): 채널의 임피던스, (c): 쇼트키 베리어의 임피던스

Fig. 1. The proposed Cold PHEMT equivalent circuit. (a): The Cold PHEMT equivalent circuit, (b): Equivalent impedance of a channel, (c): Equivalent impedance of a Schottky barrier.

그림 1에서 등가회로의 내부 게이트 영역의 Z-파라메타를 계산하면 다음의 식(1)~(5)를 얻을 수 있다.

$$z_{12} = z_{21} = \alpha Z_{ch} \left(\frac{Z_y}{Z_y + Z_{ch}} \right) \tag{1}$$

$$z_{22} = Z_{ch} \left(\frac{Z_y}{Z_y + Z_{ch}} \right) \quad (2)$$

$$Z_y = \frac{R_y}{1 + j\omega C_y R_y} \quad (3)$$

$$Z_{ch} = \frac{R_{ch}}{1 + j\omega C_{ch} R_{ch}} \quad (4)$$

여기서 게이트 바이어스 조건이 $0 V > V_{gs} > V_p$ 일 경우, Z_{ch} 보다 Z_y 가 z -파라메타의 임피던스 값에 더 큰 영향을 주기 때문에, 위의 식을 다음의 식(6)~(8)로 근사화 할 수 있다.

$$z_{11} = \alpha (1 - \alpha) Z_y + \alpha Z_{ch} \quad (6)$$

$$z_{12} = z_{21} = \alpha Z_{ch} \quad (7)$$

$$z_{22} = Z_{ch} \quad (8)$$

위 식에 기생저항을 추가하여 실수부만을 나타내면 다음의 식(9)~(11)과 같다.

$$\text{Re}[Z_{11}] = R_g + R_s + \frac{\alpha(1-\alpha)R_y}{1+\omega^2 C_y^2 R_y^2} + \frac{\alpha R_{ch}}{1+\omega^2 C_{ch}^2 R_{ch}^2} \quad (9)$$

$$\text{Re}[Z_{12}] = \text{Re}[Z_{21}] = R_s + \frac{\alpha R_{ch}}{1+\omega^2 C_{ch}^2 R_{ch}^2} \quad (10)$$

$$\text{Re}[Z_{22}] = R_d + R_s + \frac{R_{ch}}{1+\omega^2 C_{ch}^2 R_{ch}^2} \quad (11)$$

기존의 논문에서는 게이트-소스 전압(V_{gs})을 V_{bi} 이상 또는 V_p 이하로 바이어스를 인가하기 때문에 Z_y 는 거의 근사화되어 실수부에는 거의 영향을 미치지 않는 것으로 표현하였다. 그러나 순방향 바이어스를 증가시켜 인가할 경우, 높은 주파수에서 수렴하는 임피던스 값이 증가하게 되어 실제 값보다 큰 값을 추출될 수 있으며, 역 바이어스를 증가시켜 인가할 경우에도 높은 주파수에서 수렴하는 임피던스 값이 낮아지지 않고 증가하는 경향을 갖기 때문에 실제 값보다 큰 값을 추출하게 된다. 따라서 이러한 영향이 최소화 될 수 있는 조건에서 추출되어야 하며 $0 V > V_{gs} > V_p$ 의 범위에 있다. 그림 2, 3, 4에 주파수에 따른 $\text{Re}[Z_{11}]$, $\text{Re}[Z_{12}]$, $\text{Re}[Z_{22}]$ 의 임피던스 특성을 나타내었으며, 그림 5에 V_{gs} 에 따른 임피던스 값의 변화를 나타내었다. 그림 3, 4에서 식과는 달리 임피던스가 주파수가 올라갈수록 수렴하지 않고 늘어나는 경향을 보이는데, 이는 측정된 범위보다 매우 낮은 주파수(MHz

이하)에서 이미 수렴하였기 때문이며, 주파수가 높게 올라갈수록 소자에서 발생하는 다른 기생성분들의 영향으로 증가한 것으로 분석되었다.

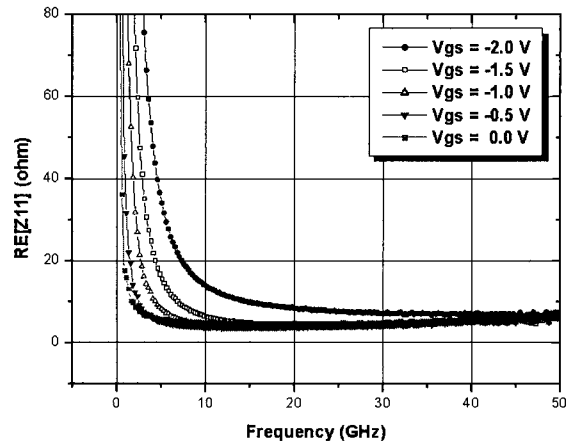


그림 2. 주파수에 대한 $\text{Re}(Z_{11})$ 의 임피던스 특성
Fig. 2. $\text{Re}(Z_{11})$ vs. frequency.

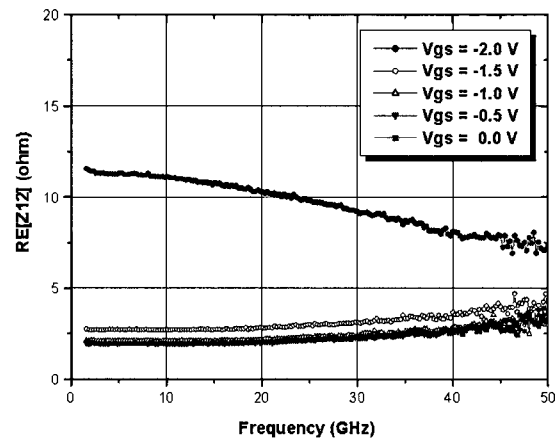


그림 3. 주파수에 대한 $\text{Re}(Z_{12})$ 의 임피던스 특성
Fig. 3. $\text{Re}(Z_{12})$ vs. frequency.

그림 5에 나타낸 것과 같이 V_{gs} 에 따른 임피던스 값의 변화를 측정된 결과, $V_{gs} = -0.5 V$ 를 기준으로 순방향이나 역방향 바이어스를 증가시키면 임피던스 값이 증가함을 알 수 있다. 순방향의 경우에는 V_{gs} 가 증가할수록 R_y 가 감소하게 되어 $\text{Re}[Z_{11}]$ 이 증가하게 되며, 역방향의 경우에는 V_{gs} 가 증가할수록 R_y 와 R_{ch} 가 증가하지만 C_y 와 C_{ch} 가 감소하여 $\text{Re}[Z_{11}]$ 에 더 많은 영향을 미치게 되어 실제 임피던스는 증가하게 된다^[3-5]. 그러므로 정확한 기생저항을 추출하기 위해선 $\text{Re}[Z_{11}]$ 값이 쇼트키 베리어와 채널 리액턴스의 영향이 가장 적은 V_{gs} 를 선택하여 추출해야 한다.

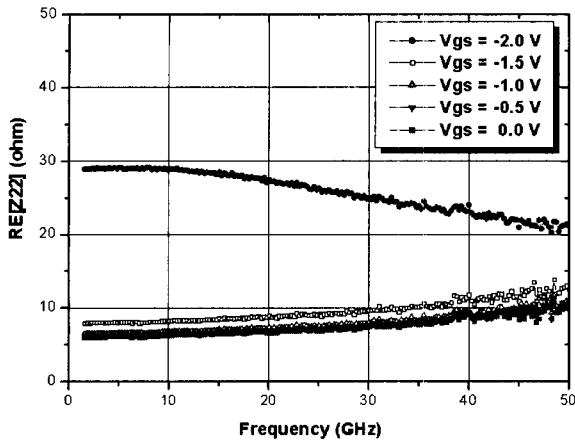


그림 4. 주파수에 대한 $Re(Z_{22})$ 의 임피던스 특성
Fig. 4. $Re(Z_{22})$ vs. frequency.

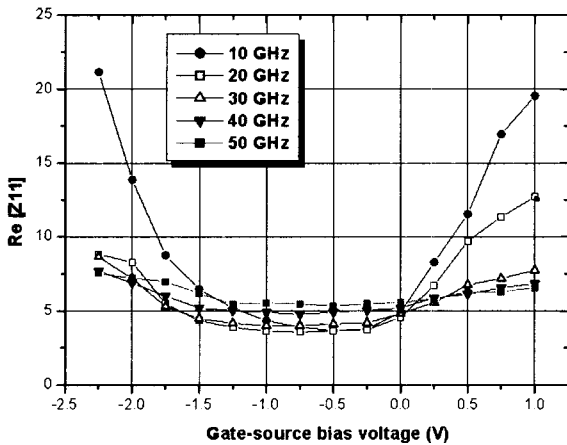


그림 5. 게이트-소스 전압에 따른 $Re(Z_{11})$ 의 임피던스 특성
Fig. 5. $Re(Z_{11})$ vs. gate bias.

III. 기생 파라메타 추출 결과

앞 절에서 제시된 방법을 이용하여 기생저항(R_g , R_d , R_s)를 추출하였다. 식 (9)~(11)로부터 구해진 $Re[Z_{11}]$, $Re[Z_{12}]$ 및 $Re[Z_{22}]$ 로부터 기생저항을 추출할 수 있으며 $Re[Z_{11}]$, $Re[Z_{12}]$ 및 $Re[Z_{22}]$ 는 각각 $R_g + R_s$, R_s 와 $R_d + R_s$ 로 수렴하게 된다. 추출에 사용된 PHEMT는 본 연구에서 제작된 0.1 μm 게이트 길이를 갖는 AlGaAs/InGaAs PHEMT를 사용하였다^[6-7]. 그림 6에 게이스-소스 바이어스 전압에 따른 추출된 기생저항값의 변화를 나타내었다.

본 논문에서 제시한 기생저항 추출 방법을 검증하기 위해서 Dambrine 방법을 이용한 상용 모델링 tool(IC-CAP: Integrated Circuit Characterization Analysis Program)을

이용하여 추출된 모델과 제안한 방법을 비교하였다. 이를 위해 각각의 방법을 이용하여 기생 파라메타를 추출하고, 이 값을 de-embedding 한 후, 내부 파라메타는 기존의 방법을 이용하여 추출하여 전체 소신호 모델을 구축하였다. 또한 전체 파라메타 사용하여 구성한 소신호 모델의 시뮬레이션 결과를 통해 비교하였다. PHEMT의 측정은 HP 8510C vector network analyzer를 이용하여 1 ~ 50 GHz 영역에서 측정해 비교하였으며, 기존의 방법과 제안된 방법을 이용하여 추출된 기생저항 파라메타를 표 1에 나타내었다. 추출결과 R_d 와 R_s 값은 기존의 방법과 유사한 값을 얻어내었으나, R_g 값의 경우 쇼트키 배리어의 영향이 최소화되는 바이어스 점을 이용하여 추출하였기 때문에 기존의 방법에 비해 작은 값이 추출되었다.

그림 7은 추출한 파라메타를 이용하여 소신호 모델의 시뮬레이션을 수행한 결과로 각각의 방법과 측정값을 비교한 결과 기존의 방법 보다 본 논문에 제안된 방법이 측정치와 더 정확하게 일치하여 향상된 소신호 모델의 추출값을 얻었음을 확인하였다.

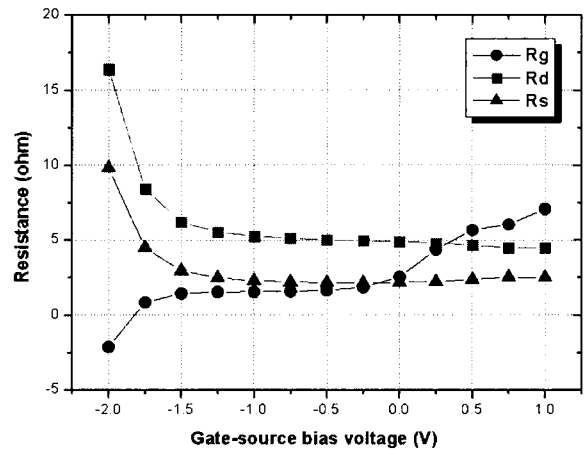


그림 6. 게이트 바이어스에 따른 기생 저항값
Fig. 6. Extrinsic resistance vs. V_{gs} .

표 1. 추출된 기생 저항값
Table. 1. The extracted extrinsic resistance.

추출방법	$R_g(\Omega)$	$R_d(\Omega)$	$R_s(\Omega)$
기존 방법 (IC-CAP)	7.11	4.50	2.50
본 논문	1.65	5.01	2.16

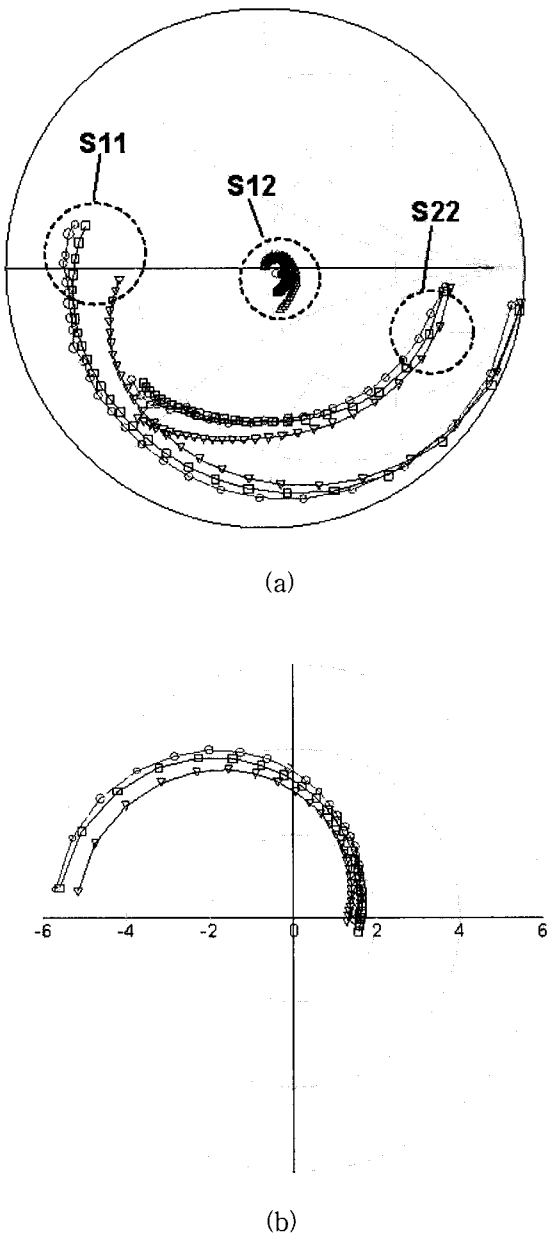


그림 7. 추출방법에 따른 S-파라메타 비교
 (a) S₁₁, S₂₂, S₁₂, (b) S₂₁
 Fig. 7. Comparison of S-parameter vs. extraction method.
 (a) S₁₁, S₂₂, S₁₂, (b) S₂₁
 (○: Measured data,
 ▽: Conventional method(IC-CAP),
 □: This work,
 Frequency : 1 ~ 50 GHz)

IV. 결 론

본 논문에서는 바이어스에 따른 임피던스 특성을 설명

하기 위해 새로운 Cold PHEMT 등가회로와, 이를 이용하여 간단하고 정확하게 기생저항을 추출하는 방법을 제안하였다. 기존의 방법은 채널을 fully open 시키기 위해 V_{bi} 이상의 바이어스를 인가하여 추출하였으나 V_{bi} 이상의 바이어스를 인가할 경우에 채널이 fully open 되기 전에 게이트 단자가 과열되므로 공핍영역에 의한 쇼트키 베리어의 임피던스를 고려해야 한다. 또한 핀치오프 근처에서의 바이어스를 인가하여 기생 파라메타를 추출한 방법은 주파수에 대한 임피던스의 특성을 고려하였으나, 바이어스에 따른 임피던스를 고려하지 않았기 때문에 정확한 값을 추출할 수가 없게 된다. 따라서 이러한 영향이 최소화 될 수 있는 조건에서 추출되어야 한다.

본 논문에서는 주파수에 따른 임피던스 특성을 고려했을 뿐만 아니라 바이어스에 따른 임피던스의 특성을 고려했기 때문에 보다 정확한 기생 파라메타를 추출할 수 있으며 쇼트키 베리어와 채널 캐패시턴스에 의한 리액턴스 성분의 영향이 최소가 되는 바이어스 점을 선택하여 기생저항 추출하였다. 본 논문에서 제안된 방법의 검증 을 위해 기존의 방법과 제안한 방법을 비교하였다. 기존의 방법과 본 논문에서 제안한 방법의 비교를 위해 각각의 방법으로 추출된 기생저항을 이용하여 소신호 모델링을 수행한 후에 측정된 S-파라메타와 비교하였으며, 그 결과 본 논문에서 제안한 방법이 기존의 방법에 비해 측정 결과와 잘 일치하였다.

참 고 문 헌

[1] G. Dambrine, A. Cappy, F. Heliodore, and E. Playez, "A New Method for Determining the FET Small-Signal Equivalent Circuit," *IEEE Trans. Microwave Theory & Tech.*, vol. 36, no. 7, pp. 1151~1159, July 1988.
 [2] M. Y. Jeon, B. G. Kim, Y. J. Jeon, and Y. H. Jeong, "A Technique for Extracting Small-Signal Equivalent-Circuit Elements of HEMTs," *IEICE Trans. Electron.*, vol. E82-C, no. 11, pp. 1968~1976, Nov. 1999.
 [3] W. R. Curtice, and R. L. Camisa, "Self-consistent GaAs FET Models for Amplifier Design and Device Diagnostics," *IEEE Trans.*

- Microwave Theory & Tech.*, vol. 32, pp. 1573~1578, Dec. 1984.
- [4] J. A. Reynoso-Hernandez, F. E. Rangel-Patino, and J. Perdomo, "Full RF Characterization for Extracting the Small-Signal Equivalent Circuit in Microwave FETs," *IEEE Trans. Microwave Theory & Tech.*, vol. 44, no. 12, pp. 2625~2633, Dec. 1996.
- [5] R. Anholt, and S. Swirhun, "Equivalent Circuit Parameter Extraction for Cold GaAs MESFETs," *IEEE Trans. Microwave Theory & Tech.*, vol. 39, no. 7, pp. 1243~1247, July 1991.
- [6] Hae-Sung Kim, Byeong-Ok Lim, Sung-Chan Kim, Seong-Dae Lee, Dong-Hoon Shin and Jin-Koo Rhee, "Study of the fabrication of PHEMTs for a 0.1 μm scale Γ -gate using electron beam lithography: structure, fabrication, and characteristics," *Microelectronic Engineering*, vol. 63, pp. 417~431, 2002.
- [7] Woo Suk Sul, Dong Hoon Shin, and Jin Koo Rhee, "Sub 0.1 μm Asymmetric Gamma-Gate PHEMT Process Using Electron Beam Lithography," in *proceedings of Materials Research Society 2002 Spring Meeting*, San Francisco, CA, Apr. 2002, p. 169.

 저 자 소 개



박 덕 수(정회원)

1999년 한경대학교 전자공학과 졸업(공학사)
 2001년 동국대학교 전자공학과 석사과정(공학석사)
 2001년~현재 나리지온(주) 연구원
 <주관심분야: 소자 모델링>



안 단(정회원)

1998년 동국대학교 전자공학과 졸업(공학사)
 2000년 동국대학교 전자공학과 석사과정(공학석사)
 2000년~현재 동국대학교 전자공학과 박사과정
 <주관심분야: MMIC 설계, 소자 모델링>



이 진 구(정회원)

1969년 국립항공대학교 전자공학과 졸업(공학사)
 1975년 서울대학교 전자공학과 석사과정(공학석사)
 1982년 Oregon State University 전기공학과(공학박사)

1985년 Cray Research, USA, Research Scientist

1985년 Microwave Semiconductors, USA, Senior Engineer

1995년~현재 한국 전자과학회 이사

2002~2003년 대한전자공학회 부회장

2004년~현재 대한전자공학회 수석부회장

1985년~현재 동국대학교 전자공학과 교수

1999년~현재 밀리미터파 신기술 연구센터 소장

<주관심분야: MMIC 설계, 소자 모델링>