

단일 전력단 능동 클램프형 고주파 공진 인버터의 특성 평가

論文

53B-2-8

Characteristic Estimation of Single-Stage Active-Clamp Type High Frequency Resonant Inverter

元載善* · 姜珍旭** · 金東熙***
(Jae-Sun Won · Jin-Wook Kang · Dong-Hee Kim)

Abstract - This paper presents a novel single-stage active-clamp type high frequency resonant inverter. The proposed topology is integrated full-bridge boost rectifier as power factor corrector and active-clamp type high frequency resonant inverter into a single-stage. The input stage of the full-bridge boost rectifier works in discontinuous conduction mode(DCM) with constant duty cycle and variable switching frequency. So that a boost converter makes the line current follow naturally the sinusoidal line voltage waveform. By adding additional active-clamp circuit to conventional class-E high frequency resonant inverter, main switch of inverter part operates not only at Zero-Voltage-Switching mode but also reduces the switching voltage stress of main switch. Simulation results have demonstrated the feasibility of the proposed high frequency resonant inverter. Characteristics values based on characteristics estimation through circuit analysis is given as basis data in design procedure. Also, experimental results are presented to verify theoretical discussion. This proposed inverter will be able to be practically used as a power supply in the fields of induction heating applications, fluorescent lamp and DC-DC converter etc.

Key Words : Single-stage, Active-clamp, PFC, Zero-Voltage-Switching, Characteristic estimation

1. 서론

최근, 고조파에 대한 국제규제의 강화로 고조파 저감과 역률보상회로(Power Factor Correction : PFC)에 대한 관심이 증가하여 전력변환장치의 입력단에 역률보상회로의 사용이 요구되고 있다. 일반적으로, 전력변환장치의 DC 링크단에 리플을 줄이기 위해 DC링크 앞단에 브리지 정류기를 사용하여 입력단의 전원으로 사용한다. 그러나 이러한 커패시터 입력형 정류회로는 상용전원의 피크치 부분의 짧은 기간 동안만 폭이 좁은 펄스성의 전류를 흐르게 하며 이 펄스성 전류는 많은 고조파 성분을 함유하고 있을 뿐만 아니라, 입력역률의 저하를 초래하는 원인이 된다.[1][2]

상기의 문제점을 해결하기 위해 일반적으로 2개의 전력처리단을 사용한 전력변환 회로를 구성하여, AC/DC 변환단은 역률보상을 하는 스위칭 회로로 사용하고, 다음 단은 부하에 대응한 전력변환회로로 이루어져 있다. 2개의 전력처리단을 사용하게 되면 시스템의 구성이 복잡하고 효율도 낮아지고 장치의 외형도 커지게 되는 문제점 등이 있다. 최근에는 이러한 문제점을 해결하기 위하여 역률개선 기능을 갖는 단일 전력단을 갖는 전력변환장치에 관한 연구가 활발히

진행되고 있다.[3][4][8]

본 논문에서는 상기의 배경을 기초로 하여, 종래에 초퍼-인버터로 구성된 2단 전력처리 시스템을 단일 전력 처리단으로 하여 입력단의 역률개선과 주 스위치의 전압 스트레스를 일정 전압 이하로 제한할 수 있는 능동 클램프형[5][6] 고주파 공진 인버터 회로를 연구대상으로 선정하여 그 기본 동작원리 및 제특성 등에 관하여 상세히 기술하였다.

제안된 회로의 해석은 부스트 컨버터부와 능동 클램프형 고주파 인버터부의 독립적인 두 개의 등가회로로 나누어 해석을 행하였고 고주파 인버터부의 회로 동작특성은 무차원화 파라미터를 도입하여 설계 전 단계의 기초자료로 제공하고 있다. 더욱이, Power-MOSFET를 제안회로의 스위칭 소자로 사용하여 실험을 통해 얻어진 실측치와 이론치를 비교·검토함으로써 이론해석의 정당성도 확인하였다.

2. 특성 해석

2.1 회로구성

그림 1은 종래부터 사용되어 온 초퍼와 인버터로 구성된 두 개의 전력 처리단을 가지는 초퍼-인버터 회로를 보여주고 있다. 이 회로는 교류 입력단을 고역률로 운전을 하기 위하여 승압용 초퍼회로의 S_b 의 온/오프에 의해 역률을 개선하고, 인버터 회로의 공진특성을 이용하여 S_e 에 병렬로 연결된 공진용 커패시터(C_r)의 충·방전 기술기에 의해서 S_e 를 ZVS로 실현할 수 있다. 그러나, S_e 가 턴·오프한 후 S_e 에 나타나는 전압이 전원전압의 수 배에 달해 스위칭 소자에 상당한 전압 스트레스를 인가하게 된다는 단점이 있다.

* 正會員 : 嶺南大學校 大學院 電氣工學科 博士修了

** 準會員 : 嶺南大學校 大學院 電氣工學科 碩士卒業

*** 正會員 : 嶺南大學校 工大 電子情報工學部 教授 · 工博

接受日字 : 2003年 8月 14日

最終完了 : 2003年 11月 19日

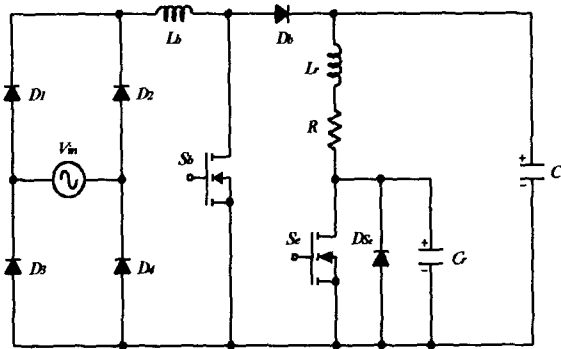


그림 1 기존의 초퍼-인버터 회로
Fig. 1 Conventional chopper-inverter circuit

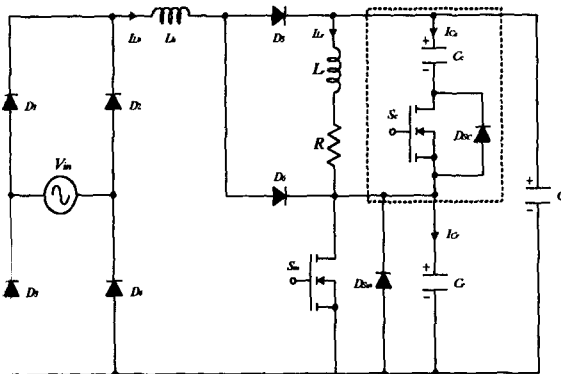


그림 2 단일 전력단 능동 클램프형 인버터 회로
Fig. 2 Single-stage active-clamp type inverter circuit

그림 2는 그림 1의 회로의 단점을 개선함과 동시에 교류 입력단의 역할도 개선하며 초퍼와 인버터 기능을 동시에 실현시킬 수 있도록 한 단일 전력단으로 구성된 능동 클램프형 고주파 공진 인버터를 나타내고 있다. 그림에서 S_m 은 그림의 초퍼-인버터 회로에서 독립적으로 사용하였던 스위치 (S_b , S_c)의 초퍼와 인버터 기능을 동시에 실현하는 주 스위치 소자이며, S_c 는 클램프용 스위치 소자이다. $D_1 \sim D_4$ 는 전원전압을 정류하기 위한 정류용 다이오드이고, D_{sm} , D_{sc} 는 회로특성상 나타나는 무효전류를 흘려주기 위한 통로로 사용하는 다이오드이다. 또, L_b 와 L_r 는 승압용 컨버터의 인덕터와 공진용 인덕터이고, C_r 과 C_c 는 공진용 커패시터와 클램프용 커패시터이며, 부하로는 공진 시의 등가 저항부하를 상징하고 있다. 회로구성에서부터 알 수 있듯이 그림 2의 회로는 i) 각각의 전력단에서 독립적으로 사용하던 스위치 (S_b , S_c)를 통합 가능형 스위치 (S_m)로 사용함으로써 회로구성을 간단하게 할 수 있고 ii) 능동클램프 회로(점선으로 표시한 부분)를 부가하여 S_m 의 전압 스트레스를 일정전압 이하로 제한할 수 있으며, iii) S_m 의 제어 구동신호의 듀티비에 의해 출력전력을 연속적으로 제어할 수 있으며, 또한 iv) 승압용 컨버터 회로부의 I_{Lb} 를 불연속 전류로 형성시킴으로써 입력단기 역할을 개선할 수 있다는 등의 특징이 있다.

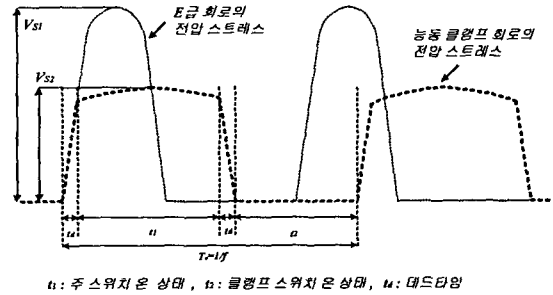


그림 3 E급회로와 클램프회로 추가 시 스위치 전압비교
Fig. 3 Comparison of switch voltage in Class E circuit and active clamp circuit

그림 3은 고주파 인버터에서 전력용 반도체 스위칭 소자 (이하, PSD라 칭함)를 E급 스위칭으로 구동할 경우 PSD의 양단에 나타나는 전압과 클램프 회로를 추가하였을 경우 PSD의 양단에 나타나는 전압 파형을 보여주고 있다. 그림에서 알 수 있듯이, E급 스위칭 시에 PSD에 인가되는 Volt-sec의 평균값과 클램프 회로를 추가하여 PSD에 인가되는 Volt-sec의 평균값이 동일함을 보여주고 있다.

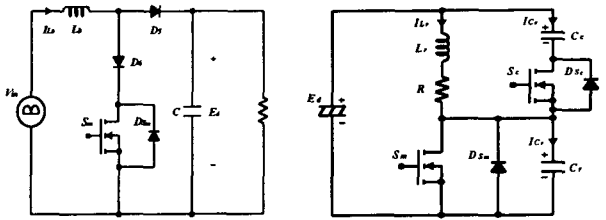
E급 인버터 회로에서 나타나는 PSD의 피크 전압값은 클램프 회로를 추가하면 클램프용 커패시터에 의해 일정한 전압레벨로 감소한다. 이는 E급의 피크전압 값에서부터 일정한 전압레벨까지 클램프용 PSD의 역병렬 다이오드를 도통시켜 PSD의 전압 피크값을 일정한 전압 레벨로 제한하기 때문이다. 일반적으로 클램프 커패시터(C_c)의 용량은 공진용 커패시터(C_r) 보다 수십 배 이상의 값을 갖는다는 것으로 알려져 있다.

2.2 회로해석

그림 2의 회로 동작을 해석하기 위하여 다음과 같은 가정을 한다.

- i) 모든 소자들은 이상적인 소자이며, 스위칭 소자 (S_m , S_c) 등의 턴-온/오프에 따른 시간지연은 영으로 한다.
- ii) 직류링크 커패시터(C)는 충분히 큰 값이어서 C 의 양단 전압 E_d 는 직류 전압원으로 한다.
- iii) 부하는 공진 특성으로 운전하므로, 등가 저항부하(R)로 한다.

상기의 가정을 기초로 하여, 그림 2의 회로는 그림 4(a),(b)와 같이 부스트 컨버터와 능동 클램프형 고주파 인버터의 독립적인 등가회로로 나타낼 수 있다. 제안한 회로의 스위칭 동작모드는 부스트 컨버터가 불연속 모드(DCM)로 동작할 때 교류전원전압의 반 사이클에 대해서, 스위칭 소자 (S_m , S_c)와 다이오드($D_1 \sim D_4$, D_{sm} , D_{sc})의 온·오프 동작과 (S_m)양단의 공진용 커패시터(C_r)의 충·방전에 의해 부스트 컨버터부는 3개의 동작모드로, 능동클램프형 고주파 인버터부는 6개의 동작 모드로 분류된다. 그림 5는 (S_m , S_c)에 인가되는 구동신호패턴과 이에 따른 각 부에 나타나는 정상적인 전압과 전류파형을 나타내고 있다.



(a) 부스트 컨버터 (b) 능동 클램프형 고주파 인버터

그림 4 제안된 인버터의 등가회로

Fig. 4 Equivalent circuit of proposed inverter

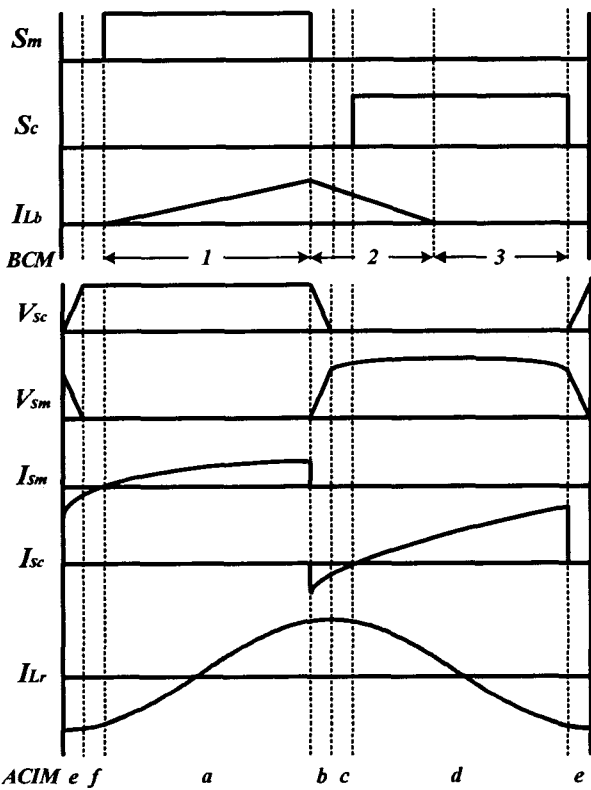


그림 5 정성적인 이론파형

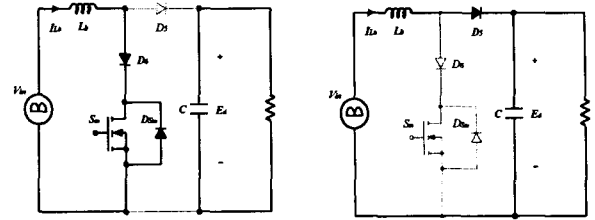
Fig. 5 Theoretical waveforms

그림 6은 구동신호 패턴에 대한 부스트 컨버터 회로의 각 동작모드(BCM: Boost Converter Mode)에 대한 동작회로를 나타내고 있다.

<Mode 1> 모드 1은 스위치 S_m 이 턴-온 하여 I_{Lb} 가 선형적(V_{in}/L_b)으로 증가하기 시작하는 모드로 인덕터 L_b 에는 자기 에너지가 축적된다. 이때, 부하에는 커패시터(C)의 충전전압에 의한 방전전류가 공급된다.

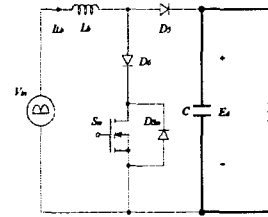
<Mode 2> S_m 이 턴-오프 한 후, L_b 에 축적된 자기 에너지가 D_s 를 통하여 I_{Lb} 가 영이 될 때까지 부하로 방출하는 모드이다.

<Mode 3> 다이오드 D_s 가 턴-오프 되고, I_{Lb} 가 영인 상태를 유지하고, 커패시터(C)로부터 충전된 에너지가 부하로 방전되고 있는 모드이다.



Mode 1

Mode 2

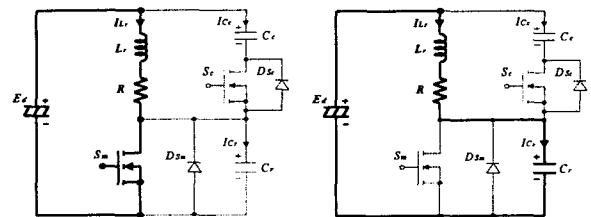


Mode 3

그림 6 부스터 컨버터의 각 모드의 동작회로

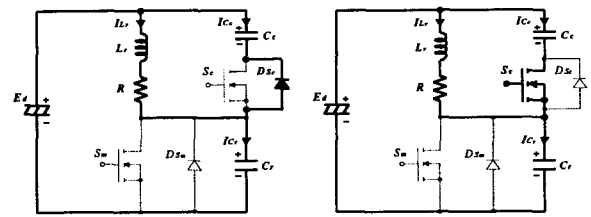
Fig. 6 Operating circuits in each mode of BCM

그림 7은 구동신호 패턴에 대한 능동 클램프형 고주파 인버터 회로의 각 동작모드(ACIM: Active Clamp Inverter Mode)에 대한 동작회로를 나타내고 있다.



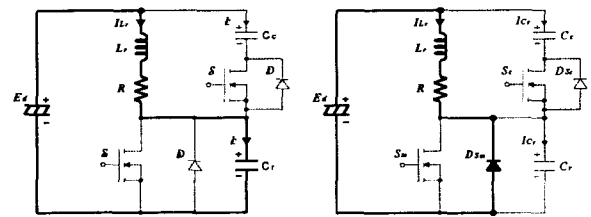
Mode a

Mode b



Mode c

Mode d



Mode e

Mode f

그림 7 능동 클램프형 인버터의 각 모드의 동작회로

Fig. 7 Operating circuits in each mode of ACIM

<Mode a> 역병렬 다이오드 D_{Sm} 을 통해서 흐르는 전류가 영이 된 후에 S_m 이 턴·온하기 때문에 ZVS동작이 된다. c 때 I_{Lr} 은 $E_d \rightarrow L_r \rightarrow R \rightarrow S_m$ 을 통해서 흐르고 L_r 에는 $W_L = 1/2 \cdot L_r \cdot I_{Lr}^2 [J]$ 의 에너지가 축적된다.

<Mode b> S_m 이 턴·오프가 되면, S_m 과 병렬로 접속된 공진용 커패시터(C_r)가 서서히 충전될 시작한다. 이 때, C_r 에 충전되고 있는 에너지는 $W_C = 1/2 \cdot C_r \cdot E_d^2 [J]$ 이다.

<Mode c> V_{Sc} 의 양단전압($E_d - V_{Cc} - V_{Cr}$)이 0보다 적게 될 때 스위치(S_c)의 역병렬 다이오드(D_{Sc})가 순방향 바이어스가 되어 턴·온 된다.

<Mode d> 역병렬 다이오드(D_{Sc})를 통해서 흐르는 전류가 0이 될 때 S_c 가 턴·온 함으로써 영전압 스위칭이 이루어진다.

<Mode e> 모드 b의 역동작으로 V_{Sm} 은 C_r 의 방전으로 인해 감소하기 시작하고, 클램프용 스위치(S_c)의 V_{Sc} 는 점차 증가하기 시작하는 모드이다.

<Mode f> S_m 의 양단전압 V_{Sm} 의 감소하여 영전압이 되고 다이오드 S_m 의 역병렬 다이오드 D_{Sm} 이 도통하고 있는 도드이다.

그림 7의 각 모드별 회로 상태 방정식은 표 1에서 나타난 무차원화 제어변수를 도입하였으며, 무차원화 제어변수를 도입한 상태방정식은 식 (2)-(4)과 같이 나타낼 수 있다.

$$\frac{dX^*}{dz^*} = A^* \cdot X^* + B^* \cdot U^* \quad (1)$$

$$Y^* = C^* \cdot X^*$$

여기서, $X = [i_{Lr}^* \ v_{Cc}^* \ v_{Cr}^*]^T$, $U = [1 \ 0 \ 0]$ 이다.

표 1 무차원화 제어변수

Table 1 Normalized parameter

	Reference Values	Normalized Values
Voltage	E_d	$v_c^*(z) = v_c(t)/E_d$
Current	$I_b = E_d/Z_b$	$i^*(z) = i(t)/I_b$
Time	$T_{sw} = 1/f_{sw}$	$z = t/T_{sw}$
Frequency	$f_r = 1/2\pi\sqrt{L_b C_b}$	$\mu = f_{sw}/f_r$
Impedance	$Z_b = 2\sqrt{L_b/C_b}$	$\lambda = R_L/Z_b$
Power	$P_b = E_d \cdot I_b$	$P^*(z) = P(t)/P_b$

<비 고 >
 f_{sw} : Operating Frequency of Inverter
 T_{sw} : Operating Period of Inverter
 $L_b = L_r, C_b = C_r, C_{Cc}/C_{Cr} = \alpha$

<Mode a, f>

$$A^* = \begin{bmatrix} -\frac{4\pi\lambda}{\mu} & 0 & 0 \\ 0 & 0 & 0 \\ 0 & 0 & 0 \end{bmatrix}$$

$$B^* = \begin{bmatrix} \frac{4\pi}{\mu} & 0 & 0 \end{bmatrix}^T, C = [1 \ 0 \ 0] \quad (2)$$

<Mode b, e>

$$A^* = \begin{bmatrix} -\frac{4\pi\lambda}{\mu} & 0 & -\frac{4\pi\lambda}{\mu} \\ 0 & 0 & 0 \\ \frac{\pi}{\mu} & 0 & 0 \end{bmatrix}$$

$$B^* = \begin{bmatrix} -\frac{4\pi}{\mu} & 0 & 0 \end{bmatrix}^T, C = [1 \ 0 \ 0] \quad (3)$$

<Mode c, d>

$$A^* = \begin{bmatrix} -\frac{4\pi\lambda}{\mu} & 0 & -\frac{4\pi\lambda}{\mu} \\ \frac{\pi}{\mu} \frac{\alpha}{1+\alpha} & 0 & 0 \\ \frac{\pi}{\mu} \frac{\alpha}{1+\alpha} & 0 & 0 \end{bmatrix}$$

$$B^* = \begin{bmatrix} \frac{4\pi}{\mu} & 0 & 0 \end{bmatrix}^T, C = [1 \ 0 \ 0] \quad (4)$$

3. 특성 평가

3.1 부스트 컨버터의 특성

그림 4 (a)의 정현파 입력전압을 $V_{in} = V_m \sin(\omega t)$ 라고 가정하면, 스위칭 기간 동안에 부스트 인덕터(L_b)에 흐르는 피크전류($i_{Lb_{peak}}$)는 식 (5)와 같이 표현된다.

$$i_{Lb_{peak}} = \frac{V_m \cdot \sin(\omega t)}{f_s \cdot L_b} D \quad (5)$$

여기서, f_s : 스위치 S_m 의 스위칭 주파수, D : 듀티비
 $i_{Lb_{peak}}$ 에서 $i_{Lb_{peak}} = 0$ 까지 하강하는 방전시간은 입력전압에 의존하고 식 (6)과 같이 표현된다.

$$T_d = \frac{V_m}{E_d - V_m} t_{on} \quad (6)$$

여기서, V_m : 입력전압의 피크값, V_o : DC 링크전압
 한 주기 동안의 입력전류의 평균값은 다음과 같이 다음과 같이 주어진다.

$$i_{L_{ave}} = \frac{D^2 \cdot E_d}{2 \cdot L_b \cdot f_s} \left(\frac{M \cdot \sin(\omega t)}{1 - M \cdot \sin(\omega t)} \right) \quad (7)$$

여기서, $M = V_m/E_d$

한 주기동안에 입력전력의 평균값은 식 (8)과 같이 된다.

$$P_{in} = \frac{1}{\pi} \int_0^\pi V_{in}(\omega t) \cdot I_{L_{ave}}(\omega t) d(\omega t)$$

$$= \frac{D^2 \cdot V_m^2}{2 \cdot \pi \cdot L_b \cdot f_s} \cdot y \quad (8)$$

여기서,

$$y = -\frac{2}{M} - \frac{\pi}{M^2} + \frac{2}{M^2\sqrt{1-M^2}} \left[\frac{\pi}{2} - \tan^{-1}\left(\frac{-M}{\sqrt{1-M^2}}\right) \right]$$

불연속 모드(DCM)로 동작시킴으로써 높은 역률을 얻을 수 있고 듀티비는 다음과 같은 조건을 만족해야 한다.

$$D_{max} \leq (1-M) \tag{9}$$

부스트 컨버터가 가변 스위칭 주파수와 일정 듀티비(D=0.47)로 동작한다고 한다면, 식 (9)는 다음과 같이 표현된다.

$$E_d \geq 1.89V_m \tag{10}$$

역률(PF)은 α 의 함수로써 다음과 같이 표현된다.

$$PF = \sqrt{\frac{2}{\pi}} \cdot \frac{y}{z} \tag{11}$$

여기서, $z = \int_0^\pi \left[\frac{\sin(\omega t)}{1-M \cdot \sin(\omega t)} \right]^2$

또한, 고주파 함유율(THD)은 식 (12)와 같이 표현된다.

$$THD = \frac{1}{PF} \cdot \sqrt{1-PF^2} \tag{12}$$

그림 8은 M의 변화에 따른 역률(PF)과 고주파 함유율(THD)의 특성변화를 도식적으로 보여주고 있다. M이 증가함에 따라 역률은 감소되어짐을 알 수 있고, 또, 고주파 함유율도 변화된다는 것을 알 수 있다

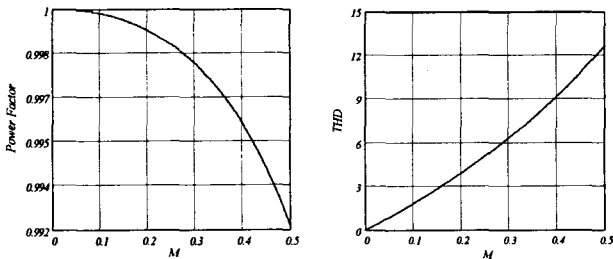
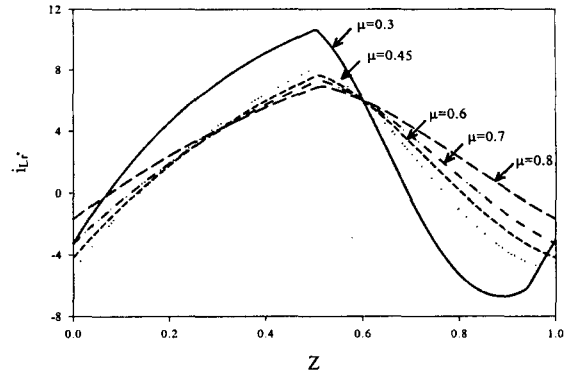


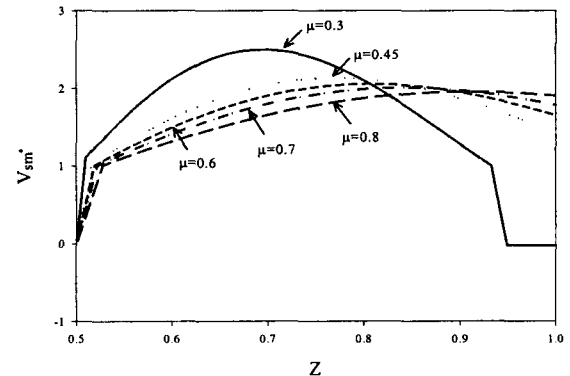
그림 8 M에 따른 PF와 THD의 변화
Fig. 8 PF and THD as function of M

3.2 능동 클램프형 고주파 인버터의 특성

그림 9(a)(b)는 $\alpha=7.02$, $\lambda=0.07$ 로 고정하고, 무차원화 제어 주파수(μ)의 변화에 따른 부하전류(i_{Lr}^*)와 S_m 양단전압(V_{sm}^*)의 특성을 각각 보여주고 있다. 그림 9(a)에서, μ 가 작아짐에 따라서 부하전류의 형태는 정현파에 근접하고 부하전류의 크기는 증가하는 것을 알 수 있으며, μ 가 커짐에 따라 부하전류의 형태는 삼각파에 근접하고 부하전류의 크기는 감소하는 경향을 나타내고 있다. 그림 9(b)의 특성도에서 알 수 있듯이, μ 가 증가함에 따라 스위치 양단의 공진용



(a) 부하전류(i_{Lr}^*)



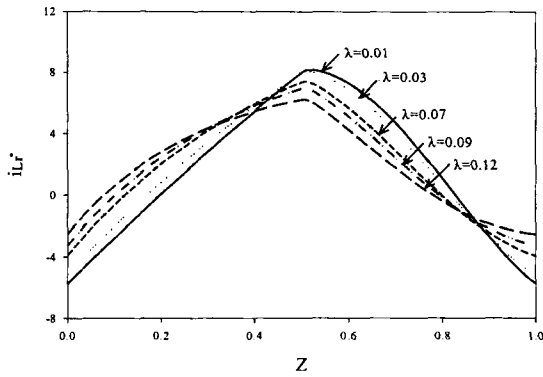
(b) S_m 양단전압(V_{sm}^*)

그림 9 μ 에 따른 부하전류(i_{Lr}^*)와 S_m 양단전압특성(V_{sm}^*)
Fig. 9 Characteristics of i_{Lr}^* , V_{sm}^* with μ

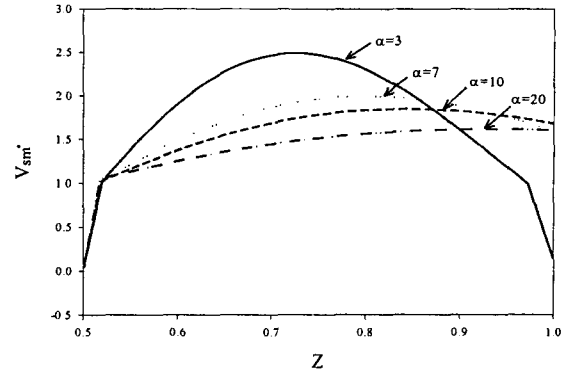
커패시터의 충·방전 기울기가 완만해 진다는 것을 알 수 있는데 이러한 특성은 μ 가 증가함에 따라 공진용 커패시터 양단의 평균 전압값도 $\mu \leq 1.0$ 의 스위칭 기간동안에 거의 일정한 값이 되기 때문이다. 따라서 적절한 기울기를 가지는 μ 의 선정은 스위치 양단의 전압패주의 분담으로 인한 전압 스트레스를 줄이는 매우 중요한 요소가 된다.

그림 10(a)(b)는 $\alpha=7.02$, $\mu=0.45$ 로 고정하고, 무차원화 부하저항(λ)의 변화에 따른 부하전류(i_{Lr}^*)와 S_m 양단전압(V_{sm}^*)의 특성을 보여주고 있다.

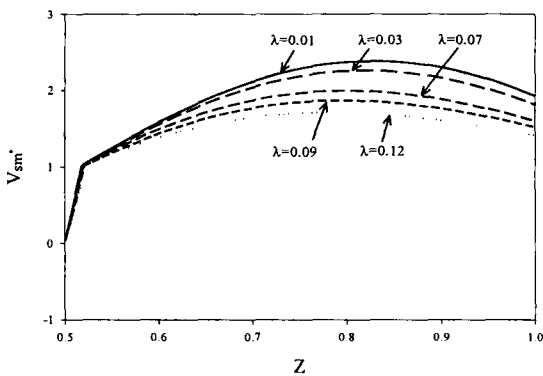
그림 10(a)의 특성도에서, λ 가 증가함에 따라 부하전류의 크기는 점점 감소하고 또한 부하전류의 offset도 상승하는 것을 알 수 있다. 따라서, 실제 인버터의 설계시 인버터의 운전특성에 따른 적절한 offset을 가지는 λ 의 값의 선정에 주의를 기울여야 한다. 그림 10(b)의 특성도에서 알 수 있듯이, λ 가 증가함에 따라 스위치 양단의 공진용 커패시터의 양단전압이 감소하는 것을 알 수 있다. 이러한 특성은 λ 가 커진다는 것은 전원에서 부하측을 보았을 때 부하 임피던스는 중부하로 보이므로, 스위치에 유입하는 전류는 감소하며, 따라서 전류의 적분한 값으로 주어지는 S_m 양단전압도 감소하는 경향을 나타내고 있기 때문이다.



(a) 부하전류(i_{Lr}^*)



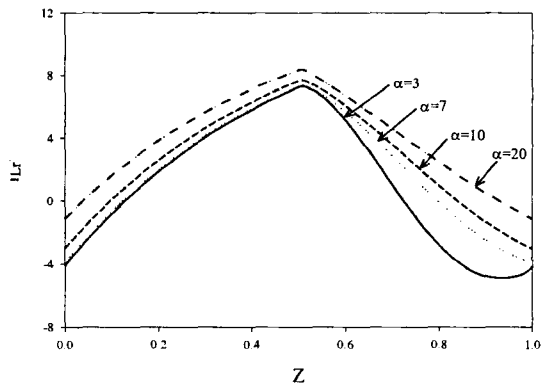
(b) S_m 양단전압(V_{sm}^*)



(b) S_m 양단전압(V_{sm}^*)

그림 10 λ 에 따른 부하전류(i_{Lr}^*)와 S_m 양단전압특성(V_{sm}^*)
Fig. 10 Characteristics of i_{Lr}^* , V_{sm}^* with λ

그림 11(a)(b)는 $\mu=0.45$ $\lambda=0.07$ 로 고정하고, $\alpha(C_r/C_c)$ 의 변화에 따른 부하전류(i_{Lr}^*)와 S_m 양단 전압(V_{sm}^*)의 특성을 나타내고 있다. 그림 11(a)에서 α 가 증가함에 따라서 부하전류의 offset이 상승하고 부하전류의 크기도 감소하는 경향을 나타내고 있다. 그림 11(b)의 특성도에서, α 값이 증가함에 따라서 주 스위치 양단의 공진용 커패시터의 충·방전 기울기가 완만해지고 V_{sm}^* 의 최대값이 클램프 커패시터의 일정전압에 의해 클램핑 됨을 알 수 있다.



(a) 부하전류(i_{Lr}^*)

그림 11 α 에 따른 부하전류(i_{Lr}^*)와 S_m 양단전압특성(V_{sm}^*)
Fig. 11 Characteristics of i_{Lr}^* , V_{sm}^* with α

4. 실험결과 및 고찰

그림 12는 3절에서 설명한 특성평가를 기초로 한 회로 설계법[7]에 의해서 설계된 회로정수에 Power-MOSFET를 스위칭 소자로 사용하여 구성한 60[W]급 능동 클램프형 고주파 공진 인버터의 전체 블록도를 나타내고 있다.

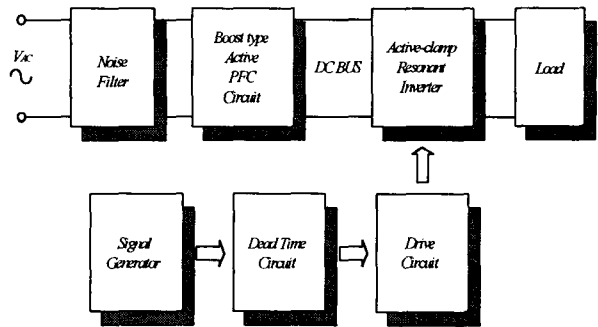


그림 12 시스템 블록도
Fig. 12 System block diagram

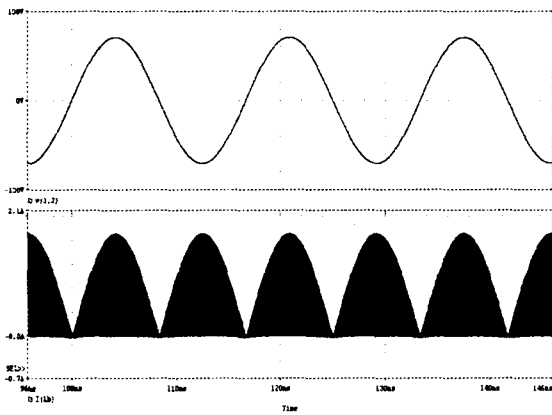
그림에서 알 수 있듯이 주 전력변환 회로부는 교류 전원에서부터 입력되어 노이즈 필터를 거쳐 AC-DC 정류부, 역률 개선을 위한 승압용 인덕터부 그리고, 능동 클램프형 고주파 공진 인버터부로 구성되어 있다.

구동신호 발생회로는 PLL(Phase Locked Loop)제어소자로써 VCO기능을 가진 MC14046의 V/F 기능을 이용하여 기준클럭을 발생시키고, D플립플롭을 이용하여 기준클럭을 2분주함과 동시에 듀티비를 50[%]로 조정하고 MC14528의 R·C 시정수를 이용하여 데드타임을 조정하였다. 드라이브 회로는 IR2110(Power IC, International Rectifier 社)를 사용하여 구동신호를 증폭해 Power-MOSFET의 온·오프 동작을 시키고 있다. 표 2는 제안회로의 시작품에 사용한 실험정수를 나타내고 있다.

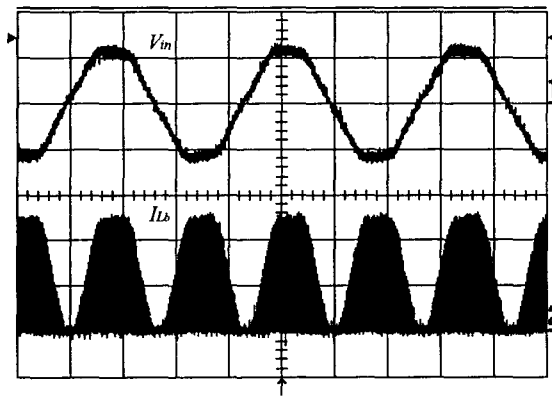
표 2 실험 정수값

Table 2 Experimental parameter.

Circuit Parameter	Rating	Circuit Parameter	Rating
Input Voltage (V_{in})	50[V]	Resonant Reactor(L_r)	2.7[mH]
Power-MOSFET (IRFP 750)	400[V] 10[A]	Resonant Capacitor (C_r)	4.7[nF]
Input Reactor (L_b)	0.6[mH]	Clamp Capacitor (C_c)	30[nF]
Duty Ratio (D)	0.5	Switching Frequency	20[kHz]



(a) 이론 파형



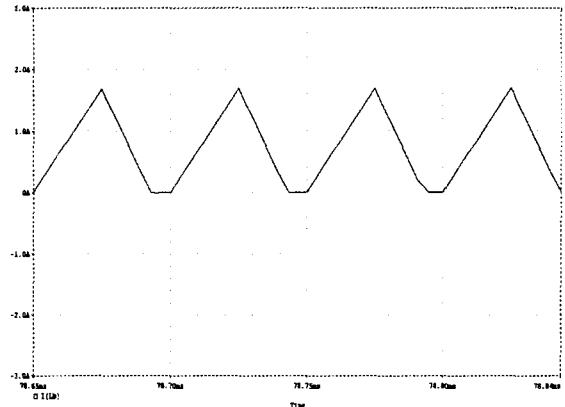
전압 : 50[V]/div, 전류 : 700[mA]/div, 시간 : 5[ms]/div
(b) 실측 파형

그림 13 입력전압과 전류의 이론 및 실측 파형

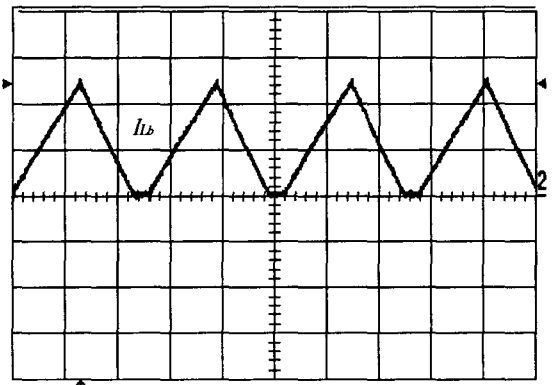
Fig. 13 Theoretical and experimental waveforms of input voltage and current

그림 13(a)(b)는 범용시뮬레이션 툴인 Pspice를 통해 얻어진 정상운전 시의 부스트 컨버터부의 입력전압과 전류의 이론 파형 및 실측 파형을 보여주고 있고, 그림 14(a)(b)는 정상운전 시의 부스트 컨버터부의 확대된 부스트 인덕터 전류의 이론 파형 및 실측 파형을 나타내고 있다. 그림 13과 14에서 알 수 있듯이 역률 보상용 부스트 컨버터를 불연속 전

류모드(DCM)로 동작시킴으로써 부가적인 입력 전류제어기 없이 입력전압과 전류가 거의 동상이 되어 역률이 약 98[%]로 거의 단위 역률에 접근하여 고역률이 이루어짐을 알 수 있다.

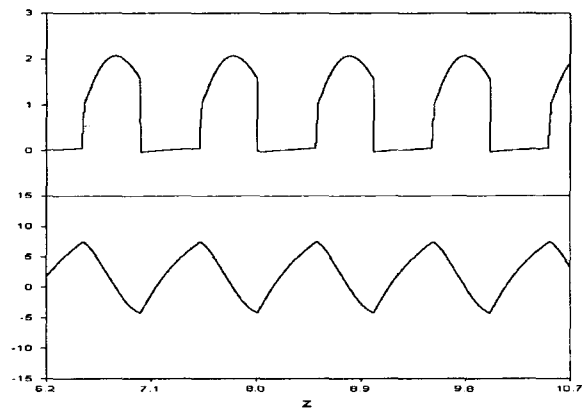


(a) 이론 파형

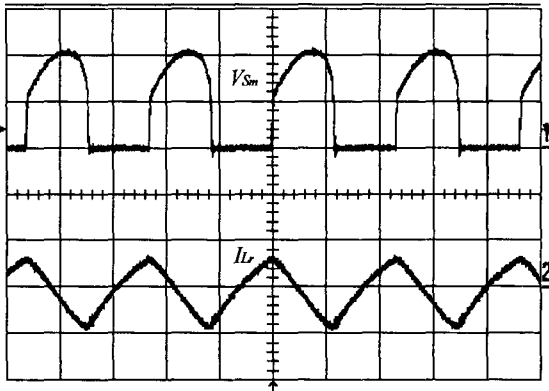


전류 : 700[mA]/div, 시간 : 20[μs]/div
(b) 실측 파형

그림 14 확대된 부스트 인덕터 전류의 이론과 실측 파형
Fig. 14 Theoretical and experimental waveforms of magnified boost inductor current



(a) 이론 파형



전압 : 200[V]/div, 전류 : 500[mA]/div, 시간 : 20[μs]/div
(b) 실측 파형

그림 15 S_m 전압과 부하전류(i_{Lr})의 이론 및 실측 파형
Fig. 15 Theoretical and experimental waveforms of main switch current(S_m) and load current(i_{Lr})

그림 15(a)(b)는 $\alpha=6.4$, $\mu=0.45$, 그리고 $\lambda=0.07$ 일 경우 (S_m)에 나타나는 주 스위치 양단전압(V_{Sm})과 부하전류(i_{Lr})의 이론 파형과 실측 파형을 나타내고 있다. 그림에서 알 수 있듯이, 클램프 회로를 부가함으로써, S_m 양단의 전압은 일정 전압 이하로 제한되고, ZVS 동작도 이루어지며 부하전류의 파형도 정현파 상으로 진동하고 있음을 알 수 있다. 이론 파형과 실측 파형의 결과가 거의 일치함을 볼 수 있고 이론 파형과 실측 파형의 오차는 스위칭 소자의 손실 및 배선 손실 등의 요인에 의한 것으로 사료된다.

5. 결론

본 논문은 2단 전력처리 시스템으로 구성된 기존의 초퍼-인버터 회로를 단일 전력단으로 구성하여 역률 개선과 주 스위치의 전압 스트레스를 일정 전압 이하로 제한할 수 있는 능동 클램프형 고주파 공진 인버터 회로를 제안하고 그 동작원리 및 제 특성에 대하여 상세히 기술하였다.

제안된 회로의 이론해석은 부스트 컨버터부와 능동 클램프형 고주파 인버터부의 독립적인 두 개의 등가회로로 나누어 해석을 행하였고 고주파 인버터부의 회로의 동작특성은 무차원화 파라미터를 도입하여 스위칭 주파수와 제 파라미터(μ, λ, α)에 따라서 범용성 있게 정량적으로 평가하여 회로설계 시에 기초자료로 활용할 수 있도록 하였다.

또한, 제안회로에 Power-MOSFET를 스위칭 소자로 적용해 실험을 한 결과 제안한 회로가 안전하게 운전하고 있음을 확인하였다.

본 연구를 통해서 얻어진 결과를 요약해보면 다음의 내용과 같다.

1. 2개의 전력 처리단으로 구성되어 있는 초퍼-고주파 공진 인버터 회로를 단일 처리단으로 구성하여 초퍼와 인버터기능을 동시에 실현시킬 수 있는 단일 전력단 능동 클램프형 고주파 공진 인버터 회로를 제안하였다.

2. 부스트 컨버터 회로부에 유입되는 전류를 불연속전류 모드로 흐르게 함으로써 거의 단위 입력 역률을 얻을 수 있었다.
3. 종래의 E급 고주파 공진 인버터 회로에 능동 클램프 회로를 부가함으로써 공진 현상으로 스위치 양단에 나타나는 피크전압으로 인한 전압 스트레스를 일정 전압 이하로 제한하고 ZVS 동작도 가능하였다.

제안된 회로는 향후 통신용 DC/DC 컨버터의 전원장치 또는 전자식 안정기 등의 전원회로에 응용이 기대된다.

참고 문헌

- [1] K.-H. Liu and Y.-L. Lin, "Current waveform distortion in power factor correction circuits employing discontinuous-mode boost converter", in IEEE PESC'89 Record, Vol. 2, pp. 825~829, 1989.
- [2] Robert Watson, Guichao C. Hua, and Fred C. Lee, "Characterization of an active clamp flyback topology for power factor correction applications", IEEE Trans on Power Electronics., Vol. 11, No. 1, pp. 191~198, Jan, 1996.
- [3] Yim-Shu Lee, and Bo-Tao Lin, "Adding active clamping and soft-switching to boost-flyback single-stage isolated power-factor-corrected power supplies", IEEE Trans On Power Electronics, Vol. 12, No. 6, pp.1017~1027, Nov, 1997.
- [4] Chongming Qiao, and Keyue Ma Smedley, "A topology survey of single-stage power factor corrector with a boost type input-current-shaper", IEEE Trans On Power Electronics, Vol. 16 No. 3, pp.360~368, May, 2001.
- [5] H. J. Kim, C. S. Leu, R. Farrington, and F. C. Lee, "Clamp mode zero-voltage-switched multi-resonant converters", IEEE PESC'92 Record., pp. 78~84, 1992.
- [6] D. M. Divan, and G. Skibinski, "Zero-switching-loss Inverters for high-power applications" IEEE Trans. on Industry Applications, Vol. 25, No. 4, pp. 634-643, July-Aug, 1989.
- [7] 김 동희, 원 재선, "Wax-Sealing용 전류형 고주파 공진 인버터의 특성해석에 관한 연구", 전기학회논문지, Vol. 50B, No. 11, pp. 568~574, NOV, 2001.
- [8] 강 진욱, 원 재선, 김 동희, 노 채균, 심 광렬, 이 봉섭, "단일 전력단으로 구성된 Active-clamp E급 고주파 공진 인버터", 2002년도 대한전기학회 하계학술대회 논문집, Vol. B, pp. 1193~1195, July, 2002.

저 자 소 개



원재선 (元載善)

1973년 2월 20일생. 1995년 삼척대 공대 제어계측공학과 졸업. 1999년 영남대 대학원 전기공학과 졸업(석사). 2001년 영남대 대학원 전기공학과 박사과정 수료. 현재 삼척대 공대 컴퓨터응용제어공학과 겸임교수.

Tel : 053-810-2488, Fax : 053-813-8230
E-mail : jsuni@yumail.ac.kr



강진욱 (姜珍旭)

1973년 1월 7일생. 1999년 경일대 공대 전기공학과 졸업. 2003년 영남대 대학원 전기공학과 졸업(석사).

Tel : 053-810-3918, Fax : 053-813-8230
E-mail : jwkang@yu.ac.kr



김동희 (金東熙)

1950년 11월 20일생. 1973년 영남대 공대 전기공학과 졸업. 1975년 영남대 대학원 졸업(석사). 1987년 국립 Kobe대학 졸업(공학). 1987년~1989년 한국전기연구원 전력전자연구부장. 1999년 5월~2000년 4월 대한전기학회 전력전자

연구회 간사장. 2000년 9월~2001년 2월 국립 Kyushu대학교 교환교수. 현재, 영남대 공대 전자정보공학부 전기공학전공 교수, 전력전자학회 경상지부장.

Tel : 053-810-2488, Fax : 053-813-8230
E-mail : dohkim@yu.ac.kr