

## ALD법을 이용해 증착된 TaN 박막의 Cu 확산방지 특성

나경일 · 허원녕 · 부성은\* · 이정희†

### Characteristics of TaN by Atomic Layer Deposition as a Copper Diffusion Barrier

Kyung-Il Na, Won-Nyung Hur, Sung-Eun Boo\*, and Jung-Hee Lee†

#### Abstract

For a diffusion barrier against copper, tantalum nitride films have been deposited on SiO<sub>2</sub> by atomic layer deposition (ALD), using PEMAT(Pentakis(ethylmethylamino)tantalum) and NH<sub>3</sub> as precursors, Ar as purging gas. The deposition rate of TaN at substrate temperature 250°C was about 0.67 Å per one cycle. The stability of TaN films as a Cu diffusion barrier was tested by thermal annealing for 30 minutes in N<sub>2</sub> ambient and characterized through XRD, sheet resistance, and C-V measurement(Cu(1000 Å)/TaN(50 Å)/SiO<sub>2</sub>(2000 Å)/Si capacitor fabricated), which prove the TaN film maintains the barrier properties Cu below 400°C.

**Key Words** : ALD, diffusion barrier, TaN(Tantalum Nitride)

## 1. 서 론

반도체 소자의 집적도 증가와 고속동작을 위해 현재 알루미늄 배선에서 구리배선으로 변화되고 있다<sup>[1]</sup>. 구리는 알루미늄에 비해 전기전도도가 높고, electromigration과 stressmigration에 대한 내성이 뛰어난 장점을 가지고 있으나, Si에서는 매우 빠른 속도로 확산되며, 따라서, 소자의 누설전류를 증가시켜 소자의 신뢰성을 떨어뜨리는 단점을 가지고 있다<sup>[2]</sup>. 구리배선을 위해서는 반드시 확산방지막이 필요하다. 확산방지막으로는 Ti-N, Ta-N, Ta-Si-N, W-N, 그리고 Ta-O 등이 연구되어지고 있으며, 특히, TaN 박막은 열적 안정성과 흡착력, 높은 녹는점(3360 ± 50°C), 낮은 비저항(25~250 uΩ/cm)을 가지고 있어 확산방지막으로써의 사용이 가장 유력하다<sup>[3]</sup>. 또한, 확산방지막은 배선 부분인 Via와 trench에 적용이 가능해야 하며, 수십 Å 내에서 균일한 증착이 되어야 한다. 기존의 CVD, PVD방법으로는 도포균일성과 Å 단위의 두께를 조절이 힘들다.

따라서, 본 실험에서는 ALD법을 이용해 TaN 박막을 증착하였으며, XRD, RBS, AES, four-point probe, C-V 측정법을 통해 TaN 박막의 확산방지막으로써의 특성을 평가하였다.

## 2. 실험 방법

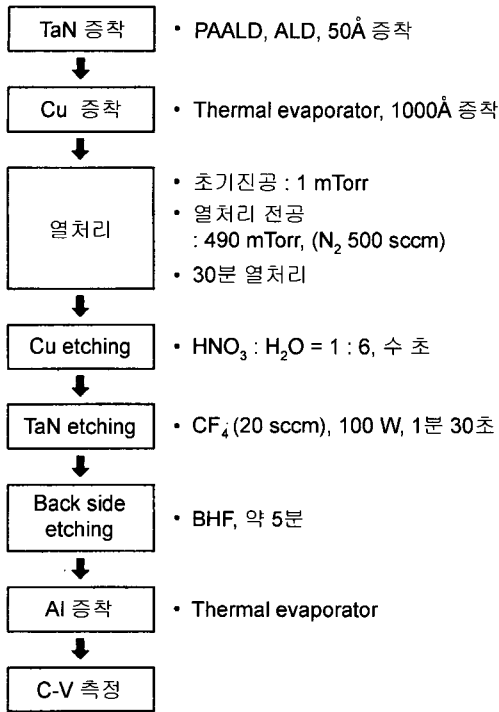
본 실험에서 TaN 박막 증착을 위해 선구체인 PEMAT(Pentakis(ethylmethylamino)tantalum), NH<sub>3</sub>와 제거용 가스 Ar을 사용하여 SiO<sub>2</sub>/Si 기판위에 증착되었다. 1 cycle은 PEMAT(4초)-Ar(4초)-NH<sub>3</sub>(4초)-Ar(4초)로 구성하였으며, 증착된 TaN 박막은 XRD, HR-XRD, RBS, AES를 통해 기본적인 물성을 분석하였다. 그리고 TaN 박막의 구리 확산방지막 특성을 확인하기 위해, thermal evaporation법을 통해 Cu(1000 Å) 증착하였다. 모든 시편들은 400, 600, 650, 700, 750°C에서 열처리를 행하였으며, 이때, N<sub>2</sub> 분위기와 30분을 각각 유지하였다. 또한, C-V 측정을 위해 Cu(1000 Å)/TaN(50 Å)/SiO<sub>2</sub>(2000 Å)/Si MOS capacitor를 제작하였다. 표 1은 MOS capacitor를 제작하기 위한 실험순서도이다. 확산방지막의 특성 평가는 XRD, four-point probe, C-V 측정을 통해 이루어졌다.

경북대학교 전자공학과(Dept. of Electronics Eng., Kyungpook Univ.)  
\*(주)캠텍스(Comtecs Corp.)

†Corresponding author: jlee@ee.knu.ac.kr

(Received : February 2, 2004, Accepted : March 8, 2004)

표 1. MOS capacitor 제작 순서도  
Table 1. Fabrication process of MOS capacitor



3. 결과 및 고찰

3.1. ALD법을 이용한 TaN 박막 증착

TaN 박막은 선구체인 PEMAT, NH<sub>3</sub>와 제거용 가스인 Ar을 순차적으로 주입하는 ALD법을 이용하여 증착되었다. ALD 온도 구간은 200~250°C에서 형성되었으나, 본 실험에서는 250°C를 증착온도로 선정하였다. 그림 1과 같이 cycle의 횟수가 증가함에 따라 박막의 두께가 선형적으로 증가함을 할 수 있으며(~0.67 Å/cycles), 또한 박막의 밀도도 일정하게 유지되는 것을 확인 할 수 있었다(~8.8 g/cm<sup>3</sup>). 그림 2는 TaN 박막을 50 Å을 증착하고 TEM을 이용하여 실제의 두께와 균일성을 확인하였다. 이것은 TaN 박막이 ALD 반응에 따라 원자층 단위로 제어됨을 알 수 있다.

3.2. TaN 박막의 특성

XRD, RBS, AES 등의 측정 장비를 이용하여 TaN 박막의 특성을 분석하였다. XRD 분석을 통해 100 Å 이하의 TaN 박막은 비정질 형상을 나타내는 것을 확인하였다. 그리고, RBS, AES 분석을 통해서 TaN 박막 내의 불순물의 함유량과 조성비를 확인하였다. 500 Å

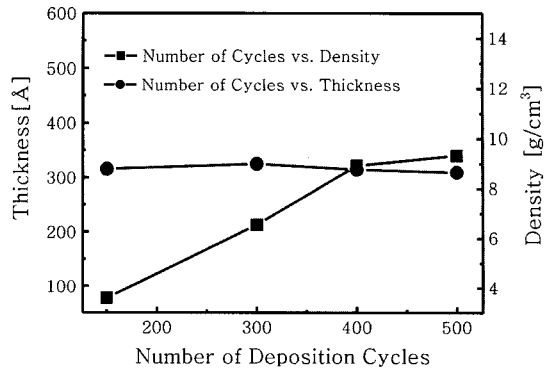


그림 1. Cycles에 따른 밀도와 두께의 변화  
Fig. 1. Density and thickness with deposition cycles.

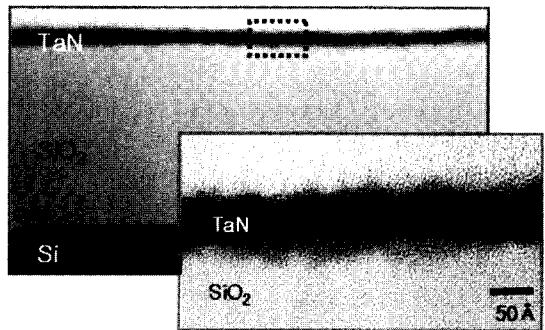


그림 2. 50 Å 두께 TaN 박막의 TEM 사진  
Fig. 2. TEM image of the 50 Å thick TaN film.

두께로 증착된 TaN 박막 내에서는 C 불순물의 양이 8~10%, O 불순물의 함량은 ~11%로 비교적 높게 나타났다. 또한 Ta-N 조성비의 확인에서는 4 : 5 정도의 N-rich를 보였다.

3.3. TaN 박막의 확산방지막 특성

Cu(1000 Å)/TaN(50 Å)/SiO<sub>2</sub>(2000 Å)/Si 구조의 시편을 N<sub>2</sub> 분위기에서 30분 동안 열처리하였다. 그림 2는 열처리한 시편의 XRD spectrum이다. 600, 650°C에서 피크의 변화가 보이나 intensity가 너무 약해서 새로운 생성물을 확인할 수 없었다. 그 밖의 열처리 온도에서는 Ta, N, O, Cu, Si의 상호 결합에 의한 새로운 생성물은 확인할 수 없었다. 이것은 새로운 생성물이 비정질의 상태이거나 TaN의 구리확산방지막 이행을 나타낸다. 그림 3은 열처리 이후 four-point probe를 이용해 Rs(sheet resistance)를 측정된 그래프이다. 400°C에서의 Cu의 Rs가 낮아지는 것을 확인할 수 있었다. 이것은 Cu 박막의 결정구조와 결합이 줄어들었기 때문이다. 하지만, 600°C 이상의 열처리부터는 Rs가 급격하

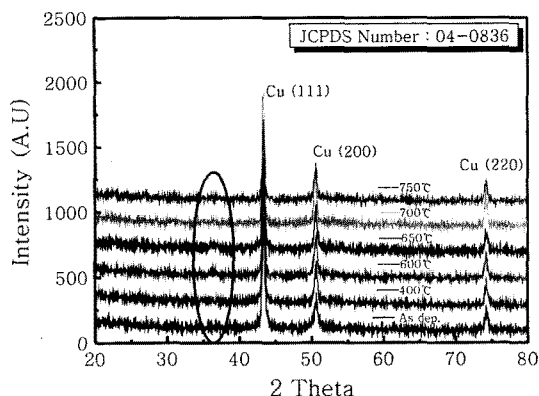


그림 3. 열처리 온도에 따른 XRD spectrum의 변화(Cu/TaN/SiO<sub>2</sub>/Si)

Fig. 3. Wide angle XRD spectrums of Cu/TaN/SiO<sub>2</sub>/Si structure after annealing at various temperatures.

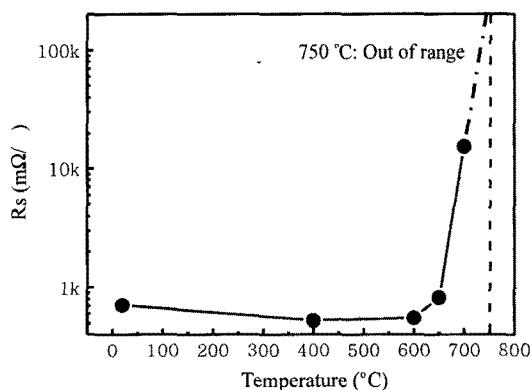


그림 4. 열처리 온도에 따른 면저항의 변화(Cu/TaN/SiO<sub>2</sub>/Si)

Fig. 4. Rs variation of Cu/TaN/SiO<sub>2</sub>/Si structure as a function of annealing temperature.

게 증가하는 것을 확인할 수 있었다. 이것은 TaN 박막이 확산방지막의 기능을 상실함으로써 Ta, N, O, Cu, Si의 상호 결합에 따른 Cu<sub>3</sub>Si, Ta<sub>3</sub>Si<sub>3</sub>과 같은 새로운 생성물이 생겨났기 때문이다. 하지만, XRD의 결과와 비교해 볼 때 생성된 물질은 비정질의 상태로 존재함을 확인하였다.

전기적 특성 분석을 통한 TaN 박막을 평가하기 위해 Cu(1000 Å)/TaN(50 Å)/SiO<sub>2</sub>(2000 Å)/Si 구조의 열처리된 시편을 이용하여 capacitor를 제작하였다. 그림 4는 각각의 열처리 온도에 따른 C-V 특성 곡선의 변화를 나타낸 것이다. 400°C 열처리한 시편은 최대 정전 용량이 증가하였다. 이것은 TaN과 SiO<sub>2</sub> 사이에서 Ta<sub>2</sub>O<sub>5</sub>와 같은 고유전물질이 형성되었기 때문으로 예상

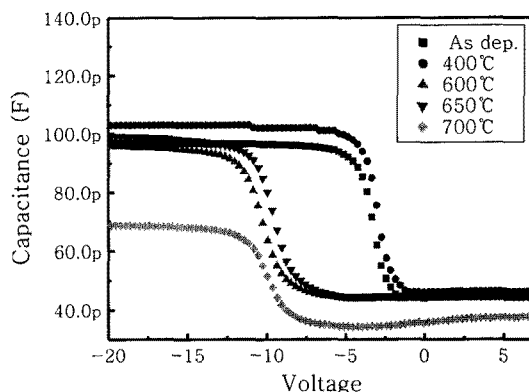


그림 5. 열처리 온도에 따른 C-V 곡선의 변화

Fig. 5. C-V characteristics of the Cu/TaN/SiO<sub>2</sub>/Si capacitor after annealing at various temperature.

된다.

이와 비슷한 결과는 Vee S.C. Len 논문에도 나타나 있다<sup>[4]</sup>. 또한, 600°C 이상에서 열처리한 시편들은 열처리를 행하지 않은 시편에 비해 VT(threshold voltage)가 왼쪽으로 이동한 것을 확인하였다. 이것은 TaN 박막이 파괴됨으로써 Cu/TaN/SiO<sub>2</sub> 경계면에서부터 Cu가 SiO<sub>2</sub> 내부로 확산되고, 확산된 Cu는 SiO<sub>2</sub> 내부에서 양이온으로 동작하였기 때문이다<sup>[5]</sup>. 또한 700°C에서는 최대 capacitor 용량이 감소하였다. 이것은 그림 3에서 확인한 바와 같이 700에서 급격하게 Rs가 증가함으로써, 상부전극에서 전압 강하가 발생하였기 때문이다.

## 4. 결 론

본 실험에서는 구리 확산방지막용 TaN 박막을 차세대 증착 기술인 ALD법으로 증착하였다. 선구체는 PEMAT와 NH<sub>3</sub>를 사용하였으며, 제거용 가스로는 Ar을 사용하였다. 공정순서는 PEMAT-Ar-NH<sub>3</sub>-Ar으로 구성하였으면, 가스 주입 시간은 각각 4초로 하였다. 이때, ALD 온도구간은 200~250°C에서 형성되었으며, 증착률은 1 cycle 당 ~0.67 Å이었다. TaN의 확산방지막 평가를 위해 Cu(1000 Å)/TaN(50 Å)/SiO<sub>2</sub>(2000 Å)/Si 시편을 준비하고, N<sub>2</sub> 분위기에서 열처리를 행하였다. 그리고, 확산방지막의 파괴를 확인하기 위해서 XRD, four-point probe를 이용해 새로운 생성물과 Rs 변화를 확인하였으며, Cu(1000 Å)/TaN(50 Å)/SiO<sub>2</sub>(2000 Å)/Si capacitor를 제작하여, C-V 특성 곡선의 변화를 확인하였다. 위의 결과로부터, 50 Å의 TaN 박막은 400°C, 30분까지 구리 확산방지막 역할을 충실히 이행함을 확인하였다.

**감사의 글**

본 연구는 산업자원부에서 주관하는 지역전략사업인 “석박사 연구인력 양성사업”의 일환으로 수행되었음을 밝히며 이에 관계자 여러분께 감사드립니다.

**참고 문헌**

[1] J. Tao and N. W. Cheung, *IEEE Electron Device Lett.*, vol. 14, pp. 249, 1993.  
 [2] A. Broniatowski, *Phys. Rev. Lett.*, vol. 62, pp. 3074, 1989.  
 [3] T. Oku, E. Kawakami, and M. Uekubo, *Appl. Surf.*

*Sci.*, vol. 116, pp. 265, 1999.

[4] Vee S. C. Len, R. E. Hurley, N. McCusker, D. W. MvNeill, B. M. Armstrong, and H. S. Gamble, “An investigation into the performance of diffusion barrier materials against copper diffusion using metal-oxide-semiconductor(MOS) capacitor structures”, *Solid-State Electronics*, vol. 43, pp. 1045-1049, 1999.  
 [5] M. Y. Kwak, D. H. Shin, T. W. Kang, and K. N. Kim, “Characteristics of WN diffusion barrier layer for copper mentalization”, *Phys. Stat. Sol. (a)* vol. 174, pp. R5, 1999.



**나 경 일 (Kyoung-Il Na)**

- 1975년 12월 31일생
- 1995 ~ 2002년 동서대학교(공학사)
- 2002 ~ 2004년 경북대학교(공학석사)
- 2004 ~ 현재 경북대학교(박사 재학 중)
- 주관심분야 : ALD, PAALD, Cu metallization, Diffusion barrier metal



**허 원 녕 (Won-Nyung Hur)**

- 1975년 8월 20일생
- 1994 ~ 2002년 경북대학교(공학사)
- 2002 ~ 현재 경북대학교(석사 재학 중)
- 주관심분야 : ALD, PAALD, Metal electrode



**부 성 은 (Sung-Eun Boo)**

- 1965년 2월 16일생
- 1992년 제주대학교(공학사)
- 1992 ~ 1994년 제주대학교(공학사)
- 2002 ~ 현재 경북대학교(박사 재학 중)
- (주) 컴텍스 재직 중
- 주관심분야 : ALD, PAALD 장비 개발, Silicide 물질 개발



**이 정 희 (Jung-Hee Lee)**

- 1957년 6월 30일생
- 1975 ~ 1979년 경북대학교(공학사)
- 1979 ~ 1983년 경북대학교(공학석사)
- 1984 ~ 1986년 Florida Institute of Technology Electrical and Computer Eng. (공학석사)
- 1986 ~ 1990년 North Carolina State University Electrical and Computer Eng. (공학박사)
- 현재 : 경북대학교 전지전자공학부 교수
- 경북대학교 반도체공정교육 및 지원센터 소장
- 주관심분야 : Vacuum Microelectronics, Gallium Nitride-based Devices & Growth Atomic Layer Epitaxy