

출력오프셋의 제거기능을 가지는 윤곽 및 움직임 검출용 시각칩

박종호 · 김정환 · 서성호 · 신장규[†] · 이민호

Vision Chip for Edge and Motion Detection with a Function of Output Offset Cancellation

Jong-Ho Park, Jung-Hwan Kim, Sung-Ho Suh, Jang-Kyoo Shin[†], and Minho Lee

Abstract

With a remarkable advance in CMOS (complimentary metal-oxide-semiconductor) process technology, a variety of vision sensors with signal processing circuits for complicated functions are actively being developed. Especially, as the principles of signal processing in human retina have been revealed, a series of vision chips imitating human retina have been reported. Human retina is able to detect the edge and motion of an object effectively. The edge detection among the several functions of the retina is accomplished by the cells called photoreceptor, horizontal cell and bipolar cell. We designed a CMOS vision chip by modeling cells of the retina as hardwares involved in edge and motion detection. The designed vision chip was fabricated using 0.6 μm CMOS process and the characteristics were measured. Having reliable output characteristics, this chip can be used at the input stage for many applications, like target tracking system, fingerprint recognition system, human-friendly robot system and etc.

Key Words : vision chip, retina chip, edge detection, motion detection, CDS circuit

1. 서 론

다양한 영상정보처리 시스템에서 물체의 윤곽은 화상을 특징짓는 중요한 요소이다. 물체의 윤곽정보는 특정한 물체를 구별하거나, 면적이나 둘레의 계측 및 화상의 대응점 추출뿐만 아니라 복잡한 화상인식과 화상 이해를 위한 중요한 단서로 사용되어진다. 또한 물체추적이나 로봇비전과 같이 사물의 이동에 선택적으로 응답하는 시스템에서는 물체의 움직임 정보로부터 출력이 결정되어진다.

현재까지 사용되어진 물체의 윤곽 및 움직임검출 방법은 CCD(charge coupled device) 카메라에서 얻어진 화상정보를 퍼스널 컴퓨터(personal computer)로 전송하여 소프트웨어적 라플라시안 필터처리와 같은 영상처리를 수행하는 것들이 대부분이다. 기존의 시스템에

서는 영상을 취득하는 부분과 영상신호처리 부분이 구분되어 있으며, 이러한 직렬정보처리는 여러 단계의 프로세싱이 필요하여 실시간 정보의 처리가 어렵고, 많은 장치가 요구되어진다^[1,2].

인간의 망막에서는 물체의 윤곽과 움직임 정보를 검출하기 위한 세포들이 존재하며 각 세포층 사이에서 병렬로 신호전달이 이루어진다. 기존의 CCD와 퍼스널 컴퓨터를 이용한 디지털 연산처리방식이 아닌 망막의 효율적인 메커니즘을 모방하여 회로로 구현하고 아날로그 신호처리를 통해 사물의 특징을 추출할 경우, 소비전력, 처리속도, 시스템의 구성비용 및 결과의 신뢰성 등 다양한 관점에서 성능의 향상을 기대할 수 있다^[3-5].

본 연구에서는 망막에 존재하는 세포들 중 윤곽 및 움직임 검출에 관여하는 세포들의 기능을 모방하여 전자회로로 모델링하고 시뮬레이션을 통해 회로의 검증을 수행하였다^[6,7]. 검증을 마친 회로를 집적회로로 구현하였으며, 제작된 시각칩의 윤곽 및 움직임 검출 성능을 평가하였다.

경북대학교 전자전기공학부(School of Electronic and Electrical Engineering, Kyungpook National University)

[†]Corresponding author: jkshin@ee.knu.ac.kr

(Received : January 29, 2004, Accepted : March 8, 2004)

2. 이 론

2.1. 윤곽검출의 원리

생체 망막에서 물체의 윤곽검출에 관여한다고 알려져 있는 세포는 시세포, 수평세포 및 쌍극세포이다^[8]. 망막에 입사된 광 신호는 망막에 존재하는 다른 모든 세포를 지나 가장 안쪽에 위치한 시세포에서 흡수되어 광전변환 된다. 광전변환 된 시세포의 출력은 수평세포에서 공간적으로 평활화가 이루어진다. 이 두 신호의 차이를 구하면 물체의 윤곽 부분이 강조된 형태의 출력을 얻을 수 있으며, 망막에서는 쌍극세포가 시세포의 출력과 수평세포 출력의 차를 구하는 역할을 담당한다. 그림 1에 이러한 원리를 세포의 응답전위 형태로 나타내었다. 하나의 윤곽이 존재하는 입력패턴에 대해 그림 1의 (a)는 시세포의 응답특성을 나타내며, 그림 1의 (b)는 수평세포의 응답특성을 나타낸다. 쌍극세포의 출력은 물체의 윤곽부분이 강조된 그림 1의 (c)와 같이 나타난다.

2.2. 움직임 검출의 원리

인간은 정지해 있는 물체에 주의를 집중하지 않고 있다가 물체의 움직임이 있을 때 사물을 인식하여 그 사물을 주시하거나 추적한다. 망막과 시신경에서 계산

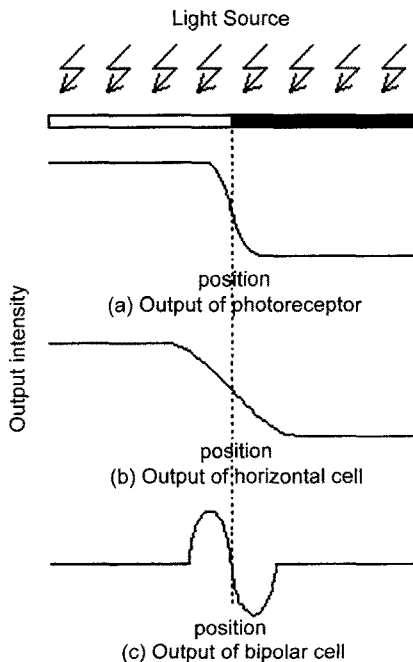


그림 1. 윤곽검출의 원리

Fig. 1. Principle of edge detection.

되어진 사물의 움직임 정보는 뇌에 전달되어 선택적 주의집중과 같은 인지 명령 전달에 중요한 정보로 이용된다. 인간 시신경에서 행하여지는 움직임 검출의 정확한 메커니즘은 아직까지 밝혀지지 않았지만 시세포와 쌍극세포의 기능을 적절히 모방하면 움직임 정보의 검출이 가능하다. 시간지연을 두고 광전 변환된 시세포 출력의 차를 구하면 움직임이 발생한 부분에서 큰 피크형태의 출력을 얻을 수 있다. 이때 동일한 시세포에서 시간에 따른 출력의 변화량을 읽어낸다. 그림 2에 움직임 검출의 원리를 세포의 응답전위 형태로 나타내었다. 그림 2의 (a)에서와 같이 하나의 윤곽을 가지는 패턴이 있을 때 시세포의 출력은 입사된 광의 밝기에 대응하여 전기적 신호로 변환되어, 그림 2의 (a)의 시

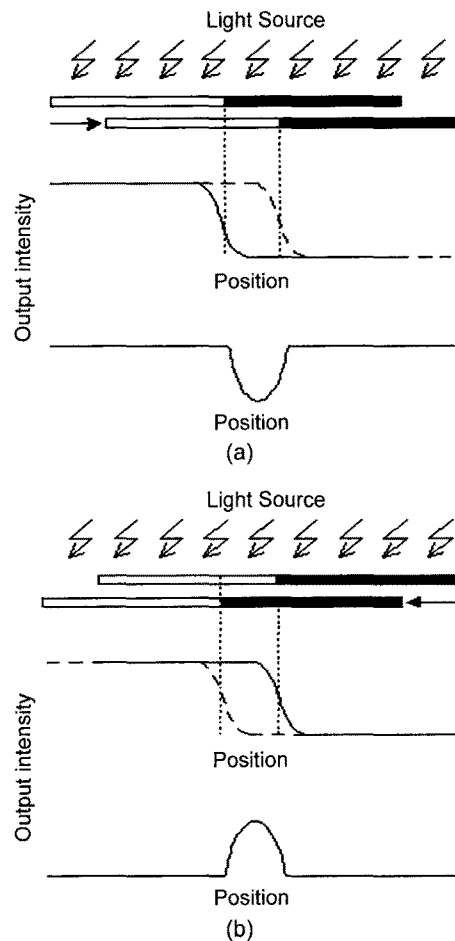


그림 2. 움직임 검출의 원리; (a) 물체가 오른쪽으로 이동할 경우, (b) 물체가 왼쪽으로 이동할 경우

Fig. 2. The principle of motion detection; (a) when the object moves to the right and (b) when the object moves to the left.

세포 출력과 같이 실선으로 표현되며 물체의 움직임이 발생한 후 시세포의 출력은 점선과 같이 나타난다. 이렇게 얻어진 시세포 출력들의 차를 계산하면 그림 2의 (a)의 쌍극세포의 출력과 같이 물체의 움직임이 발생한 부분, 즉 일정 시간동안에 물체의 윤곽부분이 이동한 정도를 검출할 수 있다. 동일한 윤곽을 가지는 패턴의 이동방향이 반대일 경우의 응답특성을 그림 2의 (b)에 나타내었다. 시세포의 출력은 패턴의 위치에 따라 대수적으로 비례한 출력특성을 보이지만 최종출력인 쌍극세포의 출력은 그림 2의 (a)와 반대 극성을 가진다. 결과적으로 평활화를 수행하지 않은 현재 프레임(frame)과 한 프레임 이전에 저장된 신호들의 프레임 간 차로 부터 움직임 정보를 얻을 수 있으며, 움직임 정보는 움직임이 발생한 부분에서 사물의 움직임 방향에 따라 다른 극성을 가지는 피크형태의 출력특성을 보인다^[1].

3. 시각칩의 설계

3.1. 로그리드믹 광검출기

광검출기는 입사된 광 신호를 전기적신호로 변환하는 시각칩의 입력단에 해당하며, 망막에서의 시세포의 기능에 대응된다. 그림 3에 로그리드믹(logarithmic) 광검출기 회로를 나타내었다. 다이오드 연결된 PMOS-FET와 포토다이오드로 구성되어 있으며, 포토다이오드는 기생 캐패시터와 전류원으로 모델링 된다. 포토다이오드에 입사된 광에 의한 광전류는 수 pA에서 수십 nA정도로 작기 때문에 MP1은 subthreshold 영역에서 동작한다. 따라서 MP1으로 흐르는 전류는 식 (1)과

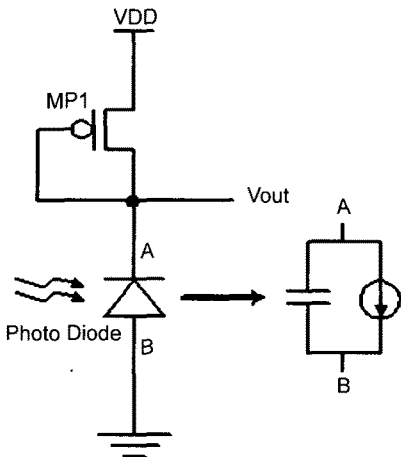


그림 3. 로그리드믹 광검출기
Fig. 3. Logarithmic photo-detector.

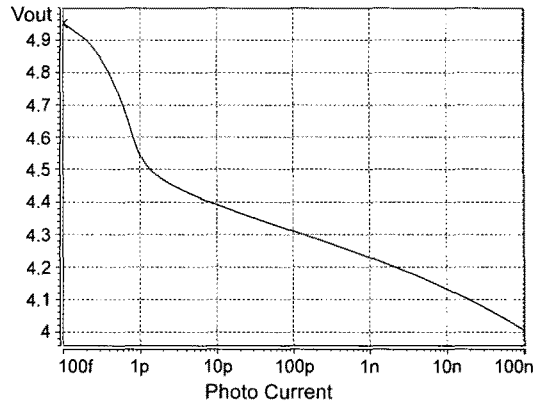


그림 4. 로그리드믹 광검출기의 응답특성
Fig. 4. The response of logarithmic photo-detector.

같이 출력전압 V_{out} 은 식 (2)와 같이 광전류를 로그스케일로 압축한 형태가 되어 로그리드믹 광검출기는 100 dB 이상의 넓은 다이내믹레인지(dynamic range)를 가진다^[9].

$$I_{ph} = \frac{W}{L} I_{D0} e^{\frac{V_{out}}{U_T n}} \tag{1}$$

$$V_{out} \propto \log I_{ph} \tag{2}$$

여기서 I_{D0} 는 광입력이 없는 상태에서 다이오드의 역방향 누설전류로 제조 공정에 의해 변하며 n 은 subthreshold factor이고 U_T 는 kT/q 로 thermal voltage 이다.

그림 4는 로그리드믹 광검출기의 시뮬레이션 결과이다. 광전류가 100 fA에서 100 nA까지 6오더(order)로 변화할 때 광검출기의 출력특성을 나타내었다. 시뮬레이션 결과에서 로그리드믹 광검출기는 100 fA부터 100 nA까지의 로그입력에 대해 거의 선형적인 출력특성을 보여 넓은 입력범위에서 광검출기로 사용될 수 있음을 알 수 있다.

3.2. 단위픽셀 및 CDS회로

2차원 픽셀 어레이를 구성하고 있는 단위픽셀의 등가회로를 그림 5에 나타내었다. MP1과 포토다이오드는 생체 망막에서의 시세포에 해당하는 역할을 수행한다. MP2와 MP3은 인접픽셀과 연결되어 저장회로망을 구성하며 시세포의 출력신호를 공간적으로 평활화하는 수평세포의 역할을 담당한다. 평활역할을 수행하는 MOSFET는 R-G 저항회로망의 등가 R성분으로, 광강도를 전기적 신호로 변환하는 MOSFET는 등가 G성분으로 각각 모델링할 수 있다. 평활 MOSFET의 게이트

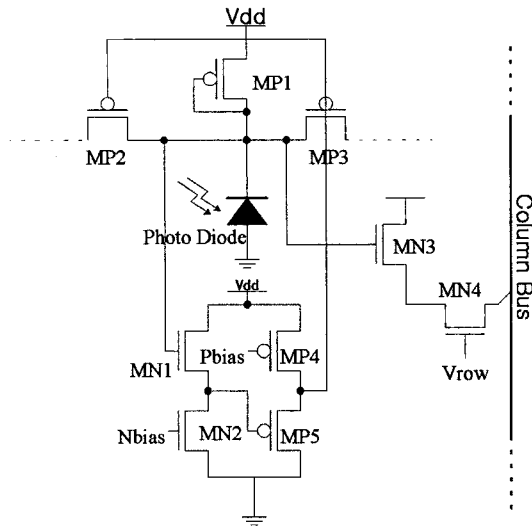


그림 5. 단위픽셀의 등가회로
Fig. 5. Equivalent circuit of unit pixel.

바이어스에 의해 R성분이 제어되어 확산거리, 즉 평활되는 정도와 공간분해능이 결정되므로 다양한 입력 광 세기의 변화에 대해 최적의 출력을 얻기 위한 정확한 게이트 바이어스의 공급이 필요하다.

따라서 MN1과 MN2의 소스폴로워와 MP4와 MP5의 레벨시프터 회로가 현재 픽셀에 조사되는 광강도에 따라 적절한 평활 MOSFET의 게이트 바이어스를 공급하여 다양한 입력에 대한 윤곽검출이 가능하다. 그림 5에서 MN3과 MN4는 픽셀의 출력을 읽기 위한 read-out회로이다. 윤곽검출을 위해 로그리드믹 광검출기에서 광전변환된 신호와 저장회로망에서 평활화된 신호의 차이를 구하고, 움직임 검출모드에서 각 프레임간 신호의 차이를 구하기 위한 오프셋 보상 회로를 그림 6에 나타내었다. 두 개의 샘플 앤 홀더와 차동증폭기로 구성되어 있다⁶⁾.

시각칩의 윤곽검출 모드에서는 Nbias 전압을 0V로 설정하여 MOSFET 저항의 저항값을 크게 하여 평활화를 수행하지 않은 상태에서 광전변환된 광검출기의 출력을 오프셋 보상 회로의 첫 번째 샘플 앤 홀더에 저장한다. 이때 선택된 열의 1차원 배열 52개의 픽셀출력이 동시에 저장된다. 다음 Nbias에 적절한 바이어스 전압을 인가하여 공간적인 평활화를 수행하고 이 평활화된 출력을 오프셋보상 회로의 두 번째 샘플 앤 홀더에 저장한다. 마지막으로 저장된 신호들의 차가 계산되어 행 선택 디코더의 제어신호로 한 행씩 순차적으로 출력을 읽어낸다. 움직임 검출모드에서는 단지 평활화의 정도를 제어하는 Nbias 전압을 0V로 고정하여 평활화를

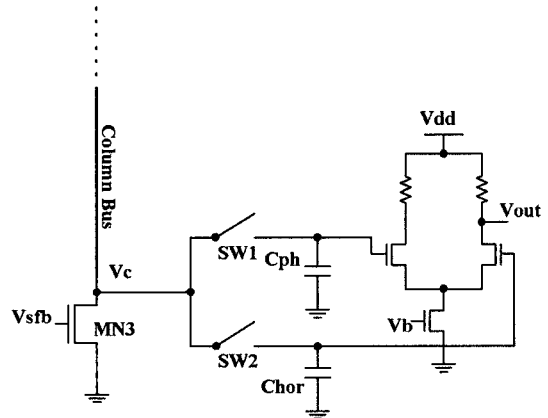


그림 6. 출력 오프셋 제거를 위한 오프셋 보상 회로
Fig. 6. CDS circuit for output offset cancellation.

수행하지 않고, 적절한 시간을 두고 광전변환된 광검출기의 출력을 오프셋 보상 회로의 샘플 앤 홀더에 각각 저장하고 차를 구하여 계산된 프레임간 차로부터 움직임 정보를 얻을 수 있다.

여기서, 두 개의 샘플 앤 홀더 회로에 저장되는 각각의 신호는 하나의 픽셀에 위치하는 소스폴로워 버퍼를 통한 신호이므로 동일한 문턱전압성분을 가지며 차를 구하는 과정에서 같은 문턱전압 성분은 제거되고 순수한 두 신호의 차이만이 출력된다.

2차원으로 구성된 단위픽셀의 출력 버퍼를 구성하는 MOSFET의 문턱전압은 공정중에 발생하는 물리적인 요인들에 의해 픽셀에 따라 다른 값을 가지지만 CDS 회로에 의해 제거된다. 다시 말해 부정합에 의한 출력단의 오프셋을 제거하기 위해 동일한 오프셋 성분을 포함하고 있는 두 신호의 차를 구하여 공통성분인 오프셋은 제거되고 순수한 두 신호의 차이만이 출력된다. 이 원리를 시각칩에 적용하면 시세포의 출력, 즉 광강도에 해당하는 출력과 평활화된 신호의 출력을 하나의 read-out회로를 통해 각각 샘플 앤 홀더에 저장하고, 두 신호의 차이를 구하여 오프셋이 제거된 윤곽 및 움직임 검출신호를 얻을 수 있다.

3.3. 시각칩의 제조

윤곽 및 움직임 검출용 시각칩은 표준 CMOS 0.6 μm 공정을 이용하여 제작되었다. 제작된 시각칩의 측정을 위해 PCB(printed circuit board)상에 본딩(bonding)되어 있는 시각칩의 사진을 그림 7에 나타내었다. 전체 칩 면적 $4 \times 4 \text{ mm}^2$ 의 크기에 단위픽셀의 면적 $52 \times 50 \mu\text{m}^2$ 의 52×52 정방형 어레이로 구성되어 있으며, 개구율은 약 45% 정도이다.

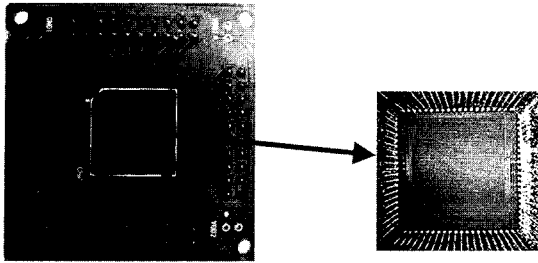


그림 7. 제작된 시각칩
Fig. 7. Photographs of the fabricated vision chip.

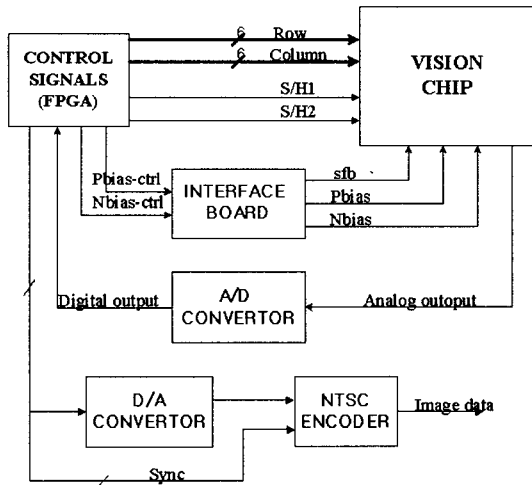


그림 8. 제어신호 생성 및 비디오 신호처리 회로의 블록도
Fig. 8. Block diagram of the circuit for generation of control signal and video signal processing.

4. 시각칩의 측정

제작된 시각칩에 렌즈를 장착하고, 시각칩에 적절한 바이어스를 제공하기 위한 측정보드를 제작하였다. 시각칩에 적절한 제어신호를 인가하고 시각칩의 출력을 디스플레이하기 위해 비디오 신호처리 보드를 이용하였다. 신호처리 보드는 FPGA, A/D변환기, D/A변환기, NTSC인코더로 구성되어 있으며 그림 8에 제어보드의 블록도를 나타내었다.

시각칩을 구동하기 위한 제어신호는 FPGA를 이용하여 생성하였고, 시각칩의 아날로그 출력을 오실로스코프를 이용하여 확인하였다. 아울러 화면 출력을 위해 아날로그 신호를 A/D 변환한 후 메모리에 저장하고, FPGA에서 생성된 NTSC 동기 신호와 함께 메모리에 저장된 시각칩의 출력을 다시 D/A 변환하여 NTSC 인코더에 입력하여 NTSC 복합신호를 생성하였다. 제작

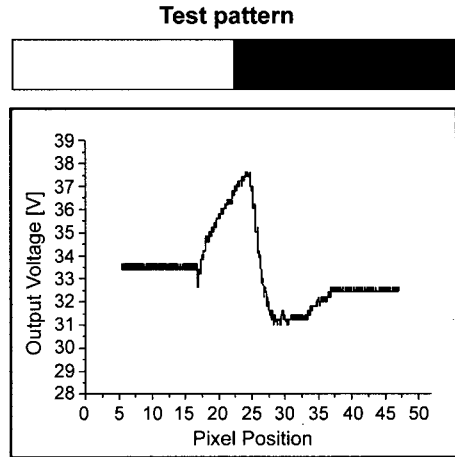


그림 9. 윤곽검출 출력특성
Fig. 9. Output characteristic of edge detection.

된 시각칩의 윤곽검출 출력특성을 측정하였다. 단위픽셀에서 NMOSFET로 구성된 소스폴로워 회로의 바이어스전압을 제어하여 평활화의 수행 여부를 제어하고, 평활화를 수행하기 전 광검출기의 출력에 해당하는 신호와 평활화를 수행한 후의 신호를 각각 샘플 앤 홀더에 저장하였다. 이때 필요한 제어신호들을 FPGA로 생성시키고 시각칩에 인가하여 나타난 출력을 오실로스코프로 읽어 기록하였다.

측정에는 흑백으로 명암이 구분되어 하나의 윤곽이 존재하는 테스트 패턴을 이용하였으며, 측정은 실내 조명에서 수행되어졌다. 그림 9에 윤곽측정 결과를 나타내었으며 물체의 윤곽부근이 강조된 형태의 출력특성을 보여 윤곽검출이 수행됨을 확인할 수 있다.

평활화를 수행하지 않고 광검출기의 출력을 시간에 따라 두 번 샘플링 하여 프레임 차를 구하는 시각칩의 움직임 검출기능을 확인하였다. 움직임 검출 결과를 나타내기 위해 물체의 움직임이 발생할 때 나타나는 출력을 캡처하였다. 시각칩의 움직임 검출특성결과를 그림 10에 나타내었다. 그림 10의 왼쪽 그림은 오실로스코프로 기록한 시각칩의 출력결과이며, 오른쪽 그림은 시각칩의 출력을 NTSC복합신호로 변환하여 TV화면에 출력한 결과이다. TV출력화면 위, 아래에 각각 시각칩 출력의 그레이 레벨과 이진화한 출력을 나타내었다. 물체의 움직임이 없는 경우 안정된 출력이 유지되고, 고정패턴잡음도 옅게 보상 회로의 동작에 의해 거의 제거되었음을 알 수 있으며, 물체의 움직임 방향에 따라 출력의 극성이 변하여 사물의 윤곽부근에서 큰 출력이 나타난다.

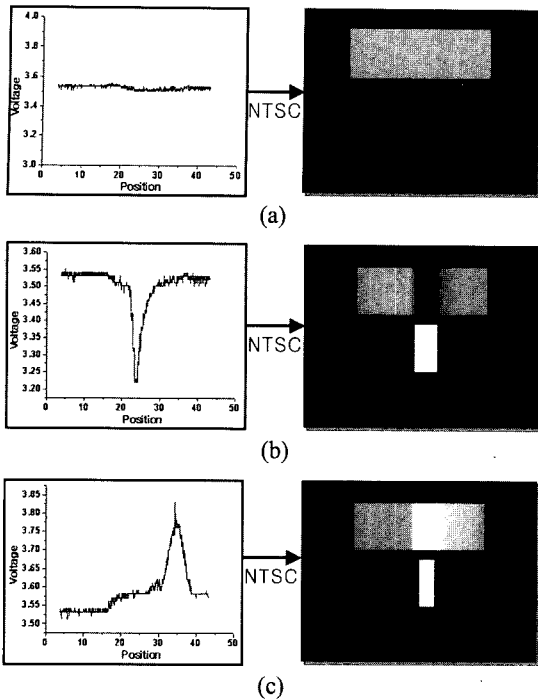


그림 10. 움직임검출 출력특성; (a) 물체가 정지한 경우, (b) 물체가 오른쪽으로 움직일 경우, (c) 물체가 왼쪽으로 움직일 경우

Fig. 10. The output characteristics of motion detection; (a) when the motion of object does not exist, (b) when the object moves to the right, and (c) when the object moves to the left.

5. 결 론

인간의 망막에서 행하여지는 시각 정보처리의 효율적인 메커니즘을 모방하여 실시간으로 정보처리가 가능한 윤곽 및 움직임 검출용 시각칩을 설계하였다. 시각칩을 구현하기 위해 인간 망막의 세포들 중 윤곽 및 움직임 검출에 관여한다고 알려져 있는 시세포, 수평세포 및 쌍극세포의 기능을 전자 회로로 모델링하였다. 광신호를 전기신호로 변환하기 위해 포토다이오드와 PMOSFET로 구성된 로그리드믹 광검출기를 이용하였고, 변환된 신호를 공간적으로 평활화하기 위해 MOSFET 저항을 이용한 저항회로망을 구현하였으며, 마지막으로 두 신호의 차를 구하고 MOSFET의 문턱전압 변화와 같은 소자 부정합에 의한 출력 오프셋을 제거하기 위해 오프셋 보상 기술을 적용하였다. 설계된 시각칩은 HSPICE를 이용하여 회로의 동작을 검증하였고, 0.6 μm CMOS 표준공정을 이용하여 설계 및 제작되었다.

측정을 위해 흑백으로 구분되어 하나의 윤곽이 존재

하는 테스트 패턴을 이용하였고, 형광등 조명하의 실내 배경광에서 측정을 실시하였다. 윤곽이 존재하는 부분에서 큰 피크를 가져 윤곽부분이 강조된 출력을 나타내서 윤곽검출이 수행되었다. 움직임 검출 모드에서는 테스트 패턴을 좌우로 움직이면서 움직임이 존재할 때 나타나는 출력을 확인하였다. 또한 오프셋 보상 회로를 사용하지 않은 테스트 패턴을 측정하여 나타나는 고정 패턴 잡음을 확인하였고, 오프셋 보상 회로에 의해 출력 오프셋이 최소화됨을 알 수 있었다.

제안된 시각칩을 이용하면 물체의 영상으로부터 특징을 추출하여 사용하는 응용시스템의 입력단에 위치하여 하드웨어적인 윤곽추출 및 움직임 검출을 통해 전체 시스템의 속도와 성능향상 및 기존의 CCD와 프로세서를 대체하여 보다 저렴한 비용으로 다양한 시스템의 설계가 가능할 것으로 기대된다.

감사의 글

본 연구는 KISTEP의 뇌신경정보학연구 사업에서 지원을 받아 수행되었습니다.

참고 문헌

- [1] Alireza Moini, *Vision Chips or Seeing Silicon*, CHiPTec, 1997.
- [2] C. A. Mead, *Analog VLSI and Neural Systems*, Addison-Wesley, 1989.
- [3] T. Miyashita, K. Nishio, M. Ohtani, and H. Yonezu, "Analog integrated circuits for edge detection with local adaptation", *The 1999 Annual Conference of Japanese Neural Network Society*, pp. 65-66, 1999.
- [4] H. S. Kim, D. S. Park, B. W. Ryu, S. K. Lee, M. H. Lee, and J. K. Shin, "Design and fabrication of 8×8 foveated CMOS retina chip for edge detection", *The Korean Sensors Society*, vol. 10, pp. 91-100, 2001.
- [5] D. S. Park, K. M. Kim, S. K. Lee, H. S. Kim, J. H. Kim, M. H. Lee, and J. K. Shin, "Design and fabrication of 32×32 foveated CMOS retina chip for edge detection with local-light adaptation", *The Korean Sensors Society*, vol. 11, pp. 84-92, 2002.
- [6] J. H. Park, J. H. Kim, M. H. Lee, and J. K. Shin "Design of a vision chip for edge detection with an elimination function of output offset due to MOSFET mismatch", *The Korean Sensors Society*, vol. 11, pp. 255-262, 2002.
- [7] Jung-Hwan Kim, Jong-Ho Park, Sung-Ho Suh, Minho Lee, Jang-Kyoo Shin, and Ki-Hong Nam

“Design of analog CMOS vision chip for edge detection with low power consumption”, *The Korean Sensors Society*, vol. 12, pp. 231-240, 2003.

[8] C. A. Mead and M. A. Mahowald, “A silicon model of early visual processing”, *Neural Networks*, vol.

1, pp. 91-97, 1988.

[9] T. Delbrück and C. Mead, “Analog VLSI photo-transduction by continuous, adaptive, logarithmic photoreceptor circuits”, *Computation and Neural Systems Program*, vol. 30, pp. 1-23, 1994.



박 종 호

- 1975년 11월 9일생
- 2001년 금오공과대학교 전자공학과 졸업 (공학사)
- 2004년 경북대학교 대학원 전자공학과 졸업(공학석사)
- 주관심분야 : CMOS retina chip, analog circuit design process variation cancellation



김 정 환

- 1970년 11월 18일생
- 1999년 경북대학교 대학원 전자공학과 졸업(공학석사)
- 현 경북대학교 대학원 전자공학과 박사과정
- 주관심분야 : CMOS retina chip, analog circuit design

서 성 호

- 『센서학회지 제12권 제6호』 pp. 231 참조
- 1977년 8월 23일생
- 2003년 경북대학교 전자공학과 졸업(공학사)
- 현 경북대학교 대학원 전자공학과 석사과정
- 주관심분야 : CMOS retina chip, vision system design

이 민 호

- 1965년 12월 19일생
- 1988년 2월 경북대학교 공과대학 전자공학과 졸업(공학사)
- 1995년 8월 한국과학기술원 전기 및 전자공학과 졸업(석사, 박사)
- 1995년 9월 ~ 1998년 2월 1998년 2월 한국해양대학교 전기공학과 (전임강사, 조교수)
- 1998년 3월 ~ 현재 경북대학교 전자전기공학부(전임강사, 조교수)
- 1998년 3월 ~ 현재 경북대학교 전자전기컴퓨터학부/센서기술연구소 (전임강사, 조교수)
- 주관심분야 : 신경망, 지능정보처리시스템

신 장 규

- 1978년 서울대학교 전자공학과 졸업(공학사)
- 1980년 한국과학기술원 전기 및 전자공학과 졸업(공학석사)
- 1991년 미국 플로리다 주립대학교 전기공학과 졸업(공학박사)
- 1995 ~ 1997년 일본 토요하시 기술과학대학교 교환교수
- 1980 ~ 현재 경북대학교 전자전기공학부 교수
- 주관심분야 : 반도체센서, 시각칩