

SOG(Silicon On Glass)공정을 이용한 수평형 미소가속도계의 제작에 관한 연구

최범규[†] · 장태하 · 이창길 · 정규동* · 김종팔*

A Study on the Fabrication of the Lateral Accelerometer using SOG(Silicon On Glass) Process

Bumkyoo Choi[†], Taeha Chang, Changkil Lee, Kyudong Jung*, and Jongpal Kim*

Abstract

The resolution of the accelerometer, fabricated with MEMS technology is mainly affected by mechanical and electrical noise. To reduce mechanical noise, we have to increase mass of the structure part and quality factor related with the degree of vacuum packaging. On the other hand, to increase mass of the structure part, the thickness of the structure must be increased and ICP-RIE is used to fabricate the high aspect ratio structure. At this time, footing effect make the sensitivity of the accelerometer decreasing. This paper presents a hybrid SOG(Silicon On Glass) Process to fabricate a lateral silicon accelerometer with differential capacitance sensing scheme which has been designed and simulated. Using hybrid SOG Process, we could make it a real to increase the structural thickness and to prevent the footing effect by deposition of metal layer at the bottom of the structure. Moreover, we bonded glass wafer to structure wafer anodically, so we could realize the vacuum packaging at wafer level. Through this way, we could have an idea of controlling of quality factor.

Key Words : SOG, accelerometer, MEMS, Micromechine

1. 서 론

본 논문에서는 기존의 공정방법에서 발생할 수 있는 구조물 두께의 문제^[1] 등, 여러 문제점들을 해결할 수 있는 새로운 SOG(Silicon On Glass)Process를 제안하고 이를 이용하여 여러 장점을 가진 차동 정전용량 감지방식의 가속도계를 설계, 제작해 보았다. SOG Process는 실리콘 웨이퍼를 글라스 웨이퍼에 양극 접합하므로 원하는 두께(20 μm – 100 μm)와 질량을 가지고 있는 구조물을 제작할 수 있다^[2]. 한편 고종횡비의 구조물은 ICP-RIE(Inductively Coupled Plasma-Reactive Ion Etching) 기술을 이용하여 만들 수 있으며, 이때 footing현상이 일어날 수 있는데, footing 현상은 구조물의 질량을 불균일하게 만들고, 결과적으로 가속도

계의 감도를 떨어뜨리게 된다^[3-5]. 이를 방지하기 위해서, 실리콘 웨이퍼를 접합하기 전에 구동부의 부양을 위해 미리 갭(gap)을 형성하고, 그 위에 금속 전극을 증착 시켰으며, 또 부착현상(stiction)도 방지할 수 있었다.

그리고, 최종적으로 캡 웨이퍼를 이용하여 다시 한번 양극 접합을 실시하게 될 때 구조물과 캡 웨이퍼 사이의 공극을 진공상태로 만들 수 있으므로 웨이퍼 레벨에서 각 가속도계 하나하나를 진공 패키징 할 수 있었다^[6]. 이를 통해서 각 가속도계를 안전하게 오염원에서 격리된 상태에서 진공 상태로 패키징 할 수 있었으며 한편으로는 quality factor 조절의 가능성도 엿볼 수 있었다.

2. 설 계

설계시 가장 중요한 사항은 정전용량의 변화량인 값은 키움으로써 시스템의 감도(Sensitivity)를 좋게 하는 것이며, 한편으로는 전기적, 기계적 잡음을 줄임으로써

서강대학교 기계공학과(Department of mechanical engineering, Sogang Univ.)

*삼성종합기술원 (Samsung Advanced Institute of Technology)

[†]Corresponding author: bkchoi@ccs.sogang.ac.kr

(Received : April 28, 2003, Accepted : January 7, 2004)

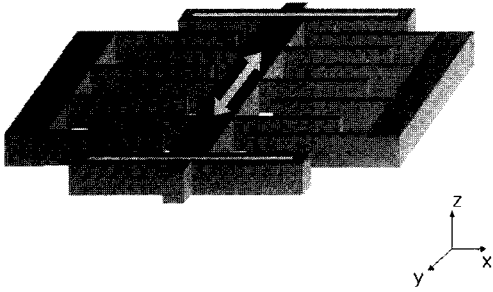


그림 1. 수평 정전용량 감지형 미소가속도계의 개략도
Fig. 1. Schematic diagram of lateral capacitance sensing accelerometer.

가속도계의 분해능(Resolution)을 좋게 만들어야 한다. 그리고, 기계적 잡음을 줄이기 위해서는 구조물의 질량을 크게 만들어야 하는데 SOG Process를 이용하면, 구조물의 두께 조정이 가능하므로 식각만 가능하다면 두꺼운 구조물을 얻음으로써 그 질량을 늘일 수 있게 되는 것이다.

본 가속도계는 그림 1에서 볼 수 있듯이 차동 정전용량 감지방식을 택하였으며 차동 정전용량 감지 방식의 경우 정전 용량의 변화량 ΔC 는 다음과 같이 나타낼 수 있다.

$$\Delta C = 2 \frac{C_0}{d_0} z \quad (1)$$

이때 C_0 는 최초의 정전용량이며, z 는 센싱콤(sensing comb)의 움직인 거리, d_0 는 최초의 센싱갭(sensing gap)을 의미한다. 식 (1)에 작동대역폭, 공진주파수 등을 대입하면 다음과 같은 식으로 표현될 수 있다.

$$\Delta C_r = 2 \cdot \frac{a_r \cdot r_{BW}^2}{(2\pi \cdot BW)^2} \cdot \frac{C_0}{d_0} \quad (2)$$

a_r 은 가속도계의 분해능이며, r_{BW} 는 주파수비, BW 는 작동대역폭이다.

식 (2)에서 보면, ΔC 값을 증가시키기 위해서는 C_0 를 키우고, d_0 를 감소시켜야 함을 알 수 있다. 이때 d_0 는 공정능력 및 외부에서 인가되는 가속도에 따른 구동범위에 의해서 결정되어지므로, 궁극적으로는 최초의 C_0 를 크게 만드는 것이 좋을 수 있다.

센싱콤(sensing comb)하나의 정전용량은 식 (3)과 같이 나타낼 수 있으므로, C_0 는 콤의 개수와 팔길이 L , 그리고 두께 t 에 비례하게 된다.

$$C_{unit} = \frac{\epsilon \cdot L \cdot t}{d_0} \quad (3)$$

여기서 ϵ 는 유전율을 의미한다. 결과적으로 구조물의 두께를 키우는 것은 C_0 를 크게 하는데 아주 중요한 요소임을 알 수 있다. 한편, 이는 구조물의 질량 증가도 가져오게 되므로 식 (4)에서 볼 수 있듯이 기계적 잡음을 감소시키는 역할도 하게 된다^[7].

$$\text{Mechanical Noise} = \frac{\sqrt{4K_B T \omega}}{\sqrt{m \cdot Q_n}} \quad (4)$$

K_B 는 볼츠만(Boltzmann) 상수, T 는 절대온도, ω_n 은 고유진동수, Q_n 은 quality factor 이다.

이상에서 분해능을 1 mG, 감지범위를 2G, 그리고 대역폭을 1 kHz로 정하여 가속도계의 크기와 공정능력을 고려하여 설계하였으며 그 설계값은 표 1과 같다.

이때 스프링 부의 팔길이는 FEM 시뮬레이션(Ansys)을 이용하여 첫 번째 공진주파수를 7 kHz에 맞추도록 설계할 수 있었다. 2차 및 3차 공진이 일어날 때의 주파수는 각각 32.4 kHz, 38.1 kHz로 1차 공진 주파수보다 매우 크며, 타축 가속도의 영향은 무시할 수 있을 정도로임을 확인할 수 있었다.

표 1. 가속도계의 설계 인자

Table 1. Micro-accelerometer design parameters

Mass of proof mass	33.2×10^{-9} g
Resonant frequency	7 kHz
Thickness of proof mass	40 μ m
Sensing gap distance	1.5 μ m
Sense capacitance	3 pF
Spring constant	50 N/m
Length of sense finger	238 μ m
Number of sense finger pairs	32 EA

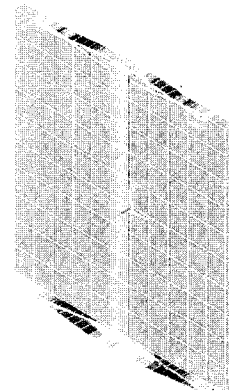


그림 2. 1차 모우드 형상(7 kHz)
Fig. 2. 1st mode shape at 7 kHz.

3. 공 정

3.1. 공정개요

공정 방법에서 중요하게 고려할 점은 바로 수율의 문제이며, 즉, 재현성을 가지고 원하는 구조물을 웨이퍼 레벨에서 균일하게 얻을 수 있어야 한다. 표 2에서 기존 공정방법들의 문제점들을 열거해 보았으며 이런 문제점들을 종합해보면, 제작되어지는 구조물의 두께 문제, 부착현상(stiction)의 문제, footing 현상의 문제 등을 지적 할 수 있다.

그림 3에서 볼 수 있듯이 ICP-RIE를 이용하여 고종횡비의 구조물을 식각할 때, 식각에 관여했던 양이온들이 바깥으로 빠져나가지 못하고 구조물의 밑단을 침식시키는 현상을 footing 현상(footing effect)라 하는데, 이는 결과적으로 가속도계의 감도저하 및 작동시 비선형성을 가져오게 된다.

표 2. 기존 공정방법들의 문제점
Table 2. Problems of former fabrication methods

공정방법	문제점
Surface	구조물 증착 두께의 제한, 습식 부양시 부착현상 발생
SOI	잔류 응력의 문제, 습식 부양시 부착현상 발생, 가격이 비쌈
SOG	습식 부양시 부착현상 발생, 구조물 식각시 footing 현상 발생
RSM	공정 복잡함, 습식 부양시 부착현상 발생, 가격이 비쌈
SCREAM	건식 부양 식각시에 구조물의 균질성이 좋지 않음

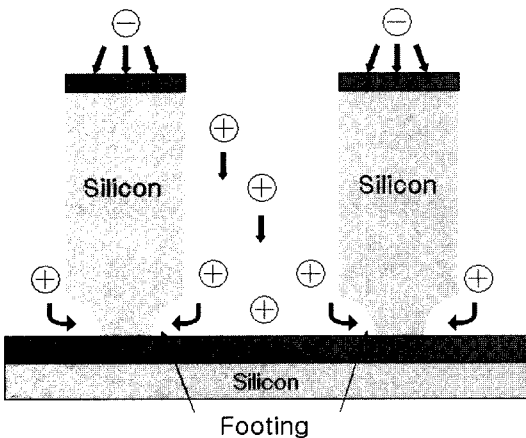


그림 3. footing 현상
Fig. 3. footing effect.

설계에서 지적인 바와 같이 구조물의 두께를 늘리면 질량이 증가하며, 기계적 잡음을 줄일 수 있는 등 디바이스(device)의 성능을 향상시킬 수 있다. 한편, SOG Process를 이용하면, ICP-RIE의 식각 능력의 정도에 따라서 원하는 두께의 구조물을 얻을 수 있다. 따라서, 기존의 SOG Process의 문제점 중에서 부착현상의 문제, footing 현상의 문제를 해결한다면 설계시의 사항들을 보다 확실하게 실현시킬 수 있을 것이다.

그림 4-1에서는 기존의 SOG Process를, 4-2에서는 footing 현상 및 부착 현상을 방지할 수 있는 새로운 SOG Process에 대한 개략도를 나타내고 있다. 기존의 SOG Process에서는 (a)에서 미리 anodic bonding을 통해서 실리콘 웨이퍼와 글라스 웨이퍼를 접합 시키고, (b)에서 CMP(Chemical Mechanical Polishing) 공정을

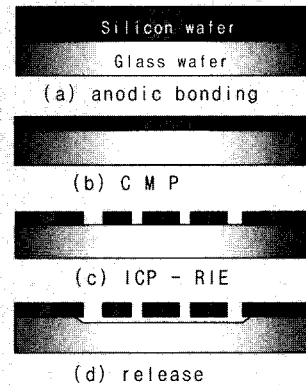


그림 4-1. 기존의 SOG Process
Fig. 4-1. SOG Process sequence.

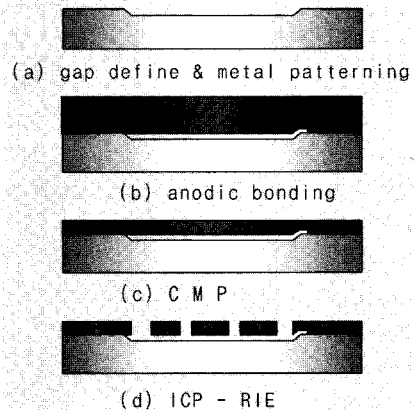
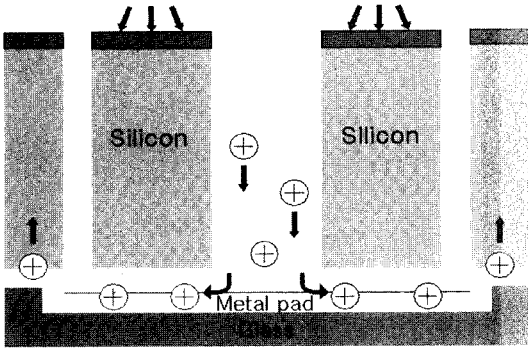


그림 4-2. 새로운 SOG Process
Fig. 4-2. Hybrid SOG Process sequence.



SOG Process

그림 5. 금속전극을 이용한 footing현상의 방지
Fig. 5. Schemes illustrating the mechanism of prohibition of footing effect using pad metal.

이용하여 원하는 두께의 실리콘 웨이퍼를 얻는다. 그리고, (c)에서 ICP-RIE를 이용하여 구조물을 식각하는데, 이때 위에서 설명한 것처럼 footing 현상이 발생할 수 있다. 또 (d)에서는 HF 등을 이용해서 습식부양을 하는데, 이때 부착현상이 일어나면, 수율이 좋지 못할 수 있다.

따라서 그림 4-2의 (a)에서처럼, 미리 글라스 웨이퍼에, 구동시 필요한 갭(gap)을 만들어 놓은 후, 그 위에 금속전극을 설치하면, (d)에서 ICP-RIE로 구조물을 식각할 시에 이미 부양이 되어 있기 때문에 부착현상이 생기지 않으며, footing 현상을 일으키는 양이온들도 금속 전극을 통해서 외부로 빠져나가게 된다. 이때의 메커니즘은 그림 5에서 쉽게 확인 할 수 있으며, 결과적으로는 구조물의 하단부가 침식을 입지 않으므로 설계된 스펙(spec)대로의 두께의 구조물을 얻을 수가 있는 것이다.

3.1. 공정결과

이상의 개선된 SOG Process를 이용하여 공정을 실행하였으며, 바닥에 전극이 깔려 있는 경우와 그렇지 않은 경우에 따라서 footing 현상이 일어나는 정도를 살펴보았다. 크롬(Cr)을 증착하여 패터닝(patterning)한 바닥 전극의 사진은 그림 6에서 볼 수 있으며, 동근 화살표 안에 빠져나와 있는 부분으로 구조물 식각시에 관여했던 양이온들이 빠져나가게 된다.

그림 7에서는 완성된 구조물의 SEM 사진을 볼 수 있으며, 구조물 구동부의 센싱갭이 다른 것을 확인할 수 있는데, 이는 설계시에 차동 방식을 택했기 때문이다. 즉, ICP-RIE를 이용한 구조물의 식각시 패턴의 오

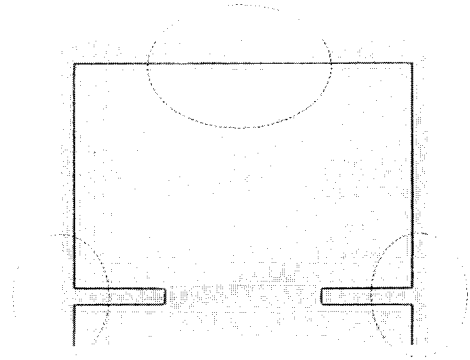


그림 6. 바닥 금속 전극의 사진
Fig. 6. Micrograph of pad metal at glass wafer.

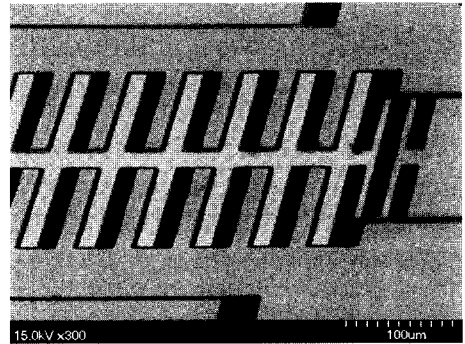


그림 7. 완성된 구조물의 SEM 사진
Fig. 7. SEM micrograph of completed accelerometer structure.

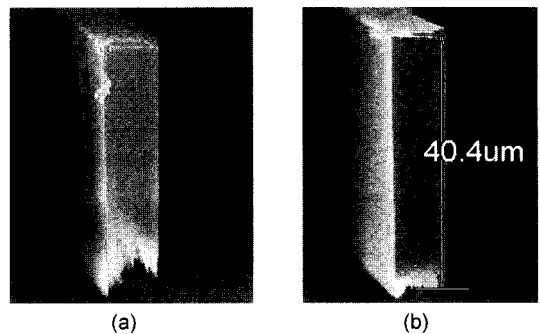


그림 8. 바닥 전극이 없는 경우 (a)의 구조물의 SEM 사진과 있는 경우 (b)의 SEM 사진
Fig. 8. SEM micrograph of without pad metal (a) and with pad metal (b).

폰된 폭이 다르다면 그 식각되는 깊이도 달라지게 되며, 바로 이런 이유에서 footing 현상이 더 심해지게 되는 것이다. 이는 그림 8의 (a)에서 쉽게 확인할 수 있는데, 즉 구조물의 좌측부분은 1.5 μm 오픈된 곳이며, 우측

부분의 10 μm 오픈된 곳이 먼저 식각된 후에도 좌측부분이 식각될 때까지 과잉 식각되어 footing 현상이 심하게 일어난 것을 확인 할 수 있다.

바닥전극이 없을 시의 평균적인 구조물의 높이는 33 μm정도이며, 바닥전극을 사용하여 footing 현상을 방지한 경우의 구조물의 높이는 거의 40 μm정도로 설계된 값과 일치하는 것을 확인 할 수 있었다.

이상의 공정결과를 바탕으로 식 (1)~(3)을 이용하여 가속도계의 감도를 계산해보면 다음과 같다. 그림 9에서 볼 수 있듯이 바닥전극을 사용하여 footing 현상을 거의 줄인 경우에는 22.8 fF/g 정도의 감도를 보이는 반면, 금속 전극을 사용하지 않은 경우는 footing 현상에 의한 구조물의 두께 감소 등으로 18.92 fF/g인해 정도의 감도를 보임을 알 수 있다. 이는 금속 전극을 사용하여 footing 현상을 줄이는 경우는 그렇지 않은 경우보다 약 20%의 성능 개선이 이루어짐을 의미한다.

그림 10에서는 글라스 웨이퍼를 이용하여 양극 접합을 이용하여 웨이퍼레벨에서의 패키징을 시도한 사진

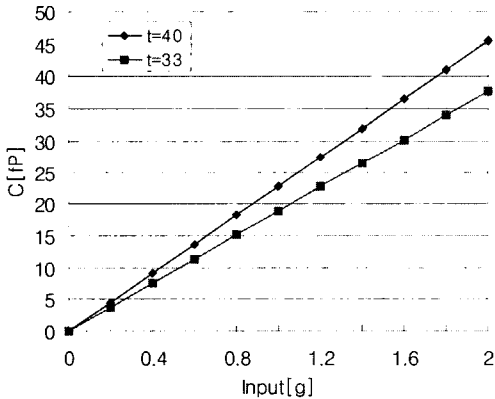


그림 9. Footing 현상에 의한 구조물 두께 차이에 따른 감도
Fig. 9. Sensitivity of accelerometer depends on the thickness of structure due to footing effect.

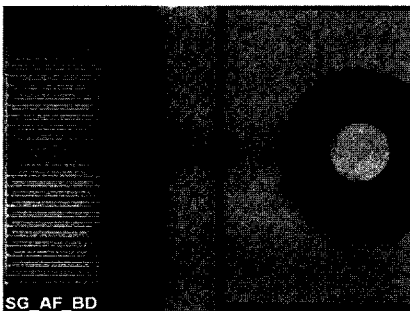


그림 10. 글라스 웨이퍼를 이용하여 패키징이 완료 된 사진
Fig. 10. Micrograph after glass wafer packaging.

이며, 사진 우측의 홀(hole)은 외부로의 전기적 결속을 위한 것이다. 한편, 가속도계의 실제적인 측정은 이루어지지 못했으며, 이 때에는 기계적, 전기적인 잡음이 더해지므로 계산한 값보다는 작은 감도를 얻게 될 것을 예상할 수 있다.

4. 결 론

본 논문에서는 SOG Process시에 발생할 수 있는 footing 현상 및 부착현상을 방지하기 위해서 새로운 SOG Process를 제안했으며, 이를 이용하여 수평 정전 용량 감지형 가속도계를 설계, 제작해 보았다. 즉, 글라스 웨이퍼에 미리 갭을 만들어 놓음으로써 습식부양 등에 생길 수 있는 부착현상을 방지할 수 있었으며, 실리콘 웨이퍼와 글라스 웨이퍼의 양극접합 전에 크롬을 바닥전극에 깔아 놓음으로써, ICP-RIE를 이용한 구조물의 식각시에 발생할 수 있는 footing 현상을 줄일 수 있었다. 결과적으로, 구조물 두께의 증가 및 균일성 등을 얻음으로써 약 20% 정도의 성능 향상을 가져올 수 있었다.

그리고, 현존해 있는 몇 가지 문제점을 지적해 볼 수 있는데, 첫번째로, 구조물의 식각시에는 구조물의 밑단 뿐만 아니라, 마스크로 사용되는 PR의 선택비 등에 의해서 센싱갭 등이 설계시의 값과 다른 값을 가질 수 있다는 것을 들 수 있다. 이 역시 가속도계의 성능에 많은 영향을 미칠 수 있으므로 적절한 PR을 사용하여 공정조건을 확실하게 잡아야할 것으로 생각된다. 또, 양극 접합시의 편평도를 잘 맞추어야 CMP 공정시에 웨이퍼 전면에서 균일한 두께를 가지고 있는 실리콘 웨이퍼를 얻을 수 있다.

한편, 완성된 구조물 위에 글라스 웨이퍼를 이용하여 웨이퍼 레벨에서 패키징을 시도하였는데, 이때 진공도 조절을 실현할 수 있다면, quality factor의 증가 등을 통해서 성능의 향상을 꾀할 수 있을 것이다.

감사의 글

본 연구는 지능형마이크로시스템개발사업단(IMC)의 21세기 프론티어 연구개발사업의 지원으로 수행되었습니다.

참고 문헌

[1] Hao Luo, Gang Zhang, L. Richard Carley, Fellow, IEEE, and Gary K. Fedder, "A Post-CMOS Micro-

- machined Lateral Accelerometer”, *Journal Of MEMS*, Vol. 11, No. 3, pp. 188-195, June 2002.
- [2] Seungbae Lee, Gi-Joon Nam, Junseok Chae, Hanseup Kim, and Alan J. Drake, “Two-dimensional Position Detection System with MEMS Accelerometer for MOUSE Applications”, pp. 852-857, DAC 2001.
- [3] Kei Ishihara, Chi-Fan Yung, Arturo A. Ayon, and Martin A. Schmidt, “An Inertial Sensor Technology Using DRIE and Wafer Bonding with Interconnecting Capability”, *Journal of MEMS*, Vol. 8, No. 4, pp. 403-408, DEC.1999.
- [4] M. A. Lemkin, T. N. Juneau, W. A. Clark, T. A. Roessig, and T. J. Broshihan, “A Low-Noise Digital Accelerometer using Itegrated SOI-MEMS Technology”, *Tech. Digest*, 10th int. Conf. Solid-State Sensors and Actuator (Transducers99), pp. 1294-297, 1999.
- [5] O. Ludtke, V. Biefeld, A. Buhrdorf, and J. Binder, “Laterally Driven Accelerometer Fabricated in Single Crystalline Silicon”, *Sensors and Actuators* 82, pp. 149-154, 2000.
- [6] H. Henmi, S. Shoji, Y. Shoji, K. Yosimi, and M. Esashi, “Vacuum Package for Micro Resonators by Glass-Silicon Anodic Bonding”, *Int. Conf. on Solid-State Seonsors and Actuators*, pp. 584-587, 1993.
- [7] Ki-Ho Han and Young-Ho Cho, “Self-Balanced High-Resolution Capacitive Microaccelerometers Using Branched Finger Electorodes With High-Amplitude Sense Voltage”, *The 4th Korean MEMS Conference*, pp. 24-30, 2002.

최 범 규

- 1981년 서울대학교 기계공학과 졸업
- 1983년 동대학원 기계설계학과 졸업(석사)
- 1992년 Univ. of Wisconsin 기계 공 학과 졸업(공학박)
- 1984년 ~ 1986년 KIST CAD/CAM 연구실 연구원
- 1986년 ~ 1994년 펜실바니아 주립대 연구 조교
- 1992년 ~ 1994년 위스콘신 대학 CxRL 근무
- 1994년 ~ 1997년 삼성전자 주식회사
- 1997년 ~ 현재 서강대학교 기계공학과 부교수
- 주관심분야 : 구조 해석, Micro Mirror, Sensor