

# 1.9 GHz PCS 기지국용 선형 전력증폭기의 제작

## Implementation of Linear Power Amplifier with 1.9 GHz for PCS Basestation

金 尚 沂\*, 方 成 日\*  
Sang-Ki Kim\*, Sung-Il Bang\*

### 요 약

본 논문에서는 미국내의 상용 PCS 서비스 대역인 1.9 GHz (1.93 ~ 1.99 GHz) 대역에서 사용 가능한 선형 전력 증폭기를 설계 및 제작하였다. 실제로 제작한 선형 전력 증폭기는 출력이 25 W 이고 Feedforward 선형화 기법을 사용하여 FCC 가 규정한 혼변조 왜곡 특성을 만족하도록 하였다.

선형 전력 증폭기의 출력별로 측정된 결과 1 W (30 dBm) 에서 25 W (44 dBm) 까지 14 dB 의 측정구간에서 선형 화에 의한 혼변조 왜곡은 최저 10.51 dBc 부터 최고 19.01 dBc 까지 개선되었고, 최종 출력에서의 IMD 레벨은 최 저 64.84 dBc 에서 최고 68.17 dBc 로 각각 나타났다. 이러한 특성은 PCS 기지국의 상용제품으로 충분히 사용할 수 있을 것으로 기대된다.

### Abstract

In this paper, We designed and implemented a linear high-power amplifier which can be used for the commercial service in band of 1.9GHz (1.93 ~ 1.99GHz) at U.S.A. The output power of the implemented linear high power amplifier is 25W. In order to satisfy IMD characters decided by FCC, the Feedforward linearization techniques has been used.

The used feedforward method has improved the IMD characteristics from 10.51dBc to 19.01dBc in each power level from 1W(30dBm) to 25W(44dBm). The IMD level of the final output shows from minimum 64.84dBc to maximum 68.17dBc. Because this good characteristics of IMD, the LPA is expected to use as a commercial product of PCS base station.

*Key Word* : 전력증폭기, 선형증폭기, LPA, feed forward

### I. 서 론

최근 들어 이동무선통신의 수요는 전세계적으로

\* 檀國大學校 電子工學科

(Dept. of. EE, Dankook Univ.)

接受日:2003年 3月 31日, 修正完了日:2003年 7月 15日 폭

발전적인 증가를 보이고 있다. 국내에서도 800 MHz 대역의 셀룰러 서비스, 1.8 GHz 대역의 PCS 서비스에 이어 IMT-2000 이라 불리는 신규이동통신 서비스를 눈앞에 두고있다. 이와 같은 IMT-2000 시스템의 주파수 대역은 미주지역에서는 1.9 GHz, 국내를 비롯한 다른 지역에서는 2.1 GHz 대역을 사용하고 있다.

IMT-2000을 비롯한 기지국 장비의 경우 점차 고효율, 고출력, 소형경량화로 진행되고 있다. 이와 같은

## 1.9 GHZ PCS 기지국용 선형 전력증폭기의 제작

고출력 증폭기에 2 개 이상의 반송파가 입력되어 증폭될 경우 비선형 특성으로 인하여 혼변조(IMD : Intermodulation Distortion)와 같은 왜곡성분이 발생하여 전송품질을 저하시키는 원인이 된다. 증폭기를 선형 영역에서 동작하도록 입력신호를 수 [dB] 만큼 back-off 하여 사용하면 혼변조 왜곡은 어느 정도 줄일 수 있으나 출력전력이 낮아지게 되어 근본적인 해결책은 되지 못한다.

따라서 이동통신용 고출력 증폭기는 비선형 특성을 보상하는 선형화기가 필요한데, 선형화기를 사용하면 포화영역에서도 다수반송파의 공동증폭 시 발생하는 혼변조 잡음을 대폭 감소시킬 수 있고 출력전력도 높일 수 있다.

본 논문에서는 여러 선형화 방법중 선형화 구조가 비교적 복잡하지만 선형화 특성이 우수한 Feed-forward 방식을 채택하였다. Feed-forward 방식은 IMD 개선효과가 매우 우수하기 때문에 이동통신 기지국용으로 가장 많이 사용되고있다[1].

본 논문에서 구현하고자하는 Feed-forward 방식의 전력증폭기는 미국의 PCS 서비스 영역인 1.9 GHz대역에서 25 [W] 의 고출력을 갖도록 하였으며, 설계목표는 FCC에서 규정한 미국의 PCS 서비스 영역인 1.9 GHz의 대역에서 FCC가 규정한 전기적 특성을 만족하도록 하였다. 그리고 Feed-forward 방식에서 가장 문제가 되고 있는 낮은 전력효율을 개선하고자 한다.

### II. Feed-forward 방식의 LPA의 구성

고출력 전력증폭기에 단일 주파수(Single Carrier)가 인가되면 AM-to-PM과 AM-toAM 효과에 의하여 이득감소와 위상왜곡이 일어나고, 다수 주파수(Multi Carrier)가 인가되면 이들 이외에 혼변조(IMD) 왜곡성분이 함께 발생한다. 따라서 고출력 전력증폭기에서는 IMD 왜곡을 개선하기 위해서 여러 가지 선형화기를 사용한다. 본 논문에서는 여러 선형화기 중에서 Feed-forward 방식을 적용하여 전력 증폭기를 구현하고자 하는데, 이는 IMD 개선효과가 매우 우수하여 디지털 이동통신 기지국용으로 가장 많이 사용되고 있기 때문이다.

Feed-forward 방식의 선형 전력증폭기는 그림 1에서 보는 바와 같으며, 입력신호를 분배하는 Pre-stage, 신호전력을 증폭하는 Main path, 왜곡신호 추출기준이 되는 Reference path와 이를 증폭하는 Error path, 증폭기 전체를 제어하는 Control Loop, 그리고 Delay

path로 구성된다[1].

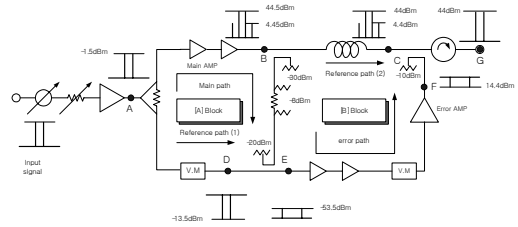


그림 1. Feed-Forward를 적용한 전력증폭기의 구성

Fig. 1 Structure of power amplifier using feed-forward linearizer.

#### (1) Pre-Amplifier

Pre-amplifier의 블록도는 그림 2에서 보는 바와 같이 가변감쇄기와 위상변환기, 전치증폭기 및 분배기로 구성된다.

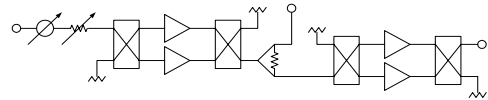


그림 2. Pre-Amplifier의 블록도

Fig. 2 Block diagram of pre-amplifier.

가변 감쇄기는 전력증폭기의 이득을 조정하며, 90° Hybrid 반사형으로 위상변환기를 구성한다. 전치증폭기는 Feed-forward 방식의 Reference path와 Main path 모두에 영향을 미치므로 전력증폭기의 이득을 결정하는 중요한 요소이다. 전치증폭기를 설계할 때 높은 IP3(Intercept Point) 값을 갖는 소자를 선정해야 하는데, 기준경로에 왜곡신호가 인가될 때 상쇄가 반감되기 때문이다.

#### (2) Main Amplifier와 Subtraction

통신용 RF 증폭기는 크게 전력, 대역폭 그리고 반송파의 개수에 따라서 나누어 질 수가 있다. 본 논문에서 구현하고자 하는 증폭기는 Multi-Carrier 전력증폭기로 이득왜곡, 위상왜곡 그리고 IMD 왜곡특성을 갖는데, 이는 소자의 비선형성으로 인해 발생한다[2,3,4].

Multi-Carrier 증폭기의 비선형에 의한 혼변조 왜곡 특성을 고찰하기 위하여 다음과 같은 신호가 입력되었다고 하자.

$$x(t) = \sum_{k=0}^2 |A_k| \cos(\omega_k t + \theta_k) \quad (1)$$

전력증폭기 출력의 주요 주파수 성분은

$\omega_1, 2\omega_1 - \omega_2, 3\omega_1 - 2\omega_2$ 를 가지며 다음과 같다.

$$y_{(\omega_1)}(t) = |C| \cos(\omega_1 t + \theta_1) \quad (2)$$

$$y_{(2\omega_1 - \omega_2)}(t) = |D| \cos[(2\omega_1 - \omega_2)t + \theta_2] \quad (3)$$

$$y_{(3\omega_1 - 2\omega_2)}(t) = |E| \cos[(3\omega_1 - 2\omega_2)t + \theta_3] \quad (4)$$

여기서,

$$\begin{aligned} \theta_1 &= A_1 H_1(j\omega_1) + \frac{3}{4} |A_1|^2 A_1 H_3(-j\omega_1, j\omega_1, j\omega_1) \\ &+ \frac{5}{8} |A_1|^2 A_1^3 H_5(-j\omega_1, -j\omega_1, j\omega_1, j\omega_1, j\omega_1) \\ &+ \frac{5}{4} |A_2|^2 |A_1|^2 A_1^* H_5(-j\omega_1, -j\omega_1, j\omega_1, j\omega_1, j\omega_1) \\ &+ \frac{15}{8} |A_2|^2 A_1 A_2^* H_5(-j\omega_2, -j\omega_2, j\omega_1, j\omega_2, j\omega_2) \end{aligned} \quad (5)$$

$$\begin{aligned} \theta_2 &= \frac{3}{4} A_1^2 A_2^* H_1(j\omega_1, j\omega_1, -j\omega_1) \\ &+ \frac{15}{4} A_2^* |A_1|^2 A_1^3 H_5(-j\omega_2, -j\omega_1, j\omega_1, j\omega_1, j\omega_1) \\ &+ \frac{15}{8} |A_2|^2 A_2^* H_5(-j\omega_2, -j\omega_1, j\omega_1, j\omega_1, j\omega_1) \end{aligned} \quad (6)$$

$$\theta_3 = \frac{8}{5} A_1^* A_1^3 H_5(-j\omega_2, -j\omega_2, j\omega_1, j\omega_1, j\omega_1) \quad (7)$$

위의 결과로부터 1차 전달함수  $H(j\omega_1)$ 와 3차 및 5차 전달함수  $H(j\omega_3), H(j\omega_5)$ 가 동위상 이거나 일정한 위상차이를 갖는 경우 외에는 입력신호 레벨의 변화에 따라 위상왜곡이 발생하게 된다. 또한 3차 혼변조 신호와 5차 혼변조 신호의 비선형 전달함수가 입력신호의 전달함수와 다르고, 혼변조 신호들 간에도 진폭 및 위상 왜곡특성이 일치하지 않음을 알 수 있다.

Feed-forward 선형화 방식은 주 신호의 IMD 성분만을 추출하여 증폭한 다음, 이를 다시 주 신호에 인가하여 IMD를 제거하는 방식이다. Subtraction 회로는 주

신호의 IMD 성분을 추출할 때 사용한다.

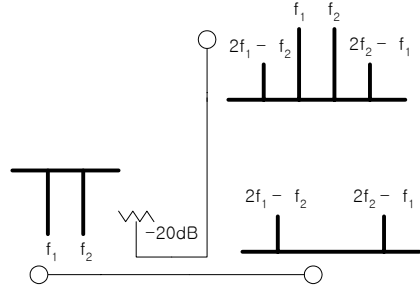


그림 3. Subtraction 블록도  
Fig. 3 Subtraction block diagram.

### (3) Error Amplifier

Error Amplifier는 그림 4에서 보는 바와 같이 최종 단계에서 Main Amp. 출력에 포함된 왜곡성분을 상쇄시키기 위해 Subtraction 회로에서 추출된 왜곡 성분을 증폭하는 회로이다. 이때 증폭하고자하는 왜곡신호는 Main Amp. 출력에 포함된 왜곡성분과 진폭이 동일하고 일정한 위상차이가 나도록 I & Q Vector Modulator[5]로 조정한다.

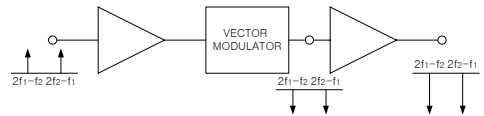


그림 4. Error Amplifier에서의 위상변화  
Fig. 4 Phase variation of error amplifier.

### (4) Delay 모듈

Delay 모듈은 2개의 Coupler와 1개의 시간지연 라인으로 구성된다. Delay 모듈의 블록도와 Delay 필터는 그림 5에서 보는 바와 같다. Feed-forward 방식에서 시간지연 라인은 매우 중요한 요소로써 이는 IMD 성분 상쇄지수의 대역폭을 결정하는 중요한 역할을 한다.

## 1.9 GHZ PCS 기지국용 선형 전력증폭기의 제작

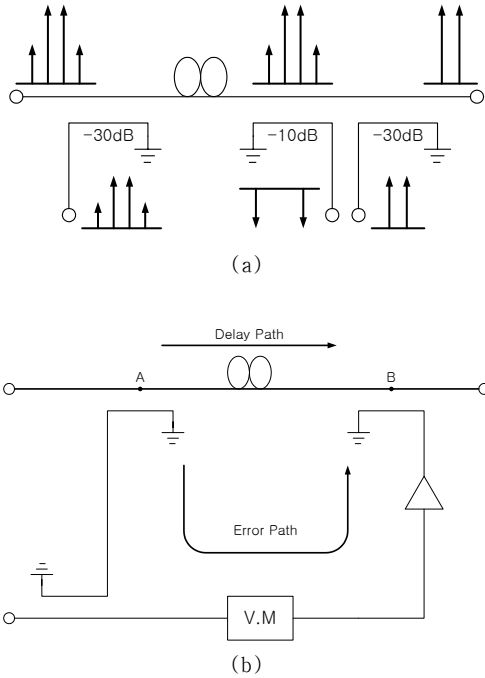


그림 5. (a) Delay 모듈의 Block diagram  
(b) Delay 필터의 구성

Fig. 5 (a) Block diagram of delay module  
(b) Delay filter

Delay 필터는 그림 5(b)에서 보는 바와 같이 A 지점에서 분배된 두 신호가 B지점에서 다시 합쳐질 때까지의 도달 간 중 Coupling 되어 Error path를 지나신 신호의 Electrical Delay가 Delay path보다 길기 때문에 B지점까지 걸리는 Delay path의 Electrical Delay를 보상해 주는 시간지연 소자이다.

앞에서 설명한 바와 같이 시간지연라인은 상쇄지수의 대역폭을 결정하는데, Delay 경로의 신호를  $S_1$ , Error 경로신호를  $S_2$  라 할 때 두 신호의 크기가 같고 위상이 반전되었다면 상쇄지수는 무한대가 된다. 그러나 시간지연이 달라서 시간지연차이, 즉, 두 경로의 위상차이가 커질수록 상쇄지수의 대역폭이 줄어들게 된다. 따라서 상쇄지수를 최대한 크게 하기 위해서는 위상차가 180°가 되도록 해야할 뿐만 아니라 두 경로의 시간지연을 최대한 맞추어 주어야 한다. 두 입력 신호의 크기가 다르고 위상도 180°가 아닌 경우를

가정하여 상쇄지수를 일반화시키면 다음과 같이 된다. [6]

상쇄지수=

$$10 \log (1 + \alpha - 2\alpha \cos (2\pi (\frac{\lambda_{error}}{\lambda_0}) (1 - \frac{f}{f_0}))) \quad (8)$$

여기서,  $\alpha$ 는 두 신호의 진폭차이,  $f_0$ 는 중심주파수이고,  $\lambda_0$ 는 중심주파수 파장,  $\lambda_{error}$ 는 두 경로 시간차이의 파장이다. 시간지연 차이에 따른 상쇄지수는 그림 6에서 보는 바와 같다.

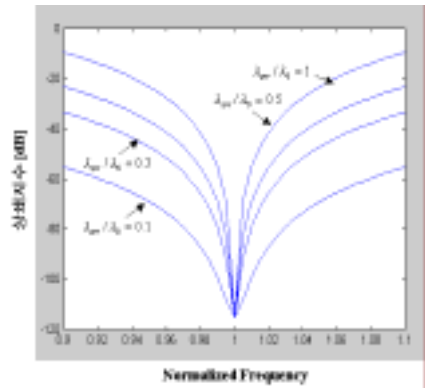


그림 6. 두 경로의 시간 차이에 따른 상쇄지수  
Fig. 6 Attenuation coefficient of time difference between two paths.

### III. 선형전력증폭기의 제작 및 특성 측정

본 장에서는 Feed-forward 방식의 선형 전력증폭기를 앞에서 설명한 각 모듈별로 제작하여 특성시험을 실시한다. 그리고 측정된 특성 data를 토대로 각 모듈을 연동하여 선형화기를 도입한 최종 출력스펙트럼을 측정하여 Main Amplifier만의 출력스펙트럼과 선형성 개선정도를 비교 평가한다.

#### (1) Pre-Amplifier의 제작 및 특성시험

본 논문에서 그림 2의 설계 블록도를 토대로 실제로 제작한 Pre-amplifier의 실물도는 그림 7에서 보는 바와 같다. 전치증폭기 제작에 사용된 소자는 Mini-Circuit사의 ERA-5와 W/J사의 AH-1, Anaren사의 90° Hybrid

Coupler 및 Wilkinson Divider를 사용하였다.

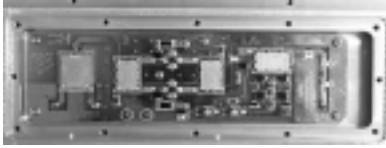


그림 7. 전치증폭기의 제작 실물  
Fig. 7 Photograph of pre-amplifier.

전치증폭기의 중심주파수는 1.97 GHz 이고 최종 출력전력이 25 [W]일 경우 Pre-Amplifier의 출력 스펙트럼은 그림 8에서 보는 바와 같다. 그리고 본 논문에서 실제로 제작하여 측정한 위상변환기와 가변 감쇄기의 측정 데이터는 표 1에서 보는 바와 같다.

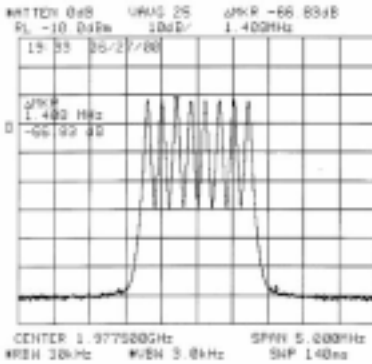


그림 8. 전치증폭기의 출력 스펙트럼.  
Fig. 8 Output power spectrum of pre-amplifier.

표 1. 위상 변환기 및 가변 감쇄기 측정 데이터  
Table 1 Measured data of phase shifter and variable attenuator.

항목	위상 변환기 측 정 data			가변 감쇄기 측 정 data		
	S11 (dB)	S21 (dB)	위상변 화 (°)	S11 (dB)	S21 (dB)	위상변 화 (°)
입력전 원 (v)						
1	-20	-0.7	23	-16	1	2
3	-18	-0.8	57	-16	2.8	2.8
5	-19	-0.9	85	-15	4.5	3.1
7	-20	-0.8	120	-15	6.4	3.8
9	-19	-1.0	150	-14	7.9	5
11	-20	-1.1	200	-14	9.4	5.5

(2) Subtraction 회로의 제작 및 특성시험

본 논문에서는 Coupling 방식[7,8]을 이용하였고 device는 Anaren사의 1A1305-20을 사용하여 Subtraction 회로를 구현하였다. 실제로 제작한 Subtraction 회로의 실물은 그림 9에서 보는 바와 같다. 그리고 주경로와 기준경로를 이용해 Cancel 시의 시스템 입력과 Subtraction 간의 이득과 위상특성은 그림 10에서 보는 바와 같다.

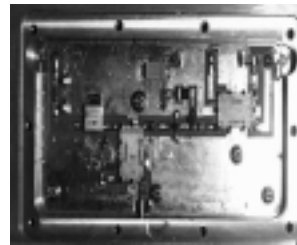


그림 9. Subtraction 회로의 제작실물  
Fig. 9 Photograph of subtraction circuit part.

## 1.9 GHz PCS 기지국용 선형 전력증폭기의 제작

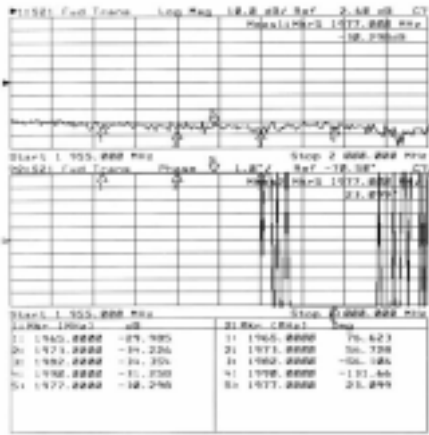


그림 10. Cancel 과정 이후의 시스템 입력과 subtraction 간의 이득과 위상특성

Fig. 10 Gain and phase characteristic between system input and subtraction about cancel process.

또한 Cancel 과정 이후 최대 출력전력이 25[W] 일 때 상쇄결과에 대한 출력 주파수 스펙트럼은 그림 11에서 보는 바와 같다.

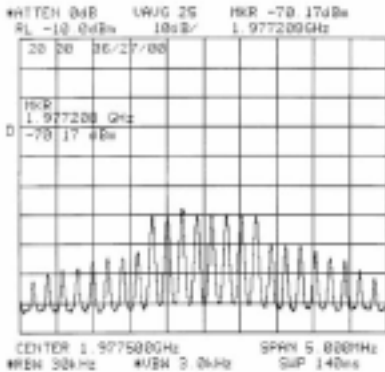


그림 11. 최종출력 25 W에서의 subtraction 주파수 스펙트럼.

Fig. 11 Subtraction frequency spectrum at final output power, 25 W.

### (3)주(main) 전력증폭기의 제작 및 특성시험

주경로 전력증폭기의 Power back-off는 peak 대

average 비율이 10:1 이상 되도록 설계하기 위하여 90W급 FET 4개를 Hybrid coupler로 combine 하였고 충분한 이득을 가진 Module과 60W급 FET 2개로서 구동용 Amplifier를 구성하였다.

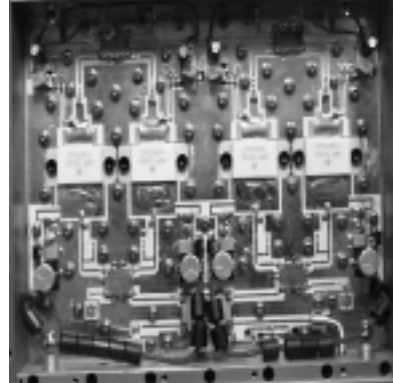


그림 12. 주 전력증폭기의 제작실물

Fig. 12 Photograph of main amplifier

고주파 고출력 증폭기의 설계에 있어서 Transistor의 정합은 매우 중요하다. 따라서 본 논문에서 제작한 증폭기의 입력단은 최적의 이득을 얻기 위하여 Conjugate 정합을 하였으며, 출력단은 최적의 출력과 선형성을 유지하기 위하여 Load-Pull 방식을 통한 Power 정합을 하였다[9,10].

본 논문에서 제작한 전력 증폭기의 특성은 출력전력 대 IMD 레벨 특성으로 고찰하였으며, 그 결과는 그림 13에서 보는 바와 같다.

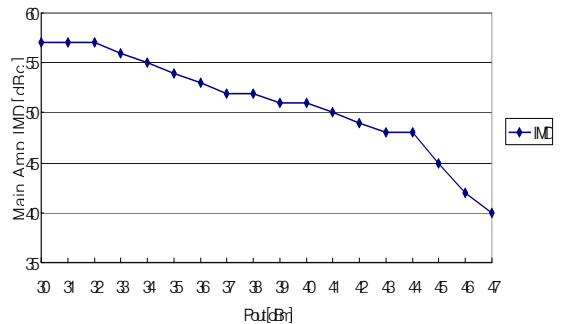


그림 13. 주 전력증폭기의 출력전력 대 IMD 레벨 특성  
Fig. 13 Output power versus IMD level characteristic of main amplifier.

(4) Delay 모듈의 제작 및 특성시험

Delay 모듈은 2개의 Coupler 및 시간지연용 필터를 개별 모듈화 하여 Coax Cable로서 각 모듈을 연결하여 상용화 수준을 높였다. 최종 출력단은 전체시스템의 출력 반사특성을 높이기 위해 Isolator를 적용하였다.

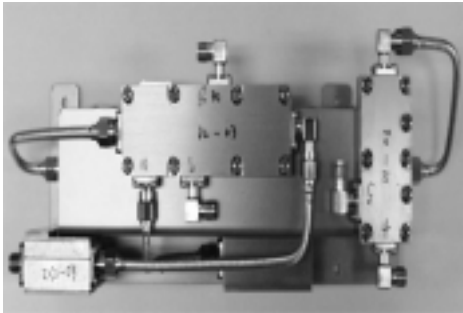


그림 14. Delay 모듈의 제작실물  
Fig. 14 Photograph of delay module.

본 논문에서 제작한 Delay 모듈의 전체적인 손실과 위상특성은 그림 15에서 보는 바와 같다.

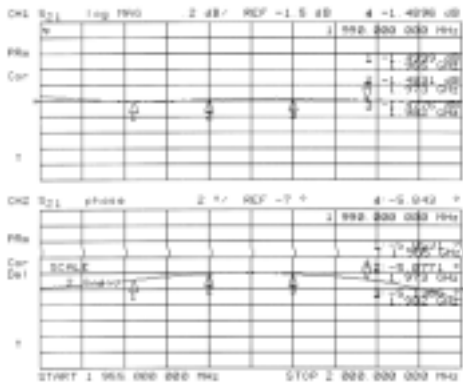
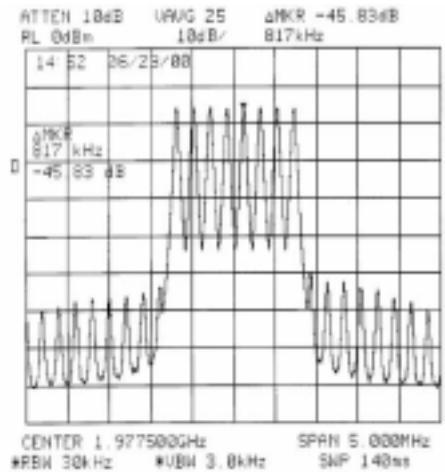


그림 15. Delay 모듈의 전체손실 및 위상특성  
Fig. 15 Total loss and phase characteristic of delay module.

본 논문에서 설계 제작한 선형전력증폭기의 주 전력 증폭기는 높은 이득으로 인한 발진현상을 방지하기 위하여 Drive용 모듈과 분리하여 구성하였다. Subtraction 회로도 주경로와 기준경로의 전력레벨, 전기적인 지연 값 및 상쇄지수의 측정, 에러경로의 높은 이득으로 인한 상호간섭의 영향을 줄이기 위하여 하나의 모듈로써 구성하였다. 또한 전치증폭기는 전력증폭기에 미치는 영향을 최소화하기 위하여 높은 IP<sub>3</sub>값을 가진 소자를 선정하여 개별 블록으로 구성하였다.

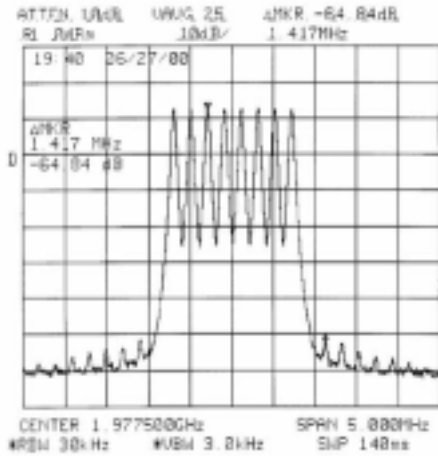
본 논문에서 설계 제작한 전력증폭기의 최대출력이 25[W]일 때의 출력특성과 Feed- Forward 방식의 선형화기를 적용한 전력증폭기의 출력전력 특성은 그림 16에서 보는 바와 같다.



(a) 선형화기가 없는 경우

(5) 선형화기를 적용한 증폭기의 특성 고찰

## 1.9 GHz PCS 기지국용 선형 전력증폭기의 제작



(b) 선형화기가 있는 경우

그림 16. 최종출력 25 [W]에서의 전력증폭기의 출력 스펙트럼

Fig. 16 Output spectrum of power amplifier at final output 25 [W].

본 논문에서는 각 모듈별로 제작한 회로를 전체 시스템으로 통합하여, 각 Point 별로 측정하였다. 측정시 입력전압은 27[V], 신호원은 30[kHz], CW신호 8Tone을 200[kHz] 간격으로 배열하여 사용하였다. 이는 2 Tone 신호보다 더 많은 신호의 왜곡이 발생하여 보다 확실한 성능시험 결과가 얻을 수 있기 때문이다.

주요 특성시험결과는 이득이 60.5 [dB], 입력 임피던스는 1.05:1(50Ω), 평탄도는  $\pm 0.3$ [dB], 최대 불요파(IMD) 특성은 -68.17[dB]가 되어 미국의 FCC에서 규정한 특성을 모두 만족함을 알 수 있었다. 그리고 선형 전력증폭기의 IMD 개선정도를 출력전력 별로 구체적으로 정리한 결과를 표 2에 나타내었는데 증폭기의 출력전력이 증가하면 할수록 IMD의 개선량도 증가함을 알 수 있다.

표 2. 선형화기를 사용한 경우 출력전력의 IMD 개선량  
Table 2 IMD improvement of output power using feed-forward linearizer

출력전력 (W)	IMD(dBc)		
	Main Amp	최종출력	개선량
5	52.19	66.83	14.66
10	50.83	66.67	15.84
15	49.16	66.66	17.50
20	48.33	65	16.67
25	45.83	64.84	19.01

## IV. 결 론

본 논문에서는 대전력 증폭기에 단일 캐리어 혹은 멀티 캐리어가 입력될 경우, 트랜지스터의 비선형 특성에 의해 발생하는 진폭 및 위상의 왜곡을 Feed-forward 방식을 통한 선형화 기법으로 개선하였고, 제시된 선형화 기법인 Predistortion 방식, Feedback 방식, Feedforward 방식 중 개선량이 가장 우수한 Feedforward 방식을 선택하였다.

제작된 선형증폭기는 미국내의 상용 서비스 대역인 1.9GHz(1.93~1.99GHz)대역에서 사용 가능한 것으로서 코드분할 다중접속(Code Division Multif Access)방식의 전세계 동기식 이동통신의 표준인 IS-95의 불요파 발사 강도의 허용치인 출력 평균 대비 60dB 이하를 만족하고 있다.

테스트는 단계별로 5W, 10W, 15W, 20W, 25W로 나누어 Main Amp출력과 최종출력 스펙트럼의 IMD를 비교함으로써 개선의 정도를 나타내었다. Main Amp출력의 경우 Main Amp 뒷부분에 Delay 모듈이 갖는 1.5dB의 Loss가 포함되어 있기 때문에 실제로는 측정된 출력보다 1.5dB 더 높은 출력을 내고있다

선형화 개선량은 1W(30dBm)에서 25W(44 dBm)까지의 14dB 측정구간에서 최저 10.51 dBc부터 최고 19.01dBc까지의 개선량을 보였고, 개선 후 최종 출력단에서의 IMD 레벨은 최저 64.84 dBc에서 최고 68.17 dBc로 각각 나타났다.

## 참 고 문 헌

[1] Peter B. Kenington, *High-Linearity Amplifier*



*Design*. Artech House, pp251~ 420. 2000.

[2] Stephen A. Mass, *Nonlinear Microwave Circuit*. Artech House,1988.

[3] 강원태, □□Correction 증폭기 제어용 Delay Line을 이용한 새로운 형의 Feed-forward 선형화기 설계에 관한 연구, □□서강대학교 박사학위 논문, 1998

[4] Steve C, Cripps, *RF Power Amplifier for Wireless Communications*. Artech House, pp.21~88, 135~278, 1999.

[5] Microwave Journal, 1996, Dec □□A broadband I & Q Vector Modulator, □□

[6] Nick Potheary, *Feed-forward Linear Power Amplifier*. Artech House, pp43~76, 151~ 165. 1999.

[7] K. C. Gupta etal, *Microstrip Lines and Slotlines*. Artech House, pp257~361, 1996.

[8] Harlan Howwe,Jr., *STRIP LINE CIRCUIT DESIGN*. Artech House, pp. 77~110, 261~292, 1974.

[9] Behzad Razavi, *RF Microelectronics*. Prentice Hall, pp.310~314, 1998

[10] Guillermo Gonzales, *Microwave Transistor Amplifiers Analysis and Design*. Prentice Hall, Prentice Hall pp. 294~374. 1997.

方成日(正會員)

단국대학교 공학부 전자공학과

(주)엘씨텍 연구소장  
단국대학교 산학연 센터 센터장  
관심분야 : RF Amp., UWB



저 자 소 개

金尙沂 (正會員)  
단국대학교 대학원 전자컴퓨터학과 박사과정  
(주) 스펙트리언 연구소 선임 연구원  
관심분야 : RF Amp. 효율개선

