

인공지능기법을 이용한 전자회로보오드의 자동검사전략에 대한 연구

論文

52D-12-2

A Study on the Automatic Test Strategy of the Electronic Circuit Board Using Artificial Intelligence

高 銳 錫*
(Yun-Seok Ko)

Abstract -This paper proposes an expert system to generate automatically the test table of test system which can highly enhance the quality and productivity of product by inspecting quickly and accurately the defect device on the electronic circuit board tested. The expert system identifies accurately the tested components and the circuit patterns by tracing automatically the connectivity of circuit from electronic circuit database. And it generates automatically the test table to detect accurately the missing components, the misplaced components, and the wrong components for analog components such as resistance, coil, condenser, diode, and transistor, based on the experience knowledge of veteran expert. It is implemented in C computer language for the purpose of the implementation of the inference engine using the dynamic memory allocation technique, the interface with the electronic circuit database and the hardware direct control. And, the validity of the builded expert system is proved by simulating for a typical electronic board model.

Key Words : Automatic Test System, Artificial Intelligence, Electric Circuit Board, PCB, SMD, SMT

1. 서 론

일반적으로 전기전자분야의 실장인쇄회로기판(PCB)들은 저항, 콘덴서, 코일,다이오우드, 트랜지스터 등 아날로그 부품과 TTL, CMOS IC, RAM, ROM등 디지털 부품들이 고밀도로 결합되는 전자회로이다. 따라서, 표면실장조립과정에서 저항이나 콘덴서, 코일, Tr, 다이오우드 등의 미삽, 역삽, 오삽문제, RAM, ROM등의 고착(STUCK AT) 에러문제 등이 발생함으로써 제품에 대한 품질 및 생산성이 심각하게 저하될 수 있다.[1-2]

전기전자 관련 생산업체들은 대량 생산되는 실장PCB를 검사하여 표면실장조립과정에서 발생할 수 있는 부품이나 회로의 결함을 확인하고 그 원인을 분석하여 생산제품의 고품질화와 기업의 생산성을 향상시키려는 노력을 기울여왔다. 그러나, 보오드에 디바이스가 실장된 상태에서 각 부품이나 회로기능의 이상유무를 확인해야 하기 때문에 정확하게 결함을 확인하는 일은 쉽지 않다. 초기연구들에서는 주로 회로 보오드 단위로 테스트 패턴을 입력하여 출력패턴을 검사하는 회로기능 검사기법(full functional test)이 제안되었다.[3-4] 그런데, 점차 회로가 복잡해지고 고집적화 됨으로써 검사 패턴의 수가 기하급수적으로 증가하게 되고, 보오드의 결합이 확인된 후, 결함소자를 확인하기 위해서 모든 부품을 부품별로 검사하게 됨으로써 불량부품을 확인하는 데에 많은 시간비용이 요구되었다. 따라서 시간비용을 줄이기 위해

모든 상정사고 데이터를 데이터베이스화 한 고장패턴 지식베이스를 이용한 검사기법이 제안되었다.[5] 그러나 이 방법은 모든 고장경우들에 대한 출력패턴을 데이터베이스화 함으로써 높은 프로그래밍 비용을 요구하기 때문에 회로내의 각 부품에 대해 개별적으로 검사함으로써 최소의 프로그래밍 검사비용으로 신속하게 고장부품을 확인할 수 있는 실장 부품 검사기법(in-circuit test)이 제안되었다.[6-8] 실장부품 검사기법은 각 부품별 검사전략을 테이블화한 검사테이블에 근거를 두어 실행되는데, 참고문헌[9-12]에서는 검사시스템 설계자가 검사테이블을 설계하도록 하였다. 그러나 검사테이블은 검사하고자 하는 부품의 타입과 정격범위 그리고 측정하고자 하는 부품을 주변회로부터 분리하여 전기적인 영향을 받지 않도록 하는 가딩전략에 근거하여 작성되어야 하는데 부품의 타입과 범위 그리고 그 부품 주변의 회로패턴이 다양하기 때문에 정확한 회로분석에 의해 소자별 검사전략을 수립하는 데에는 고도의 경험적인 지식들이 요구됨은 물론, 전문 설계자라 할지라도 많은 시간비용과 잘못된 전략수립의 디버깅 비용 등으로 인해 검사시스템 구축비용이 크게 증대될 수 있다.

따라서 본 연구에서는 전자회로 데이터베이스로부터 회로 연결성을 자동으로 추적하여 검사대상 소자와 그 회로패턴을 정확하게 확인한 후, 고도 전문가의 경험적 지식에 의해 아날로그 소자들의 결함을 정확하게 검사할 수 있도록 검사 지식베이스를 자동으로 생성하도록 함으로써 검사시스템 구축비용을 최소화할 수 있는 전문가 시스템을 제안한다. 검사 지식베이스는 저항, 콘덴서, 코일, 다이오우드, Tr 등의 아날로그 소자들에 대한 미삽, 역삽, 오삽문제 등에 대한 검사전략 지식들을 포함한다. 전문가 시스템의 경험적 지식들은 검사시스템 설계 전문가, 관련문헌, 실험적 고찰등으로부터 얻

* 正 會 員 : 남서울大學 電子情報通信工學部 副教授 · 工博
接受日字 : 2003年 7月 8日
最終完了 : 2003年 10月 29日

어진다. 전문가 시스템은 동적 추론기관의 구현, 데이터베이스 인터페이스는 물론 하드웨어의 직접제어를 위해 C언어로 설계, 구현된다. 끝으로, 하나의 대표적인 전자회로에 대해 수개의 부품에 대한 검사결과를 보임으로써 제안된 전문가 시스템의 정확성을 입증한다.

2. 검사시스템 구성 및 기본원리

최근 회로가 고집적화되고 고밀도화 됨으로써 소규모 회로를 제외한 대부분의 경우에서 자동표면실장작업이 이루어지고 있다. 표면실장작업은 PCB상의 정해진 위치에 정해진 부품을 자동으로 장착하는 작업이다. 그림 1은 대표적인 전자회로를 보이는데 저항, 콘덴서, 인덕터와 같은 수동소자와 다이오우드, 트랜지스터 등과 같은 능동소자로 구성된다.

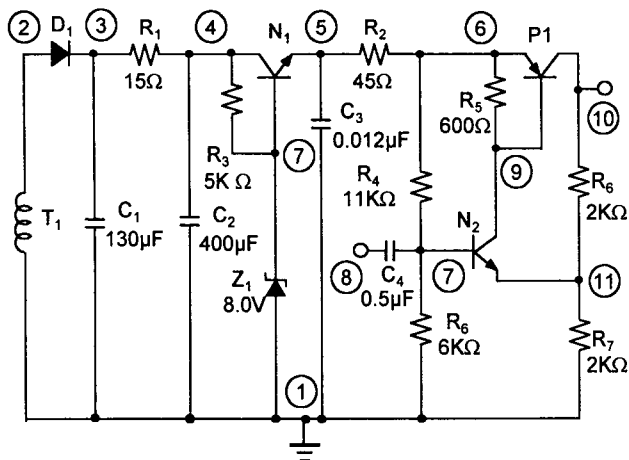


그림 1 대표적인 전자회로의 구성
Fig. 1 Configuration of typical electronic circuit

만약 그림 1의 회로보오드에 부품을 장착하는 작업이라면 노드(3, 4)에 저항 $R_1=15\Omega$, 노드(3, 1)에 커패시터 $C_1=130\mu F$, 노드 (7, 1)에 0.8V 제너다이오우드 Z_1 , 그리고 노드 {4, 5, 7}에 $Tr N_1$ 이 정확하게 삽입되어야 한다. 만약 노드(3, 4)에 저항 $30k\Omega$ 이 삽입되거나 미삽되는 경우, 다이오우드나 Tr 의 단자가 극성이 정해진 극성과 다르게 역삽되거나 오삽되는 경우, 또는 납땜 불량이가 발생하는 경우 전자회로는 정확하게 기능하지 못함으로써 제품의 품질이나 수명을 심각하게 저하시킨다. 따라서 정해진 부품이 정확하게 회로에 삽입, 장착되었는지를 검사해야 하는데 이러한 기능을 수행하는 것이 검사 시스템이다. 그림 2는 검사기능을 수행하기 위한 검사 시스템의 기본 구조를 보이는데 크게 신호발생부, 스캐너부, 치구부 그리고 신호측정부로 구성된다. 검사 실행절차는 비교적 간단하다. 먼저 검사하고자 하는 회로 보오드를 치구부에 장착시키는데, 이때 치구부는 케이블에 연결된 접촉 프루브를 회로 보오드의 납땜부에 강제적으로 접촉시킴으로써 스캐너부와 전기적인 연결관계를 구성한다. 다음 검사테이블에 근거하여 측정하고자 하는 부품을 결정한 후 스캐너부의 릴레이를 제어하여 전기적인 회로를 구성한다. 동시에 회로상의 모든 회로부품들이 상호 연결되어 병렬저항이나 임피던스 성분을 가지게 됨으로써 회로에서 개별 소자의 저항이나 임피

던스 값을 정확하게 측정하는 것을 어렵게 하는 문제를 해소하기 위해 측정하고자 하는 부품을 주변회로부터 분리하기 위한 가당회로를 구성한다. 끝으로 측정하고자 하는 부품에 대해 검사신호를 가한 후 약간의 시간지연 후 발생하는 출력값을 측정하여 저항이나 임피던스 값을 계산, 정상 값과 비교함으로써 결함을 확인한다.

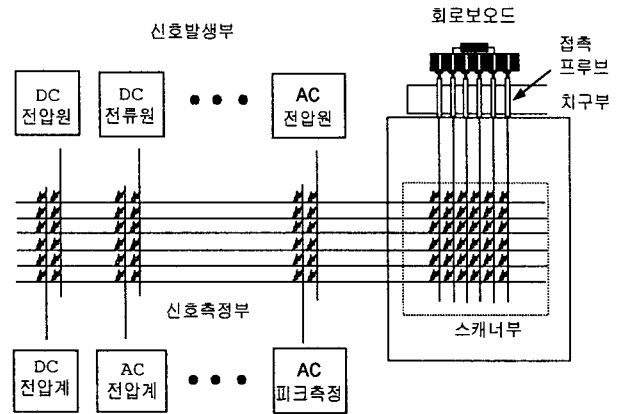


그림 2 대표적인 검사 시스템의 구성
Fig. 2 Composition of typical test system

따라서 측정부품의 결함여부를 정확히 결정하기 위해서는 무엇보다도 측정부품의 타입이나 정격값의 범위에 따라 최적한 검사신호원과 지연시간이 결정되어야 하고 동시에 최적한 가당전략이 설정되어 저항이나 임피던스 값을 정확히 측정할 수 있어야 한다. 그러나 신호발생부의 검사신호원, 검사에 있는 부품의 타입, 정격범위, 가당전략 그리고 그 측정 부품 주변의 회로패턴이 다양하기 때문에 부품타입 및 정격범위별로 최적한 신호원과 신호주입 후 지연시간 그리고 가당전략들을 결정하는 것은 매우 어렵다. 이들은 고도의 전문성이 요구될 뿐만 아니라 회로규모가 큰 경우 검사테이블 작성시간이 기하급수적으로 증가하게 됨으로써 검사시스템 구축비용을 증대시킨다.

3. 가당원리 및 기법[3-4]

가당원리는 전자회로상의 하나의 부품을 정확하게 측정하기 위해서 측정하고자 하는 부품을 등전위 원리를 이용하여 주변회로와 전기적으로 완전히 분리하는 것이다. 저항, 콘덴서, 인덕터와 같은 수동소자를 측정하는 방법 중에서 가장 일반적으로 이용되는 방법은 정전압법과 정전류법이 있다.

3.1 정전류법

정전류법은 이미 알고 있거나 측정할 수 있는 전류를 측정하고자 하는 부품에 가한 다음 그 부품에 걸리는 전압을 측정하여 미지의 임피던스 값을 결정하는 방법이다. 일반적으로, 전자회로에서 측정하고자 하는 저항 R_x 에는 병렬저항 성분이 존재하는데, 저항 R_1, R_2 는 이러한 병렬저항 성분을 의미한다.

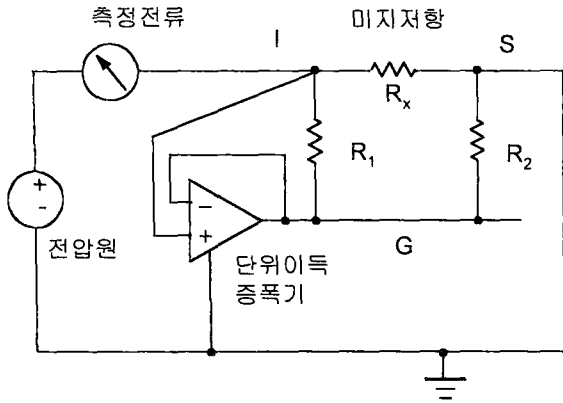


그림 3 정전압 가딩회로
Fig. 3 Constant voltage guarding circuit

그림 3은 정전류 가딩원리를 설명하는데, 노드 I는 신호 발생부에, 노드 S는 신호 측정부에 연결되며, 병렬저항성분 R_1 , R_2 는 노드 G에 연결된다. 그리고 이상적인 단위이득 증폭기의 출력단자 노드 G에는 저항 R_1 , R_2 의 다른 노드가 연결된다. 이때, 신호 발생부를 통해 노드 I에 직/교류 신호를 가하게 되면, op-amp의 출력전압은 입력전압을 추종하기 때문에 노드 G의 전압이 노드 I의 전압과 같아진다. 그러므로 전류원의 전류가 R_1 의 경로를 통해 흐르지 않게 되고 측정하고자 하는 저항 R_x 를 따라 흐르게 된다. 물론 R_2 에도 전류가 흐를 수 있지만 이 전류는 접지되어 있는 곳으로 흐르게 되기 때문에 R_x 에는 영향을 미치지 않는다. 따라서 모든 전류가 R_x 를 따라 흐르기 때문에 R_x 에 걸리는 전압강하를 측정하면 측정하고자 하는 부품 R_x 의 임피던스를 정확하게 측정할 수 있다.

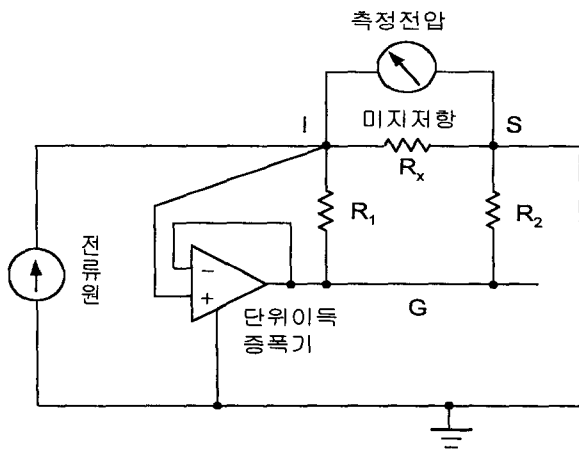


그림 4 정전류 가딩회로
Fig. 4 Constant current guarding circuit

3.2 정전압법

정전압법은 알고있거나 측정할 수 있는 전압을 측정하고자 하는 저항에 가한 다음 그 저항에 흐르는 전류를 확인함으로써 저항 값을 결정할 수 있다. 그림 4는 정전압 가딩 원리를 설명한다. 그림에 보인바와 같이 정전압원을 노드 I에 가

하면 전류는 일반적으로 전류는 노드 G의 경로로 분류하려는 성질을 가지게 되는데, 단위이득 op-amp가 노드 G의 전압을 노드 I에서의 전압과 등전위가 되게 하여 주므로 R_1 에는 전류가 흐르지 않게 된다. 물론 정전류법에서 설명된 경우에서와 같이 R_2 에는 전류가 흐를 수 있으나 이 전류는 접지되어 있는 곳으로 흐르게 되어 측정하고자 하는 저항 R_x 에는 흐르지 않게 되므로 측정오차에는 영향을 미치지 않는다. 따라서 노드 I에 정전압을 가한 상태에서 전원측에 흐르는 전류가 모두 노드 I로 흘러 들어가기 때문에 측정하고자 하는 저항 R_x 의 값을 정확하게 측정할 수 있다.

3.3 가딩기법

표 1은 부품의 저항이나 임피던스 측정을 위한 가딩기법들을 설명하는데 2단자법, 4단자법은 병렬저항성분이 포함되지 않은 부품의 저항이나 임피던스를 측정하기에 적합한 방법이다. 그러나, 병렬저항 성분을 포함하는 경우에 심각한 오차를 포함하기 때문에 적용하기에 부적절하다.

표 1 부품 측정방법과 그 범위

Table 1 The measuring method of the electrical device

측정 방법	측정 범위	오차 요소
2단자법	$R_x > 250\Omega$ 병렬 저항 없음	신호선, 측정선의 전압 강하
4단자법	$10\Omega < R_x < 250\Omega$ 병렬 저항 없음	신호선, 측정선의 전압 강하
개선된 4단자법	$R_x < 10\Omega$ 병렬 저항 없음	
3단자 가딩법	병렬 저항 있음 가딩비 < 10	가아드선의 전압 강하
4단자 가딩법	병렬 저항 있음 $10 < \text{가딩비} < 100$	가아드선의 전압 강하
확장4단자 가딩법	병렬 저항 있음 $100 < \text{가딩비} < 1000$	
6단자 가딩법	병렬 저항 있음 가딩비 > 1000 또는 $R_1, R_2 < 250\Omega$	

측정하고자 하는 부품에 병렬저항 성분이 존재하는 경우, 가딩회로를 포함하는 나머지 측정법들 중에서 측정의 정확도에 따라, 적절한 기법을 선택하는 것이 바람직하다. 여기서, 가아드 비, R_1/R_x 또는 R_2/R_x 는 측정하고자 하는 저항에 대한 병렬저항의 비를 의미한다.

4. 전문가 시스템 설계

전문가 시스템은 전자회로 데이터베이스로부터 메모리상에 전자회로를 구축한 다음, 전기적 연결성을 추적하여 모든 측정해야 할 부품을 탐색한다. 이때, 각각의 탐색 부품 대해 검사규칙들을 적용하여 측정방법과 가딩전략들을 결정함으로써 검사전략테이블을 구축한다. 그리고 검사실행모듈은 구축된

검사 지식베이스를 이용하여 순차적으로 실장보오드에 대한 검사를 실행, 보오드의 양, 불을 판별한다. 그림 5는 전문가 시스템의 구성을 보인다.

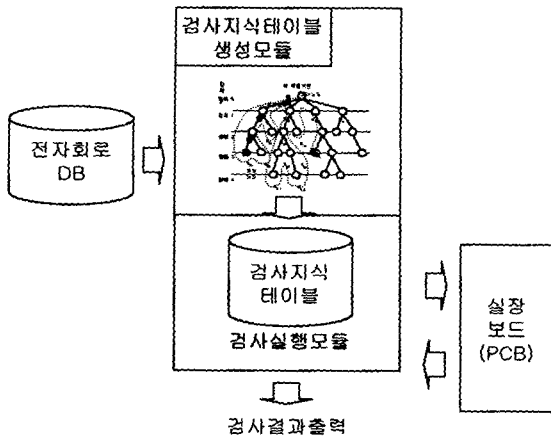


그림 5 전문가 시스템의 구조
Fig. 5 The structure of expert system

4.1 부품 추론 탐색트리

전문가 시스템은 회로 보오드상의 병렬회로를 효율적으로 탐색할 수 있도록 하기 위해 너비 우선 탐색법에 근거하여 초기노드에서 출발하여 같은 깊이의 부품들을 우선적으로 탐색하여 모든 부품들을 탐색하게된다. 그림 6은 너비우선탐색법에 근거한 탐색트리를 설명하는데 노드는 패턴을 표시하며 분기선은 각 노드에 연결되는 부품을 포함한다. 그리고 N_{ij} 는 깊이 i 에서 j 번째 노드를 의미한다. 먼저 전문가 시스템은 초기노드에 연결된 부품을 탐색하는데 깊이 0에서 초기노드가 4개의 분기선으로 확장됨으로써 초기노드에 각각 4개의 부품이 연결되며 4개의 치구편이 세워짐을 알 수 있다. 먼저 깊이 1의 첫번째 노드 N_{11} 으로 확장된다. 여기서 부품 D_{11} 을 탐색하게 되는데 다음에 설명될 검사규칙들을 적용하여 부품 D_{11} 에 대한 검사전략패턴 TP_1 을 생성한다. 여기서 D_{ij} 는 i 번째 깊이의 j 번째 부품이며 여기서 TP_i 는 i 번째 검사전략패턴이다. 다음 노드 N_{12} 를 탐색하여 부품 D_{12} 에 대한 검사전략패턴 TP_2 를 생성한다. 그리고 노드 N_{13} , N_{14} 에 대한 순차적인 트리 탐색을 통해 부품 D_{13} , D_{14} 에 검사전략 패턴 TP_3 , TP_4 를 각각 생성시킨다. 탐색트리 깊이 1의 모든 노드들에 대한 탐색이 완료되면 깊이 2의 노드들 N_{21} , N_{22}, \dots 등에 대해서 탐색을 계속하게 되는데 이때 깊이 2의 노드들부터는 아래 탐색조건들(SC:Search Constraints)을 만족하는 노드들에 대해서만 탐색트리를 확장, 검사규칙들을 적용하여 검사지식 패턴을 순차적으로 작성한다.

- SC 1] 탐색노드가 탐색되지 않은 부품 단 노드인 경우
- SC 2] 탐색노드가 NPN형 트랜지스터의 컬렉터 단 노드인 경우
- SC 3] 탐색노드가 PNP형 트랜지스터의 에미터 단 노드인 경우
- SC 4] 탐색노드가 다이오드의 양극 단 노드인 경우

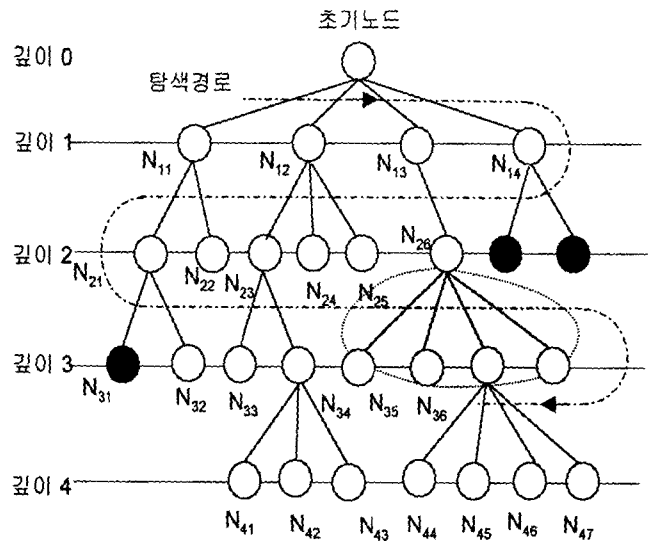


그림 6 부품 탐색트리
Fig. 6 Device search tree

그리고 다시 깊이 3, 깊이 4등으로 탐색의 깊이를 더해가면서 깊이 2의 탐색과정을 반복하게 되는데, 만약 더 이상 탐색될 부품이 존재하지 않는 경우 탐색을 종료하게 된다. 전문가 시스템은 이와 같은 탐색과정을 통해 탐색되는 모든 부품에 대해 각각 검사규칙들을 적용하여 검사패턴을 생성, 검사지식테이블을 작성하게 된다. 그림에서 검은색 노드는 데드엔드 노드이거나 더 이상 탐색될 노드가 없는 경우를 표시한다.

4.2 검사 규칙[3,4,9-13]

전문가 시스템이 추론과정에서 검사지식패턴을 작성하기 위한 규칙들은 가딩전략, 신호원, 지연시간 및 부품검사를 위한 규칙들로 구성되는데 아래에는 검사규칙들 중 수개의 대표적인 규칙들만을 보인다.

RULE 1] $D_i \in R$ 이고 $100m\Omega < RV < 50$ 인 정전류가딩(CC)을 채택한다. 이 규칙은 i 번째 측정부품 타입이 저항이고 그 값이 50Ω 미만으로써 저저항인 경우 과전류로 인한 측정부품이나 회로손상을 막고 측정의 정확도를 제고하기 위해 정전류가딩을 채택하기 위한 규칙이다. 여기서 D_i 는 i 번째 측정부품을 나타낸다. 그림 7은 op-amp를 이용한 정전류 가딩회로 구성으로써 식 (1)에 보인바와 같이, 측정전압이 R_x 에 비례하기 때문에 저저항을 가지는 부품등을 측정하기에 적합함을 보인다.

$$V_{out} = -\frac{R_x}{R_f} V_{in} \tag{1}$$

이 가딩법은 측정하고자 하는 저항이 커패시터와 병렬로 연결되는 경우 정전류에 의해서 커패시터가 충전됨으로써, 상당한 측정 대기시간이 요구되는 단점을 가진다.

RULE 2] $D_i \in D$ 인 경우 정전류가딩(CC)을 채택한다. 이

규칙은 측정부품이 다이오우드인 경우 과전류로 인한 측정부품이나 회로손상을 막기 위해 정전류가당을 채택하기 위한 규칙이다.

RULE 3] $Di \in N$ 또는 $Di \in P$ 인 경우 정전압가당(CV)을 채택한다. 이 규칙은 측정부품이 NPN 또는 PNP형 타입의 트랜지스터인 경우 정전압가당을 채택하여 회로보호와 측정의 정확도를 기하기 위한 규칙이다.

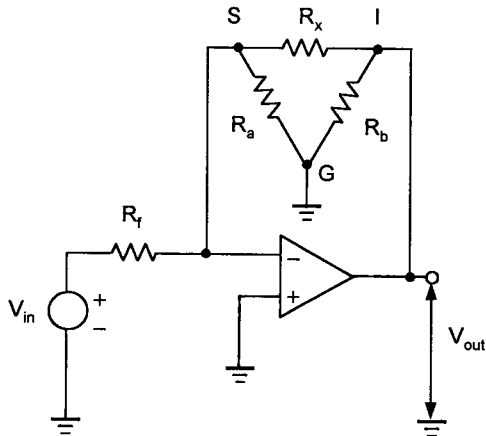


그림 7 정전류 가당회로
Fig. 7 Constant current guarding

RULE 4] $Di \in R$ 이고 $RV \geq 50\Omega$ 이거나 $Di \in C$ 또는 $Di \in L$ 인 경우 정전압가당(CV)을 채택한다. 이규칙은 측정부품이 50Ω 이상의 저항이거나 코일, 콘덴서인 경우 측정부품이나 회로정전압 가당법을 채택한다. 일반적으로 정전류가당하에서 측정부품값보다 큰 배수값의 저항이 오삽되는 경우 측정시 과전압으로 인해 반도체 소자의 파괴를 가져올 수 있다. 또한 op-amp 궤환회로가 측정부품을 포함하기 때문에 가드하고자 하는 부품이 커패시턴스와 결합되는 경우 최대 180°의 위상천이를 보임으로써 op-amp 회로가 불안정해져 커패시턴스 성분이 결합되어 있는 부품을 측정하기는 바람직하지 않다. 따라서 이 규칙은 과전압으로부터 측정부품이나 회로를 보호하고 안정적인 측정회로를 확보하기 위한 규칙이다.

그림 8은 op-amp의 가상단락 특성을 이용한 정전압 가당 회로구성을 보이며 식(2)는 증폭기 출력을 표시한다. op-amp 궤환회로가 노드 I만을 포함 함으로써 궤환신호가 최대 90° 위상천이를 보여 정전류법에 비해 측정회로가 보다 안정적이기 때문에 커패시턴스와 결합된 부품을 검사하기에 적합하다.

또한 식 (2)에 보인바와 같이 측정전압이 R_x 또는 L_x 에 반 비례하기 때문에 높은 저항값이나 임피던스를 포함하는 소자들을 측정하기에 바람직하다.

$$V_{out} = -\frac{R_f}{R_x} V_{in} \quad (2)$$

특히, 커패시터가 충전되는 동안 노드 I를 가상 그라운드 상태로 유지하기 위해서 증폭기의 출력이 그것의 안정상태값을 초과하게 되어 훨씬 큰 전류를 허용함으로써 극히 작은 측정 대기시간이 요구된다.

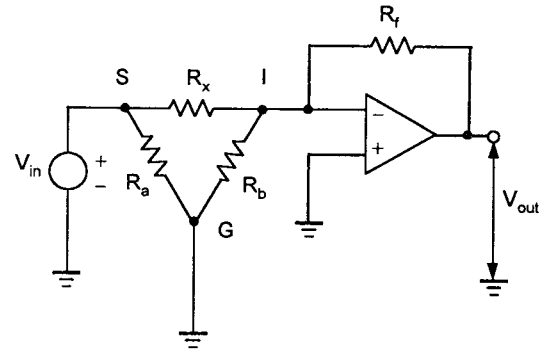


그림 8 정전압 가당회로
Fig. 8 Constant voltage guarding

RULE 5] $\min(Z)$ 인 부품에 연결된 노드를 가드노드로 한다. 여기서 $Z = \{x | x \in \text{노드 S에 연결된 부품}, x \notin \text{NPN}, x \notin \text{PNP}, x \notin \text{D}\}$ 이다. 이 규칙은 그림 6, 7의 노드 S에 연결된 Tr이외의 부품들 중에서 저항 또는 임피던스가 가장 작은 부품에 연결된 노드를 가드노드로 함으로써 하나의 가드노드로써 측정부품의 전기적 분리효과를 극대화하기 위한 규칙이다. 그림 5의 탐색트리에서 노드 N_{26} 는 4개의 분기선으로 확장되는데, 이것은 노드 N_{26} 가 4개의 부품들에 연결된다는 것을 의미한다.

RULE 6] $Di \in R$ 이고 $5\Omega \leq RV < 50\Omega$ 인 경우 신호원을 DC 10mA 정전류원으로 하고 측정지연시간을 5ms로 한다. 여기에서 저항범위는 측정의 정확도를 기하기 위해 저항값 100mΩ ~ 50MΩ을 8개의 범위로 분류하는데, 이 규칙은 측정하고자 하는 저항이 저항범위2($5\Omega \leq RV < 50\Omega$)에 속하는 경우 정전류 신호원5(10mA)와 지연시간2(5ms)가 각각 최적한 신호원과 지연시간임을 보인다. 여기서 정전류 값 $1\mu A \sim 50mA$ 가 신호원 1-6의 6개의 정전류원으로 구분되며 신호지연시간은 0~3S가 지연시간 1-10의 10개의 범위로 구분된다.

RULE 7] $Di \in R$ 이고 $500\Omega \leq RV < 5k\Omega$ 인 경우 신호원을 DC 3V 정전압원으로 하고 측정지연시간을 20ms로 한다. 이 규칙은 측정하고자 하는 저항이 저항범위4($500\Omega \leq RV < 5k\Omega$)에 속하는 경우 신호원 7(DC 정전압 3V)과 지연시간4(20ms)가 각각 최적한 신호원과 지연시간임을 보인다.

RULE 8] $Di \in C$ 이고 $30\mu F < CV < 300\mu F$ 인 경우 AC 160Hz, 0.3Vrms 정전압원을 신호원으로 하고 지연시간을 200ms로 한다. 측정의 정확도를 기하기 위해 커패시턴스 범위는 1pF ~ 50mF을 9개의 범위로 분류하는데 이 규칙은 커패시턴스가 범위7($30\mu F < CV < 300\mu F$)에 속하는 경우 최적한 신호원 10(AC 160Hz, 0.3Vrms)와 측정지연시간 7(200ms)을 선택하기 위한 규칙이다. 여기서 AC 정전압원은 16Hz ~ 16KHz의 주파수를 4개로 구분하여 신호원 8-11의 6개 타입으로 한다.

RULE 9] $Di \in L$ 이고 $50mH < LV < 500mH$ 인 경우 AC 16Hz 0.3Vrms 정전압원을 신호원으로 하고 측정지연시간을 50ms로 한다. 인덕턴스 범위는 측정의 정확도를 기하기 위해 인덕턴스 범위 1μH ~ 5H를 7개의 범위로 분류하게 되는데, 이 규칙은 인덕턴스가 범위5($50mH < CV < 500mH$)에 속하는 경우 최적한 신호원 8(AC 16Hz 0.3Vrms)과 지연시간5(50ms)를 선택하기 위한 규칙이다.

RULE 10] $D_i \in D$ 인 경우 DC 50mA 정전류원을 신호원으로 하고 측정지연시간을 5ms로 한다. 이 규칙은 다이오드의 포화특성(ON) 시험에 유효한 신호원 6과 지연시간 2를 선택하기 위한 규칙이다.

RULE 11] $D_i \in NPN$ 또는 $D_i \in PNP$ 인 경우 포화특성시험과 비포화특성시험을 실시한다. DC 50mA 정전류원을 신호원으로 하고 측정지연시간을 5ms로 한다. 이 규칙은 Tr의 포화특성(ON) 시험과 비포화특성(OFF) 시험에 효과적인 신호원 6과 지연시간 2를 선택하기 위한 규칙이다.

RULE 12] $D_i \in R$ 또는 $D_i \in D$ 또는 $D_i \in NPN$ 또는 $D_i \in PNP$ 인 경우 측정오차가 10%이내에 포함되는 경우를 양품으로 판정한다. 일반적으로 측정부품이 저항인 경우 측정값이 정격값의 10%이내에 드는 경우를 양품으로 판정한다.

RULE 13] $D_i \in C$ 또는 $D_i \in L$ 인 경우 측정오차가 20%이내에 포함되는 경우를 양품으로 판정한다. 일반적으로 측정부품이 콘덴서나 코일의 경우 측정값이 정격값의 20%이내에 드는 경우를 양품으로 판정한다.

RULE 14] $D_i \in C$ 또는 $D_i \in L$ 인 경우로써 측정오차가 20%를 초과하는 경우 양품보오드의 측정치를 보정값으로 하여 비교값으로 한다. 측정부품이 콘덴서나 코일인 경우 회로패턴의 특성에 영향을 심각하게 받기 때문에 정상적인 경우에도 실측값이 정격값의 20% 허용오차 범위를 초과할 수 있다. 이러한 경우 양품 보오드의 측정치를 보정치로 하여 비교를 위한 기준값으로 한다.

5. 실험결과 및 고찰

본 연구에서는 전자회로 보오드의 테스트 패턴을 자동으로 생성하는 자동 테스트 테이블 생성 전략을 제안하였다. 따라서, 제안된 전문가 시스템의 정확성을 검증하기 위해서는 주어진 모델에 대해서 자동 테스트패턴 테이블 작성 결과를 검증해야 한다. 그림 9는 성능 검증을 위해 도입된 전자회로 모델을 보인다. 전자회로는 초퍼회로의 제어회로로서 T_1 은 펄스 트랜스의 2차측을, T_2 는 100/6V 교류변압기의 2차측을 표시한다. 그리고, 16, 17번 노드는 초핑을 위한 전력용 트랜지스터의 베이스와 에미터 단자를 표시한다. 제안된 모델은

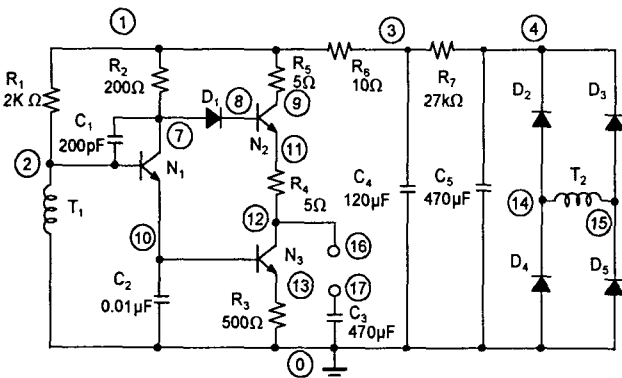


그림 9 성능검증을 위한 전자회로
Fig. 9 The electronic circuit for performance evaluation

총 18개의 노드로 구성된다. 전문가 시스템은 데이터베이스로부터 1번노드를 초기노드로 하여 전자회로의 전기적 연결성을 추적, 각 부품을 탐색하고, 검사규칙을 적용하여 각 부품에 최적한 검사전략패턴을 수립, 표 2로 표시되는 검사전략 테이블을 생성하였다.

본 실험에서는 전문가 시스템이 수립한 검사전략의 유효성을 검증하기 위해서 그림 9에 보인 회로상의 각각의 전자 부품들에 대해 표 2의 제안된 검사전략에 따라 검사회로를 구성하여 그 측정값을 표 2의 측정값 항목에 기록하였다. 또한 측정기법에 따라 대응하는 식 (1)과 식 (2)를 이용, 측정값을 실제값으로 환산하여 표 2의 환산값 항목에 표시하였고 또한 그 허용오차를 기록하였다. 대표적인 몇가지 사례를 설명하면 다음과 같은데, 지연시간에 대한 설명은 생략된다.

PT1의 경우 RULE 4]에 의해 가당타입은 2이고 RULE 7]에 의해 신호타입이 7이다. 따라서 측정회로 또는 실험회로는 정전압 가당회로(그림7)이며 신호원은 정전압 DC 3V이다. 이때 측정된 값이 1.17V이므로 환산치는 식(2)에 의해

$$R_x = \frac{V_{i n}}{V_{out}} \times R_f = \frac{3}{1.508} \times 100 = 1989 \Omega$$

이 됨을 알 수 있다.

PT4의 경우 부품이 저저항의 경우로써 RULE 1]에 의해 가당타입은 1이고 RULE 6]에 의해 신호타입은 5이다. 따라서 측정회로 또는 실험회로는 정전류 가당회로(그림6)이며 신호원은 정전류 10mA, DC 3V이다. 측정된 값이 5.5mV이므로 환산치는 식(2)에 의해

$$R_x = \frac{V_{out}}{V_{i n}} \times R_f = \frac{0.0055}{3} \times 5100 = 9.35 \Omega$$

이 됨을 알 수 있다.

PT5의 경우 펄스 트랜스의 경우로써 전문가 시스템은 2차측 코일을 RULE 4]에 의해 정전압 가당회로하에서 RULE 9]에 근거하여 신호원 8, 즉 정전압 AC 0.3V, 16Hz를 인가하여 측정할 것을 제안한다. 측정 결과는 0.081V로서 아래와 같이 환산하면 268mH가 된다. 따라서 허용오차가 7.6%로써 양품의 코일이 정확하게 삽입되어 있음을 확인할 수 있다.

$$L = \frac{V_{out}}{V_{i n}} \times \frac{R_f}{2 \pi f} = \frac{0.081}{0.3} \times \frac{100}{6.28 \times 16} = 0.268(H)$$

PT9의 경우 다이오드 측정의 경우로써 RULE 2]에 의해 정전류 가당회로하에서 그리고 RULE 10]에 의해 정전류 신호원 6을 이용하여 측정할 것을 제시한다. 측정결과는 0.7V로 허용오차가 0%임을 알 수 있다.

표 2 전문가 시스템의 추론결과
Table 2 Inference results of the expert system

PT #	부품 타입	고유 ID	정격 값	임력 핀#	출력 핀#	가드 핀#	신호 타입	지연 시간	가동 타입	특성 시험	측정값 (V)	환산 값	측정 오차 (%)
1	R	1	2kΩ	1	2	10	7	20	2		0.5080	1989Ω	0.5
2	R	2	200Ω	1	7	10	7	10	2		1.4080	213Ω	6.5
3	R	5	5Ω	1	9	3	5	5	1		0.0027	4.59Ω	8.2
4	R	6	10Ω	1	3	2	5	5	1		0.0055	9.35Ω	6.5
5	T	1	290mH	2	0		8	50	2		0.0810	268mH	7.6
6	C	1	200pF	2	7	0	9	10	2		0.0150	287pF	43.5
7	N	1	0.7V	7	2	10	6	5	1	ON	0.7200		2.8
8	N	1	3.0V	7	2	10	6	5	1	OFF	3.0100		0.3
9	D	1	0.7V	7	8		6	5	1	ON	0.7000		0.0
10	N	2	0.7V	9	8	11	6	5	1	ON	0.6700		4.2
11	N	2	3.0V	9	8	11	6	5	1	OFF	2.9500		1.7
12	R	7	27kΩ	3	4	1	7	10	2		0.0115	26010Ω	3.7
13	C	4	120μF	3	0	1	9	200	2		3.4710	115μF	4.2
14	C	2	0.01μF	10	0		9	50	2		0.0033	0.011μF	10
15	N	3	0.7V	12	10	13	6	5	1	ON	0.6800		2.9
16	N	3	3.0V	12	10	13	6	5	1	OFF	3.1000		3.3
17	R	4	5Ω	11	12		5	5	1		0.0027	4.59Ω	0.2
18	C	5	470μF	4	0	3	9	500	2		0.0630	247μF	47.4
19	D	2	0.7V	4	14		6	5	1	ON	0.7100		1.4
20	D	3	0.7V	4	15		6	5	1	ON	0.6900		1.4
21	T	2	560mH	14	15		8	50	2		0.1510	501mH	10.5
22	R	3	500Ω	13	0		7	20	2		0.5880	510Ω	2.0
23	D	4	0.7V	14	0		6	5	1	ON	0.7000		0.0
24	D	5	0.7V	15	0		6	5	1	ON	0.7100		1.4

T13의 경우 콘덴서 측정의 경우로써 RULE 4]에 의해 정전압 가동회로하에서 RULE 8]에 의해 신호원 9가 제안된다. 정전압 가동회로, 신호원 9, 즉 AC 0.3V 160Hz 정전압원으로 측정된 결과는 34.7mV이고 환산값은 식 (3)에 의해 얻어질 수 있다. 그리고 환산결과 4.2%의 허용오차내에 있음을 확인할 수 있다.

$$C = \frac{V_{out}}{V_{in}} \times \frac{1}{R_f \times 2\pi f}$$

$$= \frac{3.470}{0.3} \times \frac{1}{100 \times 6.28 \times 160} = 0.000115(F)$$

다음 PT15의 경우 트랜지스터를 측정하는 경우로써 RULE 3]에 의해 정전류 가동회로, RULE 11]에 의해 정전류 신호원 6에 의해서 측정되는데 실장상태에서 컬렉터에 신호 전압이 인가된 상태에서 베이스에 신호전압을 인가한 후 베이스와 에미터간의 다이오우드 포화특성(ON) 검사를 실시한다. 반면에 PT 16의 경우 베이스를 그라운드에 연결한 후 베이스와 에미터간의 다이오우드 비포화특성(OFF) 검사를 실시한다. 만약 측정결과가 10%이내에 드는 경우 정상으로 판정하게 된다. PT7-8, PT10-11, PT15-16의 경우 RULE 12]

에 의해 모두 허용범위내에 포함됨으로써 정상적인 Tr임을 확인할 수 있다.

전체적으로 양품의 저항이나 Tr, 트랜스, 다이오우드의 경우 측정오차가 10% 이내로 제한되고 콘덴서의 경우 20% 이내로 제한됨으로써 각각 RULE 12]와 RULE 13]에 의해 모든 정상임으로 판정되었다. 그러나 PT6번이나 PT18번의 경우처럼 실장기판상의 회로의 특수성으로 인해 측정결과가 허용오차범위를 벗어나는 경우가 발생할 수 있는데 이러한 경우는 정확한 정격값을 측정하는 것이 사실상 어려운 경우로써 RULE 13]에 의해 양품 보오드의 측정값을 보정값으로 결정된 후 그 값을 기준으로 측정결과가 허용오차범위내에 있는 지를 비교하여 양부를 판정하도록 한다. 이 경우 오차가 40%를 넘어 정확한 실제 콘덴서의 용량측정은 불가능하지만 양품보드에 대한 측정값을 보정치로 하여 새로운 기준값으로 하고 검사대상 보오드의 해당 부품에 대한 측정값을 그 기준값과 비교함으로써 미삽이나 오삽, 접촉불량, 그리고 부품파손 등의 경우를 정확히 검사할 수 있다.

이상의 실험결과를 통해 전문가 시스템이 각 부품의 특성과 회로를 인식, 검사규칙들을 기반으로 각 부품에 대해 다양한 신호원과 지연시간, 가동전략들 중에서 가장 유효한 검사 전략을 자동으로 수립할 수 있음을 알 수 있다. 또한 검사규칙들의 유효성이 입증됨으로써 제안된 전략이 실장 부품 검사 시스템의 자동 검사전략 수립 지원을 위해 효과적으로 활용될 수 있음을 확인할 수 있다.

6. 결 론

본 연구에서는 표면실장조립라인에서 대량 생산되는 실장 PCB를 검사하여 아날로그 부품의 결함을 신속, 정확하게 판별함으로써 생산제품의 고품질화와 생산성을 크게 향상시킬 수 있는 전자회로보드 검사시스템의 검사테이블 자동 생성 전문가 시스템을 제안하였다. 전문가 시스템은 DB로부터 회로 연결성을 자동으로 추적하여 측정하고자 하는 부품과 그 회로패턴을 정확하게 확인한 다음, 고도 전문가의 경험적 지식에 의해 저항, 콘덴서, 코일, 다이오우드 그리고 Tr 등과 같은 아날로그 부품들에 대해서 미삽, 역삽, 오삽문제 등을 정확하게 검사할 수 있도록 검사패턴을 작성, 자동적으로 검사지식 테이블을 구축하도록 하였다.

전문가 시스템은 평가결과에서 검사규칙들을 근거로 부품의 특성과 회로를 인식하여 정확하게 각 부품에 대한 검사전략을 자동으로 수립할 수 있음을 보였다. 그리고 실험 및 관찰을 통해 수립된 검사전략들의 유효성과 정확성이 입증되었다. 따라서 제안된 전략이 전자회로 보오드 검사시스템의 자동 검사전략 수립지원을 위해 효과적으로 활용될 수 있을 것으로 기대된다.

참 고 문 헌

[1] Jon Turino, "Functional Testing's Place In Electronics Manufacturing", Evaluation Engineering, pp 58-61, September 1984.
[2] Reynold, "In-Circuit McTesters ? or the Future of In-Circuit Test", Evaluation Engineering, pp 8-15,

February 1987.

- [3] David T. Crook, "Analog In-Circuit Component Measurements: Problems and Solutions", Hewlett-Packard Journal, pp 34-42 march 1979.
- [4] Steve J Baker, "Analog-Component Faults Yield to In-Circuit Testing", GenRad journal pp 15-20.
- [5] Peter Hansen, "Ensuring ASIC Testability at the Board Level Tools and Strategies", ATE & Instrumentation Conference, pp 33-43 1987.
- [6] John J. Arena, "Calculating the Effective Pattern Rate for High-Speed Board Test Applications", IEEE Trans. Industrial Electroics, Vol. 36, No. 2, pp 164-174, May 1989.
- [7] Ed O. Schiotzhauer, "User-Oriented Software for an Automatic Circuit-Board Tester", Hewlett-Packard Journal, pp 22-27, March 1979.
- [8] S. A. Cohen, "Maintaining timing accuracy in high pin-count VLSI module test systems," in Proc. 1987 Int. Test Conf., ppm 779-789.
- [9] 고윤석, 정경희, 인쇄회로기판의 자동복합 검사/진단 시스템 개발, 과학기술처 기술지도보고서, 1994.
- [10] 고윤석외 3인, "지능형 회로보오드 검사 시스템 설계", 대한전기학회 하계학술대회논문집, pp.660-662, 1998.
- [11] 고윤석, 최병근, "부품이 실장된 아날로그 회로보오드의 검사전략에 대한 연구", 대한전기학회 하계학술대회 논문집, pp.2196-2198, 2001.
- [12] 고윤석, 한길희외 "전기회로 보오드의 RLC 병렬회로 검사를 위한 위상검출회로 설계", 대한전기학회 전기기기 및 에너지변환시스템학회 춘계학술대회 발표논문집, 2002.
- [13] 고윤석, "생산라인에서 SSA 기법에 근거한 디지털 회로 보오드 검사기술", 대한전기학회 하계학술대회 발표논문집, pp. 2193-2195, 2001.

저 자 소 개



고 윤 석(高 銳 錫)

1984년 2월 광운대 공대 전기공학과 졸업. 1986년 2월 광운대 대학원 전기공학과 졸업(석사). 1996년 2월 광운대 대학원 전기공학과 졸업(박사). 1986년 3월~1996년 3월 한국전기연구소 선임연구원. 1996년 4월~1997년 2월 포스코 경영연구소 연구위원. 1997년 3월~현재 남서울대학교 전자정보통신공학부 부교수.