

1. 서론

평판 디스플레이는 무게, 부피, 전력소비가 큰 음극선관(Cathode Ray Tube, CRT)을 대체하기 위하여 지난 20여년간 많은 연구가 진행되었다. 평판 디스플레이는 주로 휴대용 컴퓨터의 디스플레이, 자동차용 항법 장치의 디스플레이, 휴대 전화용 디스플레이, 군용 제품의 헬멧에 부착되는 디스플레이, 각종 계기판 디스플레이, 캠코더(camcorder)의 뷰파인더(viewfinder) 등에 응용되어 사용되고 있으며, 수년 전부터 PDP를 중심으로 대화면 텔레비전 및 고선명 텔레비전(High Definition Television, HDTV)용으로 사용되기 시작하였다. LCD와 OLED 또한 소면적 디스플레이 뿐 아니라 대화면 디스플레이, 특히 텔레비전 용으로 그 영역을 넓히기 위하여 많은 연구가 되

어야 한다. 따라서 본 고에서는 여러 종류의 평판 디스플레이 소자들 중 STN-LCD, TFT-LCD, PDP, PM-OLED, AM-OLED의 동작 원리를 살펴보고, 이들 디스플레이 소자의 구동 방식과 구동 회로에 대하여 설명한다.

2. STN-LCD

2.1 액정의 특성 및 LCD의 동작 원리

액정(Liquid Crystal, LC)은 길고 평평한 네마틱(nematic) 분자로 되어 있으며, 이 분자는 긴 축과 평행하게 줄을 서게 되며 긴 분자의 끝은 반 데르 발스 힘(Van der Waals force)에 의하여 서로 결합함으로써 고분자 체

특집 「디스플레이」 I

평판 디스플레이의 구동 방식 및 구동 회로

권오경*

어지고 있다.

평판 디스플레이 소자는 크게 분류하면 방출형(emissive type)과 비방출형(nonemissive type)으로 구분할 수 있다. 방출형 평판 디스플레이 장치로 플라즈마 디스플레이 패널, 유기 EL, 발광 다이오드(Light Emitting Diode, LED), 전계 방출 디스플레이(Field Emission Display, FED) 등이 있고, 비방출형 디스플레이 소자로는 액정 디스플레이(Liquid Crystal Display, LCD), Electrochromic Display(ECD), Digital Mirror Device(DMD), Actuated Mirror Device(AMD), Grating Light Valve(GLV) 등이 있다.

평판 디스플레이 구동 회로를 설계하기 위해서는 평판 디스플레이 소자의 구동 원리 및 구동 방식을 이해하고 있

음을 형성한다. 액정이 디스플레이에 응용될 수 있는 것은 방향에 따라 반사율이 다른 광학적 이방성과 전계 내에서 액정 분자를 정렬시킬 수 있는 전기적 이방성의 두 물리적 특성 때문이다. 전형적인 TN(Twisted Nematic)형 액정 셀(cell)을 그림 1에 도시하였다. 긴 액정 분자의 한쪽 끝이 상하 유리 기판에 있는 정렬 층인 폴리이미드(polyimide)에 고정되고 액정 분자의 장축은 문지르는 방향으로 고정된다. 따라서 상하면의 유리판이 서로 직교되도록 문지르면 그림 1(a)에서 보는 바와 같이 액정 분자의 체인은 90도 비틀어지게 되어 국부적인 광학축이 앞면으로부터 뒷면까지 90도 회전하게 된다. 이에 비하여 STN(Super Twisted Nematic)은 액정이 270도 비틀어져 있는 것으로 TN 액정보다 광투과 곡선이 더욱 비선형

* 한양대학교 전자전기컴퓨터공학부

평판 디스플레이의 구동 방식 및 구동 회로

적인 특성을 가지고 있다. On/off의 광학적 효과를 얻기 위하여 셀의 바깥쪽에 편광판을 서로 직교하는 방향으로 부착하면 액정에 바이어스가 인가되지 않은 상태, 즉 off 상태에서는 그림 1(a)에서와 같이 상층의 편광판을 통과한 빛이 액정에서 90도 회전되어 아래쪽의 편광판으로 통과해서 나오게 된다. 액정에 바이어스가 인가되면 그림 1(b)에서 보는 바와 같이 액정 분자들의 체인이 전계 방향으로 정렬되어 상층 편광판을 통과한 빛은 액정을 통과하여도 회전되어 있지 않기 때문에 하층 편광판을 통과하지 못한다. 이와 같은 배열을 갖고 있는 경우 바이어스가 인가되지 않은 상태에서 빛을 통과시키기 때문에 정상 백색 (normally white)이라 말하고, 두 개의 편광판을 서로 평행하도록 배열하면 그 반대의 현상이 되므로 정상 흑색 (normally black) 상태를 갖는 액정 판을 만들 수 있다.

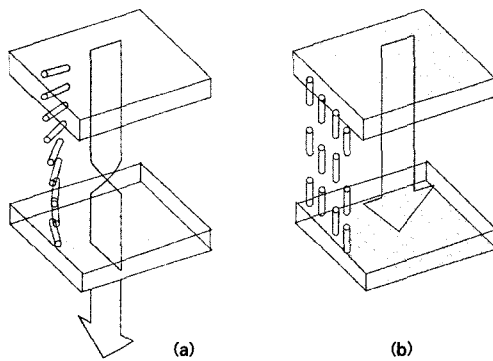
2.2 STN-LCD의 특성

STN-LCD의 액정은 액정의 응답 시간 동안 액정에 인가된 실효(RMS) 전압에 따라 응답한다^[1]. 액정의 응답 시간은 전압을 액정에 인가했을 때 빛이 투과하도록 액정이 배열되는 시간과 인가한 전압을 제거했을 때 다시 빛이 투과하지 못하도록 액정이 배열되는데 걸리는 시간을 더한 시간이다. 일반적으로 STN 액정의 응답 시간은 200~250msec인데, 요즘의 시장 요구에 맞게 동화상을 표현하기 위해서는 액정의 응답 시간이 50msec 정도 되어야 한다. STN-LCD 패널의 전극은 ITO로 구성되어 있기 때문에 저항이 높고, 커패시턴스(capacitance) 성분이 커서 저역 통과 필터(low pass filter)와 같이 응답하며, 주파수에

따라서 액정의 광투과율이 변하는 특성을 가지고 있다. 그러므로 주파수에 따라서 광투과율이 일정한 주파수 대역의 파형을 액정에 인가하여야 하고, 화상 신호에 따라서 주파수 변화가 적은 구동 방식을 사용하여야 고화질을 구현할 수 있다. 또한 액정은 직류(DC)가 인가되면 액정의 특성이 열화되기 때문에 액정에 인가되는 화상 신호의 극성을 매 화면마다 바꿔야 한다.

2.3 APT(Alt & Pleshko Technique) 구동 방식

APT 구동 방식은 처음으로 STN-LCD를 구동하기 위해 사용되었고, 지금도 주로 사용되는 방식이다. APT 구동 방식의 구동 파형을 그림 2에 나타내었다^[1,2]. 행을 순차적으로 선택하다가 마지막의 행이 선택된 후에는 새로운 화면이 시작되어 다시 처음 행부터 선택되는 과정을 반복하게 된다. 그림 2에서 한 행의 선택 기간인 Δt 는 한 화면을 표시하는 시간 T 를 행의 수인 N 으로 나눈 것으로, 이 값은 패널의 해상도(resolution), 화면 주파수(frame frequency), 계조(gray scale)가 증가함에 따라 감소하게 되고 반면 행 전극에 인가되는 전압은 증가한다. 그림 2에서 행 전극의 전압은 순차적으로 전압 S 가 인가되어 1개의 전극을 선택하고 선택되지 않은 행 전극에는 0V를 인가한다. 한 개의 행 전극이 선택되면 선택된 시간동안 행 전극과 연결된 열 전극에 입력된 화상 신호에 따라서 $-D$ 혹은 $+D$ 의 전압이 인가된다. 화소를 on 시키려면 열 전극에 $-D$ 전압을 인가하여 선택된 화소의 실효전압을 크게 하고, off 시키려면 $+D$ 전압을 인가하여 실효 전압을 작게 한다. 화소에 인가된 실효 전압을 구하기 위해서 행 전



(a) 전압을 인가하지 않은 경우 (b) 전압을 인가한 경우
그림 1. TN LCD의 광 투과 원리

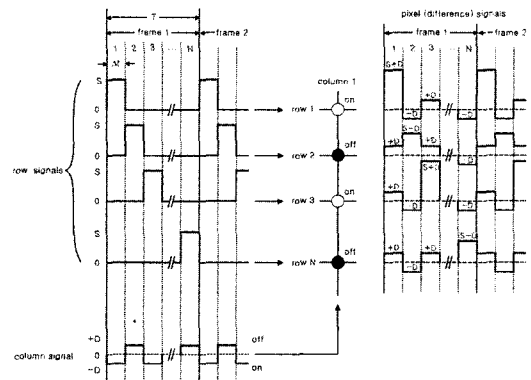
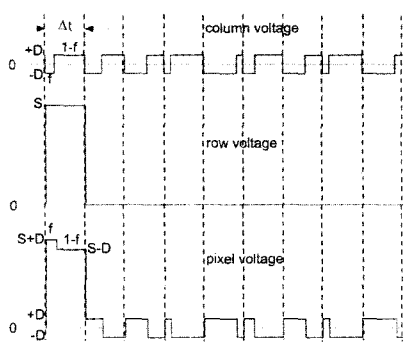
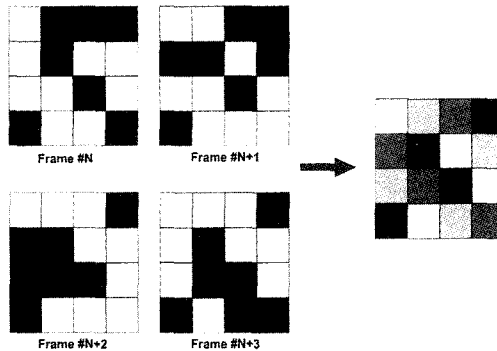


그림 2. APT 구동 방식의 구동 파형



(a) 펄스 폭 변조(PWM) 방식의 구동 파형



(b) FRC에 의한 계조 표시 방식

그림 3. 계조 표시를 위한 구동 방식

극과 열 전극의 전압차를 나타내면 그림 2의 오른쪽과 같이 나타나는데 on되는 화소가 선택되었을 때 S+D의 전압이 인가되고, off되는 화소가 선택되었을 때에는 S-D의 전압이 인가되며 선택되지 않았을 때에는 +D나 -D의 전압이 인가되는 것을 알 수 있다.

STN-LCD를 구동할 때, 앞서 설명한 바와 같이 액정이 직류 전압이 인가되면 액정의 특성이 열화되기 때문에 실제 구동을 할 때는 매 화면마다 액정에 인가되는 화상 신호 전압의 극성을 바꾸어야 하며, 그 결과 행 전극의 전압 변화 진폭은 2배가 된다. 액정에 인가되는 전압의 극성을 바꾸는 방식에는 화면이 바뀔 때마다 행 전극과 열 전극의 전압 극성을 0V를 기준으로 바꾸는 APT 구동 방식이 있고, 행 전극과 열 전극의 전압 준위를 바꾸는 IAPT (Improved APT) 방식이 있다¹⁴⁾.

2.4 계조(gray scale) 표시를 위한 구동방식

화면에 명암을 나타내기 위해서는 계조를 표시할 수 있는 구동방식이 필요하다. 현재 STN-LCD에 계조를 표현하기 위해 사용하는 방식은 펄스 폭 변조(Pulse Width Modulation, PWM) 방식과 화면 비율 조절(Frame Rate Control, FRC) 방식이다. 이 방식들을 사용하기 위한 전제 조건은 화소의 응답시간 내에 한 화면의 신호가 입력되어야 하며, 이 기간 동안에 인가된 실효 전압에 따라 화소가 응답하는 것이다.

먼저 펄스 폭 변조(PWM) 방식¹⁵⁾은 N비트의 계조를 표시하고자 할 때 그림 3(a)와 같이 한 개의 행이 선택된 기간(At)을 2^N-1 등분하여 화상 신호에 따라서 화소에 인가

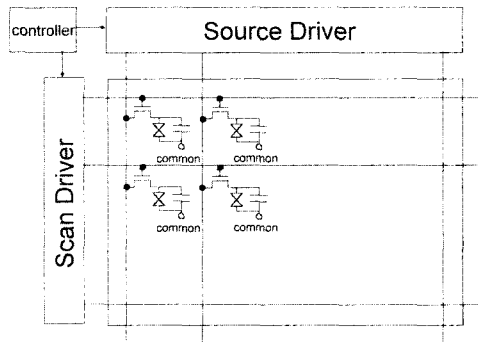


그림 4. TFT-LCD의 구조

되는 실효 전압을 변화시키는 방법이다. 일반적으로 펄스 폭 변조 방식은 계조가 증가함에 따라 주파수가 증가하고, STN-LCD 패널이 저역 통과 필터와 같은 특성이 있기 때문에 16계조 이상의 구현은 어렵다.

다른 계조 표현 방법인 FRC¹⁶⁾는 가장 많이 사용되는 방법으로 펄스 폭 변조 구동방식에서의 한 화면을 여러 개의 부화면(sub-frame)으로 나누어서 계조를 표현하는 방법이다. 그림 3(b)에서와 같이 4개의 부화면 중에서 동작시키는 부화면의 개수 만큼의 계조가 표현된다. 결국 4화면을 합성하여 그림 3(b)의 오른쪽 그림과 같이 한 개의 화면으로 만드는 것이다. 여기서 부화면의 수는 표현하고자 하는 계조가 M 비트라면 2^M-1 개이고, 각각의 화상정보는 비트 가중치(weight) 만큼의 부화면동안 신호를 인가한다. FRC 방식도 펄스 폭 변조 방식과 마찬가지로 계조가 증가하면 부화면의 수가 증가하기 때문에, 주파수가 증가하게 되어 사용하기 어렵다.

3. TFT-LCD

3.1 TFT-LCD의 동작 원리

TFT-LCD는 2장에서 설명한 STN-LCD와는 달리 각 화소에 박막 트랜지스터(Thin-Film Transistor, TFT)를 사용하여 화상 신호의 표시를 제어한다. TFT-LCD의 구조와 동작을 설명하면 다음과 같다. 그림 4에서 보는 바와 같이 TFT-LCD의 열 전극은 박막 트랜지스터의 소오스(source)에 연결되고, 행 전극은 박막 트랜지스터의 게이트(gate)에 연결되어 있다. 게이트 구동회로(gate driver 또는 scan driver)는 행에 순차적으로 주사 신호를 인가하고, 주사 신호가 인가된 행 전극에 연결된 박막 트랜지스터들을 on 시킨 후, 이들 박막 트랜지스터의 소오스 전극에 데이터 구동회로(data driver 또는 source driver)로부터 공급된 화상 신호가 인가되어 액정에 해당 화상 신호를 전달하게 된다. 이와 같이 각 화소에 위치한 박막 트랜지스터를 이용해 화상 신호의 전달을 제어함으로써 TFT-LCD는 STN-LCD에 비하여 화소간의 누화를 현저히 감소시킬 수 있다.

TFT-LCD도 앞에서 언급한 STN-LCD와 같이 액정의 양단에 직류 바이어스가 인가되면 액정의 특성이 열화되기 때문에, 화면마다 액정에 인가되는 전압의 극성을 바꾸면서 구동을 한다. 이처럼 액정에 인가되는 화상 신호의 극성을 바꾸어주는 것을 반전(inversion)이라 하고, 이러한 반전 방식에는 그림 5에 나타난 바와 같이 화면 반전(frame inversion), 열 반전(column inversion), 행 반전(line inversion), 점 반전(dot inversion)의 4가지 방법이 있다. 화면 반전은 한 화면에서 전체 화소에 동일한 극성의 화상 신호를 인가하고 화면이 바뀔 때마다 화소 전체의 극성을 바꾸는 방식이고, 열 반전은 한 화면에서 이웃한 열 전극의 극성이 다르고 화면이 바뀌면 각각의 열 전극의 극성이 반전되는 방식이며, 행 반전은 한 화면에서 이웃한 행의 극성이 다르고 화면이 바뀌면 각각의 행의 극성이 반전되는 방식이다. 그리고, 점 반전은 이웃한 모든 화소의 극성이 서로 다른 형태로 매 화면마다 극성이 반전된다. 이러한 반전 방식을 사용하는 이유는 누화등에 의한 화면이 깜빡거리는 플리커(flicker)를 감소시키기 위한 것으로, 4개의 반전 방식 가운데 점 반전이 누화를 가장 효과적으로 상쇄시키기 때문에 여러 반전 방식 중에서 가장 고화질

을 잘 표현할 수 있는 방식이다.

3.2 데이터 구동회로 (data driver)

3.2.1 아날로그 구동(analog driving) 방식

그림 6(a)에 나타난 바와 같이 아날로그 구동회로는 입력되는 아날로그 화상신호를 샘플링(sampling)하여 화소에 전달하기 위해 시프트 레지스터(shift register)와 아날로그 스위치를 필요로 한다. 데이터 구동회로의 시프트 레지스터는 수평 동기신호(Hsync)를 입력 받아 수평 클럭(Hclock)에 동기되어 출력 신호를 순차적으로 발생시키고, 시프트 레지스터의 출력 신호가 아날로그 스위치의 on, off를 제어한다. 따라서 시프트 레지스터는 아날로그 스위치에 입력되는 아날로그 화상신호를 샘플링 하기에 충분한 속도로 동작하여야 하며 데이터의 클럭은 각 비디오 모드(video mode)에 따라 결정된다. 일반적으로 해상도가 높아질수록 빠른 클럭 속도가 요구된다.

이와 같은 아날로그 구동회로는 음극선관 또는 일반적인 평판 텔레비전에 사용되는 화상신호를 그대로 이용할 수 있는 장점을 가지고 있지만, 샘플링 회로의 제한된 대역폭(bandwidth)으로 인해 그래픽 분야 등의 고해상도가 요구되는 분야에는 사용이 곤란한 단점이 있다.

3.2.2 디지털 구동(digital driving) 방식

디지털 구동회로와 아날로그 구동회로의 가장 큰 차이점은 그림 6(b)에서 보는 바와 같이 화상신호가 디지털, 즉 이진수(binary value)로 입력된다는 것이다. 디지털 구동회로는 아날로그 구동회로의 단점으로 지적되었던 샘플링 회로의 제한된 대역폭 문제를 해결할 수 있고, 구동회로 외부에 별도의 DAC 없이 디지털 인터페이스가 가능하다. 또한, 아날로그 구동회로에 비하여 샘플링 오류가 적기 때문에 정확한 화상신호의 계조 표현에 유리하다.

디지털 구동회로 구성의 가장 큰 특징은 디지털-아날로그 변환 블록이 구동회로 내에 포함되어 있다는 점이다. 그리고 또 하나의 특징은 입력 레지스터(input register)와 저장 레지스터(storage register)에 있다. 입력 레지스터는 한 행 전극에 해당하는 디지털 화상신호를 순차적으로 입력 받아 부하 신호가 인가되면 입력된 모든 화상 신호를 저장 레지스터에 동시에 전달하고, 다음 행의 화상신호를 순차적으로 입력 받게 된다. 입력 레지스터가 다음 행의

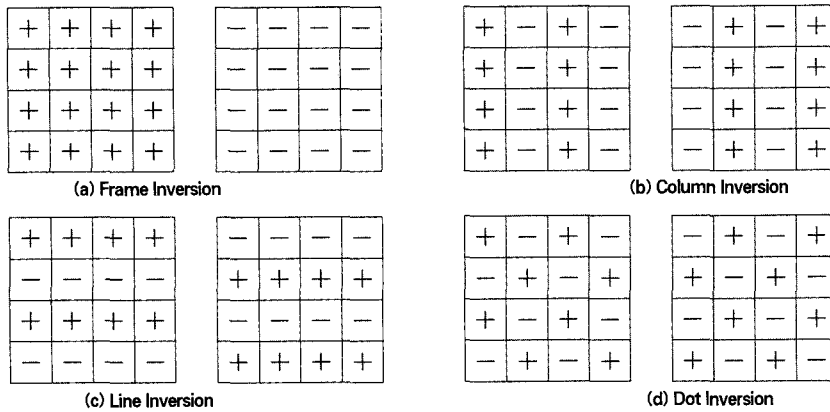


그림 5. 반전(inversion) 방식

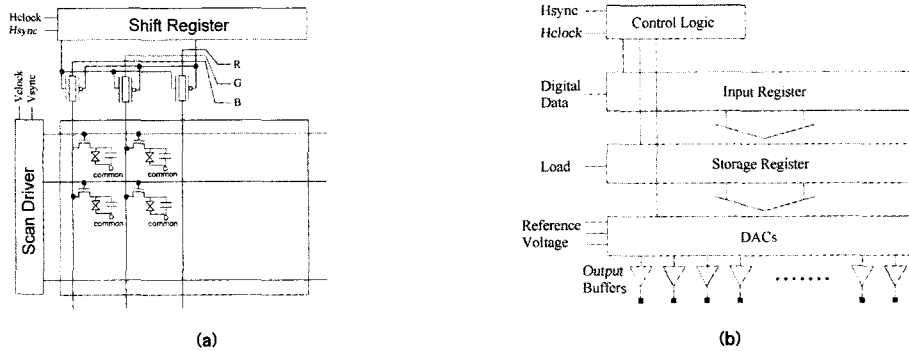


그림 6. (a) 아날로그 방식의 데이터 구동회로(data driver), (b) 디지털 방식의 데이터 구동회로(data driver)

화상 신호를 받는 동안 저장 레지스터에 전달된 화상 신호들은 DAC를 거쳐 화소에 기입된다. 이와 같이 디지털 구동회로는 개개의 화소에 화상신호를 기입하는데 한 수평 주기를 모두 사용함으로써 충분한 화상 신호의 정착 시간(video signal settling time)을 확보할 수 있다.

3.3 게이트 구동회로(gate driver)

게이트 구동회로(gate driver)의 기본적인 역할은 화소 배열의 게이트(gate) 라인에 순차적으로 주사 신호를 공급하는 것이며, 생성되는 주사 신호의 전압의 범위는 일반적으로 10~20V로써 고전압 공정을 사용하여 제작된다. 게이트 구동회로의 전형적인 구조는 그림 7에 나타난 바와 같이 시프트 레지스터, 레벨 시프터(level shifter), 출력 버퍼로 구성되어 있다. 시프트 레지스터는 클록에 동기되어 주사 신호를 생성하는데 사용되고, 출력 버퍼는 매우 큰 커패시턴스 부하로 작용하는 게이트 전극을 구동하기

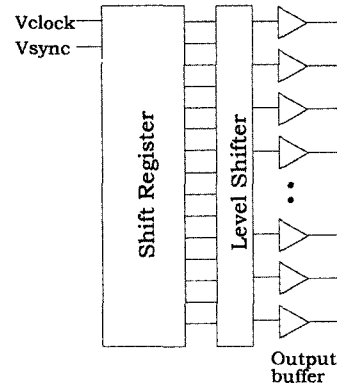


그림 7. 게이트 구동회로(gate driver)의 블록도

위해 사용된다. 그리고 레벨 시프터는 5V 또는 3.3V로 동작하는 시프트 레지스터와 10~20V로 동작하는 출력 버퍼를 인터페이스 하기 위해 사용한다.

3.4 저소비전력 구동

최근 초고속 정보통신의 급성장에 따라 차세대 이동 통신용 정보통신 단말기 및 개인 휴대 통신(PDA)의 디스플레이 장치로서 현재 LCD가 가장 널리 사용되고 있다. 휴대성이 강조되는 통신 단말기용 디스플레이로 사용하는 경우에는 소비전력을 줄이는 것이 필수적이다. AMLCD 구동 시 back-light를 제외하고 가장 큰 소비전력은 데이터 신호선의 기생 커패시턴스를 충전 및 방전하는 것에서 발생한다. 이러한 데이터 신호선의 구동 시 발생하는 소비전력은 식 (1)에서 나타낸 것처럼 전원 전압(V_{DD}), 기생 커패시턴스(C_L), 구동 전압의 변동폭(V_{SWING}), 데이터 신호선의 개수(N_{DATA}) 그리고 구동 주파수(F_{ROW})에 비례한다⁷⁾.

$$P_{AVG} = V_{DD} \cdot I = V_{DD} \cdot (N_{DATA} \cdot C_L \cdot V_{SWING} \cdot \frac{F_{ROW}}{2}) \quad (1)$$

그러므로 소비전력을 줄이기 위해서 이러한 각각의 소비전력 발생 요인을 줄여야 한다. AMLCD 패널에서 데이터 신호선의 기생 커패시턴스(C_L)를 줄이기 위하여 저유전상수의 층간 유전물을 사용하거나, 구동 전압(V_{DD} 및 V_{SWING})을 낮추기 위하여 저전압 액정을 개발하는 등의 재료적인 연구와 더불어 구동방법에서 AMLCD의 소비전력을 줄이기 위하여 전원 전압을 줄이는 구동방법^(6,9), 구동 주파수를 줄이는 구동방법⁽¹⁰⁻¹³⁾, 구동 전압의 변동폭을 줄이는 구동방법^(7,14-17) 등에 대한 연구가 지속되어 왔다. 따라서 본 절에서는 저소비전력 AMLCD를 구현할 수 있는 구동방법에 대하여 식 (1)의 소비전력 발생 요인별로 분류하여 설명하고자 한다.

3.4.1 전원전압(V_{DD})을 줄이는 저소비전력 구동 방법(공통전극 교번 구동)

공통전극 교번 구동 방식⁽⁸⁾은 액정 전압의 반전(inversion) 시 상판의 투명 전극인 공통전극을 교번하여 데이터 구동 회로의 전원 전압을 약 5V 정도로 낮추어서 구동함으로써 소비전력을 줄이는 것과 더불어 5V 정도의 낮은 전압을 사용함으로써, 기존의 고전압 구동방식에 비하여 구동 LSI의 가격을 낮출 수 있는 장점이 있다. 그러나 공통전극을 교번하는데 소비되는 전력이 추가로 발생하게 된다. 그리고, 공통 전극 교번 구동 방식을 적용함에 있어 액

정 전압의 반전 방식 중 프레임 및 라인 반전 식의 구동은 공통전극을 분할하지 않고도 구현할 수 있지만, 컬럼 및 도트 반전 등은 상판의 공통전극인 투명전극과 하판의 공통전극을 데이터 신호선 방향으로 분할해야 하므로 구현하기가 어렵고 복잡하다. 그림 8은 프레임 반전으로 공통전극을 구동할 시의 구동 파형이다. 게이트 라인이 순차적으로 선택될 때마다 데이터 화상 전압이 인가되고, 한 프레임에 한번씩 공통 전극을 교번시켜 준다.

3.4.2. 구동주파수(F_{ROW})를 줄이는 저소비전력 구동방법 (Multi-Field 구동방식)

구동 주파수(F_{ROW})를 줄이면 소비전력이 줄어들지만 플리커(flicker)가 심해져서 화질을 떨어뜨린다. 그러나 multi-field 구동방식은 한 프레임을 홀수개의 sub-field로 나누어서 구동 주파수를 기존의 $1/(2M+1)$ 로 낮추면서도 플리커의 발생을 기존의 수준으로 낮추어 저소비전력 AMLCD를 구현하는 구동방법이다. 그림 9(a)는 M이 1일때, 즉 하나의 프레임을 3개의 sub-field로 나누었을 때의 예를 나타낸다. 첫번째 sub-field에서 전체 화상의 1/3만이 주사되도록 하고, 두 번째와 세번째 sub-field에서 각각 나머지 1/3의 화상이 주사되도록 한다. 이와 같이 구동했을 때, 발생하는 플리커는 인접 라인간에 서로 상쇄하는 방향으로 줄어들어 기존의 60Hz 구동시와 동일한 수준이 되는 구동방법이다. 그림 9(b)는 multi-field 구동방법에 의한 소비전력 감소 효과를 나타낸다. 이러한 multi-field 구동방법과 공통전극 구동방식을 동시에 사용하여 소비전력을 더욱 줄일 수도 있다⁽¹¹⁾. 그러나 이러한 multi-field 구동방식은 frame memory가 필요하게 되고, 구동회로가 복잡한 단점이 있으며, 1초에 20-frame 내지는 그 이하로 화상 데이터가 refresh되기 때문에 동영상 표현에 문제가 있다.

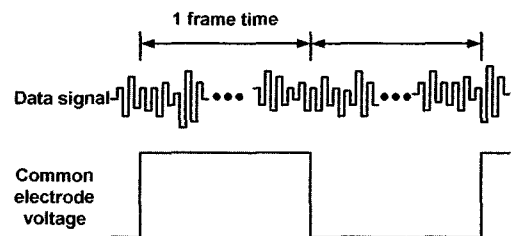


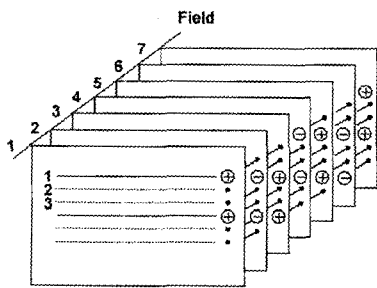
그림 8. 공통전극 교번 구동방식의 공통전극 구동 파형도

3.4.3 구동 전압의 변동폭(V_{SWING})을 줄이는 저소비 전력 구동방법

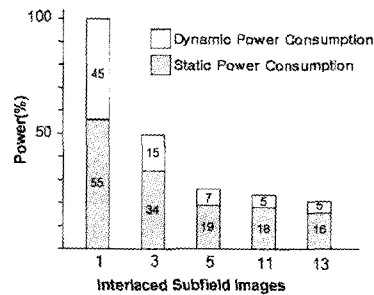
1) 전하 재활용(Charge Sharing) 구동방법^(7,12)

AMLCD를 도트 인버전으로 구동한다고 가정하면, 각 데이터 신호선에 인가되는 화상 신호의 극성이 반대이므로, 이웃한 각 데이터 신호선에도 반대 극성의 전하가 충전되어 있게 된다. 이 때, 구동회로가 새로운 화상 데이터로 구동하기 전에 그림 10(a)에서와 같이 인접된 데이터

신호선간의 스위치를 통하여 전하를 공유(charge sharing)하면, 그림 10(b)에서 보듯이 모든 데이터 신호선들이 공통전극 정도의 전위를 유지하게 되고 그 이후에 데이터 구동회로가 데이터 신호선을 구동하면 구동 전압 폭(V_{SWING})이 기존의 최대 1/2로 줄어들게 된다. 그러므로 데이터 신호선의 구동 시 소비전력을 최대 50%까지 절감할 수 있게 된다. 이러한 전하 공유를 이용한 구동방식은 그 구현이 간단하고 소비전력 절감 효율이 뛰어나서 대부분의 구동회로에서 채택하여 사용하고 있다.

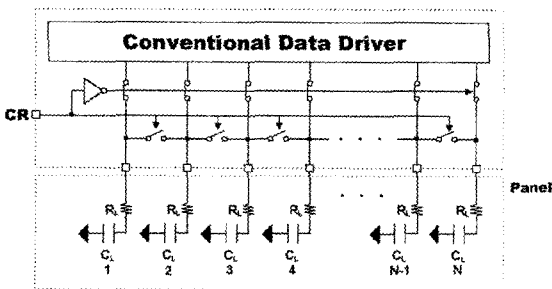


(a)

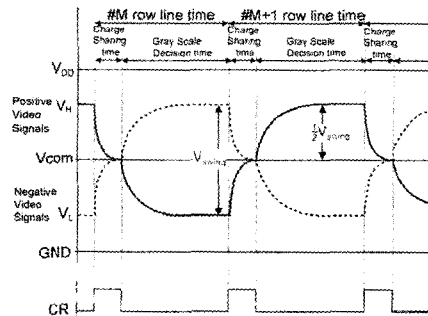


(b)

그림 9. (a) Multi-field 구동 방식의 sub-field별 구동 순서, (b) Multi-field 구동방식에서 sub-field 개수에 따른 구동 소비전력

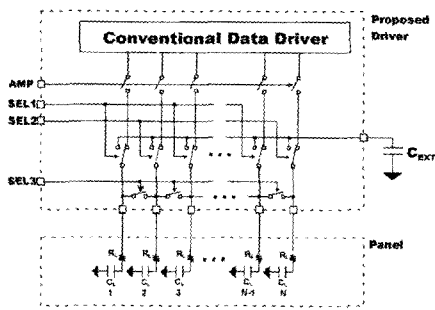


(a)

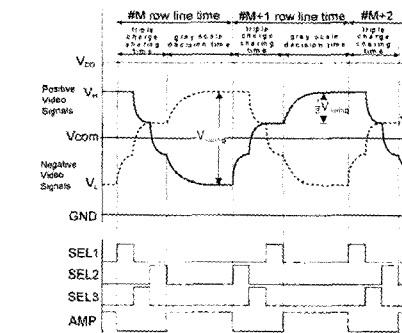


(b)

그림 10. (a) 전하재활용 구동방식을 이용하는 데이터 구동회로의 블록도, (b) 전하재활용 구동 방식의 구동 파형도



(a)



(b)

그림 11. (a) 삼단계 전하 재활용 구동방식을 이용하는 구동회로의 블록도, (b) 삼단계 전하 재활용 구동방식의 구동 파형도

평판 디스플레이의 구동 방식 및 구동 회로

2) 삼단계 전하 재활용(Triple Charge Sharing) 구동 방법⁽¹⁵⁾

삼단계 전하재활용 구동 방법은 세번의 전하 공유를 통해 소비전력 절감 효율을 최대 66.6%까지 증가시킬 수 있는 구동방식이다. 이러한 삼단계 전하 재활용을 이용하는 구동회로는 기존의 구동회로에 그림 11과 같이, 전하를 공급하고 회수하는 하나의 외부 커패시터와 SEL3로 제어되는 인접 데이터 신호선사이의 스위치와 SEL1~2로 제어되는 스위치를 추가하여 구현할 수 있다.

삼단계 전하 재활용 구동방식 적용시 일정 전압 ($=V_L+1/3V_{SWING}$)으로 충전되어 보조 전원처럼 동작하게 되는 외부의 큰 커패시터를 이용하여 기존의 전하재활용 구동방식보다 2번 더 전하공유를 하게 됨으로써 소비전력 절감 효율을 최대 66.6%까지 향상시킬 수 있다. 그

림 11의 V_{SWING} 은 V_H 와 V_L 의 전압차이며, 실선으로 표시된 짝수번째 데이터 신호선의 전압은 M번째 게이트 신호선 선택시간에 V_L 의 전압으로 구동되었고, 이제(M+1)번째 게이트 신호선이 선택되어, 짝수번째 데이터 신호선은 V_H 로 충전되어야 한다고 가정을 하면, SEL2의 신호에 의하여 짝수번째 데이터 신호선은 $V_L+1/3V_{SWING}$ 의 전압으로 충전된 외부 커패시터와의 전하공유를 통하여 $V_L+1/3V_{SWING}$ 정도의 전압으로 충전되게 된다. 그리고 SEL3의 신호에 의하여 모든 데이터 신호선간의 전하공유가 일어나면, 모든 데이터 신호선은 약 $V_L+2/3V_{SWING}$ 정도의 전압이 되게 된다. 그 후에 SEL1의 신호에 의하여 점선으로 표시된 홀수번째 데이터 신호선은 외부 커패시터와 전하 공유를 하게 되어 $V_L+1/3V_{SWING}$ 정도의 전압으로 구동 된다. 이러한 삼단계 전하재활용이 끝나면, 기

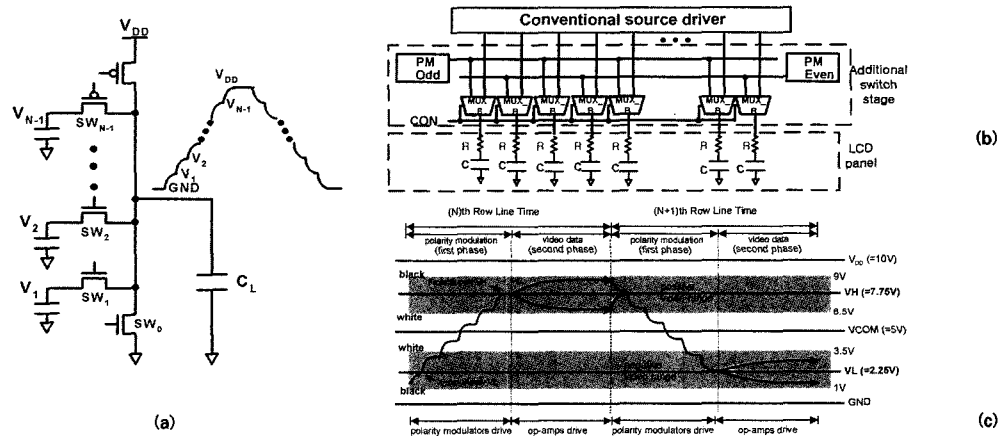


그림 12. (a) 단계적 충전 및 방전 구동회로와 단계적 구동 파형도, (b) 단계적 충전 및 방전을 이용한 데이터 구동회로의 블록도, (c) 단계적 충전 및 방전을 이용한 구동방법의 구동 회로

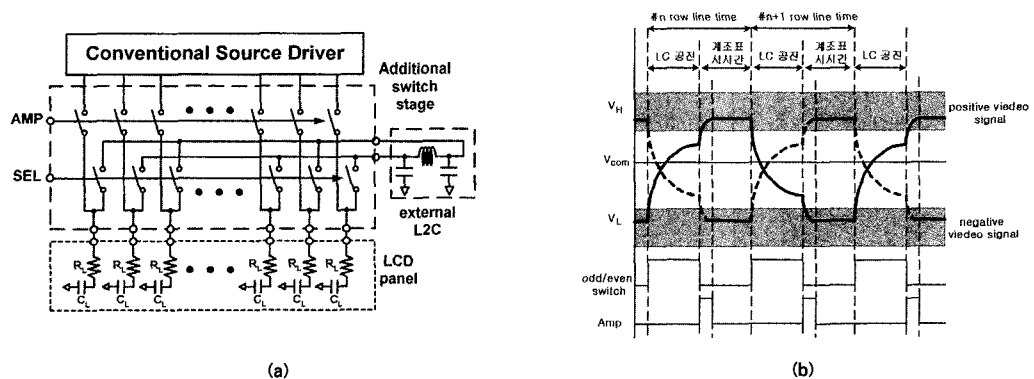


그림 13. (a) L2C 에너지 회수 회로를 이용한 데이터 구동 회로의 블록도, (b) L2C 에너지 회수 회로를 이용한 데이터 구동 방식의 구동 파형도

존의 구동회로가 구동해야 하는 구동전압 폭이 1/3로 줄어들게 된다. 이는 구동 소비전력이 기존 구동방식 대비 1/3로 줄어들음을 의미한다.

3) 단계적 충전 및 방전을 이용한 데이터 구동방법 (Stepwise Source Driving)⁽¹⁷⁾

위의 삼단계 전하재활용의 소비전력 절감 효율의 한계를 극복하기 위하여 제안된 단계적 충전 및 방전을 이용한 데이터 구동방법은 그림 12(a)와 같이 N-단계의 단계적 충전 및 방전을 통하여 커패시터 부하를 구동할 경우, 구동 소비전력을 최대 1/N으로 줄일 수 있는 구동원리⁽¹⁶⁾를 이용한 것이다.

기존의 데이터 구동회로에 이러한 단계적 충전 및 방전 구동을 할 수 있는 2개의 극성 변조회로(PM_{ODD} 와 PM_{EVEN})와 하나의 채널 당 극성 변조회로의 출력과 기존의 데이터 구동회로의 출력을 선택하여 출력할 수 있는 2:1 demultiplexer를 추가함으로써 그림 12(b)와 같은 단계적 충전, 방전을 이용한 데이터 구동회로를 구성할 수 있다.

그림 12(c)의 VH는 공통전극보다 높은 화상 전압영역의 평균전압이며, VL은 공통전극보다 낮은 화상 전압영역의 평균값을 의미한다. 하나의 게이트 신호선 선택시간을 극성 변조시간과 데이터 구동회로 구동시간으로 나누어서 극성 변조시간에 홀수번째 데이터 신호선은 VL에서 VH까지 단계적 충전을 하고 짝수번째 데이터 신호선은 VH에서 VL까지 단계적 방전 구동을 한 후, 기존의 데이터 구동회로가 구동하게 되는데 이미 표시해야 할 화상 영역의 평균값까지 구동되어 있는 데이터 신호선을 구동하기 때문에 구동시의 전압 구동폭이 작아지게 되어 소비전력을 줄일 수 있게 된다.

4) L2C 에너지 회수 회로⁽¹⁸⁾

그림 13(a)는 L2C 방식의 에너지 회수 회로이다. 기존의 데이터 드라이버에 부가적인 스위치 단이 추가된다. L2C 에너지 회수 회로를 이용한 구동방식도 한 행 시간을 계조표시 시간과 저소비전력 구동방식 적용시간으로 나누어, 저소비전력 구동방식 적용시간에는 각 데이터 라인 전압을 C와 L 사이의 공진을 이용해서 공진의 최대 전압레벨까지 구동시킨 다음, 계조표시 시간에 계조를 표현하게 된다.

4. 플라즈마 디스플레이(Plasma Display Panel, PDP)

4.1 PDP의 방전 원리

'Plasma'는 양전하(이온), 음전하(전자)가 거의 같은 양으로 혼재하여 자유입자에 가까운 행세를 하면서 전기적으로 중성을 유지하고 있는 상태를 말한다. 진공상태에서 양전극과 음전극에 강한 전압을 걸면 내부의 가스가 활성화되었다가 시간의 경과에 따라 다시 안정된 본래의 상태로 돌아가면서 마치 오로라와 같은 강하고 아름다운 빛을 발하게 되는데, 이 플라즈마 현상을 이용한 것이 플라즈마 디스플레이이다. PDP는 Ne, Ar, Xe 또는 이들 혼합물에 높은 전압을 인가하여 플라즈마 상태로 만들고 이 플라즈마의 전리 현상에서 나오는 VUV가 형광체를 자극하여 색을 표시한다.

PDP는 기체 방전을 이용한 표시 장치로서 CRT처럼 한 화소씩 주사하는 방식이 아니라 기체 방전의 강한 비선형성 특성을 이용한 행구동(matrix driving) 방식을 이용한다. 비선형성이란 기체 방전의 하나의 특징으로써, 기체 방전 현상이 기체의 이온화 과정을 통한 전리에 있는 것이므로 이러한 이온화 반응이 충분히 일어날 수 있는 방전 전압 이상의 전압이 인가될 때만 방전이 일어나며 그 이하의 전압에 대해서는 방전이 일어나지 않는 것을 말한다.

4.2 PDP의 구조

PDP는 구조와 동작 원리에 따라 AC, DC, Hybrid PDP로 나뉘며, 특히 방전 구조에 따라 AC 및 DC PDP는 면방전형과 대향방전형으로 나뉜다. Hybrid PDP에는 플라즈마 방전을 LCD를 스위칭 소자로 이용한 PALC(Plasma-Addressed Liquid Crystal Display)와 AC와 DC를 혼합한 PDP 등이 있다. 그러나 PALC는 일본 SONY 사에서만 개발한 바 있는 구조이고, DC PDP는 일본 NHK사, AC/DC PDP는 일본 노리다게사 등 소수업체에서만 개발하고 있을 뿐, 현재 주로 채택되고 있는 구조는 AC 3전극 PDP이며 이를 그림 14에 나타내었다.

4.3 PDP 구동

AC PDP의 구동에 있어서 방전은 표시화소 지정을 위한 선택기입 방전(write 또는 address)과 선택기입된 방전 셀의 방전을 유지하는 유지방전(sustain)과 유지 방전되고 있는 방전셀의 방전을 멈추게 하는 소거방전(erase)으로 구성된다. 전면 기판의 스캔 전극과 배면 기판의 어드레스 전극간의 어드레스 방전으로 인하여 방전셀 내부에는 이전에 없던 벽전하(wall charge)가 스캔 전극과 유지 전극 근처의 유전층 위에 형성된다. 이 벽전하로 인하여 후방전의 유지방전 펄스가 가해지면 유지방전이 진행된다.

이와 관련하여 표시 전극군의 전체 회소를 동시에 방전시켜 벽전하를 축적한 후 표시하지 않는 셀에만 선택 소거 펄스를 가하여 해당 벽전하를 소거하여 표시 어드레스를 행하고 유지전압을 가하여 벽전하가 남아있는 셀만 방전시키는 기술이 개발되었다. 이는 이른바 소거 어드레스 기법으로 기존의 기입 어드레스(write address)방법에 비해 고속 구동에 적합하다. 또한 예비방전을 약하게 하거나 그 횟수를 현저히 줄임으로써 흑색 표시의 발광 휘도를 낮게 억제하여 대비비를 높이는 기술 등이 개발되었다.

4.3.1 ADS(Address-and-Display period Separate) 구동 방식

그림 15(a)는 기존의 기본적인 PDP의 계조 표현 방식을 나타내고 있다. C1에서 C480은 스캔 전극을 나타내고 한 화면을 n(여기에서는 n=8)개의 부화면으로 분할한다. 각 부화면마다 모든 스캔 전극을 이용하여 어드레싱을 하고 어드레싱이 끝난 후 바로 유지 방전을 하게 된다. 이때 각 부화면에서 발생하는 유지 방전의 횟수를 2의 지수로 차등을 두어 유지 펄스의 개수를 조정함으로써 계조를 구

현할 수 있게 된다. 예를 들어 n=8이면 $m=2^8=256$ 계조를 구현할 수 있다^(19,20). 이와 같은 방법에서는 유지 펄스 사이사이에 스캔 펄스를 인가해야 하기 때문에 유지 펄스 주파수가 높아야 하고, 따라서 전력 소모가 크다는 단점이 있다.

이와 같은 단점을 보완하기 일본의 후지쯔사에서 이른바 ADS(Address-and-Display period Separate) 구동 방법을 개발하였는데, 이는 기존의 계조 표현 방식과는 달리 어드레스 구간과 유지 구간을 완전히 분리하여 AC PDP를 구동한다. 우선 각 부화면마다 먼저 어드레싱을 하고 유지 방전은 모든 유지 방전 라인을 함께 묶고 모든 스캔 라인에 동시에 유지 펄스를 인가하여 유지 방전을 한다. 또한 유지 펄스는 외부 개별 소자로부터 인가할 수 있으므로 에너지 회수 회로의 구성이 간단해지기 때문에 구동 IC의 전력 소모를 줄일 수 있다. 그림 15(b)는 ADS 방식의 계조 구현 방식을 나타낸 것이다⁽²¹⁾. 먼저 하나의 화면을 8개의 부화면으로 분할한다. 각 부화면에서 Y1에서 Y480까지 어드레스과정을 수행하고 난 후 모든 스캔 라

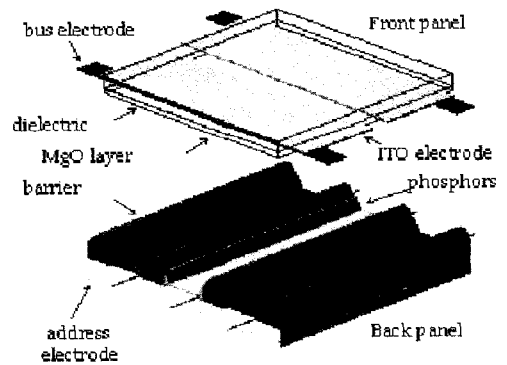


그림 14. AC PDP의 구조

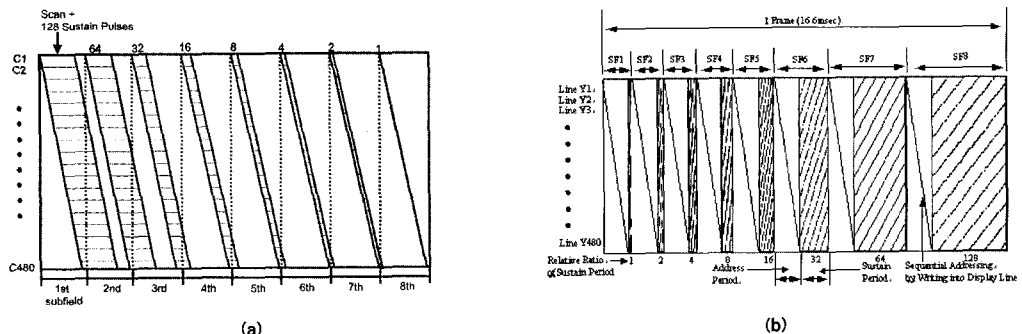


그림 15. (a) 기존 방식에 따른 계조 구현 방식, (b) ADS 구동 방식에 따른 계조 구현 방법

인을 하나로 묶어서 동시에 유지 펄스를 인가하여 계조를 나타낸다.

4.3.2 ALiS 구동 방식

그림 16(a)와 그림 16(b)는 기존 방식 및 ALiS 방식으로 3전극 AC PDP를 구동할 때 유지 방전하는 구간을 표시하고 있다. 기존 방식 또는 ADS 방식으로 3전극 AC PDP를 구동하려면 그림 16(a)에서 보는 것같이 각 화소마다 한 개의 스캔 전극과 한 개의 유지 방전 전극이 필요하기 때문에 전체 PDP화면에서 전극이 점유하는 면적이 넓다. 그리고, 그림 16(a)에서 보는 것같이 Y1과 X2, Y2와 X3, Y3과 X4, Y4와 X5사이에서는 유지 방전하지 않기 때문에 방전하여 빛이 발생하는 화소의 면적이 매우 좁은 단점이 있다. 따라서, 해상도가 증가하면 전극이 차지하는 면적이 더욱 증가하여 화소의 면적이 감소하게 되고, 어드레스 시간도 증가되어 계조를 표시하기 위한 시간이 감소하게 되어 휘도가 더욱 떨어지게 된다.

후지쓰는 ALiS 구동 방식을 제안하여 기존 구조의 3전극 AC PDP의 해상도가 증가될 때 발생하는 문제점을 개선하였다²²⁾. 그림 16(b)는 ALiS 방식으로 유지 방전하는

구간을 표시하였다. ALiS 방식은 그림 16(b)에서 보는 것 같이 서로 인접한 두 개의 전극에서 유지 방전이 발생하도록 3전극 AC PDP를 구동하는 것이다. 그래서, N개의 스캔 전극이 필요한 3전극 AC PDP를 ALiS 방식으로 유지 방전할 때 필요한 전극의 수는 기존 방식으로 구동할 때의 2N에서 N+1로 감소하게 되고, 전극을 제외한 PDP의 모든 부분이 유전 방전을 하기 때문에 빛이 발생하는 화소의 면적을 증가시킬 수 있다. ALiS 방식의 어드레스 구간은 기수 어드레스 구간과 우수 어드레스 구간으로 나눌 수 있다. 기수 어드레스 구간은 각각 X1과 Y1사이, X2와 Y2사이 및 X3과 Y3에서 유지 방전되고, 우수 어드레스 구간에서는 Y1과 X2사이 및 Y2와 X3에서 유지 방전이 발생된다. 그래서, 기수 어드레스 구간 및 유지 방전 구간과 우수 어드레스 구간 및 유지 방전 구간을 합하여 1개의 화면이 구성하게 된다.

그림 16(c)는 ALiS 방식으로 PDP를 구동할 때 기수 어드레스 구간과 우수 어드레스 구간의 구동 파형을 나타내고 있다. 어드레스 구간과 유지 방전 구간은 ADS 방식과 마찬가지로 분리되어 있으며, 기수 어드레스 구간과 우수 어드레스 구간 모두 어드레스 할 때 Y전극과 어드레스 전

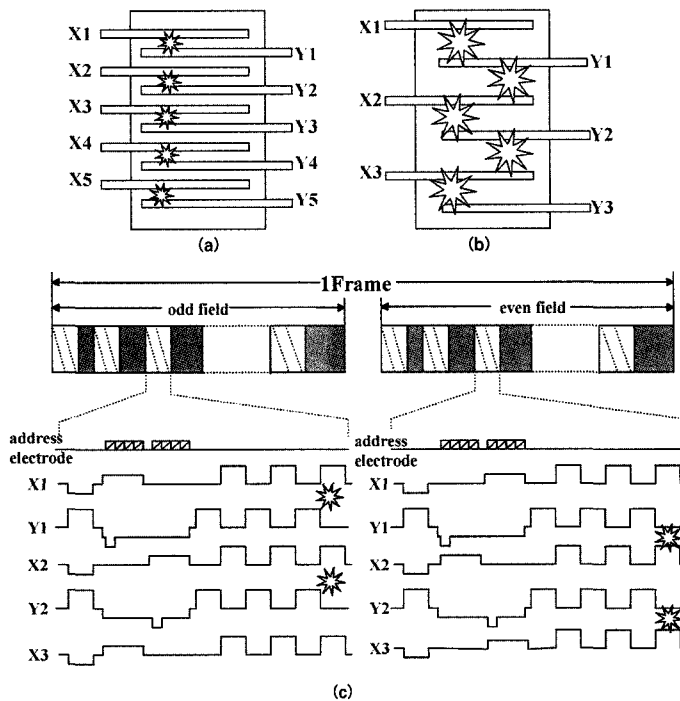


그림 16. (a) 기존 구동 방식의 3전극 AC PDP 구조, (b) ALiS 구동 방식의 AC PDP 구조, (c) ALiS 구동 파형

극의 파형은 동일하고, X 전극의 전압 파형에 의해 기수 어드레스와 우수 어드레스로 나누어 진다. 나머지 유지 방전 및 계조 표시 방법은 ADS 방법과 동일하다.

5. 유기 전계 발광 디스플레이의 구동 방법

5.1 전압 구동 방법과 전류 구동 방법

유기 EL은 전류에 의해서 발광을 하게 되는 특성을 가지고 있다. 유기 EL 물질에 전류를 인가하는 방법으로는 외부에서 전압을 인가하는 방법과 전류를 인가하는 방법이 있다. 그림 17에 전압 구동 방식과 전류 구동 방식의 개념도를 나타내었다.

전압을 인가하는 방법은 OLED에 일정한 전압을 인가한 후, 다이오드 특성을 보이는 OLED에 의해서 인가된 전압에 해당하는 전류가 형성되도록 하는 구동 방법이다. 전압 구동 방식은 그 구동 속도가 빠르고, 기존의 STN-LCD의 구동에 사용되어 온 구동 방식을 적용할 수 있다는 장점이 있다. 하지만, 디스플레이의 밝기에 직접적으로 영향을 주는 OLED에 흐르는 전류의 양이 OLED의 특성에 의해서 결정되므로 OLED의 위치별, 패널별 특성 편차에 따라서 화질이 불균일하게 나타나는 문제점이 있다. 전압 구동 방식은 주로 수동 매트릭스(Passive Matrix, 이하 PM)와 능동 매트릭스(Active Matrix, 이하 AM) 구성에서 모두 사용이 가능하지만, 주로 수동 매트릭스 방식에 적용이 되고 있다.

전류를 OLED에 직접 인가하는 방식은 앞서 설명한 전압을 인가하는 방법에서 문제가 되었던 OLED 물질의 특성 편차에 따른 화질의 불균일성 문제를 발생시키지 않으므로 균일한 화질을 얻을 수 있게 한다. 하지만, 일정한 값의 전류를 인가하는 방법은 구동속도가 느려진다는 단점을 가진다. 유기 EL 패널은 얇은 물질 특성으로 인해서 EL물질 양단에 생성되어 있는 커패시터가 상당히 큰 값을 가지고 있고 이 커패시터는 PM-OLED 패널에 있어서 데이터 라인에 직접적으로 큰 부하로 인식된다. 특히 패널 면적이 넓어지고, 해상도가 증가함에 따라 구동에 사용할 수 있는 로우 라인 시간(row line time)은 감소하고 데이터 라인의 기생 부하는 증가하게 되므로 구동 속도 문제가 더욱 심각하게 발생하게 된다. 따라서 전류를 OLED에 인

가하는 방법은 PM-OLED에 적용할 때, 소면적에서만 사용 가능하며, 중·대면적 패널을 제작함에 있어서 AM-OLED에만 사용될 수 있다.

5.2 수동 매트릭스 OLED(Passive Matrix OLED, PM-OLED)의 화소 구조와 구동방법

PM-OLED의 화소 구조는 STN-LCD와 유사한 형태를 갖는다. 하지만, STN-LCD가 컬럼과 로우 라인 사이에 LC 커패시터만으로 구성되는 회로로 모델링 될 수 있는 것에 비해서 PM-OLED는 두 라인 사이에 다이오드가 연결된 회로로 모델링 된다.

그림 18은 전류 기입방식을 사용하고 있는 PM-OLED 구동을 간략화시켜 표현한 것이다.

PM-OLED의 화소는 전체 프레임 시간(frame time) 중에서 한 로우 라인 시간(row line time) 동안만 발광을 하며, 패널의 밝기는 한 프레임 시간에 대한 평균 밝기로 나타내게 된다. 따라서 로우 라인 시간동안 매우 높은 전류가 OLED에 인가되며, 이로 인해서 EL 물질이 열화되기 쉽다는 문제가 발생하므로 고해상도, 고휘도를 구현하기에는 부적합하다.

PM-OLED 디스플레이에서 계조는 두 가지 방법을 통해서 표현된다. 한 가지는 서브 프레임 방법으로서, 한 개의 프레임을 여러 개의 서브 프레임으로 나누어서 각 서브 프레임별로 화소에 인가되는 데이터의 크기를 다르게 한 후, 한 프레임 시간 동안 서브 프레임 개수에 해당하는 횟수로 패널을 스캔하는 방법이다. 또 다른 방법은 펄스폭 변조 방법으로서, 일정한 크기를 갖는 데이터를 화소에 인가되던 한 라인 시간을 전체 계조수로 나눈 다음, 해당 화소가 표현해야할 계조에 비례하여 인가되는 데이터의 펄스 폭을 조절하는 것이다. 앞서 기술한 바와 같이 PM-OLED 패널을 구현함에 있어서 균일한 화질을 얻기 위해서 전류 구동하는 방식을 사용할 경우에, 매우 큰 OLED 커패시터로 인해서 구동 속도가 느려지게 되는 문제가 발생한다. 구동속도를 높이기 위해서 전류를 크게 증가시키게 되면, OLED 물질의 열화가 발생하기 쉽고, 전력 소모가 커지게 되므로 모바일 제품에 적용하기 어렵다. 따라서 이러한 문제를 해결하기 위해서 프리차징 방법이 적용되고 있다. 아래 그림 19는 전류 프리차징 방법을 적용하여 펄스 폭 변조를 통해서 PM-OLED 구동한 예를 보여준다^[23]. 현재 256 컬러

PM-OLED 패널이 상용화 되어 모바일 기기에 적용이 되고 있으며, 점차적으로 소면적 디스플레이 시장에서 LCD와 경쟁하게 될 것으로 예상된다.

5.3 능동 매트릭스 OLED(Active Matrix OLED, AM-OLED)의 화소 구조와 구동 방법

AM-OLED는 PM-OLED와는 달리 각 화소 내에 TFT와 커패시터가 포함되어 있어서, 구동회로부터 데이터를 받아들이는 로우 라인 시간 이외의 프레임 시간동안에도 OLED가 발광하게 된다. 따라서, OLED에는 긴 프레임 시간동안 일정하게 작은 전류가 흐르게 되어 열화에 의해서 EL 물질의 수명이 짧아지는 문제가 크게 완화되며 이에 따라 높은 휘도를 내는 고해상도 패널을 구현할 수 있다.

AM-OLED는 TFT-LCD와는 달리 화소 내에 전류원을 구성해야 하므로 여러 가지 보상 기능이 화소 내 회로에서 구현되어야 하고, 따라서 구동 방식과 함께 그 화소 구조에 대해서도 많은 연구가 이루어지고 있다.

5.3.1 계조 표현 방법

AM-OLED는 주로 화소 내에 TFT와 커패시터로 구성되는 전류원을 내장하는 방식을 많이 사용하고 있다. 각 화소 내의 전류원은 구동 회로로부터 데이터를 인가 받아서 인가받은 데이터에 해당하는 만큼의 전류를 내부 전류원을 통해서 만들어 OLED에 공급하게 된다. 이 공급되는 전류에 의해서 계조를 표현하게 되며, 전류원에서 생성되는 전류는 외부 구동회로에서 기입받는 전류 또는 전압 데이터를 통해서 형성된다.

AM-OLED의 계조 표현 방법은 크게 두 가지로 구분할 수 있다. 한 가지는 PM-OLED에서와 유사하게 기입 받는 신호의 진폭을 변조하는 방법이다. 이 방법은 현재 대부분의 AM-OLED에서 적용하는 방법으로, 각각의 계조에 해당하는 전압 또는 전류 데이터는 화소에 기입되어서 화소 내의 전류원을 구성하는 구동 TFT의 게이트 노드의 전압을 형성하고, 형성된 전압의 크기에 따라서 OLED에 공급되는 전류가 조절되어 계조가 표현된다. 또 다른 방법은 그림 20에 나타난 바와 같이 디지털 신호를 인가하는 방법

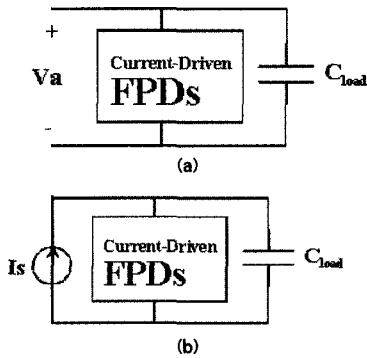


그림 17. (a) 전압 구동 방식의 개념도, (b) 전류 구동 방식의 개념도

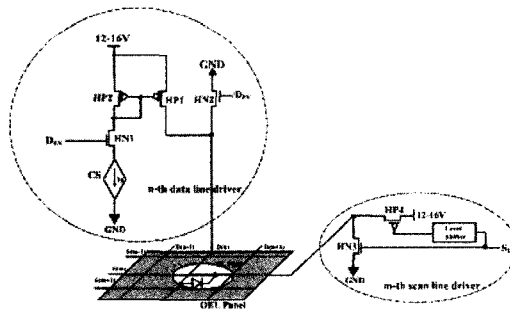


그림 18. PM-OLED 구동회로의 구성

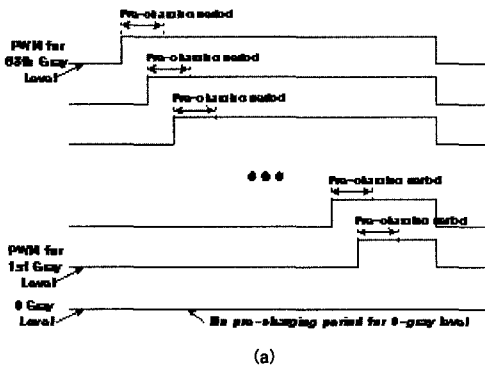


그림 19. (a) 프리차징을 이용한 PM-OLED 구동 파형, (b) 실제 시연된 패널 사진

평판 디스플레이의 구동 방식 및 구동 회로

이다. 이 방법은 PM-OLED에서 사용했던 서브 프레임 방법과 펄스 폭 변조 방법이 동시에 적용된다. 화소에 인가되는 신호는 디지털의 'H', 'L' 형태이고, 여러 개의 서브 프레임으로 나뉘어서 그 수 만큼 패널을 스캔하게 된다. 구동회로로부터 기입되는 신호는 디지털 신호이므로 계조의 표현은 서브 프레임의 길이, 즉, OLED에 전류가 공급되는 시간을 조절하여 이루어진다.

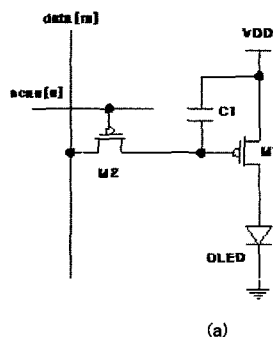
디지털 신호를 인가하는 방식은 현재 2.2-inch, 풀 컬러, QCIF 해상도급에서 6bit 계조까지 구현되어 시연되었으나^[24], 해상도가 높아지고, 표현하고자 하는 계조가 더욱 증가할 경우 적용이 어려울 것으로 예상된다.

5.3.2 구동 방법

AM-OLED의 구동 방법은 크게 화소에 인가되는 데이터의 형태에 따라 전압 기입 방식과 전류 기입 방식으로 나눌 수 있다.

전압 기입(voltage programming) 방식은 화소에 인가되는 데이터가 전압 형태이므로 데이터 기입 속도가 빠르고, 기존의 TFT-LCD의 구동에 사용되어온 구동회로와 구동 방법을 적용할 수 있다는 장점이 있다. 하지만, 대부분의 AM-OLED 패널은 LTPS(Low Temperature Poly Silicon) TFT 공정으로 제작되므로, 각 화소 내에서 전류원을 형성하고 있는 구동 TFT의 위치별 문턱전압 및 이동도 편차가 발생하여, 동일한 데이터가 구동 TFT의 게이트 노드에 인가되더라도 OLED에는 각기 다른 전류가 흐르게 되어 불균일한 화질이 나타나게 된다. 그림 21은 가장 간단한 2개의 TFT와 하나의 커패시터로 구성된 전압 기입형 화소 구조와 그 구조를 사용했을 때 나타나는 화질의 불균일성을 보여준다.

따라서, 전압 기입 방식을 적용하는 화소 구조는 이와 같



(a)

그림 21. (a) 기본적인 전압 기입형 AM-OLED 화소 구조, (b) 2-TFT 구조 적용시 측정된 화질의 불균일성

은 TFT의 특성 편차를 보상할 수 있어야 하며, 그러한 보상 기능을 갖는 화소 구조들로 이루어진 패널이 제작, 시연되었다. 그림 22와 그림 23은 화질의 불균일하게 만드는 여러 가지 요소들을 보상할 수 있는 전압 기입형 화소 구조의 예를 보여주고 있다.

전압 기입형 화소 구조는 문턱 전압 및 전원선에서 발생하는 전압 강하 문제를 해결하기 위해 스캔 신호 이외에 여러 개의 제어 신호와 TFT 스위치를 사용하고 있다. 특히 그림 22의 화소 구조로 구성된 패널은 데이터 라인을 통해서 아날로그 비디오 신호와 함께 스위프 신호로서 램프 파형을 인가하여 구동한다. 전압 기입형 화소 구조에서는 현재까지 TFT의 이동도에 대한 보상을 할 수 없다는 문제점이 있다.

전류 기입(current programming) 방식은 화소에 전류 형태의 데이터를 인가하여 계조를 표현한다. 전류 기입 방식을 사용할 경우, 화질 저하를 유발할 수 있는 대부분의 요소들을 보상할 수 있다. 하지만, 전류 기입 방식은 데이터 기입속도가 매우 느리다는 단점으로 인해서 그 구현이 쉽지 않다. 데이터 기입 속도를 증가시키기 위해서, 구동 회로에서는 수십 μA ~ 수백 μA 범위의 큰 전류를 화소로 기입시키고, 화소에서 수 nA ~ 수 μA 범위의 작은 전류로 줄이는 방법이 사용되고 있다. 그림 24는 전류 기입형 화

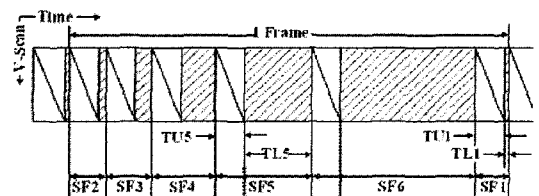
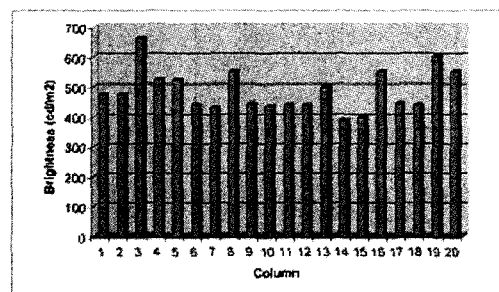


그림 20. 디지털 신호를 이용한 계조 표현⁽²⁵⁾



(b)

소 구조의 예를 보여주고 있다.

그림 24(a)에서 보여주고 있는 전류 거울 방식은 유기 EL 전류를 m배로 선형 증폭해서 화소에 인가하며, 그림 24(b)에서 보여주고 있는 전압 부스트 방식은 전류 범위가 넓어짐과 동시에 전체적으로 일정 수준 이상으로 상승한 상태로 화소에 데이터를 인가한다. 전류 기입형 화소 구조로 이루어진 패널을 구동함에 있어서, 그 구동 속도의 저하 문제와 함께, 화소 내에서 높은 전류 레벨을 낮출 때 발생하는 데이터 에러가 또 다른 화질 저하 요인이 되고 있다. 또 구동회로 관점에서 볼 때, 미세하게 제어되는 전

류 신호를 생성해서 전체 패널에 걸쳐서 균일하게 공급하는 것이 쉽지 않으며, 구동 속도 향상을 위해서 목표값에 근접한 값으로 정밀하게 프리차징 할 수 있는 회로 구현도 필요하다.

현재 생산 단가를 낮추기 위하여 a-Si TFT를 이용한 AM-OLED 디스플레이 구현 방법에 대해서도 많은 연구가 진행되고 있으며^[30-32], 이러한 여러 가지 연구 개발을 통해서 소면적에서 시작하여 점차 증대면적에 이르기까지 평판 디스플레이 시장에서 TFT-LCD와 경쟁을 하게 될 것으로 예상된다.

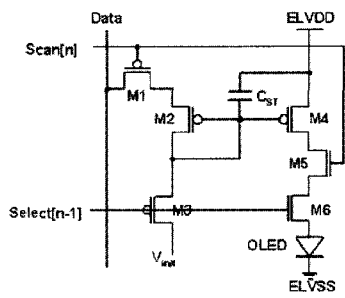


그림 22. (a) 삼성 SDI에서 발표한 전압 기입형 보상 화소 구조, (b) 시연된 5-inch WVGA 패널 사진^[26]

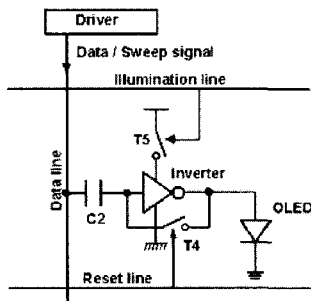
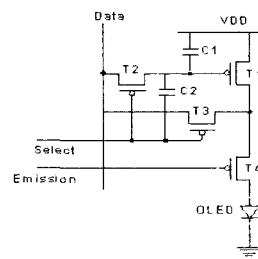
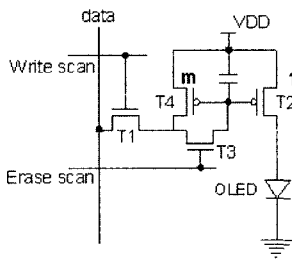


그림 23. (a) Hitachi사에서 발표한 전압 기입형 보상 화소구조, (b) 시연된 3.5-inch, QVGA 패널 사진^[27]



(a) 전류 거울 방식^[28]

(b) 전압 부스트 방식^[29]

그림 24. 전류 기입 방식 화소구조

참고 문헌

- (1) T. Scheffer, "Addressing Method for Passive-Matrix LCDs," SID '95 Lecture Notes.
- (2) T. Scheffer, "Addressing of STN Displays," Euro Display '96, pp. 475-478, 1996.
- (3) Y. Hirai et al., "STN-LCDs Enhanced by Multiple Line Addressing (MLA): Present and Future Applications," SID '97 Digest, pp. 401-404, 1997.
- (4) M. Kitamura et al., "Applications of Multiple Line Addressing (MLA) Technique and it's Architectures," IDRC '97, pp. M71-M74, 1997.
- (5) A. R. Conner et al., "Pulse-Height Modulation (PHM) Gray Shading Methods for Passive Matrix LCDs," JAPAN DISPLAY '92, pp. 69-72, 1992.
- (6) Y. Kudo et al., "A valuation of Gray Scale for Two-Line Simultaneous Selection," SID '96 Digest, pp. 857-860, 1996.
- (7) S. T. Kim et al., "A novel method of charge recycling TFT-LCD source driver for low power consumption," in Proc. of IDW '97, pp.155-158, 1997.
- (8) H. Okada et al., "An 8.4-in. TFT-LCD System for a Note-Size Computer Using 3-Bit Digital Data Drivers," in Proc. of IDRC., pp. 475-478, 1992.
- (9) T. Otose et al., "A 230ppi 2.6-in. Poly-Si TFT Reflective LCD with Partial Display Function for Mobile Applications," in Proc. of IDW '01, pp. 351-354, 2001.
- (10) H. Okumura et al., "Multi-Field Driving Method for Reducing LCD Power Consumption," in SID Digest of Tech. Papers Vol. XXVI, pp. 249-252, 1995.
- (11) G. Itoh et al., "Advanced Multi-Field Driving Method for Low Power TFT-LCD," in Asia Display '95, pp.493~496, 1995.
- (12) H. Kimura et al., "A 2.15 inch QCIF Reflective Color TFT-LCD with Digital Memory on Glass(DMOG)," in SID Digest of Tech. Papers Vol. XXXII, pp. 268-271, 2001.
- (13) M. Inoue et al., "Low Power Consumption TFT-LCD with 4-bit Dynamic Memories Embedded in Each Pixel," in IDW '01, pp. 1599-1602, 2001.
- (14) A. Erhart et al., "Charge-Conservation Implementation in an Ultra-Low-Power AMLCD Column Driver Utilizing Pixel Inversion," in SID Digest of Tech. Papers Vol. XXVIII, pp. 23-26, 1997.
- (15) Y. C. Sung et al., "A Low-Power Data Driver for TFT-LCDs," in SID Digest of Tech. Papers Vol. XXXI, pp. 142-145, 2000.
- (16) L. J. Svensson et al., "Driving a Capacitive Load without Dissipating fCV2," in Proc. of the 1994 IEEE Symposium on Low Power Design, pp. 100-101, 1994.
- (17) B. D. Choi et al., "A Low-Power Data Driver with Stepwise Driving Method for TFT-LCDs," in SID Digest of Tech. Papers Vol. XXXII, pp. 273-276, 2001.
- (18) J. H. Kim, et al., "Low-Power Data Driver for TFT-LCDs Using Energy Recovery Circuit," in SID Digest of Tech. Papers Vol. XXXIII, pp. 698-701, 2002.
- (19) Shoichi Matsumoto, "Electronic Display Devices," New York : John Wiley & Sons, 1990.
- (20) Y. Sano, et al., "A Full-Color Surface-Discharge ac Plasma Display," SID '91 Digest, pp. 728-731, 1991.
- (21) K. Yoshikawa, et al., "A Full Color AC Plasma Display with 256 Gray Scale," Japan Display '92 Digest, pp. 650-608, 1992.
- (22) Kanazawa et al., "Invited Paper : High Resolution Interlaced Addressing for Plasma Displays" SID 99 DIGEST, pp. 154-157, 1999.
- (23) Y. S. Na et al., "1.8-inch Full-Color OEL Display for IMT2000 Terminals," in SID Tech. Dig., 2002, pp. 1178-1181.
- (24) T. Ouchi, et al., "A 2.2-in. Color TFT-OLED Display Using a Continuous Sub-Field With a Multiplex Scanning System," in IDW Tech. Dig., 2002, pp. 247-250.
- (25) M. Mizukami, et al., "6-bit Digital VGA OLED," in SID Tech. Dig., 2000, pp. 912-915.
- (26) W. K. Kwak, et al., "A 5.0-in WVGA AMOLED Display for PDAs," in SID Tech. Dig., 2003, pp. 100-1003.
- (27) H. Kageyama, et al., "A 3.5-inch OLED Display using a 4-TFT Pixel Circuit with an Innovative Pixel Driving Scheme," in SID Tech. Dig., 2003, pp. 96-99.
- (28) T. Sasaoka, et al., "A 13.0-inch AM-OLED Display with Top Emitting Structure and Adaptive Current Mode Programmed Pixel Circuit(TAC)," in SID Tech. Dig., 2001, pp. 384-387.
- (29) Y. W. Kim, et al., "A New Current Programmable Pixel Structure for Large-Size and High Resolution AMOLEDs," in IDW Dig., 2002, pp. 367-370.
- (30) J. J. Lih and C. F. Sung, "A Phosphorescent Active-Matrix OLED Display Driven by Amorphous Silicon Backplane," in SID Tech. Dig., 2003, pp. 14-17.
- (31) Y. He, et al., "Improved A-Si:H TFT Pixel Electrode Circuits for Active-Matrix Organic Light Emitting Displays," IEEE TRANSACTIONS ON ELECTRON DEVICES, vol. 48, no. 7, 2001, pp. 1322-1325.
- (32) T. Tsujimura, et al., "A 20-inch OLED Display Driven by Super-Amorphous-Silicon Technology," in SID Tech. Dig., 2003, pp. 6-9.

약 령



권요경

1978: 한양대 전자공학 학사
 1986: Stanford University에서 각각 전기공학 석사
 1988: Stanford University에서 각각 전기공학 박사
 1992~현재 한양대 전자공학과 교수
 현재 : 한양대학교 미세구조반도체공학과 주임교수
 학회활동: IEEE EDS Korea Chapter Chair, IEEE EDS Distinguished Lecturer, IEEE EDS Display Advisory Committee member, 대한전자공학회 상임이사
 저 술 : 100여 편의 논문 및 50여 건의 US 특허를 발표
 디스플레이공학(1 등 국내외 2편의 저서
 수상경력 : LG전자(주) 연구개발상(1999)
 LG전자(주) R&D 우수협력상(2002),
 특허청 주최 특허기술상(지식영상)(2003)
 한양대학교 최우수 교수상(2003)
 관심분야: Smart Power IC 설계 및 제조 공정 분야, 전자패키징 및 고속 interconnection 설계 및 테스트 분야, 평판 디스플레이 기술 및 구동회로 설계 분야
 E-mail: okwon7@chollian.net