

박막히터를 사용한 비정질 실리콘의 고상결정화

김병동 · 정인영[†] · 송남규 · 주승기

서울대학교 재료공학부
(2003년 2월 17일 접수)

A New process for the Solid phase Crystallization of a-Si by the thin film heaters

Byoung Dong Kim, In-young Jung[†], Nam Kyu Song, and Seung-Ki Joo

School of Materials Science and Engineering, Seoul National University

(Received February 17, 2003)

요 약

유리 기판 위에 증착된 비정질 실리콘 박막의 고상 결정화에 대한 새로운 방법을 제시하였다. 비정질 실리콘 박막의 하부에 패턴 된 다양한 크기의 $TiSi_2$ 박막을 전기저항 가열 방식으로 가열함으로써 비정질 실리콘이 고상 결정화 되도록 하였다. 박막히터를 이용한 열처리는 매우 빠른 열처리 공정으로써, 일반적인 로에 의한 열처리에 비해 매우 낮은 thermal budget을 가지므로, 유리기판위에서도 고온 열처리가 가능하다는 장점을 가진다. 본 연구에서는 500 Å의 비정질 실리콘 박막을 약 850°C 이상의 높은 온도에서 수 초 내에 결정화 할 수 있음을 보였으며, 열처리 조건의 변화에 따른 영향과 지역선택성의 장점을 보였다.

주제어 : 고상 결정화, 비정질 실리콘, 박막히터, 고온실리콘 공정, 저온 실리콘 공정

Abstract

Recently, according to the rapid progress in Flat-panel-display industry, there has been a growing interest in the poly-Si process. Compared with a-Si, poly-Si offers significantly high carrier mobility, so it has many advantages to high response rate in Thin Film Transistors (TFT's).

We have investigated a new process for the high temperature Solid Phase Crystallization (SPC) of a-Si films without any damages on glass substrates using thin film heater. because the thin film heater annealing method is a very rapid thermal process, it has very low thermal budget compared to the conventional furnace annealing. therefore it has some characteristics such as selective area crystallization, high temperature annealing using glass substrates.

A 500 Å-thick a-Si film was crystallized by the heat transferred from the resistively heated thin film heaters through SiO_2 intermediate layer. a 1000 Å-thick $TiSi_2$ thin film confined to have 15 mm² length and various line width from 200 to 400 μm was used as the thin film heater.

By this method, we successfully crystallized 500 Å-thick a-Si thin films at a high temperature estimated above 850°C in a few seconds without any thermal deformation of glass substrates. These surprising results were due to the very small thermal budget of the thin film heaters and rapid thermal behavior such as fast heating and cooling. Moreover, we investigated the time dependency of the SPC of a-Si films by observing the crystallization phenomena at every 20 seconds during annealing process. We suggests the individual managements of nucleation and grain growth steps of poly-Si in SPC of a-Si with the precise control of annealing temperature. In conclusion, we show the SPC of a-Si by the thin film heaters and many advantages of the thin film heater annealing over other processes

Key Words : Solid phase crystallization (SPC), a-Si, thin film heater, high temperature Si processing (HTSP), low temperature Si processing (LTSP)

[†] E-mail : kysih@hanmail.net

1. 서 론

다결정 실리콘은 구동회로와 표시 소자를 하나의 기판에 집적한 능동 영역 액정표시소자(AM-LCD : Active Matrix Crystal Display)와 3차원 집적회로 등의 제작을 위한 박막 트랜지스터(TFT : Thin Film Transistor)의 실현에 있어서 필수적인 물질로 많이 연구되고 있다. 비정질 실리콘에 비해 폴리실리콘은 매우 높은 캐리어 이동도를 가지기 때문에, micro-electronics나 빠른 응답속도의 TFT 등에 사용되었을 때 많은 장점을 가지고 있다. 그러나 종래 고온 공정 Poly-Si의 경우 기판으로 유리 기판이 아닌 석영 기판을 쓰기 때문에 비용이 많이 들고, 대면적화가 어렵다는 단점이 있다. 최근, 상대적으로 비용이 저렴하고, 대면적 공정이 가능한 유리기판을 사용하여, 비정질 실리콘을 다결정 실리콘으로 저온결정화 하는 방법에 대해 많은 연구가 진행되고 있다 [1-6]. 그 대표적인 예로는 Eximer Laser Annealing [1], Metal Induced Crystallization [2], Metal Induced Lateral Crystallization [6], Rapid Thermal Annealing [3] 등을 들 수 있다. Eximer Laser Annealing에 의해 결정화된 Si는 좋은 특성을 보이지만 기판 대형화에 필요한 uniformity와 비용에 있어서 문제를 갖고 있다. MIC, MILC는 450°C 정도의 낮은 온도에서 결정화시킬 수 있는 장점이 있지만 금속오염과 상대적으로 높은 누설전류, 낮은 전계 이동도와 같은 문제를 보인다. 고온공정보다 작은 열전달을 주고 그에 의한 열처리 보다 빠른 공정상의 이유로 RTA에 의한 고상결정화가 널리 연구되고 있다. 그러나 uniformity와 큰 사이즈에서의 compaction, bending의 문제로 어려움을 갖고 있다.

이 논문에서 우리는 유리 기판에 열적 손상을 주지 않으면서, 선택적인 영역의 고온 가열이 가능한 $TiSi_2$ 박막 히터를 사용하여, 실질적인 고온 공정에 의해 비정질 실리콘을 결정화시키는 새롭고 독특한 방법을 제시하였다. 또한 박막히터의 선폭과 인가전력의 변화에 따른 효과를 보였으며, 온도 조절의 용이성으로 인해 비정질 실리콘의 결정 핵 형성과 성장의 손쉬운 제어가 가능함에 따라 매우 뛰어난 결정질 막을 얻을 수 있는 가능성을 제시하였다.

2. 실험방법

본 연구에서는 기판으로 4" 유리를 사용하였다. 이 기판위에 실리사이드 박막 히터의 제작을 위해, 먼저 LPCVD법으로, Si_2H_6 가스를 이용하여 450°C 온도조건에서 2000 Å 두께의 a-Si 증착하였으며, 이 막 위에 기저압력 8×10^{-7} Torr, Ar 5sccm, 공정압력, 3mTorr에서 RF magnetron sputter 시스템을 이용하여, 1000 Å 두께의 Ti 막을 증착하였다. 증착된 Ti 막의 비저항은 15 Ω cm이었다.

박막히터를 만들기 위해 사진 식각 공정을 이용하여, Ti 와 비정질 실리콘 막을 연속적으로 패터닝 하였다. Ti의 에칭은 $H_2O/HF/HNO_3$ (100:3:6) 용액을 이용하여, wet etching 하였으며, 실리콘 막은 SF_6 (50 sccm), O_2 (5 sccm)의 혼합 가스를 사용, 70 W 50 mTorr조건에서 Reactive Ion Etching(RIE)하였다. 에칭 속도는 25 Å/sec 이었다.

실리사이드화는 열적 안정성을 위해 수행되었는데 a-Si 위에 증착된 Ti에 200V의 전압을 지속적으로 인가하며 1 hour 동안 저항 가열하였다. 결과적으로 저항의 변화는 더 이상 없었다. 미반응 Ti film은 NH_4OH/H_2O_2 (1:1) 용액으로 etching 하였다.

실리사이드를 완성한 후, 3000 Å 두께의 SiO_2 를 PECVD 법으로 heater와 a-Si 사이에 증착하였으며, SiO_2 증착을 위해 사용된 가스는 $SiH_4/Ar/N_2O$ (8:22:22) 이고 RF power, 증착압력 100W, 280 mTorr의 조건으로 증착했다. 그 위에 a-Si를 상술한 조건에서 500 Å 증착하였다. 사진 식각 공정을 이용하여, heater에 DC bias를 인가할 수 있도록 contact pad 부분의 비정질 실리콘과, 산화막을 etching 하였다. heater의 가열은 heater의 패턴의 양끝 pad 부분에 precision probe를 이용하여 DC bias를 인가함으로써 실리사이드 막이 저항 가열되도록 하였다.

그림 1에 샘플의 개략적인 구조를 보였다.

그림 1에서 보듯이, heater는 라인 형태를 띄고 있고, pad와 pad 사이의 길이는 15 mm이며, 선폭은 200 μ m, 300 μ m, 400 μ m 로 각각 차이를 두었다. 히터 양끝에는 2×2 mm²의 contact pad가 있다. 히터는 precision probe를 사용하여 DC bias를 contact pad에 인가해 저항가열 하였다. 박막히터를 가열하기 위해서는 Agilent 6010A DC power supply를 사용하였다.

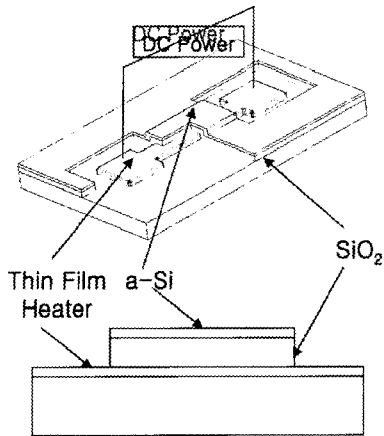


그림 1. Schematic diagram of sample for sputtering of a-Si.

150V, 175V, 200V의 여러 가지 전압을 걸어주면서 고상결정화 실험을 수행하였고, 결정화는 잘 알려진 방법인 secco etching에 의해 확인할 수 있었다. 실리콘의 특성은 광학현미경, SEM등을 통하여 분석하였다.

III. 실험 결과 및 고찰

그림 2에 박막히터에 가해진 전압과 전력의 관계를 도시하였다.

전력은 일정한 전압 조건하에서 전류를 측정하여 구하였다. 본 연구에 사용된 박막히터의 선폭은 각각 200 μm , 300 μm , 400 μm 이고, 가해진 전압은 150V, 175V, 200 V이다. 전력소모는 다음과 같은 식으로 표현할 수 있다.

$$P = \frac{V^2}{R} = V^2 \frac{wt}{\rho \cdot l} \quad (1)$$

여기에서, P, V, R, w, t, ρ , l 등은 각각, 전력소모, 인가전압, 박막저항, 박막히터의 선폭, 가열시간, 박막히터의 비저항, 박막히터의 길이를 의미한다. 단위면적당 소모되는 전력은 다음과 같다.

$$\frac{P}{A} = V^2 \frac{t}{\rho \cdot l^2} \quad (2)$$

식 (2)에 따르면 전압이 일정하면 단위 면적당 소모되는 전력은 선폭에 무관하게 같을 것이다. 이유는

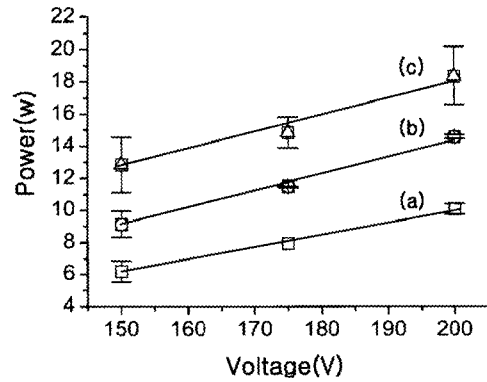


그림 2. The relations between powers and applied voltage for the various size of thin film heater. The line-width of the heater was (a) 200 μm , (b) 300 μm , and (c) 400 μm .

두께, 길이, 전압, 등이 선폭만 빼고는 같기 때문이다.

그림 2에 보인바와 같이 각각의 인가전압에 대해 전력이 오차범위 내에서 박막히터의 선폭에 비례함을 실험적으로 알 수 있다. 박막히터에 소모되는 전력이 모두 히터의 가열에 쓰인다고 가정할 경우, 결국 단위면적당 소모되는 전력이 같다는 것은 결국 박막 히터의 온도가 일정하다는 것을 의미한다. 본 연구에서 박막 히터의 온도에 따른 저항변화는 약 4%이내인데, 박막히터의 저항변화가 크지 않은 영역에서 박막히터에 가해진 전압과 전력은 비례한다고 볼 수 있으므로, 전압의 조절만으로도 박막히터의 온도조절이 가능할 것으로 보인다.

Table 1에는 선폭이 다른 각각의 박막히터에 인가전압을 변화 시키면서 비정질 실리콘을 결정화시켰을 때, 히터상부의 모든 비정질 실리콘이 결정화 되는데 걸리는 시간을 보였다.

시간은 5 min을 최대로 설정하였으며, 이 시간 내에 결정화가 microscopic하게 관측되지 않은 것은

Table 1. The Time needed to SPC of 5000 Å-thick a-Si at various biasing voltages.

	150 V	175 V	220 V
200 μm	X	X	5 min
300 μm	X	2 min	30 s
400 μm	70 s	10 s	A few sec

결정화되지 않은 것으로 표시하였다. 이 결과에 의하면 선폭이 넓을수록 낮은 인가전압에서도 결정화가 이루어지는데, 이는 비정질 실리콘 영역의 온도가 같은 인가전압에서 선폭이 넓은 쪽이 높음을 의미한다. 이는 선폭이 작을수록 열 유출이 상대적으로 크므로 열 축적이 작기 때문이라고 볼 수 있을 것이다.

그림 3은 선폭 300 μm 의 박막 히터에 200V의 DC bias를 걸어주며 30초 동안 저항 가열한 Si을 secco etch한 후의 SEM 사진이다. 이 사진으로부터 비정질 실리콘박막이 poly Si으로 결정화되었음을 확인할 수 있다. 결정의 크기는 5~10 μm 정도이고 성장 속도는 0.2~0.33 $\mu\text{m}/\text{sec}$ 이다. 이 연구에서 Si 박막의 정확한 온도는 측정되지 않았지만 ref.7에 보고된 종래 열적 결정성장 속도를 볼 때 800~850°C 근처인 것을 알 수 있다. 한 가지 주목할 점은 이러한 높은 온도에도 불구하고, 기판으로 사용한 유리 기판에 어떠한 손상도 발생하지 않았다는 점이다. 그 이유는 일반적으로 박막의 경우 열전도도가 bulk에 비하여 낮다는 점에 기인하는 것으로 보인다.

비정질 실리콘 산화막의 열전도도에 대해서는 많은 연구가 이루어져있다 [8-10]. 문헌에 따라 차이를 보이기는 하지만, 3000 Å 박막의 경우 bulk에 비해 절반정도의 작은 값을 가지며, 박막의 두께가 얇아질수록 더욱 낮아지는 경향을 보인다. 열전도

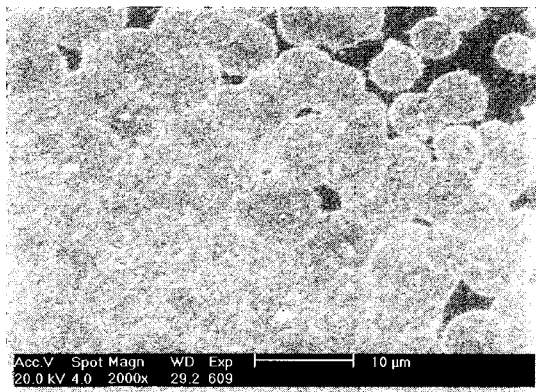


그림 3. The images of secco etched Si films after the crystallization by thin film heater. 300 μm -line-width heater was used. Applied voltage and annealing time was 200 V and 30 seconds, respectively.

에 의해 온도가 올라가는 것은 유입열량과 유출 열량의 차이만큼 열이 축적되기 때문이다. 박막히터에 가해지는 전력이 일정할 경우 공급되는 열이 일정하므로, 전도도가 높은 기판의 경우 상대적으로 박막보다 열 축적이 작게 되고, 그러므로, 상대적으로 박막에 비해 낮은 온도를 형성하게 됨을 알 수 있다.

결정성장을 관찰하기 위해 선폭 400 μm 의 박막히터에 150 V를 가했을 때, 비정질실리콘의 변이를 20초 간격으로 시간에 따라 관측하여 그림 4에 보였다.

SPC에 의한 결정성장 메커니즘의 관점에서 보면 이 그림은 매우 주목할 만한 결과를 보여준다. 그림 4(a)에 의하면, 처음 20초간 가열하였을 때 이미, 핵이 형성되어 약 5~10 μm 의 결정성장이 이루어져 있는데, 결정 크기는 매우 큰 반면에 결정립계의 밀도는 매우 낮은 것을 볼 수 있다. 그림 4(b)에서 20초간 더 가열하게 되면, 새로운 핵의 형성보다는 기존의 결정들이 2배 이상 성장하며, 서로 결합되어 큰 면적을 형성하는 것을 볼 수 있다.

일반적으로 SPC에 의한 비정질 실리콘의 결정화 mechanism은 결정핵 형성과 성장으로 이루어진다. 결정화가 이루어짐에 따라 많은 microtwins와 grain mismatch가 존재하게 된다. 이러한 결정립계 효과에 의해 TFT에서 channel mobility는 떨어지게 된다. 그러므로 결정립계 효과를 줄이기 위해서는 핵형성밀도가 낮고 결정성장 속도가 빠른 결정화가 바람직하다고 할 수 있다. SPC에 의한 결정화의 핵형성과 결정성장 속도는 온도에 의존한다.

Iverson *et al.* [11]은 self-implantation에 의한 비정질 실리콘의 결정화 실험을 통하여 grain 성장 속도의 활성화 에너지는 5 eV, 결정성장의 활성화 에너지는 3.3 eV임을 보였다. 그리고 이 실험은 Masaki *et al* [12]에 의해 재검증되었다. 이러한 사실은 핵형성보다, 결정 성장이 에너지 측면에서 용이함을 보인다. 따라서 결정화 온도의 조절의 의해, 핵형성과 결정 성장의 속도를 제어할 수 있을 것이며, 이러한 결정화 온도를 정확하게 제어함으로써 매우 우수한 결정 막을 얻을 수 있을 것이다. 그림 5는 그러한 가능성을 확실히 보여준다. 빠른 결정성장에 비해 낮은 핵생성 밀도는 Si 박막 위와 아래에서의 온도

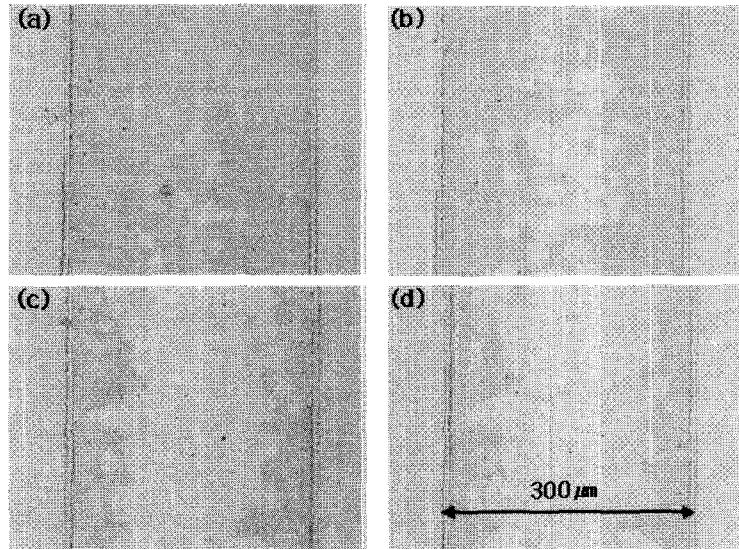


그림 4. The Images observed consecutively at every 20 sec during the crystallization of Si films. The annealing time was (a)20 sec, (b) 40 sec, (c) 60 sec, and (d) 80 sec. The line width and applied voltage was 300 μm and 175 V respectively.

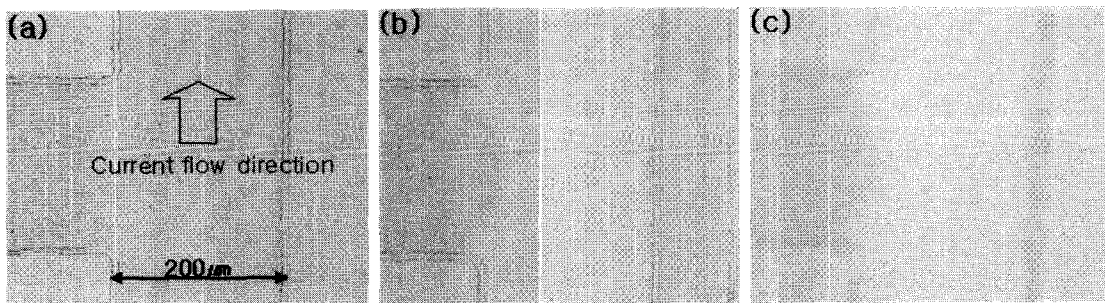


그림 5. The images of Si films (a) before annealing, (b) after annealing for 5 min, and (c) after annealing for 30 min, at applied voltage of 200 V. The line-width of the heaters was 200 μm . The current flows from the bottom to upper directions as shown in (a).

이방성에 기인한다고 할 수 있다. 이유는 핵생성이 온도가 높은 아래 부분에서만 일어나서 전체적으로 핵의 밀도는 매우 낮아진다. grain 성장의 측면에서 보면, Si 박막의 온도는 결정이 성장하기에 충분한 온도이기 때문에 성장 속도는 매우 빠르다.

박막 히터에 의한 가열은 저항 가열이라는 전적 에너지를 사용하기 때문에 다른 저온 결정화 공정 보다 매우 낮은 열용량에 의해 가열과 냉각이 매우 빠른 속도로 이루어지며 온도의 재현성이 매우 높다. 따라서 기존의 여러 프로세스에 비해 온도조절에 의한 최적의 결정질 형성에 매우 유리하다고 할

수 있을 것이다.

박막히터를 이용한 SPC의 지역적 선택성은 그림 5를 보면 잘 알 수 있다. 그림 5(a)는 박막히터를 가열하기 전의 사진이며, (b)는 200 V로 5분간 가열한 후, (c)는 200 V로 30분간 가열한 후 변화된 모습을 광학 현미경으로 관찰한 것이다.

그림 5(b)에서 보듯이 약 5 min 간 가열하였을 때, 박막히터의 상부지역은 거의 결정화가 완료된 반면, 박막히터의 측면부분에서는 결정화가 이루어지지 않았음을 알 수 있다. 그림 5(c)는 30분 이상을 같은 조건에서 가열한 경우인데, 결정화의 양상이

그림 5(b)와 크게 다르지 않다. 다시 말해서 긴 열처리 시간에도 불구하고, 비정질 실리콘이 결정화될 만큼 고온에 머무르는 영역은 박막히터의 상층부에 국한된다는 것을 알 수 있으며, 이는 박막히터의 열이 측면 방향보다는 수직 방향으로 대부분 전달되기 때문으로 볼 수 있다. 정상상태 열전달을 가정할 때, Fourier 법칙에 의하면, 온도의 변화는 단위면적당 전달되는 열에너지에 비례하는데, 그림 5에서 보인 박막 히터의 경우 선폭이 200 μm , 두께 1000 \AA 으로 선폭/두께 ratio가 1000이며, 이는 히터가 가지는 대부분의 열이 수직 방향으로 전달된다는 것을 알 수 있다. 이러한 결과는 비정질 막의 열전도도의 이방성에 의해서도 설명할 수 있다. Y. S. Ju [13]는 폴리이미드 필름에 대한 열전도도를 히터의 수직방향과 측면방향에 대하여 측정하였는데, 수직방향의 전도도가 수평방향에 비해 5배 이상 큼을 보였다. 따라서 이 결과로부터 박막 히터를 사용하여 비정질 실리콘을 결정화할 경우, 박막히터의 구조를 변경함으로써 선택적인 지역에서만 결정화할 수 있으며, 박막히터의 상층부 쪽으로 열이 집중됨에 따라 에너지 효율 또한 대단히 높다는 것을 알 수 있다.

IV. 결 론

박막히터를 이용한 a-Si 박막의 급속결정화에 대한 새로운 방법을 제안하였다. 500 \AA 두께의 Si 박막을 300 μm 선폭의 박막히터로 약 30초 동안 가열하였을 때, grain 크기가 5~10 μm 인 poly-Si로 고상 결정화 되었고 유리기판에는 damage를 주지 않았다. grain 사이즈가 큰 poly Si 박막이 형성된 이유로는, 박막히터를 사용하여 실리콘 박막을 열처리하는 동안 실리콘 박막 내에 온도 구배가 형성되어 핵형성이 제한되었기 때문으로 사료된다. 또한, 결정화가 이루어지는 지역은 박막히터 바로 위로 국한되었는데, 작은 크기의 히터로 인한, 낮은 열용

량에 기인하는 것으로 생각된다. 그리고 또한 히터의 빠른 열적 거동으로 인해 핵생성과 grain 성장의 두 메커니즘을 독립적으로 조절할 수 있는 가능성을 제시하였다.

참 고 문 헌

- [1]. N. Kubo, N. Kusumoto, T. Inushima, and S. Yamazaki, IEEE Trans. Electron Devices **40**, 1876 (1994).
- [2]. T. J. Konno and R. Sinclair, Mater. Sci. Eng. A **179**, 1169 (1994).
- [3]. R. Kakkad, J. Smith, W. S. Lau, S. J. Fonash, and R. Kerns, J. Appl. Phys. **65**, 2069 (1989).
- [4]. H. Y. Kim, Y. S. Kang, P. S. Lee, and J. Y. Lee, Thin Solid Films **402**, 296 (2002).
- [5]. Y. Zhao, W. Wang, F. Yun, Y. Xu, X. Liao, Z. Ma, G. Yue, and G. Kong, Solar Energy Mater. and Solar Cells **62**, 143 (2000).
- [6]. S. W. Lee and S. K. Joo, IEEE Electron Devices Lett. **17**, 160 (1996).
- [7]. C. Spinella and S. Lombardo, Appl. Phys. Rev. **84**, 5388 (1998).
- [8]. A. J. Griffin, Jr., F. R. Brotzen, and P. J. Loos, J. Appl. Phys. **75**, 3761 (1994).
- [9]. K. E. Goodson, M.I. Flik, L. T. Su, and D. A. Antoniadis, IEEE Electron Devices Lett. **14**, 490 (1993).
- [10]. S. Callad, G. Tallarida, A. Borghesi, and L. Zanotti, J. Non-Crystalline Solids **245**, 203 (1999).
- [11]. R. B. Iverson and R. Reif, J. Appl. Phys. **62**, 1675 (1987).
- [12]. Y. Masaki, P. G. LeComber, and A. G. Fitzgerald, J. Appl. Phys. **74**, 129 (1993).
- [13]. Y. S. Ju, K. Kurabayashi and K. E. Goodson, Thin Solid Films **339**, 160 (1999).