

휴대 단말 시스템용 전력증폭모듈(Power Amplifier Module)의 기술동향

박타준 · 변우진

삼성전기(주) 중앙연구소

요 약

Cellular network을 이용하는 휴대 단말기의 경우 TDMA(GSM, IS-136), CDMA(IS-95) 그리고 WCDMA 등을 포함해서 넌간 약 4억대 정도 생산되고 있고, PAM(Power Amplifier Module)은 단말기 한 대당 1~2개 정도 사용되며, 단말기의 battery 사용시간과 밀접한 관련이 있다. 또한 antenna front-end에 장착되기 때문에, 신호의 왜곡에 의한 인접채널 누설 전력과 harmonic 등 전기적인 규격의 적합성과 ESD, 습기 등 품질 신뢰성 문제에 직접적인 영향을 주는 중요한 부품 중의 하나이다.

이로 인하여 PAM의 핵심 기능을 담당하는 PA IC의 공정 기술과 설계 기술, PAM 제조 기술 등의 향상에 대한 많은 연구와 개발이 이루어졌다. 본 고에서는 PAM의 최근 기술 동향과 기능적으로 PAM이 주변 수동 및 능동 부품과 접적화 되고 있는 복합 모듈의 동향에 대해서 기술한다.

I. 서 론

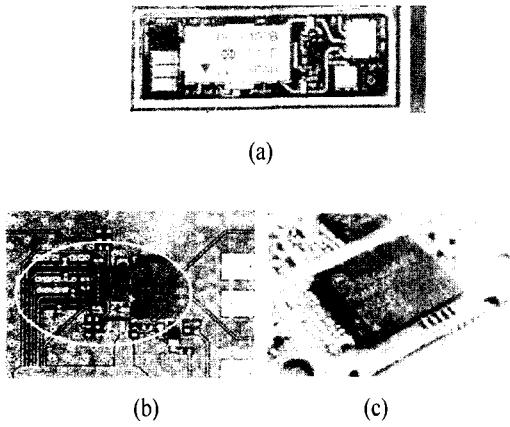
1990년 후반까지 휴대 단말기에 사용되는 전력증폭의 기능은 3가지 종류의 형태^{[1],[2]}, 즉, 단말기 제조업체에서 discrete transistor를 이용하여 bias와 정합회로를 직접 설계하는 방식, 내부적으로 bias 회로가 구성되어 있고, inter-stage와 출력 정합회로를 설계하는 MMIC(monolithic microwave integrated circuit) 방식, 부품업체가 bias 회로와 최적의 정합회로를 구성한 PAM 방식이며, 이 경우 휴대 단말기의 조건에 맞게 약간의 tuning만 하는 방법을 사용했다.

하지만, 2000년 이후 휴대 단말기는 기존의 통화 수단 외에 기능성, 외관, 사용 편이성 등 user interface의 요구 사항이 날로 커지면서 life cycle이 매우 짧아졌다. 또한, 단말기 제조업체는 카메라 기능, 동영상 chipset 등의 부가 기능이 첨가되면서, 부품수가 증가하고, 가격이 상승하게 되어서, PAM을 포함하여 기존에 사용되고 있었던 부품에 대한 size 소형화와 가격 인하를 요구하고 있다. 그리고, 효율과 선형화 등은 타사 대비 혁신적인 성능을 요구하고 있고, 부품 제조 업체의 공급 능력과 높은 제조 품질 수준을 요구하고 있다.

이와 같은 상황에 맞추어 PAM 개발 업체는 능동 소자와 관련된 공정 기술(process technology), 효율과 선형성 등 성능과 관련된 설계 기술(design technology), size와 package 등과 관련된 제조 기술(production technology)에 대한 연구와 기술 혁신을 이루어 왔다.

그리고, 휴대 단말기 제조업체들의 단말기 개발 lead time 단축과 제조 비용을 절감하기 위한 요구는 기능별 접적화라는 새로운 개발 paradigm을 만들었고, 그에 대한 많은 연구와 제품들이 소개되고 있다.

이와 같은 휴대 단말기 제조업체와 부품업체들의 요구 조건에 대한 trade off는 [그림 1]에서 보여지는 것처럼, PAM을 사용하는 방식([그림 1]의 (a)), 기존 MMIC 방식에서 변형된 형태로 성능에 민감한 영향을 주는 출력 정합회로와 출력 power를 검출하는 coupler를 하나의 모듈로 사용함으로써 가격 인하를 얻을 수 있는 혼합방식([그림 1]의 (b)), PAM과 coupler, antenna switch 등 각 기능별로 접적된 복합 모듈 방식([그림 1]의 (c))을 사용하게 되었다.



[그림 1] (a) PAM, (b) MMIC+Matching Module,
(c) Tx복합모듈

본 고에서는 다양하게 변하는 휴대 단말기용 PAM에 대한 각 기술별 구성 및 최근 동향에 대하여 설명하고 향후 방향에 대하여 예측해본다.

II. PAM의 구성

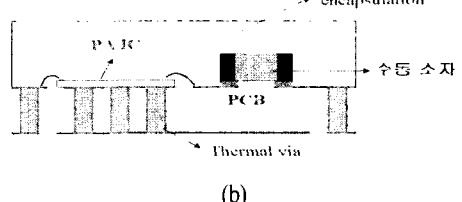
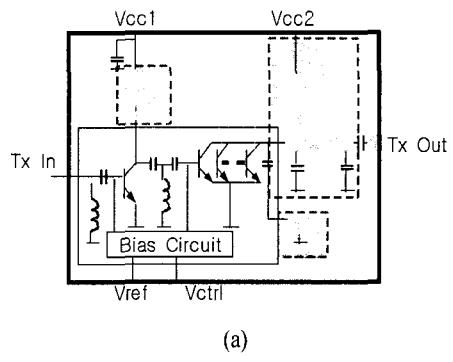
2-1 설계 사양과 개요

휴대 단말기에 사용되는 PAM은 회로적으로 핵심 기능을 담당하고 있는 전기적 요구 성능에 따라서 2-stage 또는 3-stage의 능동소자, bias 및 PA control 회로, 입출력 및 inter-stage 정합회로로 구성되고([그림 2]의 (a)), 구조적으로는 기판과 encapsulation, 열 방출을 위한 thermal via로 구성된다([그림 2]의 (b)). PAM의 설계 사양은 표준 규격에 따라서 달라진다. 현재 휴대 단말기의 PAM에 현재 적용되는 중요 사양은 <표 1>과 같다.

효율의 경우, 능동 소자의 특성과 정합회로의 손실에 의해 영향을 받으며, 능동 소자의 특성을 최대로 얻어낼 수 있는 정합 방법에 대한 연구도 많이 진행되었다. 일반적으로 Class AB나 F급의 정합 방법에 비해서 Inverse Class AB나 F급의 정합 방법이 효

<표 1> 휴대 단말기의 PAM에 현재 적용되는 중요 사양

	CDMA 2G(3 G)	GSM(GPRS) 2G(2.5 G)
Pout(dBm)	28	35@0.9 GHz 32@1.8 GHz
효율 (%)	40	55
Ruggedness	VSWR 10:1	VSWR 10:1
Stability	VSWR 5:1	VSWR 8:1
선형성(ACPR)	8 dB > 규격 IS-95(3 GPP)	고려하지 않음
Rx Noise Power	단말기의 설계에 의존함	5 dBz > 규격 ETSI(3 GPP)
열 방출	매우 중요	2.5G에서 매우 중요



[그림 2] PAM의 구성 (a) PAM의 회로도, (b) PAM의 구조

을면에서 훨씬 더 좋은 것으로 발표되었지만^{[3][4]}, 출력쪽의 peak 전압이 Class AB나 F급에 비해서 $\pi/2$ 만큼 크기 때문에, 안테나가 금속에 접촉되거나, 비

정상적인 동작을 할 경우 PAM 출력측에 부 정합이 발생하게 되어, PAM의 성능 열화 등 ruggedness에 영향을 줄 수 있다.

정합회로의 손실은 출력 회로를 구성하는 전송선의 유한한 전도도에 기인한 손실과 ESR로 표현되는 C(capacitor)와 L(inductor) 등 수동 소자의 저항 성분 때문에 발생하는 손실로 구성된다. Ni 전극을 사용하는 MLCC의 경우 ESR은 대략 0.2~0.3 ohm 정도이며, PAM 정합회로에 많이 사용되는 pi형 정합회로(병렬 C-전송선-병렬 C)의 경우 다음 수식을 이용하면,

$$\text{Loss} = 10\log(|S_{21}|^2/(1 - |S_{11}|^2))$$

손실 값을 계산할 수 있으며, 대략적으로 0.5~0.8 dB 정도의 손실이 발생한다. 따라서, 손실을 최소화하기 위한 전송선의 전도도 개선 및 MLCC의 Ni 전극을 Ag 또는 Cu 전극으로 바꾸어서 ESR을 개선하는 연구활동도 활발하게 추진되고 있다.

Stability의 경우, duplexer를 사용하는 것에 비해 switch를 사용하는 단말기의 사양이 훨씬 더 강하다. 이는 안테나의 부하에 대한 정합상태가 같더라도, duplexer의 손실이 switch의 손실보다 크므로, PAM에 영향을 미치는 부하의 부 정합 정도가 GSM이 더 크게 발생하기 때문이다. 또한 마지막 단의 출력 정합 회로가 low pass 특성을 가지므로, 저 주파 발진을 방지하기 위하여, 입력 및 inter-stage 정합회로를 high pass 특성으로 설계하는 것이 rule of thumb이다.

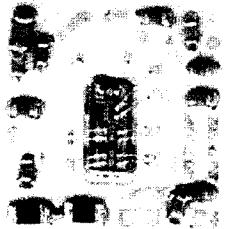
선형성의 경우, 능동 소자는 AM-AM/AM-PM 변환 특성으로 표현되어지는데^{[5],[6]}, 단말기에 사용되는 신호의 변조방식에 따라 달라진다. 2/2.5G의 경우 envelope의 일정한 GMSK(Gaussian Minimum Shift Keying)변조 방식을 사용하는 GSM/GPRS은 선형성에 대해서 고려할 필요가 없다. 그러나, 후술할 Rx 대역 noise power로 인해서 선형 특성을 어느 정도

유지해야 한다. 그리고, OQPSK(Offset Quadrature Phase Shift Keying)변조 방식을 사용하는 CDMA는 진폭이 일정하지 않으며, peak-to-average ratio가 약 5 dB 정도의 값을 가지므로, 선형성을 유지하기 위한 증폭기를 설계하여야 한다. 3G 표준화 규격인 WCDMA/ CDMA2000은 HPSK(Hybrid Phase Shift Keying)변조를 사용하며, DCH(Dedicated Channel)의 구성에 따라서 peak-to-average ratio가 변하고, 최소 3.2 dB의 값을 가진다. 또한 3pi/8-shifted 8PSK변조 방식을 사용하는 EDGE의 경우도 EVM(Error Vector Magnitude)에 대한 규격이 포함되어서, 선형 증폭기 설계가 필요하다.

Rx 대역 noise power의 경우 PAM의 noise figure와 inter-modulation product의 양에 의해서 결정되는데, CDMA 단말기는 내부 시스템의 Rx 수신 감도에 영향을 주며, duplexer의 Tx attenuation과 T/Rx isolation 특성에 따라 차이가 있다. 현재 CDMA PAM의 Rx noise power는 약 -135 dBm/Hz 정도이다. 하지만, GSM의 경우 인접 단말기의 성능에 영향을 주며, ETSI 규격으로 정해져 있다. 비록 일정한 진폭을 가지는 변조 방식을 사용한다고 하더라도 선형 특성을 가지도록 설계해야 되는 이유가 여기에 있다.

PAM 설계에서 아주 중요한 부분을 차지하는 것이 열 방출 설계이다. 열 방출 설계는 PAM의 효율, packaging material, PA IC(Flip과 wire bonding의 차이)의 형태에 따라 좌우되며, GSM의 경우 1 frame 당 4.63 msec를 가지며, 1slot은 577 usec 길이를 가지고므로, 1 frame은 8개의 slot을 가지며, 2G의 경우 1 slot 동안만 PAM이 동작하고, 나머지 시간 동안 동작하지 않으므로 열 방출에 대한 필요성은 요구되지 않았다. 하지만, 2.5G의 GPRS는 최대 4 slot 동안 동작해야 하므로, CW(Continuous Wave)를 사용하는 CDMA용 PAM 이상의 열 방출 기술을 적용해야 한다.

2-2 능동 소자



[그림 3] Si LDMOS를 이용한 CDMA용 PAM

PA IC는 PAM의 핵심 소자로서 성능의 대부분을 차지한다. PA IC를 제작하기 위한 공정 기술에 대한 연구는 매우 많이 이루어졌으며, 현재 상용화되고 있는 device는 InGaP HBT, AlGaAs HBT, PHEMT, E-PHEMT, Si LDMOS, MESFET, Si Bipolar 등이다. 현재 CDMA PAM으로 양산 중인 device는 InGaP HBT(Skyworks, Anadigics, Triquint 등), AlGaAs HBT(RFMD), E-PHEMT(Agilent)이며, GSM의 경우 InGaP HBT, AlGaAs HBT, Si LDMOS(Hitachi), E-PHEMT, Si Bipolar(Philips), PHEMT(Philips)이다. Hitachi의 경우 Si LDMOS를 이용한 CDMA용 PAM [그림 3]을 최근에 발표했다^[7].

IBM은 최근에 SiGe의 ruggedness 문제를 극복하기 위한 SWR보호 회로를 첨가한 CDMA/GSM용 PAM을 발표했다^[8]. SiGe과 Si LDMOS의 경우 기존 CMOS 공정과 함께 설계할 수가 있으므로, 향후 SiP/SOC(System in a Package/System On a Chip) 추세에 맞는 유망한 후보라고 할 수 있다.

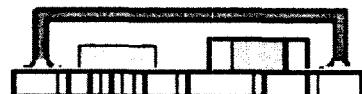
2-3 Packaging

PAM의 packaging은 기판, IC, encapsulation으로 구성되며, 품질 신뢰성과 size 소형화에 많은 영향을 준다. Packaging에서 고려해야 할 사항은 다음과 같다.

1. 공기 또는 수분과 같은 부식 환경으로부터 회로를 보호해야 한다.



(a)



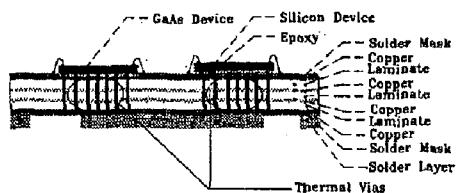
(b)

[그림 4] PAM의 package (a) plastic encapsulation-organic PCB, (b) plastic air cavity-ceramic

2. 부품을 손상시키거나 전기적 특성을 변화시키는 입자와 같은 외부 재질의 오염으로부터 회로를 보호해야 한다.
3. 기계적인 충격으로부터 회로를 보호해야 한다.
4. 회로에 의해서 발생된 열을 적절하게 방출해야 한다.

현재 양산중인 PAM의 encapsulation과 substrate는 대부분의 업체가 plastic cap-organic PCB을 사용하며 [그림 4]의 (a), plastic air cavity-ceramic [그림 4]의 (b), metal cap-LTCC는 주로 일본업체에서 사용하는 구조이다.

Ceramic 기판의 경우 열 방출 특성이 organic PCB에 비해 훨씬 더 우수하다. 하지만, PAM substrate인 organic PCB에 thermal via를 적절하게 설계하고, 휴대 단말기의 열 방출 설계를^[9] 통하여 열 특성을 개



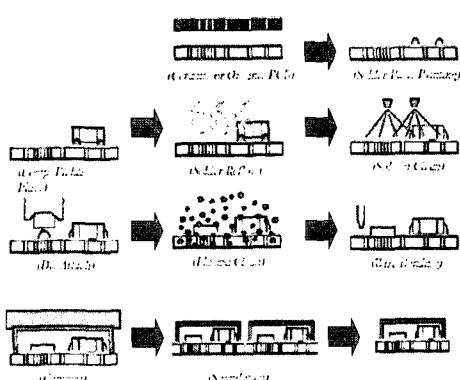
[그림 5] PAM이 포함된 Multi chip module의 열 해석을 위한 구성요소

선할 수 있다[그림 5]. 특히, thermal via의 경우 via를 채우는 재질을 열 전도 특성이 나쁜 epoxy에서 전도 성 재질로 열 전달 특성을 많이 향상시킬 수 있다.

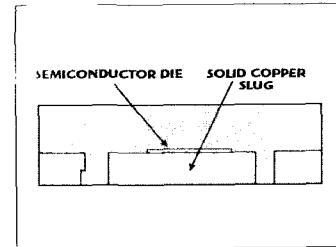
PAM packaging 작업 공정의 순서는 substrate 위에 solder paste printing → 부품 탑재 → Reflow → Solder flux 제거를 위한 세척 → Gold/Tin 또는 Silver epoxy를 이용한 Die attach → bonding을 위한 plasma 세척 → wire bonding → encapsulation → cutting → 최종 검사의 형태로서[그림 6], 이와 같은 제조 방법은 MC-M(Multi Chip Module)을 제작을 위하여 현재 많이 보편화 되어서 적용되고 있다.

PAM의 소형화와 신뢰성 개선을 위한 연구도 많이 진행되어 왔다. 소형화의 형태는 CDMA의 경우 90년 후반에 $8\text{ mm} \times 8\text{ mm} \rightarrow 6\text{ mm} \times 6\text{ mm} \rightarrow 4\text{ mm} \times 4\text{ mm}$ 에서, 현재는 $3\text{ mm} \times 3\text{ mm}$ 이며, GSM의 경우 $9\text{ mm} \times 11\text{ mm} \rightarrow 8\text{ mm} \times 10\text{ mm} \rightarrow 7\text{ mm} \times 7\text{ mm}$ 로 1년 정도의 기간을 두고 면적이 50 %씩 감소하고 있다.

이와 같은 소형화 추세의 경향에는 Si 또는 glass 기판 위에 L과 C로 구성된 손실이 작은 정합회로를 구현하여^[10], 정합 회로의 면적을 대폭 개선시키는 IPD(Integrated Passive Devices)에 대한 연구 개발이



[그림 6] Air cavity plastic package를 사용한 PAM 제조 공정도



[그림 7] Lead frame module의 단면도

활발하게 이루어지면서, 특히, L의 경우 기존에는 Q 값이 문제였으나, Cu plating 공정을 개발함으로써, Q값의 개선을 이루었던 것이 상당한 영향을 준 것으로 보여진다.

[그림 7]의 경우, 기판을 기존의 organic PCB나 LTCC가 아닌 metal plate를 사용하여 PAM을 제작하였다. 기존의 RF choke와 전송선을 metal line으로 대체하여, 열 방출 특성을 혁신적으로 개선시켰다^[11].

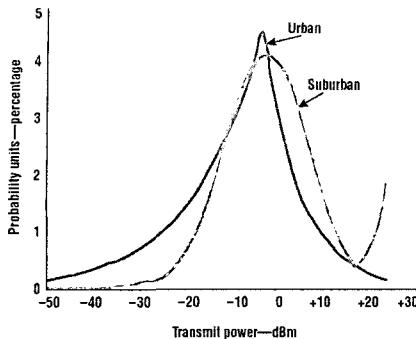
III. PAM의 기능 개선과 복합화

3-1 PAM의 기능 개선

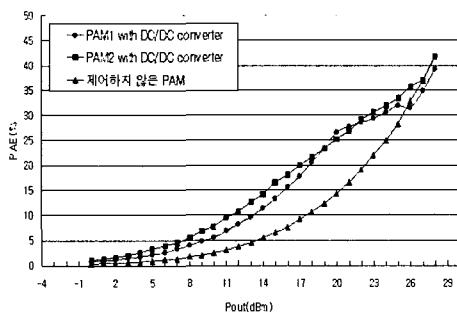
CDMA 방식의 셀 용량은 채널이나 셀 환경에서의 사용자 수와 각 사용자의 단말기로부터 전송되는 전력의 세기에 많이 연관되어 있다. 따라서, CDMA 용량을 조정하기 위하여 단말기의 출력 전력을 최대한 낮추는 것이 필요하다.

[그림 8]은 단말기 송신 전력의 크기에 대한 사용 빈도수를 도심과 교외 지역에 대하여 통계적으로 보여준다. 송신 전력의 빈도수가 가장 많은 곳이 대략 0 dBm 근처임을 알 수 있다. 이로부터 단말기의 talk time의 개선을 위하여 low power mode에서 효율을 개선시키는 것이 중요한 연구 테마였다^[12].

현재 양산 중인 PAM의 low power 효율을 증가시키는 방법은 PA IC의 base/gate를 제어하여 quiescent current를 digital 신호를 이용하여 단계별로 제어하는



[그림 8] CDMA system에서 단말기의 송신 power에 대한 확률 분포

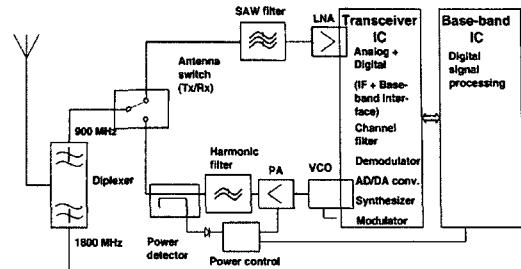


[그림 9] DC-DC converter를 이용한 PAM의 효율 특성

방법^[13]과 continuous하게 제어하는 방법^[14], 그리고, DC-DC converter를 이용하여 collector/drain에 인가되는 전압을 제어하는 방법^[15]으로 나눌 수 있다. 상용 제품으로써 사용되는 PAM의 경우 DC-DC converter를 이용한 방법이 출력 15 dBm에서 약 17 % 정도로 가장 높은 효율을 [그림 9] 가지지만, inductor를 사용함으로써, 면적이 증가하는 단점이 있다. 이와 같은 단점을 극복하기 위한 inductor 소형화 연구도 진행되고 있다^[16].

국내와 미국의 경우 base/gate를 제어하는 방법을 주로 사용하고, 일본의 경우 DC/DC converter를 이용한 제어 방식을 많이 사용하고 있다.

GSM 방식의 휴대 단말기도 효율 개선에 대한 방법이 많이 개발되었다. CDMA와 유사한 개념으로



[그림 10] GSM 단말 시스템의 블록도

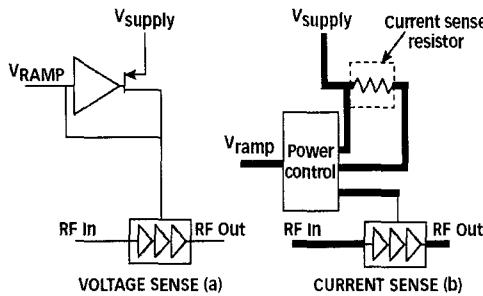
PAM의 low power 효율을 개선한 제품도 있었지만, 실제로 휴대 단말기에 많이 적용된 예는 없다.

하지만, Tx power control 기능과 출력 손실을 개선하여 효율을 증가시키고, time domain에서 ORFS (Output RF Spectrum)와 burst diagram 특성을 용이하게 설계하기 위한 power ramp-up 방법을 개선시키는 제어 IC를 복합화 하는 등 많은 진보가 있었다.

기존에는 [그림 10]의 경우처럼 PAM 출력 단에 coupler와 schottky diode로 검출된 RF power를 DC로 변환하는 방식을 사용하였는데, 이 방식은 power control의 안정도면에서 우수한 특성을 가지지만, schottky diode를 사용하여 RF power를 DC로 변환할 경우 감도가 -30 dBm 정도이어서, coupling power (coupling ratio가 14~19 dB 정도)를 증가시켜야 되고, coupler 자체의 도체 손실 때문에 전체 삽입손실이 0.2~0.4 dB 정도 발생한다. 따라서, 단말기 전체 효율이 악화된다.

이 단점을 극복하기 위한 방법이 [그림 11]의 (a)에서 보여지는 voltage sensing과 current sensing 방법이다^[17]. Voltage control의 경우 battery가 PMOS Switch를 통하여 PAM에 연결함으로써, collector/drain단에서 검출되는 전압을 baseband로부터 입력되는 제어 신호와 비교하여 PAM의 출력 power를 제어하는 방식이다. 따라서, PMOS switch는 전압 제어 가변 저항으로 동작하고, power ramp-up이 용이해진다.

[그림 11]의 (b)는 battery에서 작은 저항을 첨가하여



[그림 11] PAM 출력제어 방법 (a) Voltage 검출 방법, (b) Current 검출 방법

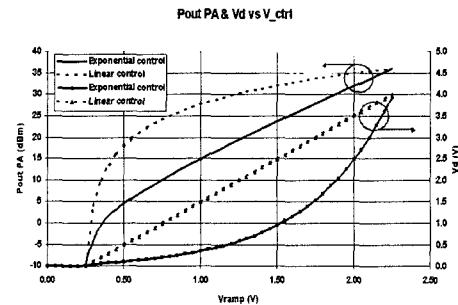
PAM에 공급되는 전류를 검출하여, PAM의 출력 power를 제어하는 방식이다^[18].

[그림 12]는 [그림 11] (a)의 방법을 사용한 제어 신호에 대한 출력 power의 특성을 보여준다. 기존 방식은 제어 신호(Vramp)에 대한 drain 전압이 선형적이고, 출력 power가 exponential 형태가 되는데, drain 전압을 exponential 형태로 만들어서, 출력 power를 선형적으로 개선시켜서 power ramp-up 방법을 용이하게 할 수 있다^[19]. [그림 11]의 방법은 고 출력에서 약 2A의 current가 흐르기 때문에 PMOS switch나 current sensing 저항에서 전압 drop이 발생한다. 따라서, 실제 효율은 [그림 10]의 방법에 비해서 많이 개선되지 않는다.

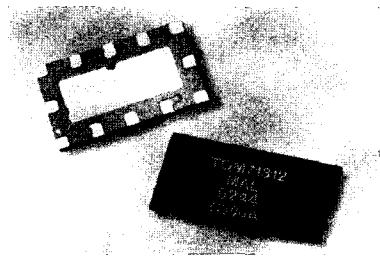
하지만, [그림 10]의 schottky diode가 아닌 RF log-amp detector를 사용하면, 감도가 -50 dBm 이상으로 개선되어, coupler에서 발생하는 손실을 줄이고, 전체 효율을 증가시키면서, log-amp의 기능에 의하여, 제어신호에 대한 출력 power의 제어 특성을 개선한 제품도 출시되었다^[20].

3-2 복합 모듈의 추세

GPS나 동영상, 카메라 기능 등 휴대 단말기의 기능이 많아지므로, 부품의 size 축소, 가격 인하, 제조 비용 축소 등의 요구로 인하여, 현재 antenna front-



[그림 12] 제어 전압에 대한 PAM 출력의 특성 비교

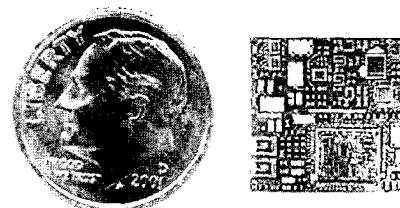


[그림 13] CDMA用 PAM/SAW duplexer

end의 antenna switch나 duplexer 등 각 기능별 부품들을 접合화 시키는 추세이다.

[그림 13]에서 보여지는 CDMA用 PAM/SAW duplexer module의 경우 LiTaO₃ 암전 기판을 사용하는 SAW duplexer가 온도에 대하여 -20 ppm/°C 정도의 주파수 shift 현상이 있기 때문에, 열을 방출하는 기술이 매우 중요하다고 할 수 있다.

GSM 휴대 단말기용 복합 모듈에 대한 연구 및 개발 활동도 활발하여, 많은 업체가 PAM/antenna swit-



[그림 14] GSM用 Single Packaged Radio Module

ch module을 출시했으며, [그림 14]는 GSM 단말기의 RF와 baseband interface를 하나의 package로 만든 radio module이다^[22].

IV. 결 론

현재 휴대 단말기는 다기능, 대형 display 그리고, fashionable design 등의 user interface 요구가 우선되므로, 개발 기간이 매우 짧아지고 있다. 따라서, hardware적인 성능이 안정되어야 하고, 부품의 size 소형화 및 가격 인하, 품질 신뢰성 개선과 제조 비용 감소 등이 요구되어지고 있는 것이 현실이다. 이와 같은 요구 조건을 만족시키기 위한 기능면에서의 부품의 복합화, 수동 소자의 소형화는 더욱 많이 진행될 것으로 보여지며, 결국 SiP/SOC의 형태로 진행될 것으로 보여진다. 하지만, 단말기용 PAM은 power와 열문제로 인하여 SiP/SOC의 기술 개발에서 제일 큰 문제가 되고 있고, 이를 해결하기 위한 InP, Si, SiGe 등과 같은 공정 개발 및 기지국용 LPA(Linear Power Amplifier)에서 사용되는 방식을 이용한 효율 개선 등에 대한 설계 기술 연구가 활발하게 진행될 것으로 예상하고 있다.

참 고 문 헌

- [1] R. Jos, "Future developments and technology options in cellular phone power amplifiers: from power amplifier to integrated RF front-end module", *Bipolar /BiCMOS Circuits and Technology Meeting, 2000. Proceedings of the 2000*, pp. 118-125, Sep. 2000.
- [2] R. Jos, "Technology developments driving an evolution of cellular phone power amplifiers to integrated RF front-end modules", *Solid-State Circuits: IEEE Journal of*, vol. 36, Issue 9 , pp. 1382-1389, Sep. 2001.
- [3] F. van Rijss, R. Dekker, H. A. Visser, H. G. A. Huijzing, D. Hartskeerl, P. H .C. Magnee and R. Dondero, "Influence of output impedance on power added efficiency of Si-bipolar power transistors", *Microwave Symposium Digest., 2000 IEEE MTT-S International*, vol. 3, pp. 1945-1948, Jun. 2000.
- [4] A. Inoue, T. Heima, A. Ohta, R. Hattori and Y. Mitsui, "Analysis of class-F and inverse class-F amplifiers", *Microwave Symposium Digest., 2000 IEEE MTT-S International*, vol. 2, pp. 775-778, Jun. 2000.
- [5] T. Yoshimasu, M. Akagi, N. Tanba and S. Hara, "A low distortion and high efficiency HBT MMIC power amplifier with a novel linearization technique for $\pi/4$ DPSK modulation", *Gallium Arsenide Integrated Circuit(GaAs IC) Symposium, 1997. Technical Digest, 19th Annual*, 12-15, pp. 45-48, Oct. 1997.
- [6] Noun Sub Noh, Chul Soon Park, "PCS/W-CDMA dual-band MMIC power amplifier with a newly proposed linearizing bias circuit", *Solid-State Circuits, IEEE Journal of*, vol. 37, Issue 9, pp. 1096 -1099, Sep. 2002.
- [7] Tetsuo Sato, Chris Grigorean, "Design Advantages of CDMA Power Amplifiers Built with MOSFET Technology", *Microwave Journal*, Oct. 2002.
- [8] Joe Pusl, Srikanth Sridharan and Philip Antognetti, et al, "SiGe Power Amplifier ICs with SWR Protection for Handset Applications", *Microwave Journal*, Jun. 2001.
- [9] A. Langari, H. Hashemi, "A cooling solution for power amplifier modules in cellular phone applications", *Electronic Components and Technology Conference, 1999 Proceedings. 49th* , pp. 316-320, Jun. 1999.

-
- [10] Dong-Wook Kim, In-Ho Jeong and Jong-Soo Lee, "Passive Miniaturization: Si Integrated passive devices for RF and Microwave Applications", *Microwave Journal*, Nov. 2002.
- [11] RF Micro Devices, "Breakthrough power amplifier Module for Handset Applications", *Microwave Journal*, Jun. 2003.
- [12] Kyoungsoon Yang, G. I. Haddad and J. R. East, "High-efficiency class-A power amplifiers with a dual- bias-control scheme", *Microwave Theory and Techniques, IEEE Transactions on*, vol. 47, Issue 8, pp. 1426-1432, Aug. 1999.
- [13] T. Fowler, K. Burger, et al, "Efficiency improvement techniques at low power levels for linear CDMA and WCDMA power amplifiers", *Radio Frequency Integrated Circuits (RFIC) Symposium, 2002 IEEE*, pp. 41-44, June 2002.
- [14] Issy Kipnis, "Refining CDMA Mobile-Phone power control", *Microwave & RF*, Jun. 2000.
- [15] G. Hanington, Pin-Fan Chen, P. M. Asbeck and L. E. Larson, "High-efficiency power amplifier using dynamic power-supply voltage for CDMA applications", *Microwave Theory and Techniques, IEEE Transactions on*, vol. 47, Issue 8, pp. 1426-1432, Aug. 1999.
- [16] Choong-Sik Kim, Seok Bae, Hee-Jun Kim, Seoung-Eui Nam and Hyoung-June Kim, "Fabrication of high frequency DC-DC converter using Ti /FeTaN film inductor", *Magnetics, IEEE Transactions on*, vol. 37, Issue 4, pp. 2894-2896, Jul. 2001.
- [17] www.rfmd.com.
- [18] www.maxim-ic.com.
- [19] www.semiconductors.philips.com.
- [20] Philip Sher, "Linear power control Of GSM Amplifier Power", *Microwave & RF*, Jul. 2003.
- [21] TriQuint Semiconductor Inc., "A Cellular Band power amplifier/duplexer Module", *Microwave Journal*, Apr. 2003.
- [22] M. Megahed, E. Ngompe, M. Ayvazian and M. Glasbrener, "Design considerations for single package radio/spl trade/ (SPR) solution for EGSM / DCS dual band cellular phones", *Microwave Symposium Digest, 2003 IEEE MTT-S International*, vol. 3, pp. 1707-1710, Jun. 2003.

≡ 필자소개 ≡

박 타 준



1990년 2월: 부산대학교 전자공학과 (공학사)
 1992년 2월: 한국과학기술원 전기 및 전자공학과 (공학석사)
 1995년 2월: 한국과학기술원 전기 및 전자공학과 (공학박사)

1995년 3월 ~ 현재 : 삼성전기(주) 중앙연구소 수석연구원

변 우 진



1992년 2월: 경북대학교 전자공학과 (공학사)
 1995년 2월: 한국과학기술원 전기 및 전자공학과 (공학석사)
 2000년 2월: 한국과학기술원 전기 및 전자공학과 (공학박사)
 1999년 12월 ~ 현재: 삼성전기(주) 중앙연구소 선임연구원