

論文2003-40TC-9-6

위상특성을 개선시킨 2 Bits MMIC 위상변위기 (2 Bits MMIC Phase Shifter Improving the Phase Characteristic)

鄭明得 *

(Myung-Deuk Jeong)

요약

Lange 커플러를 이용한 반사구조 위상변위기는 광대역에서 위상변이를 얻는데 사용되는 회로이다. 이런 5-비트 반사구조에서 33.75°는 대개 11.25°와 22.5°를 동시에 "on"시켜서 얻는 방법이 사용되어져 왔다. 본 논문은 33.75° 위상특성을 개선하기 위하여 GaAs PIN 다이오드와 리액티브 부하로 구성된 별도의 회로를 제안하였으며 MMIC로 구현하였다. 2-6 GHz에서 제안된 회로는 기 발표 논문에 비하여 33.75°를 기준으로 할 때 평균 4.7° 개선된 특성을 얻었다. 기존 회로와 비교할 때 삽입손실 및 반사손실은 거의 변화가 없었다.

Abstract

Reflection type phase shifter with Lange coupler is widely used as a circuit topology to obtain phase shift in broadband operation. The phase shift of 33.75° at this type is achieved by simultaneously turning on both 11.25° and 22.5°. In order to improve the phase accuracy of 33.75°, this paper proposes the additional circuit which is composed of a GaAs PIN diode and a reactive load. By utilizing MMIC technology. Over the 2-6 GHz band, the measured result of phase difference between the previous circuit and the proposed circuit shows average 4.7° on the basis of 33.75°. Insertion loss and return loss are invariant in comparison with the previous circuit.

Keywords : 2 bits phase shifter, reflection type, MMIC

I. 서론

최근 통신시스템 및 전자전, 레이더 분야 등에 능동 위상배열 안테나 시스템을 이용하여 빔(beam)을 전자적으로 조향하는 기법이 널리 이용되고 있는 추세이다^[1]. 이런 배열시스템에서는 동일한 제품이 수백개 이상 소요되므로 이들 제품들간의 특성 편차가 거의 없어야 할

뿐만 아니라 경량, 소형이면서 높은 신뢰도가 요구된다. 이러한 요구조건을 충족시킬 수 있는 기술 중의 하나가 MMIC(Monolithic Microwave Integrated Circuits)이다^[2]. 능동배열구조에서 빔 패턴은 위상변위기에 의해서 결정되므로 정확한 위상특성을 갖는 위상변위기가 요구된다.

광대역 반도체 위상변위기 회로구조는 크게 2 가지, 고역/저역통과필터 구조와 반사(reflection) 구조로 나눌 수 있다^[3-4]. 그 중에서 반사 구조는 커플러의 광대역 특성을 이용하는 구조로서 커플러를 사용해야하는 구조적

* 正會員, 國防科學研究所

ADD(Agency for Defense Development)

接受日字:2003年2月3日, 수정완료일:2003年9月1日

제약 때문에 회로의 크기가 매우 커진다는 단점이 있으나, 회로의 입·출력 손실 특성이 우수하고 위상오차가 비교적 적으며, 공정의 변화에 민감하지 않다는 장점이 있다.

반도체 위상변위기에서 위상 제어소자로 사용되는 GaAs PIN 다이오드의 장점은 “on” 상태에서 낮은 저항을 갖고 “off” 상태에서 낮은 기생 정전 용량을 갖기 때문에 다른 소자에 비해 우수한 스위칭 특성을 가진다는 점이다.

5-비트 위상변위기에서 최하위 비트인 11.25°와 22.5° 특성은 위상변위기의 위상 분해능을 결정하므로 정확히 제어되어야 한다. 본 논문은 반사구조에서 하위 비트들의 조합으로 구현되는 33.75°의 위상특성을 개선하기 위하여 PIN 다이오드와 리액티브 부하로 구성된 별도의 회로를 제안하였다. 위상 제어소자는 국내기술로 개발한 GaAs PIN 다이오드를 사용하였다. 제안된 회로가 기존의 회로보다 정확한 위상특성을 가짐을 이론적으로 제시하고 이를 2-6 GHz 대역에서 MMIC로 설계하고 제작하여 그 타당성을 보였다.

II. 본 론

1. PIN 다이오드

1) DC 특성

제작된 GaAs PIN 다이오드는 수직구조로서 진성영역 층의 두께는 2.5 μm 이며 순방향 tum on 전압은 1.3 V이다. 역방향 항복 전압은 -65 V로 측정되었다.

2) PIN 다이오드 특성 및 모델

다이오드가 순방향 바이어스 일 때 PIN 다이오드의 p-i 계면에서의 접합저항은 DC와 저주파에서 주된 저항이 된다. 그리고 직렬저항 성분은 PIN 다이오드의 진성 영역에서의 반송자 재결합으로부터 기인되며 주파수가 높아질수록 접합용량이 단락 되므로 접합저항보다 더 중요해진다. 다이오드가 역방향 바이어스 일 때 접합저항은 거의 개방 상태가 되므로 다이오드의 가장 주가 되는 요소는 갭(gap) 용량(C_g)이 된다.

<그림 1>은 순방향 바이어스에 따른 저항값의 변화로서 전류가 증가함에 따라 저항값이 감소하는 것을 볼 수 있다. 구동전류가 10 mA 일 때 저항은 약 1.8 Ω 이다.

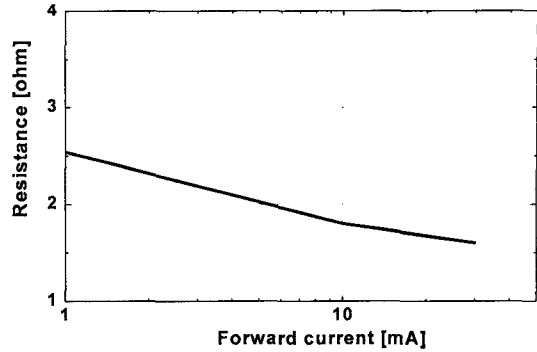


그림 1. 순방향 전류 변화에 따른 저항 변화
Fig. 1. Resistance versus forward current.

<그림 2>는 역방향 바이어스에 따른 갭 용량의 변화로서 -5 V 일 때 60 fF 정도이며 역방향 바이어스의 증가에 따른 용량값 변화는 거의 없음을 알 수 있다.

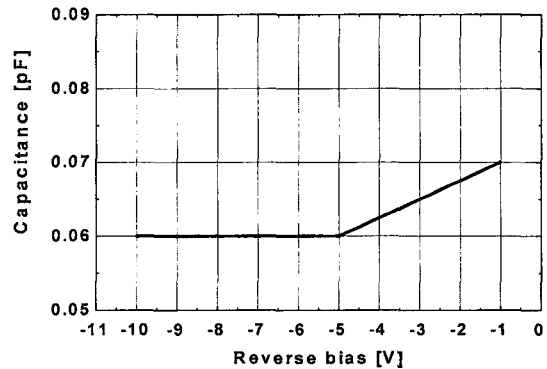


그림 2. 역방향 바이어스시 갭 용량(C_g) 변화
Fig. 2. Gap capacitance(C_g) vs. reverse bias.

<그림 3>은 제작된 수직구조 GaAs PIN 다이오드 사진이며 그 크기는 20 $\mu\text{m} \times 20 \mu\text{m}$ 이다.



그림 3. PIN 다이오드 전자현미경 사진
Fig. 3. SEM photograph of PIN diode.

2. 2 bits MMIC 위상변위기

제안된 2 bits MMIC 위상변위기는 Lange 커플러를 이용한 반사구조이며 독립적인 리액티브 반사부하 회로를 추가하여 보다 정확한 33.75°를 얻는 회로구조이다.

1) 회로설계 및 시뮬레이션

<그림 4>는 제안된 2 bits 위상변위기 회로도로서 Lange 커플러를 중심으로 반사부하가 좌우 대칭으로 배치되어 있는 구조이다.

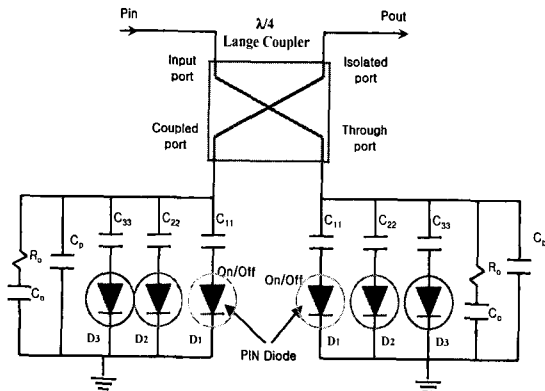


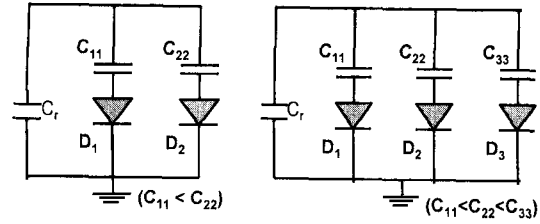
그림 4. 개략적인 회로도
Fig. 4. Schematic circuit.

<그림 5>는 두 종류의 2 bits 위상변위기 회로에서 서로 다른 구조를 갖는 리액티브 부하단 만을 표현한 것으로, <그림 5(a)>는 기존회로이고^[1] <그림 5(b)>는 제안된 회로이다. 개념적인 설명을 위하여 다음과 같이 가정하였다.

- i) $R_0, R_{in}(=1.8 \Omega)$: 무시
- ii) $C_r = C_0/C_p$
- iii) $(C_{11} < C_{22} < C_{33}) \gg C_{off}(=60 \text{ fF})$

여기서, R_{in} 은 순방향 다이오드 저항이고 C_{off} 는역방향 다이오드 커패시턴스이다.

위상변이는 PIN 다이오드와 함께 연결되어 있는 커패시터(C_{11}, C_{22}, C_{33}) 값과 기준 커패시터(C_r) 값 사이의 상대적인 비(ratio)에 따라서 얻어지는 것이다. 기존 회로인 <그림 5(a)>는 다이오드 D_1 이 "on" 될 때 11.25°, D_2 가 "on" 될 때 22.5°, D_1 과 D_2 가 동시에 "on" 될 때 33.75°를 얻는 방법이고, 제안된 회로인 <그림 5(b)>에서 11.25°와 22.5°를 얻는 방법은 기존회로와 동일하나, 33.75°는 D_3 와 C_{33} 로 구성된 독립적인 반사부하 회로를



(a) Case 1 (b) Case 2

그림 5. 두 회로 비교
Fig. 5. Comparison of two circuits.

새로 추가하여 D_3 만 "on" 될 때 33.75°를 얻는 방법이다. 이 두 경우에 대한 개념적인 위상관계식을 식 (1)과 식 (2)에 표시하였다.

i) Case 1 : 기존회로

$$\begin{aligned} D_1, D_2 \text{ off} : & \text{reference, } \phi_{ref} \div -\tan^{-1}\left(\frac{1}{\omega C_r}\right) \\ D_1 \text{ on} : & 11.25^\circ, \phi_{11} \div -\tan^{-1}\left[\frac{1}{\omega(C_r + c_{11})}\right] \\ D_2 \text{ on} : & 22.5^\circ, \phi_{22} \div -\tan^{-1}\left[\frac{1}{\omega(C_r + c_{22})}\right] \\ D_1, D_2 \text{ on} : & 33.75^\circ, \phi_{33} \div -\tan^{-1}\left[\frac{1}{\omega(C_r + c_{11} + c_{22})}\right] \end{aligned} \quad (1)$$

ii) Case 2: 제안된 회로

$$\begin{aligned} \phi_{ref}, \phi_{11}, \phi_{22} : & \text{식(1)과 동일} \\ D_3 \text{ on} : & 33.75^\circ, \phi_{33} \div -\tan^{-1}\left[\frac{1}{\omega(C_r + c_{33})}\right] \end{aligned} \quad (2)$$

식 (1), 식 (2)에서 주파수가 일정하다고 할 때, C값 변화에 의한 상대적인 위상차이는 식 (3)과 식 (4)처럼 표현될 수 있다. $0 < \Delta\phi_{max} < 33.75^\circ$ 이므로 이 구간에서 tangent 함수의 성질에 의해서 $C_{11} + C_{22} < C_{33}$ 이 성립함을 알 수 있다. 즉, 11.25°를 얻는 C_{11} 과 22.5°를 얻는 C_{22} 의 병렬 합성 커패시턴스는 33.75°를 얻기엔 부족하므로 별도의 회로를 통하여 충분한 커패시턴스를 제공하여 정확한 33.75°를 얻는 것이다. 만약 $\Delta\phi_{max}$ 를 증가시키면 C_{11} 과 C_{33} 의 차이도 증가함으로 주어진 주파수 대역에서 반사부하로 작용하지 못하는 경우가 있으므로 대역폭이 제한되게 된다. 결국 11.25°와 22.5°-bit를 동시에 "on" 시켜서 얻는 위상은 33.75°보다 작을 수밖에 없음을 보여준다. $C_0=0.1, C_p=0.2$ 일 때, $C_{11}=0.12,$

$C_{22}=0.24$, $C_{33}=0.4$ 로 설계되었으며, 단위는 모두 pF이다.

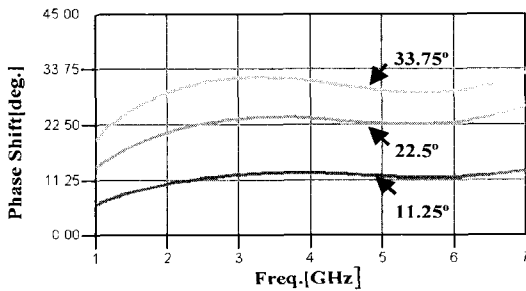
i) Case 1 : 기준회로

$$\begin{aligned} \Delta\phi_{11} = \phi_{11} - \phi_{ref} &= -11.25^\circ \rightarrow \tan \Delta\phi_{11} \sim \frac{C_r + C_{11}}{C_r} \\ \Delta\phi_{22} = \phi_{22} - \phi_{ref} &= -22.5^\circ \rightarrow \tan \Delta\phi_{22} \sim \frac{C_r + C_{22}}{C_r} \\ \Delta\phi_{33} = \phi_{33} - \phi_{ref} &= -33.75^\circ \rightarrow \tan \Delta\phi_{33} \sim \frac{C_r + C_{11} + C_{22}}{C_r} \end{aligned} \quad (3)$$

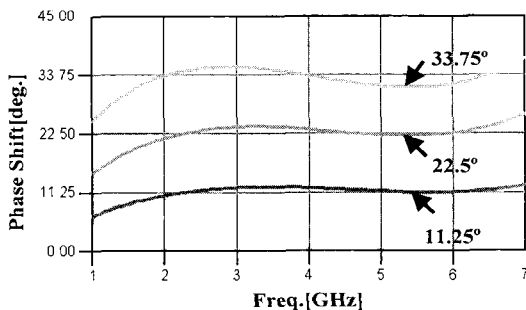
ii) Case 2 : 제안된 회로

$$\begin{aligned} \Delta\phi_{11} = \phi_{11} - \phi_{ref} &= -11.25^\circ \rightarrow \tan \Delta\phi_{11} \sim \frac{C_r + C_{11}}{C_r} \\ \Delta\phi_{22} = \phi_{22} - \phi_{ref} &= -22.5^\circ \rightarrow \tan \Delta\phi_{22} \sim \frac{C_r + C_{22}}{C_r} \\ \Delta\phi_{33} = \phi_{33} - \phi_{ref} &= -33.75^\circ \rightarrow \tan \Delta\phi_{33} \sim \frac{C_r + C_{33}}{C_r} \end{aligned} \quad (4)$$

<그림 6>은 두 회로에 대한 위상특성 시뮬레이션 결과로서, 11.25°와 22.5°는 서로 비슷하나 33.75°는 최대 5°의 위상차이가 발생함을 알 수 있다. 제안된 회로는 다이오드와 커패시터가 추가되었기 때문에 회로가 복잡해지는



(a) Case 1



(b) Case 2

그림 6. 시뮬레이션 결과(위상변이)
Fig. 6. Simulation Results.(Phase Shift)

단점이 있으나 칩 면적의 대부분은 Lange 커플러가 좌우하므로 칩 크기는 거의 증가하지 않음을 layout 회로에서 알 수 있다.

<그림 7>은 제안된 회로에 대한 삽입손실 및 반사손실 시뮬레이션 결과로서 2-6 GHz 대역에서 삽입손실은 2.3 dB 이하, 반사손실은 7.6 dB 이상이다. 두 회로간의 삽입손실과 반사손실 특성 차이는 거의 없었다.

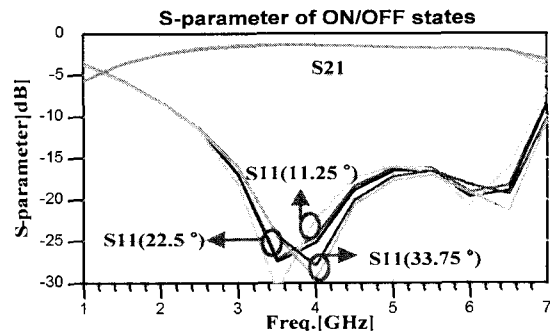


그림 7. 시뮬레이션 결과(삽입손실, 반사손실)
Fig. 7. Simulation results.(insertion loss, return loss)

중심주파수 4 GHz에서 1/4 파장 Lange 커플러의 길이가 약 6400 um로 매우 길기 때문에 칩 면적을 줄이기 위하여 Lange 커플러를 접어서 사용하였다. 광대역 특성을 결정짓는 1/4 파장 Lange 커플러는 EM-simulation을 통하여 full wave 해석을 하였다. RF 접지는 via hole을 사용하였다. 바이어스회로는 칩 내부에 포함시켰으며 DC 전원은 5 V 와 -12 V이다.

2) 제작

<그림 8>은 제작된 MMIC 칩 사진이며 크기는 3.0 mm × 2.2 mm 이다. 그림에서 보논바와 같이 칩 면적의 대부분을 Lange 커플러가 차지하며 PIN 다이오드와 커패시터의 면적은 아주 작다. 따라서 추가된 다이오드

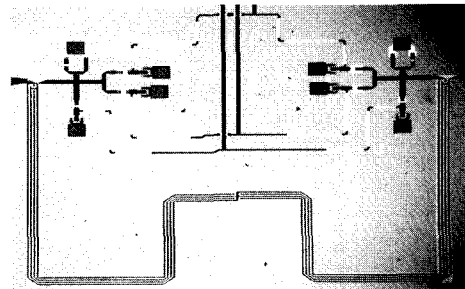
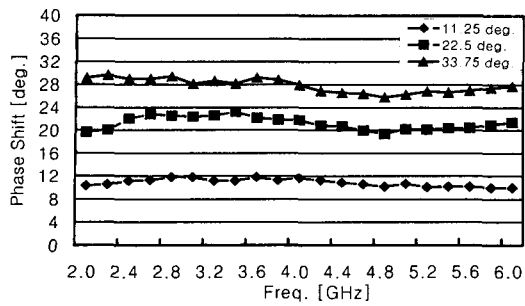
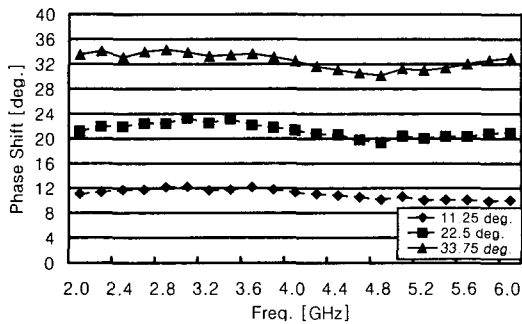


그림 8. 칩 제작 사진
Fig. 8. Photograph of the chip.

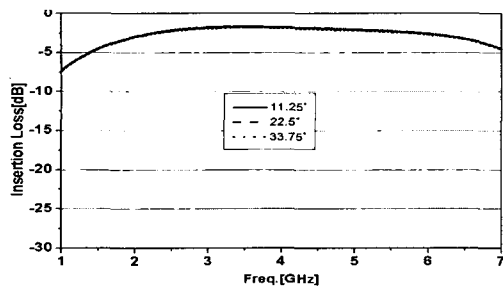


(a) Case 1

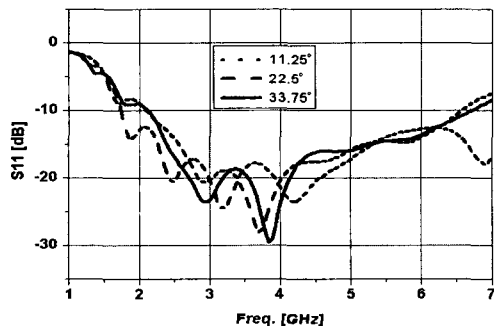


(b) Case 2

그림 9. 측정결과(위상변이)
Fig. 9. Measurement Results.(Phase shift)



(a) Insertion loss



(b) Return loss(S₁₁)

그림 10. 측정결과
Fig. 10. Measurement results.

와 커패시터에 의한 칩 면적의 증가는 무시할 수 있는 수준이다.

III. 측정결과 및 고찰

두 위상변위기 회로에 대한 특성 측정결과를 <그림 9>에 나타내었다. 11.25°/22.5°/33.75°에 대한 평균 위상 차이는 기존 회로가 0.4°/1.3°/5.9°이나 제안된 회로는 0.2°/1.2°/1.2°이다. 33.75°의 경우, 제안된 회로의 위상이 기존회로보다 평균 4.7° 개선되었음을 알 수 있다.

<그림 10(a)>는 삽입손실 측정결과로서 최대 2.8 dB이며 시뮬레이션 보다 0.5 dB 증가하였다. <그림 10(b)>는 반사손실로서 2-6 GHz에서 10 dB 이하로 측정되었다. 두 회로의 삽입손실과 반사손실 특성은 서로 비슷하여서, Case 1의 측정결과는 생략하였다. 구동회로는 두 회로 모두 2 bits로 제어된다.

IV. 결론

기존의 회로 보다 더 정확한 33.75°를 제공하는 위상 변위기 회로를 제안하였으며 그 방법의 타당성을 시뮬레이션을 통해 먼저 확인하고 MMIC로 제작한 결과를 통하여 검증하였다. 본 회로는 광대역 위상변위기의 위상 분해능을 개선시키는 장점이 있다. 본 회로를 5-비트 협대역 위상변위기에서 적용한다면 최하위 비트가 아닌 중간 비트인 45°와 90°에도 적용 가능하리라 판단된다. 또한 협대역에 적용할 경우, 최상위 비트인 180°를 제외한 나머지 4 bits를 하나의 커플러를 사용하여 구현 할 수도 있으리라 사료된다.

참 고 문 헌

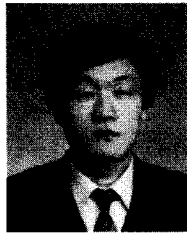
[1] K. Zuefle, F. Steinhagen, W. H. Haydl, and A. Hulsmann, "Coplanar 4-Bit HEMT Phase Shifters for 94 GHz Phased Array Radar Systems," IEEE MTT-S, pp. 303-306, 1999.

[2] Christopher Moye, et al., "A Compact Broadband, Six-bit MMIC Phasor with Integrated Digital Drivers," IEEE MTT-S, pp. 457-460, 1990.

[3] M.J. Schindler, M.E. Miller, "A 3 Bit K/Ka Band MMIC Phae Shifter," IEEE Microwave

- and Millimeter-wave Monolithic Circuits Symposium, pp. 95-98, 1988.
- [4] D.C. Boire and R. arion, "A High Performance 6-18 GHz Five Bit MMIC Phase Shifter," IEEE GaAs IC Symposium Digest, pp. 267-270, 1995.
- [5] A. opinath, "Comparison of GaAs MESFET and GaAs p-i-n diodes as switch elements," IEEE Electron Device Letters, vol. EDL-6, no. 10, Oct. 1985.

저 자 소 개



鄭 明 得(正會員)

1989년 2월 : 경북대학교 전자공학과(공학사). 1991년 2월 : 경북대학교 전자공학과(공학석사). 2003년 2월 : 충남대학교 전자공학과(공학박사). 1991년 2월~현재 : 국방과학연구소 선임연구원. <주관심분야 : 초

고주파 회로설계, 능동 위상 배열 시스템>