

시간 분할 다중합 광 출력 버퍼의 성능 분석

준회원 정 준 영*, 정회원 고 광 철**, 정 제 명*

Performance Analysis of Time Division Multiplexed Optical Output Buffers

Jun-Young Jeong* Associate Member, Gwang-Cheol Ko**, Je-Myung Jeong* Regular Members

요 약

진행형 지연선로 또는 지연선 루프를 저장 유닛으로 사용하는 시간 분할 다중합(TDM) 광 출력 버퍼의 셀 손실 확률, 셀 지연 시간 등의 성능을 분석하여 보았다. 저장 유닛으로 사용되는 진행형 지연선로는 지연선 루프보다 그 구조가 단순하고, 저장 신호의 질적인 면에서 더 우수하여, 기존 TDM 광 출력 버퍼에 사용되었다. 반면에, 지연선 루프는 루프 내에서의 셀 회전 수 조절을 통해 저장 시간을 조절할 수 있다는 점에서 진행형 지연선로보다 그 유연성이 우수하다. 따라서 지연선 루프를 저장 유닛으로 사용하는 새로운 TDM 광 출력 버퍼를 제안하였다. 제안한 TDM 광 출력 버퍼는 10^{-9} 이하의 셀 손실 확률을 얻기 위해 필요한 저장 유닛의 수를 줄일 수 있음을 보였다. 그리고 저장 유닛의 수가 충분히 클 때, 두 가지 TDM 광 출력 버퍼는 동일한 셀 지연 시간 특성을 보였다.

Key Words : CLR, Cell delay time, TDM optical output buffer

ABSTRACT

We analyze the performances, such as the cell loss probability(CLR) and the cell delay time, of time division multiplexed(TDM) optical output buffers using traveling delay lines or delay-line loops for buffering. Since traveling delay lines used for buffering are superior over delay-line loops in terms of simplicity and signal quality, they were used in a conventional TDM optical output buffer. However, the latter is more flexible than the former in that the cell storage time is adjustable by changing the recirculating times of a cell in the loops. So we propose a novel TDM optical output buffer using delay-line loops for buffering. We show that the proposed TDM optical output buffer can reduce the number of buffering unit required to achieve a CLR of less than 10^{-9} . When the number of buffering unit is sufficiently large, we show that both TDM optical output buffers have same cell delay time characteristic.

I. 서 론

21세기 광대역 정보통신 서비스의 양적, 질적 확대에 의한 통신 용량의 급격한 증가는 교환기에서 요구되는 처리 용량 또한 급격히 증가시키고 있으며, 이를 기존 전자식 교환 방식으로 처리하기에는

그 한계에 다다르고 있다. 따라서 이를 해결하기 위한 방법으로 전광학적 교환 방식에 대한 연구들이 이루어지고 있다. 교환 시스템에는, 하나의 목적지로 집중되는 여러 신호 셀들 사이의 충돌을 방지하기 위해 버퍼가 사용되어야 하며, 특히 광 교환 시스템의 경우, 전송 신호 셀들의 광/전, 전/광 변환에

* 한양대학교 전자통신전과공학과 광통신연구실(jjy2001@ihanyang.ac.kr),

** 한양대학교 전자통신전과공학과 디지털시스템설계연구실(kwang@ahpe.hanyang.ac.kr)

논문번호 : 030170-0424, 접수일자 : 2003년 4월 28일

※ 본 연구는 광주과학기술원 초고속 광 네트워크연구센터를 통한 한국과학재단의 우수연구센터 지원금에 의한 것입니다.

의한 추가 지연 및 이에 따른 병목 현상 발생을 방지하기 위해 광 버퍼^[4]의 사용이 필요하다.

광 버퍼는 교환 시스템에서의 광 버퍼의 위치, 버퍼에 사용된 저장 유닛의 종류, 저장 유닛의 배열 형태 등에 따라 분류될 수 있다. 먼저 교환 시스템에서 광 버퍼의 위치에 따라 광 버퍼는 크게 입력 버퍼와 출력 버퍼로 나뉜다. *I. I. Makhamreh*에 의하면, 입력 버퍼가 사용된 교환 시스템의 경우, 입력 신호 제어기를 교환기 외부에 배치할 수 있기 때문에 교환기 구조의 복잡도가 감소하는 장점이 있으며, 이는 고성능 스위치 구현에 적합하다고 한다^[5]. 그러나 입력 버퍼의 경우, 입력 신호의 전송/처리 속도가 출력될 때까지 일정한 경우, 입/출력 단의 수가 증가할수록 시스템의 포화 처리율(saturation throughput)이 선입선출(First-In First-Out: FIFO) 조건하에서 0.586까지 감소하는 단점이 있다^[6]. 이는 HOL(Head-Of-Line) 블로킹이라는 무시할 수 없는 큰 성능 저하 요인 때문이다. 이 같은 입력 버퍼의 HOL 블로킹에 의한 포화 처리율의 감소는 미래의 대용량 초고속 통신 서비스에 적합하지 못할 것이며, 따라서 HOL 블로킹에 의한 영향을 경감시켜 그 처리율을 보다 향상시킬 수 있는 교환 방식에 대한 연구가 다각도로 이루어지고 있다. 그 대표적인 예로는 입력 버퍼에 윈도우를 설정한 후, 그 윈도우 내에서는 교환 시스템의 FIFO 조건을 부분적으로 완화시켜 전송 가능한 신호 수를 늘림으로써 HOL 블로킹 문제를 해소하고, 포화 처리율을 향상시키는 방식과 시스템의 교환 속도를 입/출력 단에서의 신호의 전송 속도보다 빠르게 함으로써 시스템의 포화 처리율을 향상시키는 방식 등이 있다^[5,7]. 이 중 후자는 교환 과정에 파장 분할 다중합(Wavelength Division Multiplexing: WDM) 방식^[2,4,8,9], 시간 분할 다중합(Time Division Multiplexing: TDM) 방식^[10-12] 등을 적용시킴으로써 구현되며, 이 과정에서 블로킹되어 목적지로 전송되지 못하는 신호의 저장은 출력 버퍼가 담당하게 된다. 출력 버퍼의 경우, 그 포화 처리율은 거의 100%에 달하며^[5,7], 그 구조 및 동작 특성은 사용된 다중합 방식에 따라 다르게 나타난다. 한편, 광 버퍼는 저장 유닛의 종류에 따라 진행형 지연선로를 저장 유닛으로 사용하는 광 버퍼와 지연선 루프를 저장 유닛으로 사용하는 광 버퍼로 나뉜다. 일반적으로 전자는 후자에 비해 그 구조가 단순하고, 저장 신호의 질적인 면에서 더 우수하며, 상대적으로 더 적은 수의 광 소자로 구성할 수 있는 반면, 후자는

저장 신호 셀의 루프 내에서의 회전 수 조절을 통해 저장 시간을 조절할 수 있다는 점에서 전자보다 그 유연성이 우수한 특징이 있다.

본 논문에서는 TDM 광 출력 버퍼의 그 구조에 따른 셀 손실률(Cell Loss Probability, CLR), 셀 지연(저장) 시간, 필요한 광 소자 수 등의 특성을 분석하여 보았다. 기존에 제시된 TDM 광 출력 버퍼로서 *W. D. Zhong* 등이 Terahipas^[10] 교환 시스템에서 제시한, 진행형 지연선로를 저장 유닛으로 사용한 TDM 광 출력 버퍼에 대해 그 특성을 알아보았으며, 진행형 지연선로 대신 지연선 루프를 저장 유닛으로 사용한 새로운 형태의 TDM 광 출력 버퍼 구조를 제시하고, 그 특성을 분석하여, 기존 TDM 광 출력 버퍼와 비교하여 보았다. 본 논문의 나머지 부분의 구성은 다음과 같다. II장에서는 기존 TDM 광 출력 버퍼의 구조와 그 특성을 분석하였다. III장에서는 지연선 루프 유닛을 저장 유닛으로 사용하는 새로운 TDM 광 출력 버퍼의 구조를 제시하고, 시뮬레이션을 통해 그 특성을 분석하여 기존 구조와 비교해 보았다. 마지막으로 IV장에서는 이에 대한 결론을 맺었다.

II. 기존 TDM 광 출력 버퍼의 구조 및 특성

그림 1은 *W. D. Zhong* 등이 Terahipas^[10] 교환 시스템에서 제시한 TDM 광 출력 버퍼의 구조이다. 그림 1의 TDM 광 출력 버퍼는 $1 \times (B+2)$ 광 교환기, $(B+2) \times 1$ 광 결합기, 그리고 광 교환기와 광 결합기를 이어주는 서로 다른 길이를 갖는 $(B+1)$ 개의 진행형 지연선로로 이루어진 광 버퍼부와 지연선 루프 유닛 형태의 셀 간격 조정 회로(Cell Interval Regulating Circuit, CIRC)로 구성된다. 그림 1에서 T_1 , T_2 , M 은 각각 원래 신호 셀의 셀 지속 시간(cell duration), 압축된 신호 셀의 셀 지속 시간 그리고 시간 분할 다중합 채널의 수이며, 광 버퍼부와 CIRC는 각각 입력되는 신호 셀들을 저장하는 역할과 저장된 신호 셀을 각 T_1 의 마지막 T_2 마다 T_1 간격으로 차례대로 출력시키는 역할을 한다. 만약 광 출력 버퍼 내에 $b(\neq 0)$ 개의 신호 셀이 저장되어 있을 때, 새로운 신호 셀이 TDM 광 출력 버퍼로 입력되면, 그 신호 셀은 추가 지연선의 길이가 bT_1 인 진행형 지연선로에 저장되게 될 것이다. 반면, $b=0$ 인 경우, 입력된 신호 셀은 추가 지연선이 없는 지연선로를 거쳐 곧바로 CIRC에 전송된 후, 동일 T_1 중 마지막 T_2 에 출력될 것이다. 이는 광 출력 버퍼

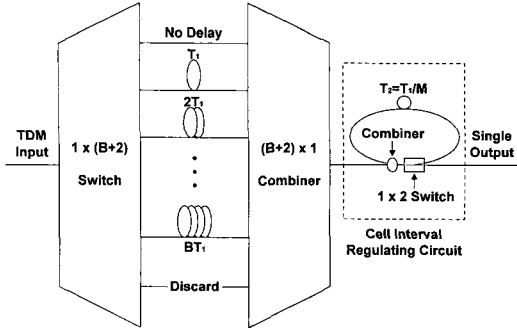


그림 1. 서로 길이가 다른 B개의 진행형 지연선로를 저장 유닛으로 사용한 기존 TDM 광 출력 버퍼의 구조

내에 저장되어 있는 신호 셀이 없는 경우, 새로 입력되는 신호 셀은 광 버퍼부에서의 저장 과정 없이 동일 T_1 동안 입력과 출력이 모두 이루어짐을 의미한다. 따라서 광 버퍼부의 $(B+1)$ 개의 진행형 지연선로 중, 추가 지연선($T_1 \sim BT_1$)이 있는 B개의 진행형 지연선로만 저장 유닛으로 동작한다 할 수 있다. 그리고 그림 1의 TDM 광 출력 버퍼에서 신호 셀을 저장할 수 있는 최대 시간은 BT_1 이고, 각 T_1 당 하나의 신호 셀만을 출력할 수 있으므로, 광 버퍼에서 저장할 수 있는 신호 셀의 최대값은 B개이며, 따라서 B개의 각 저장 유닛은 평균 하나의 신호 셀만을 저장할 수 있다.

그림 1의 TDM 광 출력 버퍼 구조에서 $1 \times (B+2)$ 광 교환기는 $(B+1)$ 개의 1×2 광 교환기의 조합으로 구성된다¹⁰⁾. 일반적으로 1×2 광 교환기는 1개의 2×2 광 결합기와 2개의 광 게이트로 구성할 수 있다. 한편, $(B+2) \times 1$ 광 결합기는 $(B+1)$ 개의 2×2 광 결합기의 조합으로 구성할 수 있으므로, B개의 저장 유닛을 가지고 있는 그림 1의 TDM 광 출력 버퍼의 광 버퍼부는 $2(B+1)$ 개씩의 2×2 광 결합기와 광 게이트로 구성할 수 있다.

B개의 저장 유닛을 가지고 있는 그림 1의 TDM 광 출력 버퍼는 그 동작 원리에 따라 T_1 동안 최대 M개의 신호 셀이 입력될 수 있고, 최대 1개의 신호 셀이 출력될 수 있다. 교환 시스템의 각 입력단에 신호 셀이 입력될 확률(ρ)이 모든 입력단에 대해 일정하고, 각각의 입력 신호 셀들은 서로 독립적이며, 모든 출력단에 대해 동일한 확률로 전송된다고 가정할 때, T_1 동안 어느 특정 출력단의 TDM 광 출력 버퍼에 k개의 신호 셀이 입력될 확률, $P_1(k)$ 와 k개 이상의 신호 셀이 입력될 확률, $P_2(k)$ 는 각각 다음과 같다.

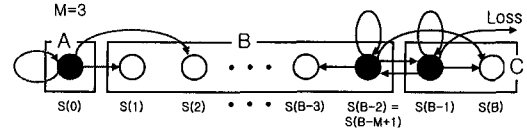


그림 2. 진행형 지연선로를 저장 유닛으로 사용한 기존 TDM 광 출력 버퍼의 저장 상태 전이도 ($B \geq M$ 인 경우)

$$P_1(k) = \binom{M}{k} \left(\frac{\rho}{M}\right)^k \left(1 - \frac{\rho}{M}\right)^{M-k}, \quad k = 0, 1, \dots, M \quad (1)$$

$$P_2(k) = \sum_{i=k}^M P_1(i), \quad k = 1, 2, \dots, M \quad (2)$$

TDM 광 출력 버퍼 내에 저장되어 있는 신호 셀의 수를 x라 할 때, 버퍼의 저장 상태, $S(x)$ 는 finite-state discrete-time Markov chain에 의해 모델링된다. 그림 2는 B가 $M(=3)$ 보다 크거나 같은 경우, TDM 광 출력 버퍼의 저장 상태 전이도를 나타낸 것이다. 그림 2에서처럼 $S(x)$ 는 x에 따라 3가지 그룹으로 나뉘며, 각 그룹별 저장 상태 변화 및 그 전이 확률은 다음과 같다.

$$\begin{aligned} \text{그룹 A: } & S(0) \rightarrow S(0) && P_1(0)+P_1(1) \\ & S(0) \rightarrow S(a) && P_1(a+1) \\ & && (1 \leq a \leq M-1) \end{aligned}$$

$$\begin{aligned} \text{그룹 B: } & S(b) \rightarrow S(b-1+c) && P_1(c) \\ & && (1 \leq b \leq B-M+1, 0 \leq c \leq M) \end{aligned}$$

$$\begin{aligned} \text{그룹 C: } & S(d) \rightarrow S(e) && P_1(e+1-d) \\ & S(d) \rightarrow S(B) && P_2(B+1-d) \\ & && (B-M+2 \leq d \leq B, d-1 \leq e \leq B-1) \end{aligned}$$

이때 TDM 광 출력 버퍼의 저장 상태, $S(x)$ 에 대한 안정-상태(steady-state) 확률, $Q_{S(x)}$ 는 Markov chain balance 방정식으로부터 직접 구할 수 있다⁸⁾.

셀 손실은 T_1 동안 TDM 광 출력 버퍼에 입력되는 신호 셀의 수가 신호 셀을 저장하고 있지 않은 저장 유닛의 수보다 많을 경우 발생하므로, $S(x)$ 가 그룹 C에 속하는 경우에만 손실이 발생할 수 있다. 이때 CLR은 TDM 광 출력 버퍼에 저장되지 못하는 신호 셀의 수에 대한 기대값을 버퍼로 전송되어 들어오는 총 신호 셀의 수에 대한 기대값으로 나눈 것이므로, 다음과 같이 표현할 수 있다.

$$CLR = \frac{1}{\rho} \sum_{i=B-M+2}^B \left[Q_{S(i)} \sum_{j=B-i+2}^M \{j - (B-i+1)\} P_1(j) \right] \quad (3)$$

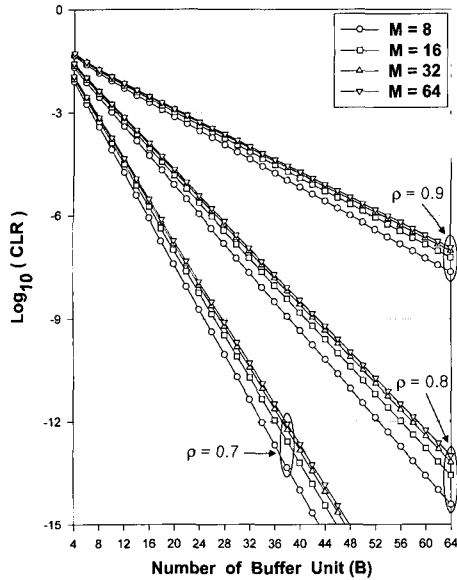


그림 3. $M=8, 16, 32, 64$ 이고 $\rho=0.7, 0.8, 0.9$ 일 때, 진행형 지연선로를 저장 유닛으로 사용한 기준 TDM 광 출력 버퍼의 B 의 변화에 따른 CLR 변화

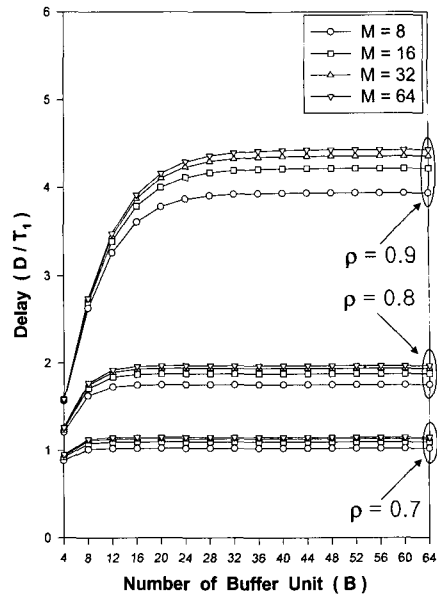


그림 4. $M=8, 16, 32, 64$ 이고 $\rho=0.7, 0.8, 0.9$ 일 때, 진행형 지연선로를 저장 유닛으로 사용한 기준 TDM 광 출력 버퍼의 B 의 변화에 따른 평균 셀 저장 시간(D)의 변화

한편, B 가 M 보다 작은 경우, $S(x)$ 는 앞에서 언급한 3가지 그룹 중에 그룹 B가 제외된 2가지 그룹으로 재분류되고, 각 그룹별 저장 상태 변화 및 그 전이 확률 또한 다음과 같이 수정된다.

$$\begin{aligned} \text{그룹 A': } & S(0) \rightarrow S(0) & P_1(0)+P_1(1) \\ & S(0) \rightarrow S(a') & P_1(a'+1) \\ & S(0) \rightarrow S(B) & P_2(B+1) \\ & (1 \leq a' \leq B-1) \end{aligned}$$

$$\begin{aligned} \text{그룹 C': } & S(b') \rightarrow S(c') & P_1(c'+1-b') \\ & S(b') \rightarrow S(B) & P_2(B+1-b') \\ & (1 \leq b' \leq B, b'-1 \leq c' \leq B-1) \end{aligned}$$

이 경우, 셀 손실은 그룹 A'과 그룹 C'에서 모두 발생 가능하며, 이때의 CLR은 다음과 같이 수정된다.

$$CLR = \frac{\sum_{i=0}^B \left[Q_{S(i)} \sum_{j=B-i+2}^M \{j-(B-i+1)\} P_1(j) \right]}{\rho} \quad (4)$$

그림 3은 $M=8, 16, 32, 64$ 이고 $\rho=0.7, 0.8, 0.9$ 일 때, 기준 TDM 광 출력 버퍼의 B 의 변화에 따른 CLR 특성을 알아본 것으로, CLR은 ρ 와 M 이 증가할수록 증가하고, B 가 증가할수록 감소하는 특

성을 보이고 있다. ρ 와 M 은 전체 TDM 교환 시스템의 구성과 관련하여 결정되어 있는 파라미터이므로, 원하는 값 이하의 CLR을 얻고자 하는 경우, 그림 3의 결과를 통해 적절한 B 를 결정할 수 있다. 예를 들어, $M=32$ 이고 $\rho=0.8$ 인 TDM 교환 시스템에서, 10^{-9} 이하의 CLR을 얻고자 한다면, B 가 43 이상인 TDM 광 출력 버퍼가 필요함을 알 수 있다.

TDM 광 출력 버퍼에서 신호 셀이 겪는 총 지연 시간은 신호 셀이 광 출력 버퍼를 통과하는데 기본적으로 필요한 셀 전송 시간과 다른 신호와의 충돌을 방지하기 위해 필요한 추가적인 셀 저장 시간의 합이다. 따라서 TDM 광 출력 버퍼의 지연 시간 특성은 셀 저장 시간에 의해 좌우될 것이다. 한편, TDM 신호 셀은 셀 지속 시간이 T_1 에서 T_2 로 압축된 후 광 출력 버퍼에 입력되며, 그 입력 시점은 T_1 내에 존재하는 M 개의 T_2 중 하나가 될 것이다. 앞에서 언급한 가정에 의하면, 신호 셀의 입력 시점이 특정 T_2 가 될 확률은 M 개의 모든 T_2 에 대해 $1/M$ 로 동일하다. 이때 입력되는 신호 셀이 겪게 되는 셀 저장 시간은 입력되는 시점에서 광 출력 버퍼 내에 저장되어 있는 신호 셀의 수에 비례하며, 이는 이전 T_1 에 이미 광 출력 버퍼에 저장되어 있던 신호 셀의 수와 동일한 T_1 내에서 먼저 입력되는 신호 셀

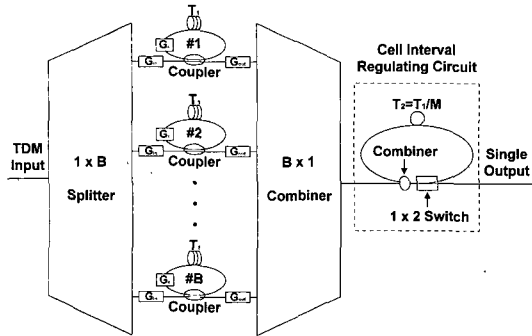


그림 5. 기존 TDM 광 출력 버퍼 구조에서 저장 유닛인 진행형 지연선로를 지연선 루프프로 대체한 새로운 TDM 광 출력 버퍼의 구조

의 수를 더한 것과 같다. 동일한 T_1 내에서 i 번째 T_2 에 입력되는 신호 셀보다 먼저 입력된 신호 셀의 수가 j 일 확률, $P_3(i, j)$ 는 다음과 같다.

$$P_3(i, j) = \binom{i-1}{j} \left(\frac{\rho}{M}\right)^j \left(1 - \frac{\rho}{M}\right)^{i-1-j}, \quad (5)$$

$(i = 1, 2, \dots, M, \quad j = 0, 1, \dots, i-1)$

광 출력 버퍼 내에 저장될 수 있는 신호 셀 수의 최대값이 B 이므로, 입력 신호 셀이 겪을 수 있는 최대 셀 저장 시간은 BT_1 이다. 다시 말해서, 신호 셀이 입력되는 시점에서 광 출력 버퍼에 저장되어 있는 신호 셀 수가 B 인 경우, 입력되는 신호 셀은 손실됨을 의미한다. 이러한 경우는 광 출력 버퍼에 저장되지 못하므로, 평균 셀 저장 시간의 계산에서 제외된다. 안정상태에서 이미 광 출력 버퍼 내에 저장되어 있는 신호 셀이 k 일 확률은 $Q_{s(k)}$ 이므로, 평균 셀 저장 시간, D 는 다음과 같이 구할 수 있다.

$$D = T_1 \sum_{i=1}^M \frac{1}{M} \sum_{j=0}^{i-1} \sum_{k=0}^j (j+k) P_3(i, j) Q_{s(k)} \quad (6)$$

그림 4는 $M=8, 16, 32, 64$ 이고, $\rho=0.7, 0.8, 0.9$ 일 때, 기존 TDM 광 출력 버퍼의 B 의 변화에 따른 평균 셀 저장 시간의 변화를 알아본 것이다. 그림에서 알 수 있듯이 B 가 증가함에 따라 증가하던 평균 셀 저장 시간은 어느 정도 증가한 후, B 의 증가에 무관하게 거의 일정한 값을 유지하는 특성을 보이고 있다.

III. 새로운 TDM 광 출력 버퍼의 구조 및 특성

그림 5는 그림 1의 기존 TDM 광 출력 버퍼에

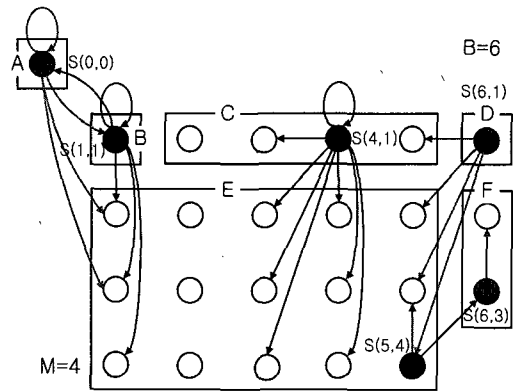


그림 6. 지연선 루프를 저장 유닛으로 사용한 새로운 TDM 광 출력 버퍼의 저장 상태 전이도 ($M=4, B=6$)

대해 저장 유닛인 진행형 지연선로를 지연선 길이가 T_1 인 루프 유닛으로 대체하고, 지연선로 앞단의 광 교환기를 광 분배기로 대체한 새로운 형태의 TDM 광 출력 버퍼 구조이다. 이와 같은 구조는 기존 TDM 광 출력 버퍼구조와 달리 하나의 저장 유닛에 최대 M 개의 신호 셀들을 저장할 수 있으며, 따라서 저장 유닛의 저장 효율이 증가하여 저장 유닛 당 CLR 특성이 향상된다. 그러나 CLR 특성이 향상되는 대신, 그림에서처럼 B 개의 저장 유닛을 갖기 위해 필요한 광 소자 수가 기존 TDM 광 출력 버퍼($2B+2$ 개씩의 2×2 광 결합기와 광 게이트가 필요)보다 증가($3B-2$ 개의 2×2 광 결합기와 $3B$ 개의 광 게이트가 필요)한다.

이제 기존 TDM 광 출력 버퍼에서 CLR을 구현 방식을 적용시켜, 그림 5의 새로운 TDM 광 출력 버퍼의 CLR을 구해 보자. 우선 b 는 하나 이상의 신호 셀을 저장하고 있는 지연선 루프 유닛의 수라 하고, m 은 저장된 신호 중 가장 먼저 입력된 신호 셀을 저장하고 있는 지연선 루프 유닛에 저장되어 있는 신호 셀의 수라 정의하자. 그림 5의 새로운 TDM 광 출력 버퍼의 저장 상태, $S(b, m)$ 은 b 와 m 에 따라 6개의 그룹으로 나뉘며, 각 그룹별 저장 상태 변화 및 그 전이 확률은 다음과 같다.

그룹 A: $S(0, 0) \rightarrow S(0, 0) \quad P_1(0)+P_1(1)$
 $S(0, 0) \rightarrow S(1, m_1) \quad P_1(m_1+1)$
 $(1 \leq m_1 \leq M-1)$

그룹 B: $S(1, 1) \rightarrow S(0, 0) \quad P_1(0)$
 $S(1, 1) \rightarrow S(1, m_1) \quad P_1(m_1+1)$

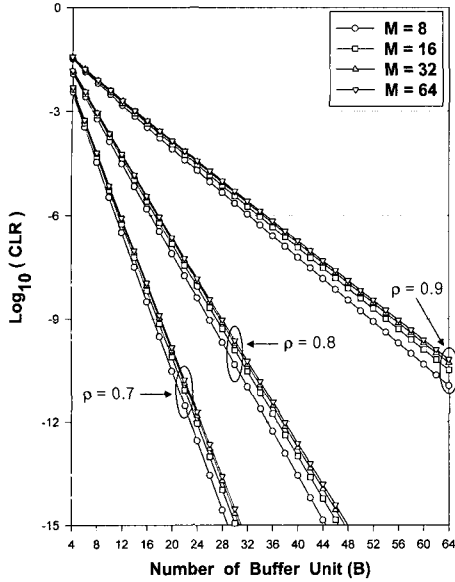


그림 7. $M=8, 16, 32, 64$ 이고, $\rho=0.7, 0.8, 0.9$ 일 때, 지연선 루프를 저장 유닛으로 사용한 새로운 TDM 광 출력 버퍼의 B 의 변화에 따른 CLR 변화

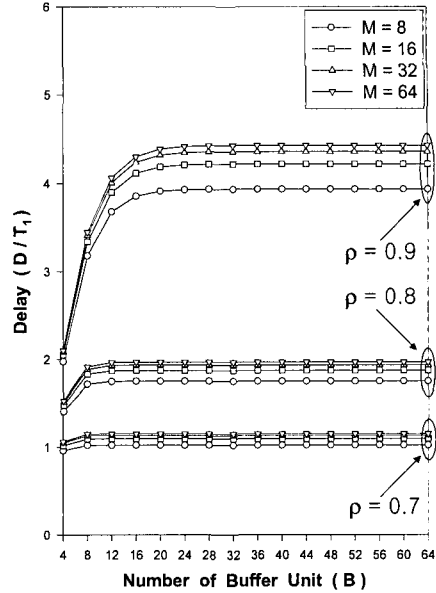


그림 8. $M=8, 16, 32, 64$ 이고, $\rho=0.7, 0.8, 0.9$ 일 때, 지연선 루프를 저장 유닛으로 사용한 새로운 TDM 광 출력 버퍼의 B 의 변화에 따른 평균 셀 저장 시간(D)의 변화

그룹 C: $S(b_1, 1) \rightarrow S(b_1-1, m_2) \frac{P_1(m_2)}{1-P_1(0)} P_1(0)$

$$S(b_1, 1) \rightarrow S(b_1, m_2) P_1(m_2) \quad (2 \leq b_1 \leq B-1, 1 \leq m_2 \leq M)$$

그룹 D: $S(B, 1) \rightarrow S(B-1, m_2) \frac{P_1(m_2)}{1-P_1(0)}$

그룹 E: $S(b_2, m_3) \rightarrow S(b_2, m_3-1) P_1(0)$
 $S(b_2, m_3) \rightarrow S(b_2+1, m_3-1) 1-P_1(0)$
 $(1 \leq b_2 \leq B-1, 2 \leq m_3 \leq M)$

그룹 F: $S(B, m_4) \rightarrow S(B, m_4-1) 1$
 $(2 \leq m_4 \leq M-1)$

여기서 m_4 가 M 을 포함하지 않는 이유는 사용된 루프 유닛에서는 신호 셀의 동시 입/출력이 일어날 수 없기 때문이며, 이에 따라 그룹 D에서 그룹 F로의 버퍼 저장 상태의 전이가 일어날 수 없기 때문이다. 한편, 새로운 TDM 광 출력 버퍼의 저장 상태, $S(b, m)$ 에 대한 안정-상태 확률, $Q_{S(b, m)}$ 는 기존 TDM 광 출력 버퍼와 동일한 방법으로 구할 수 있다.

그림 6은 새로운 TDM 광 출력 버퍼의 저장 상태 변화에 따른 상태 전이도이다. 그림에서 알 수 있듯이 셀 손실은 버퍼의 저장 상태가 그룹 D나 그룹 F에 속해 있을 때 신호가 입력되는 경우 발생되

며, 이때의 CLR은 다음과 같다.

$$CLR = \frac{\sum_{i=1}^{M-1} [Q_{S(B, i)} \sum_{j=1}^M j P_1(j)]}{\rho} = \sum_{i=1}^{M-1} Q_{S(B, i)} \quad (7)$$

그림 7은 $M=8, 16, 32, 64$ 이고, $\rho=0.7, 0.8, 0.9$ 일 때, 지연선 루프 유닛을 저장 유닛으로 사용한 새로운 TDM 광 출력 버퍼에서의 B 의 변화에 따른 CLR 특성을 알아본 것으로, 그림 3의 기존 TDM 광 출력 버퍼의 CLR 특성과 비교해 보면, 동일한 조건하에서 같은 CLR 특성을 보이기 위해 필요한 저장 유닛의 수가 줄어들음을 알 수 있다. 이는 저장 유닛으로 사용된 지연선 루프 유닛의 저장 효율이 더 높기 때문일 것이다.

한편, 새로운 TDM 광 출력 버퍼의 평균 셀 저장 시간도 기존 TDM 광 출력 버퍼의 평균 셀 저장 시간을 구하는 방식과 동일한 방식으로 구할 수 있다. 즉, 입력되는 신호 셀이 겪게 되는 셀 저장 시간은 이전 T_1 에 이미 버퍼에 저장되어 있던 신호 셀의 수와 동일한 T_1 내에서 먼저 입력되는 신호 셀의 수를 더한 것에 비례한다. 식 (5)를 활용하여, 동일한 T_1 내에서 먼저 입력되는 신호 셀 수에 대한 기대값(D_1)을 구하면 다음과 같다.

표 1. 진행형 지연선로를 저장 유닛으로 사용한 기존 TDM 광 출력 버퍼와 지연선 루프를 사용한 새로운 TDM 광 출력 버퍼의 CLR 특성이 10^9 이하가 되기 위해 필요한 저장 유닛 수와 그때의 구성 광 소자 수 및 입력 신호의 평균 셀 저장 시간 비교

		Terahipas 교환 시스템에서 제시된 TDM 광 출력 버퍼				루프 유닛을 사용한 TDM 광 출력 버퍼			
		저장 유닛	2×2 광 결합기	광 게이트	셀 저장 시간(T_1)	저장 유닛	2×2 광 결합기	광 게이트	셀 저장 시간(T_1)
$\rho = 0.7$	$M=8$	25	52	52	1.02	17	49	51	1.02
	$M=16$	27	56	56	1.09	18	52	54	1.09
	$M=32$	28	58	58	1.13	19	55	57	1.13
	$M=64$	28	58	58	1.15	19	55	57	1.15
$\rho = 0.8$	$M=8$	39	80	80	1.75	26	76	78	1.75
	$M=16$	41	84	84	1.88	28	82	84	1.88
	$M=32$	43	88	88	1.94	28	82	84	1.94
	$M=64$	43	88	88	1.97	28	82	84	1.97
$\rho = 0.9$	$M=8$	78	158	158	3.94	52	154	156	3.94
	$M=16$	83	168	168	4.22	54	160	162	4.22
	$M=32$	86	174	174	4.36	56	166	168	4.36
	$M=64$	87	176	176	4.43	56	166	168	4.43

$$D_1 = \sum_{i=1}^M \frac{1}{M} \sum_{j=0}^{i-1} \binom{i-1}{j} \left(\frac{\rho}{M}\right)^j \left(1 - \frac{\rho}{M}\right)^{i-1-j} \quad (8)$$

$$= \frac{\rho(M-1)}{2M}$$

한편, 지연선 루프 유닛을 사용하는 TDM 광 출력 버퍼의 경우, 버퍼의 저장 상태, $S(b, m)$ 이 결정 되어도 버퍼에 저장되어 있는 신호 셀의 수는 고정 적이지 않다. 따라서 $S(b, m)$ 일 때, 버퍼 내에 저장 되어 있는 신호 셀의 수, y 에 대한 기대값을 구해야 한다. 먼저 버퍼의 각 지연선 루프 유닛 하나에 저장될 수 있는 신호 셀의 수, x 에 대한 기대값을 구 하면

$$E[x] = \frac{\sum_{i=1}^M iP_1(i)}{1 - P_1(0)} = \frac{\rho}{1 - (1 - \frac{\rho}{M})^M} \quad (9)$$

이고, 이를 이용하여 $S(b, m)$ 일 때, 버퍼 내에 저장 되어 있는 신호 셀의 수, y 에 대한 기대값을 구 하면 다음과 같다.

$$E[y] = E[x](b-1) + n = \frac{\rho(b-1)}{1 - (1 - \frac{\rho}{M})^M} + n \quad (10)$$

식 (10)을 활용하여 이전 T_1 에 이미 버퍼에 저장 되어 있던 신호 셀의 수에 대한 기대값(D_2)을 구 하면 다음과 같다.

$$D_2 = \sum_{b=1}^M \sum_{n=1}^M \left\{ \frac{\rho(b-1)}{1 - (1 - \frac{\rho}{M})^M} + n \right\} Q_{S(b,n)} \quad (11)$$

따라서 평균 신호 셀 저장 시간, D 는 식 (8)과 식 (11)에 의해 다음과 같이 구할 수 있다.

$$D = (D_1 + D_2)T_1$$

$$= \frac{\rho(M-1)}{2M} T_1 + T_1 \sum_{b=1}^M \sum_{n=1}^M \left\{ \frac{\rho(b-1)}{1 - (1 - \frac{\rho}{M})^M} + n \right\} Q_{S(b,n)} \quad (12)$$

그림 8은 $M=8, 16, 32, 64$ 이고, $\rho=0.7, 0.8, 0.9$ 일 때, 지연선 루프 유닛을 저장 유닛으로 사용하는 새로운 TDM 광 출력 버퍼에서 B 의 변화에 따른 평균 셀 저장 시간의 변화를 알아본 것으로, 그림 4와 마찬가지로 B 가 증가함에 따라 증가하던 평균 셀 저장 시간은 어느 정도 증가한 후, B 의 증가에 무관하게 거의 일정한 값을 유지하는 특성을 보이고 있다. 그러나 그림 4와 비교했을 때, 평균 셀 저

장 시간이 일정해지는 시점의 B 값이 더 적음을 알 수 있다. 이는 새로운 TDM 광 출력 버퍼의 각 저장 유닛이 저장할 수 있는 신호 셀 수의 최대값이 기존 TDM 광 출력 버퍼보다 크기 때문일 것이다.

표 1은 $M=8, 16, 32, 64$ 이고, $\rho=0.7, 0.8, 0.9$ 일 때, 기존 TDM 광 출력 버퍼와 지연선 루프 유닛을 저장 유닛으로 사용한 새로운 TDM 광 출력 버퍼의 CLR 특성이 10^{-9} 이하가 되기 위해 필요한 저장 유닛의 최소값과 그때의 구성 광 소자 수 및 입력 신호의 평균 저장 시간 등을 비교한 것이다. 그 결과 지연선 루프 유닛을 사용한 TDM 광 출력 버퍼의 경우, 동일한 CLR 특성을 얻기 위해 더 적은 수의 저장 유닛이 필요하며, 이때 사용되는 광 소자 수와 평균 저장 시간은 기존 TDM 광 출력 버퍼와 동일하거나 더 우수함을 알 수 있다.

IV. 결론

본 논문에서는 TDM 광 출력 버퍼에 대해 그 구조에 따른 CLR, 셀 지연(저장) 시간, 필요한 광 소자 수 등의 특성을 분석하여 보았다. 기존의 TDM 광 출력 버퍼처럼 저장 유닛으로 진행형 지연선로를 사용하는 광 출력 버퍼는 그 구조가 단순하고, 저장 신호의 질적인 면에서 더 우수하며, 상대적으로 더 적은 수의 광 소자로 저장 유닛을 구성할 수 있는 반면에 제안한 새로운 TDM 광 출력 버퍼는 저장 유닛으로 지연선 루프 유닛을 사용하기 때문에 셀 저장 시간에 대한 유연성이 우수하고, 동일한 CLR 특성을 얻기 위해 더 적은 수의 저장 유닛이 필요하다. 예를 들어 $M=64$ 이고, $\rho=0.7, 0.8, 0.9$ 일 때, 10^{-9} 이하의 CLR을 얻고자 하는 경우, 기존 TDM 광 출력 버퍼는 각각 28, 43, 87개의 저장 유닛이 필요한데 비해, 제시한 새로운 TDM 광 출력 버퍼는 19, 28, 56개의 저장 유닛이 필요하다. 한편, 저장 유닛의 수가 B 인 TDM 광 출력 버퍼를 구성하고자 할 때, 기존 TDM 광 출력 버퍼의 경우, $2B+2$ 개씩의 2×2 광 결합기와 광 게이트가 필요한데 반해, 지연선 루프 유닛을 사용하는 TDM 광 출력 버퍼의 경우, 그보다 많은 $3B-2$ 개의 2×2 광 결합기와 $3B$ 개의 광 게이트가 필요하다. 그러나 동일한 CLR 특성을 얻고자 하는 경우, 사용되는 광 소자 수와 평균 저장 시간 특성을 비교해 보면 (표 1), 기존 TDM 광 출력 버퍼보다 제시한 새로운 TDM 광 출력 버퍼가 동일하거나 더 우수한 특성을 보인다.

참고 문헌

- [1] D. K. Hunter, M. C. Chia, and I. Andonovic, "Buffering in Optical Packet Switches," *J. Lightwave Technol.*, 16(12), pp. 2081-2094, Dec. 1998.
- [2] W. D. Zhong and R. S. Tucker, "Wavelength Routing-Based Photonic Packet Buffers and Their Applications in Photonic Packet Switching Systems," *J. Lightwave Technol.*, 16(10), pp. 1737-1745, Oct. 1998.
- [3] R. Langenhorst, M. Eiselt, W. Piper, G. Großkopf, R. Ludwig, L. Küller, E. Dietrich, and H. G. Weber, "Fiber Loop Optical Buffer," *J. Lightwave Technol.*, 14(3), pp. 324-335, March 1996.
- [4] 박용석, 송용훈, 전창훈, 정제명, 신서용, "새로운 구조의 전광학적 WDM 출력 버퍼," *한국통신학회논문지*, 25(6A), pp. 862-869, 2000.
- [5] I. I. Makhameh, "Throughput analysis of input-buffered AT switch," *IEE. Proc. Commun.*, 145(1), pp. 15-18, Feb. 1998.
- [6] M. J. Karol, M. G. Hluchyj, and S. P. Morgan, "Input Versus Output Queuing on a Space-Division Packet Switch," *IEEE Trans. Commun.*, 35(12), pp. 1347-1356, Dec. 1987.
- [7] T. T. Lee, "A Modular Architecture for Very Large Packet Switches," *IEEE Trans. Commun.*, 38(7), pp. 1097-1106, July 1990.
- [8] K. Sasayama, Y. Yamada, K. Habara, and K. Yukimatsu, "FRONTIERNET: Frequency-Routing-Type Time-Division Interconnection Network," *J. Lightwave Technol.*, 15(3), pp. 417-429, March 1997.
- [9] A. Misawa, Y. Yamada, M. Tsukada, K. Sasayama, K. Habara, T. Matsunaga, and K. Yukimatsu, "A Prototype Broadcast-and-Select Photonic ATM Switch with a WDM Output Buffer," *J. Lightwave Technol.*, 16(12), pp. 2202-2211, Dec. 1998.
- [10] W. D. Zhong, M. Tsukada, K. Yukimatsu, and Y. Shimazu, "Terahips: A Modular

and Expandable Terabit/second Hierarchically Multiplexing Photonic ATM Switch Architecture," *J. Lightwave Technol.*, 12(7), pp. 1307-1315, July 1994.

- [11] M. Tsukada and H. Nakano, "Ultrafast Photonic ATM (ULPHA) Switch and a Video Distribution Experiment," *J. Lightwave Technol.*, 14(10), pp. 2154-2161, Oct. 1996.
- [12] 전인중, 정준영, 김세환, 정제명, 신서용, "시분할 다중합 방식과 멀티 홉 구조를 적용한 새로운 광 공간 스위치의 성능 분석," *한국통신학회논문지*, 27(11C), pp. 1139-1151, 2002.

정 제 명(Je-Myung Jeong)

정회원



1978년 2월 : 서울대학교 전자공학과 졸업
 1980년 6월 : KAIST 전기 및 전자공학과 석사
 1980년~1992년 : 한국전자통신연구원 선임연구원
 1992년 2월 : Northwestern Univ.

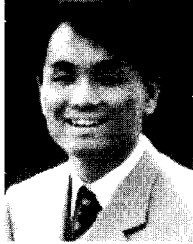
전기공학과 박사

1994년~현재 : 한양대학교 전자전기컴퓨터공학부 교수

<주관심분야> 광통신 시스템, 광 다중접속 네트워크, 광 신호처리

정 준 영(Jun-Young Jeong)

정회원

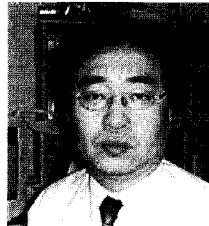


1997년 2월 : 한양대학교 전자공학과 졸업
 1999년 8월 : 한양대학교 전자통신전자공학과 석사
 2000년 3월~현재 : 한양대학교 전자통신전자공학과 박사과정

<주관심분야> 광 버퍼, 광 스위치, 광 네트워크

고 광 철(Gwang-Cheol Ko)

정회원



1982년 2월 : 한양대학교 전기공학과 졸업
 1986년 3월 : 일본 동경공업대학교 전기전자공학과 석사
 1989년 9월 : 일본 동경공업대학교 전기전자공학과 박사
 1990년~1994년 : 경원대학교

전기공학과 교수

1995년~현재 : 한양대학교 전자전기컴퓨터공학부 교수

<주관심분야> 디지털 시스템 설계