

DGS(Defected Ground Structure)를 이용한 マイクロパラ 平면형 필터 설계 기술

박 준석

국민대학교
전자정보통신공학부

I. 서 론

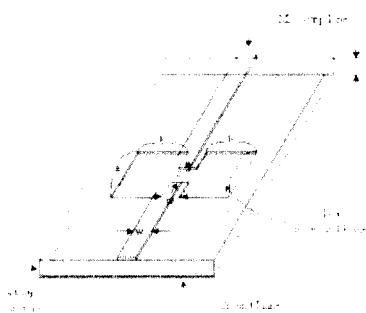
다양한 무선통신 시스템의 고 신뢰성을 바탕으로 한 소형화 및 저가격화에 대한 요구로 인하여 다중 대역(Multi-Band) 및 다기능(Multi-Function)의 성능을 제공하는 RF 및 마이크로파 대역 전치부 개발에 대한 필요성이 지속적으로 대두되고 있다. Si이나 SiGe 기반의 CMOS 혹은 BiCMOS RF 능동 소자나 시스템에 대한 집적화 설계 기술과 반도체 제조 공정기술의 급격한 발전과 저온 동시 소성 세라믹(LTCC: Low Temperature Co-fired Ceramic) 등과 같은 세라믹 재료 및 공정 기술, 그리고 박막의 탄성파를 이용한 SAW나 MEMS를 이용한 RF대역 수동소자의 소형화 기술의 비약적인 발전으로 인하여 RF대역 전치부의 소형화를 통한 저가격화가 급속도로 진행되고 있는 상황이다. 이러한 RF 및 마이크로파 대역 전치부에 있어 시스템의 성능을 좌우하며 전체 구성 시스템 대비 비교적 큰 체적과 크기를 차지하는 필터 및 듀플렉서의 경우, SAW(Surface Acoustic Wave) 기술 및 MEMS(Micro-Electro Mechanical System) 기술을 이용하여 구현된 RF대역용 필터/듀플렉서는 초 소형화와 고 성능화 그리고 저 가격화가 실현되어 다양한 무선통신 단말기 시스템의 전치부에 적용되어 무선통신 시스템의 소형화에 지대한 일조를 하고 있다. 특히, 무선통신 시스템 전체의 SOC(System On Chip)화를 위한 RFIC 기술의 발전과 더불어 LTCC, MLO (Multi-Layered Organic) 및 MCM(Multi-Chip Module) 기술 등과 같은 다양한 수동소자들을 내장하며 Chip

을 실장할 수 있는 패키지 기술의 발전은 고 신뢰성을 갖는 다중대역 및 다기능의 RF대역 전치부의 소형화 및 저가격화의 실현을 불완전에 기대할 수 있게 한다^{[1][2]}.

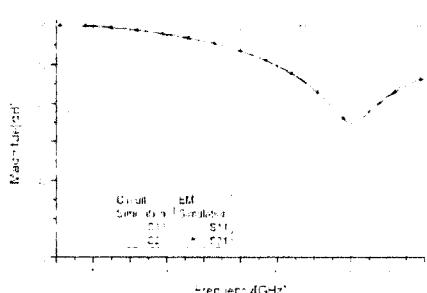
그러나, 반도체 기술 및 재료 기술의 발전에도 불구하고 마이크로파 대역에서의 SAW 기술, MEMS 기술의 공정상의 한계와 세라믹 기술을 적용한 필터의 낮은 품질계수로 인한 필터 특성의 열화로 인하여, 마이크로파대의 무선통신 시스템용 전치부 모듈을 구성하는 필터 및 듀플렉서의 경우 인접한 부품과도 결합이 용이하며, 비교적 양호한 손실특성과 구현이 용이하고 가격이 저렴한 다양한 형태의 평면형 구조를 사용한다. 마이크로파대 RF 송수신 모듈용 필터의 요구 사항인 우수한 필터 특성과 소형화 및 저 가격화를 충족시킬 수 있는 마이크로파대 평면형 필터로서, 본 고에서는 현재 기능성 전송선로로서 PBG(Photonic Bandgap)와 더불어 다양한 연구가 진행중인 DGS(Defected Ground Structure) 구조를 이용한 다양한 마이크로파대 평면형 필터 구조와 그 설계 방법을 다루고자 한다^{[3]~[13]}.

II. DGS의 집중 소자형 등가회로

마이크로파대 기능성 전송선로인 DGS는 [그림 1]에 나타낸 바와 같이 마이크로스트립 선로의 접지면의 일정한 모양으로 에칭된 결함구조를 갖는 전송선로로서, 전송선로의 유효 인덕턴스(Effective inductance)를 증가시키고 결함구조의 형태 및 치수에 따른 기생 직렬 커파시턴스 성분을 발생시킨다.

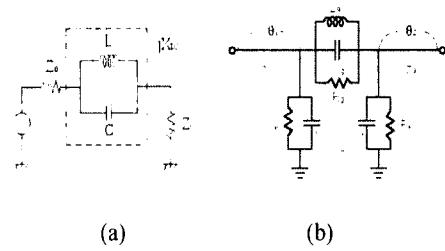


[그림 1] Three-dimensional view of the DGS unit section, which is etched in the ground plane of a microstrip line.

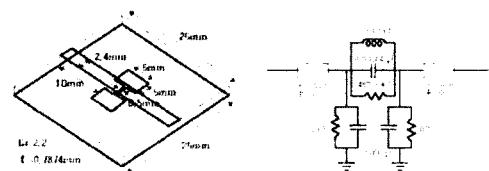


[그림 2] Simulation results for DGS unit section. The lattice dimension is $a=b=5$ mm. The gap distance is $g=0.5$ mm. The substrate with 31-mil thick and dielectric constant ϵ_r of 2.2 was used for simulation.

이러한 접지면의 결합구조에 의하여 선로의 전송특성에서 전파지연특성 및 [그림 2]에 나타낸 차단특성과 공진특성이 발생하고, 이러한 DGS의 특성을 RF 및 마이크로파대 부품 및 모듈에 응용하기 위한 다양한 연구가 진행되고 있다. 특히 DGS를 무선부품에 직접적으로 응용하기 위한 일환으로 DGS 구조에 대한 다양한 모델링 방법이 연구되고 있으며, [그림 3]에 나타낸 DGS구조의 접중정수형 등가회로와 같은 모델이 연구되어 필터, 증폭기 발진기 등과 같은 마이크로파대 소자의 설계에 응용되고 있



[그림 3] (a) Simple equivalent circuit model for DGS. (b) Lossy and fringing equivalent circuit model.



[그림 4] A DGS modeling example. (a) Unit DGS cell for a modeling example (b) Extracted equivalent circuit. (c) Comparison between the EM-simulations on unit DGS cell and circuit simulations on its equivalent circuits.

다^{[12]-[14]}.

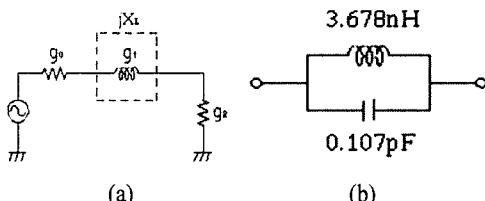
이러한 DGS 구조에 대한 모델링 방법은 3차원 장해석 방법에 의해 계산된 2-포트 산란계수와 필터 합성방법과 같은 회로 해석방법을 적용하여 등가회로 파라미터를 추출한다. DGS 구조에 대한 접중소자 모델링 결과는 [그림 2]와 [그림 4]에 나타낸 바와

같이 단일 DGS구조에 대하여 장 해석결과 매우 잘 일치하는 정확성을 제공하며, 이러한 모델링 방법에 의한 단일 DGS구조의 집중정수형 등가회로는 마이크로파대 필터 설계에 바로 적용된다^{[10]~[13]}.

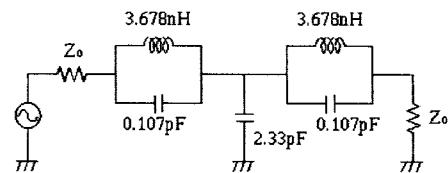
III. 필터 합성설계방법에 의한 DGS 저역 통과 필터 설계

DGS구조를 이용한 마이크로파대 필터 설계 응용 예로, 우선 DGS의 등가회로를 이용한 3-pole 저역통과 필터 설계방법에 대한 내용을 언급한다. 임의의 DGS 구조에 대하여 장 해석 방법으로 구한 산란 계수나 전달 특성으로부터 1-pole Butterworth 저역통과 원형 필터와의 차단 주파수와 DGS의 전달특성에서의 공진주파수 정보로부터 [그림 5]에 나타낸 등가회로의 파라미터를 추출한다. 추출된 DGS의 등가회로 파라미터 값은 설계하고자 하는 DGS 저역통과 필터의 차단 주파수에서 3단 Chebyshev 저역통과 필터에서 요구되는 직렬 소자의 리액턴스 값을 만족하는 DGS의 치수에 대한 전달특성으로부터 추출된 값이다^[12].

추출된 DGS의 등가회로를 사용하여 3단 Chebyshev 저역통과 필터를 구성한 schematic을 [그림 6]에 나



[그림 5] (a) The Butterworth type 1-pole prototype lowpass filter circuit. (b) The extracted equivalent circuit parameters of the proposed DGS unit section, which has $a=b=5$ mm, $w=2.4$ mm and $g=0.5$ mm, respectively. The substrate with 31-mil thick and dielectric constant ϵ_r of 2.2 was used for simulation.

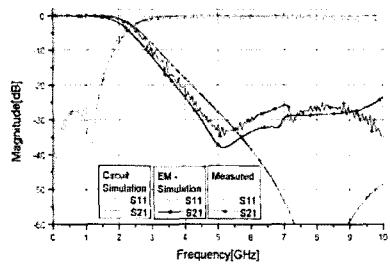


[그림 6] The 3-pole lumped lowpass filter with the equivalent circuits of DGS unit section. The cutoff frequency is 1.3 GHz with 0.01 dB ripple level.

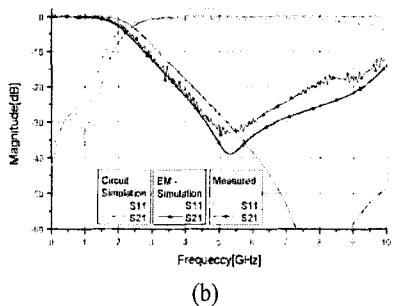
타내었다. 설계된 DGS 저역통과 필터는 DGS의 등가회로에 해당하는 병렬 LC공진기와 하나의 병렬 커패시터로 구성된다. 저역통과 필터를 구성하는 병렬 커패시터는 개방된 스터브를 사용하여 구현이 가능하고, 본 고에서는 이 병렬 커패시터를 T-junction과 Cross-junction을 사용하여 구현하였다. [그림 6]에서 알 수 있듯이, DGS 3단 저역통과 필터는 DGS의 공진특성으로 인하여 저지대역내에 2개의 유한한 감쇄극을 제공한다.

[그림 7]은 저역통과 필터를 구성하는 병렬 커패시터를 T-junction과 Cross-junction을 사용하여 구현한 DGS 3단 저역통과 필터의 측정 특성과 시뮬레이션 결과와의 비교를 나타낸다. 제작된 저역통과 필터에 대한 측정결과와 DGS 저역통과 필터 등가회로 구조에 대한 회로 시뮬레이션 비교 결과에서 통과대역 내에서의 손실특성은 잘 일치하나, 저지대역에서의 감쇄특성이 서로 차이를 나타냄을 알 수 있다. 이러한 저지대역에서의 필터 감쇄특성의 차이는 DGS 3단 저역통과 필터를 구성하는 인접한 DGS 셀 사이의 전자계 결합으로부터 기인하며, 이러한 차이를 해결하기 위해서 [그림 5]에 나타낸 DGS 구조의 등가회로 보다 정확한 모델링 방법과 등가회로 구조에 대한 연구가 요구된다^{[11],[12]}.

IV. DGS 등가회로를 이용한 DGS 저역통과 필터의 최적화 설계

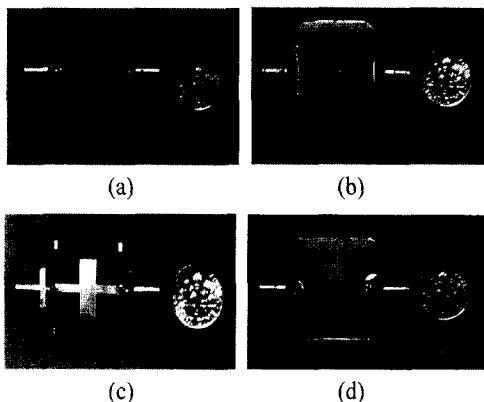


(a)



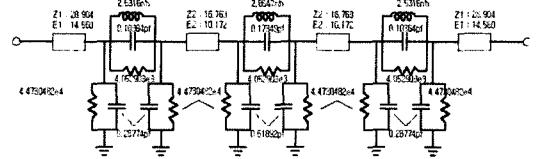
(b)

[그림 7] (a) Measured results for the fabricated DGS lowpass filter using the T-junction type open stub and (b) the cross-junction type open stub with the simulated data of lowpass filter for comparisons.

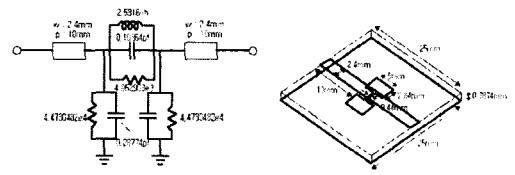


[그림 8] Photographs of the fabricated DGS lowpass filter with (a), (b) T-junction type open stub and (c), (d) cross-junction type open stub.

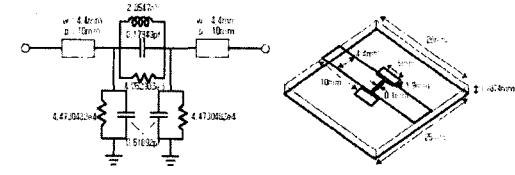
DGS 저역통과 필터의 보다 용이한 설계방법으로 [그림 3(b)]에 나타낸 DGS구조의 fringing 등가회로



[그림 9] Schematic of the optimized lowpass filter with 3-section DGS equivalent circuits.



(a)



(b)

[그림 10] Unit DGS cells and their equivalent circuits of the optimized 3-section DGS lowpass filter.

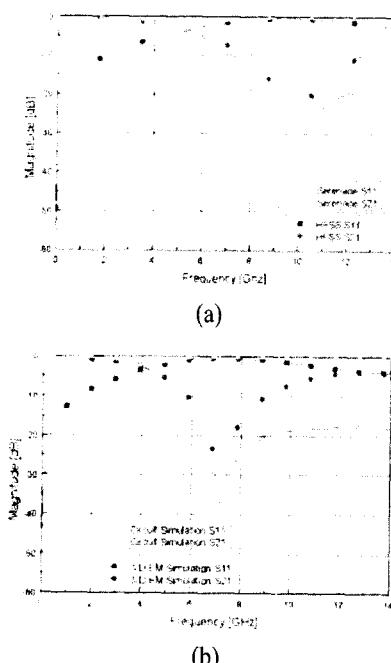
모델을 사용하여 전송선로와 함께 DGS 저역통과 필터의 등가회로를 구성하고, 최적화 설계과정을 거쳐 저역통과 필터 특성을 최적화 한다. [그림 9]는 통과대역 및 저지대역에서의 손실특성이 최적화된 3-section의 단일 DGS와 전송선로를 포함하는 DGS 저역통과 필터의 schematic을 나타내었다. 설계된 DGS 저역통과 필터는 차단주파수 4 GHz의 통과대역에서 반사손실이 -20 dB 이하 그리고 10 GHz까지의 저지대역에서 -30 dB 이상의 감쇄특성을 갖도록 최적화하였다^[11].

[그림 10]은 DGS 저역통과 필터의 등가회로에 최적화 과정을 수행하여 설계한 DGS 저역통과 필터를 실제 구현하기 위하여 DGS 등가모델에 해당되는 부

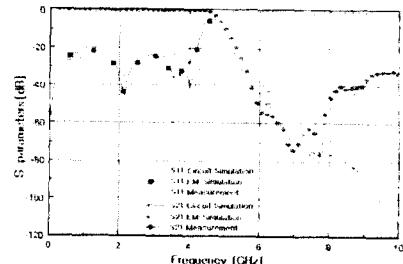
분에 대한 실제 구현될 DGS 회로의 차수를 나타내고, [그림 11]은 [그림 10]에 나타낸 실제 DGS 회로에 대한 3차원 장 해석 결과와 DGS 등가회로에 대한 회로 시뮬레이션 결과의 비교를 나타낸다. [그림 12]와 [그림 13]에 제작된 DGS 저역통과 필터의 측정 결과와 시뮬레이션 결과와의 비교, 그리고 실제 제작된 DGS 저역통과 필터의 실물 사진을 각각 나타내었다.

V. 필터 합성설계방법에 의한 DGS 대역통과 필터 설계

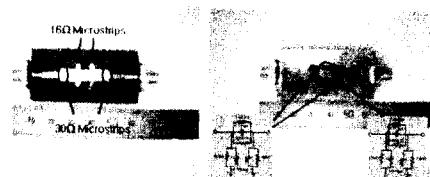
DGS 구조의 여러 전기적인 특성 중 공진특성은 마이크로파 대역통과 필터의 설계 및 구현 시 여러 가지 장점을 제공한다. [그림 14]는 DGS 구조가 평면형 공진기와 함께 공진기 및 대역통과 필터의 인



[그림 11] Comparisons between the EM-simulations on implemented unit DGS cells and circuit simulations on its equivalent circuits.



[그림 12] Comparison between simulations on the designed 3-sections DGS lowpass filter and measurements on the fabricated one.

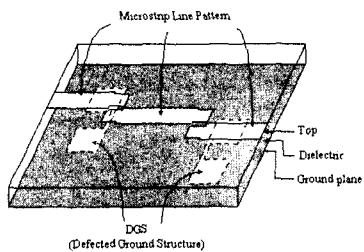


(a) Top view (b) Bottom view

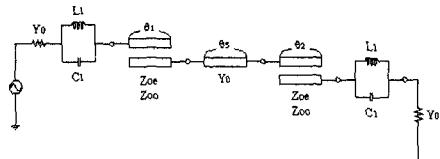
[그림 13] Photos of the fabricated 3-section DGS lowpass filter.

버터로 동시에 동작하는 DGS 대역통과 필터 구조를 나타낸다. 따라서 [그림 14]에 나타낸 평면형 대역통과 필터는 두개의 DGS 공진기와 하나의 전송선로 공진기로 구성된 3단 대역통과 필터 특성을 갖고, [그림 15]에 나타낸 바와 같이 DGS 구조의 등가회로와 결합선으로 대역통과 필터 전체의 등가회로를 나타낼 수 있다. DGS 대역통과 필터를 필터 합성 설계 방법을 적용하여 설계하기 위하여 [그림 15]에 나타낸 DGS 필터 등가회로를 인버터를 사용한 대역통과 필터 등가 모델로의 변환과정이 요구된다^[13].

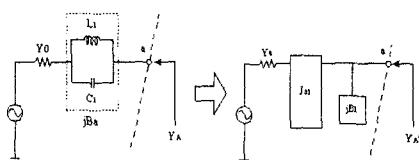
[그림 16]은 [그림 15]에 나타낸 DGS 필터 등가회로를 인버터를 사용한 대역통과 필터 등가 모델로의 변환을 위한 대역통과 필터의 DGS 구조에 대한 인버터 등가모델을 나타내고, 두 등가모델 사이의 변환관계는 등가모델의 입력 어드미턴스 식으로부터 다음과 같이 유도할 수 있다.



[그림 14] Schematic of the 3-pole coupled-line bandpass filter with two DGS sections, which are located on backside metallic ground plane.



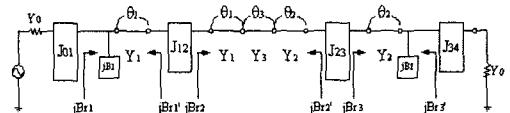
[그림 15] Circuit representation of the 3-pole coupled-line bandpass filters with equivalent circuits of DGS, which are represented by parallel LC circuit.



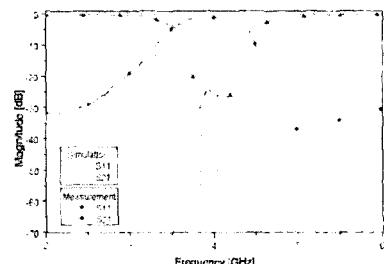
[그림 16] Converting LC resonator circuit into a J-inverter and a parallel resonator.

$$J_{01} = \sqrt{\frac{B_a^2}{1 + \left(\frac{B_a}{Y_0}\right)^2}} \quad B_1 = \frac{B_a}{1 + \left(\frac{B_a}{Y_0}\right)^2} \quad (1)$$

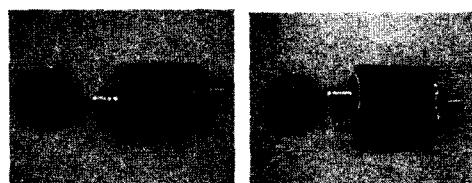
따라서 [그림 16]에 나타낸 DGS의 인버터 등가 모델과 병렬 결합선로의 인버터 모델을 사용하여 [그림 15]의 DGS 대역통과 필터는 [그림 17]에 나타낸 DGS 대역통과 필터의 최종 인버터 등가 모델로 변환된다.



[그림 17] The equivalent circuit of the proposed 3-pole coupled-line bandpass filter with two DGS sections. jBr_i means the susceptances of each resonators toward corresponding directions.



[그림 18] Comparison between simulation and measurement on the fabricated DGS coupled-line bandpass filter.



[그림 19] Photograph of the fabricated coupled-line bandpass filter with DGS.

[그림 17]의 DGS 대역통과 필터의 인버터 모델에 필터 합성설계 이론을 적용하여 DGS 대역통과 필터 설계 수식을 유도할 수 있고, 바로 마이크로파대 평면형 대역통과 필터 설계에 적용할 수 있다. [그림 18]과 [그림 19]는 중심주파수 4 GHz에서 10 %의 대역폭을 갖도록 설계된 DGS 대역통과 필터의 시뮬레이션 결과와 측정 결과의 비교와 제작된 3단 DGS

대역통과 필터를 나타낸다. 설계된 DGS 대역통과 필터는 저지대역에서의 감쇄특성을 개선시키기 위하여 4.9 GHz에서 감쇄극을 갖도록 설계되었다. 또한 [그림 19]에 나타낸 제작된 DGS 대역통과 필터에서 알 수 있듯이, 하나의 전송선로 공진기를 사용하여 3단 대역통과 필터 특성을 구현할 수 있는 DGS 필터는 마이크로파 평면형 대역통과 필터의 소형화 기술에 매우 적합한 구조라 할 수 있다^[13].

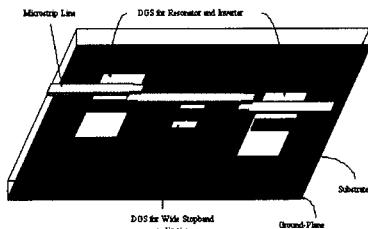
$$J_{01} = \sqrt{\frac{Y_0 B_{r1}(\omega_2)}{\omega_1' g_0 g_1}} = \sqrt{\frac{(B_a)^2 | \omega = \omega_0}{1 + \left(\frac{B_a}{Y_0}\right)^2 | \omega = \omega_0}} \quad (2)$$

$$J_{12} = \sqrt{\frac{B_{r1}'(\omega_2) B_{r2}(\omega_2)}{\omega_1' g_1 \omega_1' g_2}} \quad J_{23} = \sqrt{\frac{B_{r2}'(\omega_2) B_{r3}(\omega_2)}{\omega_1' g_2 \omega_1' g_3}} \quad (3)$$

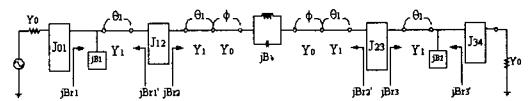
$$J_{34} = \sqrt{\frac{Y_0 B_{r3}'(\omega_2)}{\omega_1' g_0 g_4}} = \sqrt{\frac{(B_a)^2 | \omega = \omega_0}{1 + \left(\frac{B_a}{Y_0}\right)^2 | \omega = \omega_0}} \quad (4)$$

통과대역내의 손실특성, 정합특성 및 저지대역에서의 감쇄특성과 같은 대역통과 필터의 성능지수와 마찬가지로 의사응답특성이나 고조파 성분의 전파를 억제하는 넓은 저지 대역특성 역시 대역통과 필터에서의 중요한 성능지수이다. 이러한 넓은 저지 대역특성을 갖는 대역통과 필터를 [그림 14]에 나타낸 DGS 대역통과 필터를 구성하는 전송선로의 공진기에 저지대역에서 공진 하는 단일 DGS 삽입함으로써 구현할 수 있다. [그림 20]은 저지대역특성이 확장된 3단 DGS 대역통과 필터를 나타내고, [그림 21]은 [그림 20]에 나타낸 DGS 대역통과 필터의 인버터 등가 모델을 나타낸다.

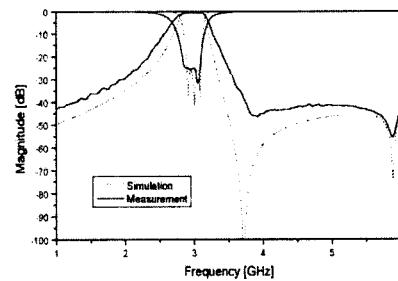
저지대역특성이 확장된 [그림 21]의 DGS 대역통과 필터의 두 번째 공진기에 포함된 DGS 구조는 전파 지연특성과 함께 저지대역에서의 감쇄극을 제공함으로써 [그림 14]에 나타낸 DGS 대역통과 필터와 비교하여 필터 전체 치수가 줄어들고 넓은 저지대역 특성을 갖는 장점이 있다. [그림 21]의 DGS 대역통



[그림 20] Schematic of the DGS coupled-line filter with an additional DGS section in coupled-resonator.

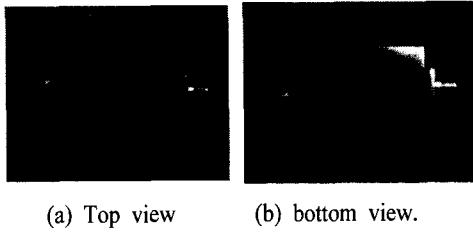


[그림 21] (a) Circuit representation of the proposed DGS coupled-line bandpass filters with an additional DGS circuit and (b) its equivalent circuit with J-inverters.



[그림 22] Comparison results between simulation and measurement on the fabricated DGS coupled-line bandpass filter with an additional DGS section.

과 필터의 인버터 모델에 필터 합성 설계방법을 적용하여 통과대역이 2.9 GHz~3.1 GHz이고, 통과대역 리플특성이 0.01 dB, 그리고 6 GHz의 저지대역까지 -40 dB 이상의 감쇄특성을 갖도록 설계된 DGS 대역통과 필터에 대한 시뮬레이션 결과와 측정 결과의 비교를 [그림 22]에 나타내었다. 저지대역특성이 확



(a) Top view (b) bottom view.

[그림 23] Photograph of the fabricated DGS coupled-line bandpass filter with an additional DGS.

장된 DGS 대역통과 필터는 세 개의 감쇄극을 저지 대역에 구현할 수 있다. 설계된 DGS 대역통과 필터는 3.7 GHz에 두 개의 감쇄극과 5.9 GHz에 하나의 감쇄극을 갖도록 설계하여, 저지대역에서 우수한 감쇄특성을 제공한다.

VI. 결 론

본 고에서는 마이크로파대 RF 송수신 모듈용 필터의 요구 사항인 우수한 필터 특성과 소형화 및 저 가격화를 충족시킬 수 있는 마이크로파대 평면형 필터로서, 기능성 전송선로인 DGS 구조를 이용한 다양한 마이크로파대 평면형 필터 구조와 그 설계 방법을 다루었다. 현재 DGS 구조 같은 다양한 마이크로파대 기능성 전송선로 구조에 대한 연구가 활발히 진행 중이며, 또한 이러한 기능성 전송선로의 마이크로파대 소자의 설계에 응용하기 위한 다양한 연구가 여러 형태로 이루어지고 있다. 정확한 DGS 구조와 같은 기능성 전송선로의 모델링방법과 이를 이용한 마이크로파대 회로 설계방법은 불완전 다층 세라믹 구조 및 RF/MMIC 기술과 결합하여, 마이크로파대 수동 소자 및 능동소자의 성능향상과 소형화를 위한 연구에 응용될 것으로 기대된다.

참 고 문 헌

- [1] K. Lim, S. Pinel, M. Davis, A. Sutono, C. H. Lee, D. Heo, A. Obataynbo, J. Laskar, E. M. Tantzeris

and R. Tummala, "RF-system-on package (SOP) for wireless communications", *IEEE Microwave Magazine*, vol. 3, Issue:1, pp. 88-99, Mar. 2002.

- [2] J. Zhao, S. Raman., "Packaging technique for gain enhancement of electrically small antenna designed on gallium arsenide", *Electronics Letter*, vol. 36, no. 18, pp. 1524-1525, Aug. 2000.
- [3] Y. Qian, F. R. Yang and T. Itoh, "Characteristics of microstrip lines on a uniplanar compact PBG ground plane", *Asia-Pacific Microwave Conf. Dig.*, pp. 589-592, Dec. 1998.
- [4] V. Radisic, Y. Qian and T. Itoh, "Broad-band power amplifier integrated with slot antenna and novel harmonic tuning structure", *IEEE MTT-s Int. Microwave Symp. Dig.*, pp. 1895-1898, June 1998.
- [5] F. R. Yang, Y. Qian, R. Caccioli and T. Itoh, "A novel low loss slow-wave microstrip structure", *IEEE Microwave Guide Wave Letter*. vol. 8, pp. 372-374, Nov. 1998.
- [6] K. P. Ma, K. Hirose, F. R. Yang, Y. Qian and T. Itoh, "Realization of magnetic conducting surface using novel photonic bandgap structure", *Electron. Letter*, vol. 34, pp. 2041-2042, Nov. 1998.
- [7] V. Radisic, Y. Qian, R. Caccioli and T. Itoh, "Novel 2-D photonic bandgap structure for microstrip lines", *IEEE Microwave Guide Wave Letter*. vol. 8, no. 2, pp. 69-71, Feb. 1998.
- [8] C. S. Kim, J. S. Park, D. Ahn and J-B. Lim, "A Novel 1-Dimensional periodic Defected Ground Structure for Planar circuits", *IEEE Microwave and Guided Wave Letter*., vol. 10, no. 4, pp. 131-133, April 2000.
- [9] H. T. Kang, J. S. Yun, C. S. Kim, J-S. Park, D. Ahn and G. Y. Kim, "A study on the implementation of slow-wave structure using

-
- photonic bandgap configuration", *IEEE MTT/AP /EMC Korea Chapter Microwave and Wave Propagation Proc.* vol. 22, pp. 187-190, May 1999.
- [10] J. I. Park, C. S. Kim, J-S. Park, Y. Qian, D. Ahn and T. Itoh, "Modeling of photonic bandgap and its application for the low-pass filter design", *1999 Asia-Pacific Microwave Conf. Dig.*, pp. 331-334, Dec. 1999.
- [11] D. Ahn, J. S. Park, J. Kim, Y. Qian and T. Itoh, "A design of the low-pass filter using the novel microstrip defected ground structure", *IEEE Trans. On Microwave Theory and Tech.*, vol. 49, no. 9, pp. 86-93, Jan. 2001.
- [12] J. S. Park, J. S. Yun and D. Ahn, "A design of the novel coupled line bandpass filter using defected ground structure with wide stopband performance", *IEEE Trans. on Microwave Theory and Techniques*, vol. MTT-50, no. 9, pp. 2037-2043, Sep. 2002.
- [13] J. S. Park, J. H. Kim, J. H. Lee, S. H. Kim and S. H. Myung, "A novel equivalent circuit and modeling method for defected ground structure and its application to optimization of a DGS lowpass filter", *2002 IEEE International Microwave Symposium Dig.*, vol. 1, pp. 417-420, Jun. 2002.
- [14] J. S. Lim, H. S. Kim, J. S. Park, D. Ahn and S. Nam "A power amplifier with efficiency improved using defected ground structure", *IEEE Microwave and Wireless Components Letter.*, vol. 11, no. 4, pp. 170-172, Apr. 2001.

≡ 필자소개 ≡

박 준 석



1991년: 국민대학교 전자공학과 (공학사)

1993년: 국민대학교 전자공학과 (공학석
사)

1996년 8월: 국민대학교 전자공학과 (공
학박사)

1997년 3월 ~ 1998년 2월: Dept. of EE,
UCLA / Post Doctoral Fellow

1998년 3월 ~ 2003년 2월: 순천향대학교 정보기술공학부 조교수

2003년 3월 현재: 국민대학교 전자정보통신공학부 조교수

[주 관심분야] RF 및 초고주파 필터 기술, SAW, MCM,
LTCC, DGS 응용기술