

밀리미터파 대역 NRD Guide Filter 및 Duplexer

이정해 · 김소영

홍익대학교 전자전기공학부

요 약

광대역 초고속 통신의 필요성으로 밀리미터파 대역에서 사용 가능한 소자들에 대한 관심이 높아지고 있다. Nonradiative dielectric(NRD) 도파로는 밀리미터파 대역에서 마이크로스트립에 비하여 전파 손실이 적고, 금속 도파관에 비하여 집적화에 유리한 장점을 가지고 있다. 이에 밀리미터파 대역의 각종 소자에 사용 가능한 NRD guide에 대한 관심이 높아지고 있다. 본 고에서는 이러한 NRD 도파로를 이용한 대역통과 여파기 및 duplexer의 설계 방법과 EM simulation을 이용한 보정방법, 그리고 기본적인 형태로부터 응용된 여러가지 형태의 filter 및 duplexer의 특성을 보이고 비교하였다.

I. 서 론

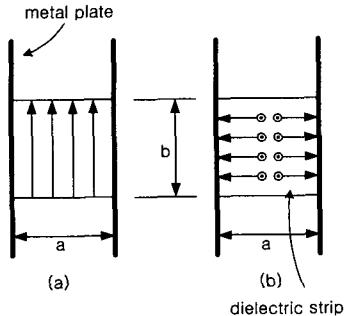
밀리미터파 대역의 전파에 대한 관심이 증가하는 가운데 밀리미터 집적회로를 구현하기에 용이하며 저손실의 특성을 갖는 NRD(Nonradiative dielectric) Guide에 대한 관심 또한 증가하고 있다. 1981년에 Yoneyama와 Nishida에 의해서 제안된 NRD 도파로는^[1] 평행한 평판 전도체 사이에 유전체가 삽입된 간단한 구조로 이루어져 있으며 이때 평판 전도체 사이의 거리는 자유공간에서의 파장의 반($\lambda_0/2$)보다 짧아야 한다. 즉 NRD 도파로 구조는 유전체 도파로의 불연속부나 벤딩(bending)에 의해 발생되는 복사신호를 평행 평판 도파로의 차단 주파수 특성으로 인해 효과적으로 억제할 수 있으며, 유전체 도

파로가 갖는 저 손실 특성의 저하 없이 신호를 전송할 수 있다. 또한 크기가 작고 가벼우며 제작이 용이하여 밀리미터파 집적회로를 구현하기에 적합하다. 이러한 NRD 도파로는 분산 특성이나 유전체 내의 펠드 분포 형태로 볼 때 전도체 손실의 주된 요인인 되는 위와 아래의 전도체가 없는 유전체가 채워진 도파관과 유사하다. 따라서 도파관으로 구현되는 대부분의 소자들은 NRD 도파로를 이용하여 구현할 수 있다. 본 고에서는 이러한 NRD 도파로와 도파관의 구조적 유사성을 이용한 대역통과 여파기의 설계 방법과 EM simulation을 이용한 보정 설계 방법, 그리고 이들 filter에 T-junction을 연결하여 구현한 NRD guide duplexer에 대해 설명하고 기본적인 형태로부터 응용된 여러 형태의 filter 및 duplexer의 응답 특성을 보이고자 한다.

II. 본 론

2-1 NRD 도파로의 개요

두 개의 평행한 금속판이 반 파장보다 작은 거리 만큼 떨어져 있을 때($a < \lambda_0/2$) 전기장 성분이 금속판에 평행한 전자기파는 컷 오프(cutoff) 특성 때문에 그 사이를 진행할 수 없다. [그림 1]과 같이 그 사이에 적절한 유전율($\epsilon > 1$)을 가지는 유전체가 삽입될 경우 전기적 길이가 커지는 효과를 주므로 컷 오프 특성이 사라져 전자기파가 유전체를 따라 자유롭게 전파할 수 있게 된다. 이 때 air 영역에서는 컷오프 특성이 그대로 존재하여 감쇠 모드(evanescent mode)로 진행하므로 주모드는 물론 고차모드가 급



[그림 1] NRD 도파로의 단면도와 필드 분포방향

(a) LSM_{11} 모드 (b) LSE_{11} 모드^{[1],[2],[4]}

(E필드의 방향 : \rightarrow)

격히 감쇠되어 방사(radiation)를 억제할 수 있다^[1].

[그림 1]과 같은 구조에서 NRD 도파로의 기본 모드는 LSE(longitudinal-section-electric) 모드와 LSM(longitudinal-section-magnetic) 모드가 된다^[2]. 이때 NRD 도파로의 기본적인 필드 분포를 [그림 1]에 함께 나타내었다. 이 두 기본 모드 가운데 NRD 도파로에서의 동작 모드로는 여기 방법을 고려할 때 LSM_{11} 모드가 적합하며 LSE_{11} 모드는 기생하는 것으로 간주된다. LSM_{11} 모드는 전기장 성분이 금속 판에 평행하게 되어 저 손실 전파 모드가 된다. 이 모드는 TE_{10} 모드의 구형 도파관을 전기장 성분이 NRD 도파로의 금속판에 평행한 방향이 되도록 인가시키면 쉽게 여기될 수 있다^[3].

NRD 도파로에서 LSM_{mn} 모드의 전파상수는 식 (1)과 같다.

$$\begin{aligned}\beta_{mn} &= \left[k_0^2 \epsilon_r - (m\pi/a)^2 - \beta_y^2 \right]^{1/2}, m = 1, 2, \dots \\ \beta_y &= \tan(\beta_y b/2) = \epsilon, \zeta, n = 1, 3, 5, \dots \\ \beta_y &= \cot(\beta_y b/2) = -\epsilon, \zeta, n = 2, 4, 6, \dots \\ \zeta^2 &= k_0^2 (\epsilon_r - 1) - \beta_y^2\end{aligned}\quad (1)$$

차단 주파수에서 $\beta_{mn}=0$ 이므로, LSM_{11} 와 고차 모드인 LSM_{12} 모드와 LSM_{21} 모드의 컷오프 조건은 식 (2)와 같이 된다.

LSM_{11} mode ($\beta_{11} = 0$):

$$a = \lambda_{c11}/2, \lambda_{c11} = 2\pi/\sqrt{k_0^2 \epsilon_r - \beta_{y1}^2}$$

LSM_{12} mode ($\beta_{12} = 0$):

$$a = \lambda_{c12}/2, \lambda_{c12} = 2\pi/\sqrt{k_0^2 \epsilon_r - \beta_{y2}^2}$$

LSM_{21} mode ($\beta_{21} = 0$): $a = \lambda_{c11}$

(2)

따라서 NRD 도파로의 구조($a < \lambda_o/2$)에서 단일 모드에서의 동작 조건은 식 (3)과 같이 된다^{[3],[5]}.

$$\lambda_{c11}/2 < a < \lambda_{c11}, \lambda_{c12}/2 \quad (3)$$

[그림 2]는 식 (1)과 (2)를 이용하여 LSM_{11} 모드와 LSM_{12} 모드의 특성을 계산한 결과이다. 이때 $\epsilon_r = 2.08$ 로 하였고 LSM_{21} 모드 이상의 고차 모드는 생략하였다. 일반적으로 이와 같은 특성과 분산 특성을 고려하여 NRD 도파로를 설계할 때 a 와 b 값은 각 모드간의 간격이 충분히 넓어지도록 하기 위해 식 (4)와 같은 범위로 결정한다.

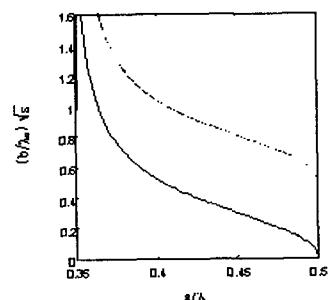
$$a/\lambda_o \approx 0.45$$

$$(b/\lambda_o)\sqrt{\epsilon_r - 1} \approx 0.4 - 0.6 \quad (4)$$

2-2 NRD Filter

2-2-1 인버터 등가회로를 이용한 NRD Filter의 설계

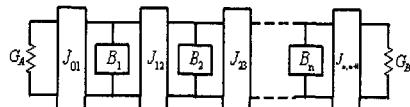
인버터 개념을 이용한 대역 통과 여파기의 기본 등가회로는 [그림 3]과 같다^[5]. 인버터의 종류에는



[그림 2] NRD 도파로의 단일 모드동작 범위
($\epsilon_r=2.08$, $\lambda_{c11}=2a$:—, $\lambda_{c12}=2a$:--·--)

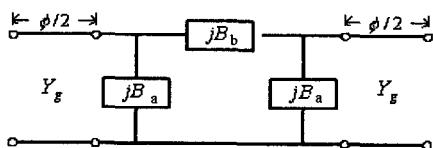
여러 가지가 있는데 여기에서는 차단 영역 이하에서의 도파관의 등가회로를 이용하기 위하여 [그림 4]와 같은 구조의 인버터를 선택하였다^[6]. [그림 4]에서 Y_g 는 NRD guide의 파동 어드미턴스를 나타내고 양단의 $\phi/2$ 는 음의 값을 갖는 전기적 길이로 인버터 양단의 공진기 길이에 보상을 해주게 된다. [그림 4]의 가운데의 π 형 등가회로는 차단영역을 나타내는 부분으로 [그림 5]와 같이 길이가 l 이고 전파상수가 $-jY_e$, 파동 어드미턴스가 $-jY_e$ 인 선로와 등가회로로 나타내어질 수 있다. [그림 5]에서 양쪽의 ABCD matrix를 같게 놓음으로서 B_a 와 B_b 를 [그림 6]에서와 같이 나타낼 수 있다. Y_e 와 α 는 각각 차단영역의 파동 어드미턴스와 전파상수이다.

이러한 일반적인 설계과정에 의해 filter를 설계할 때 이상적인 인버터의 경우 주파수에 독립적인 특

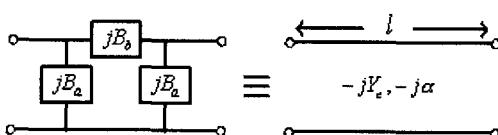


$$\frac{J_{01}}{Y_g} = \sqrt{\frac{\pi}{2} \frac{w_\lambda}{g_0 g_1 w_1}}, \frac{J_{i,i+1}}{Y_g} = \frac{\pi w_\lambda}{2 w_1} \frac{1}{\sqrt{g_i g_{i+1}}} \\ \frac{J_{n,n+1}}{Y_g} = \sqrt{\frac{\pi w_\lambda}{2 g_n g_{n+1} w_1}}, w_\lambda = \frac{\lambda_{rl} - \lambda_{r0}}{\lambda g_0}$$

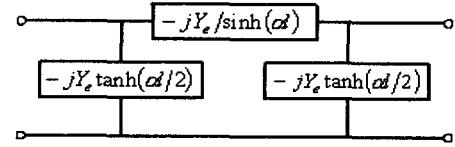
[그림 3] 어드미턴스 인버터를 이용한 대역통과 여파기



[그림 4] 임의의 소자와 전송선로를 결합한 인버터



[그림 5] 차단영역 도파로의 π 형 등가회로



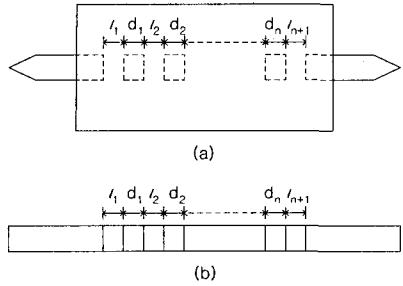
[그림 6] 차단 영역 이하에서의 도파관의 등가회로 성을 가지나 실제로는 주파수에 의존적이므로 이러한 주파수 의존성을 설계과정에서 고려하여 보상해 줌으로써 원하는 특성에 보다 가까운 결과를 나타내는 여파기를 설계할 수 있다. [그림 4]와 같은 인버터의 경우, 주파수 의존성을 ABCD 파라미터를 이용하여 계산하면 각 인버터에 대해 식 (5)와 같은 slope parameter값을 얻을 수 있다.

$$b_j^* = b_{j-1,j} + b_j + b_{j+1,j} \\ B = Y_g \frac{1}{\sin \phi \cosh \theta + 0.5 \sinh \theta \left[\left(\frac{Y_g}{Y_e} + \frac{Y_e}{Y_g} \right) + \left(\frac{Y_g}{Y_e} - \frac{Y_e}{Y_g} \right) \cos \phi \right]} \\ b = \frac{f_2}{2} \frac{\Delta B}{\Delta f} \quad (5)$$

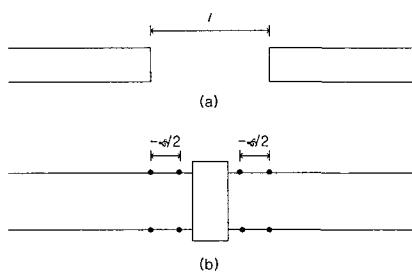
이때 θ 는 감소영역의 전기적 길이를 나타낸다.

인버터 이미티스의 주파수 의존성을 보상한 대역 통과 여파기를 설계하기 위해서는 보상되기 전의 설계수치를 기반으로 각 인버터의 중심 주파수에 대한 slope parameter를 구하여 인버터의 전후에 위치한 각 공진기의 slope parameter에 대해 준 후 다시 일반적인 여파기의 설계과정에 의해 보상된 설계수치를 구할 수 있다.

앞에서 설명한 인버터와 반파장 공진기를 이용하여 금속판 사이에 유전체가 주기적으로 배열된 [그림 7]과 같은 gap-coupled NRD 대역통과 filter를 설계하였다. 이 filter의 동작 원리는 캡(gap) 영역에서는 주 모드(dominant mode)를 제외한 고차 모드는 모두 소멸하여 다음 단의 유전체에 도달하지 못한다는 것이다. 인버터의 구조는 [그림 8]과 같다. 이 때의 인버터 값 K 와 전기적 길이 ϕ 의 값을 식 (6)과 같이 유도된다.



[그림 7] Gap-coupled NRD 대역 통과 filter
(a) 위에서 본 모양, (b) 옆에서 본 모양



[그림 8] (a) NRD 도파로 filter에서의 유전체 쌍
(b) 양 단에 부가적인 전송선로를 가진 등가회로

$$J = Y_g |\tan(\theta/2 + \tan^{-1} B_a / Y_g)|$$

$$\phi = -\tan^{-1}(2B_b / Y_g + B_a / Y_g) - \tan^{-1} B_a / Y_g$$

where $B_a = j Y_e \tanh \frac{al}{2}$, $B_b = -j Y_e / \sinh al$

(6)

여기서 Y_e 와 Y_g 는 각각 감쇠 영역과 유전체 영역에서의 파동 임피던스이다.

위와 같은 식에 의해 인버터 값과 ϕ 의 값은 캡의 길이 l 의 함수로 나타내어진다.

NRD 도파로를 이용한 filter의 설계는 다음의 순서로 이루어진다. 먼저 표준형 저역통과 여파기 회로의 정수 파라미터, 원하는 대역폭, 공진기의 기울기 계수를 이용하여 인버터 값을 구한다. 반 파장 공진기의 경우 j 번째 공진기의 임피던스 기울기 계수(slope parameter)는 식 (7)과 같다.

$$bj = (0.5\pi) Y_o (\lambda_{go}/\lambda_o)^2$$
(7)

여기서 구한 인버터의 값을 식 (6)에서 구한 인버터의 값과 비교하면 캡의 길이 l 을 구할 수 있다. 유전체의 길이 d_i 는 다음의 식 (8)에 의해 결정된다.

$$d_i = [\pi + 0.5(\phi_i + \phi_{i+1})]/\beta_o$$
(8)

이렇게 구해진 보상되기 전의 설계수치를 기반으로 각 인버터에 대한 중심 주파수의 slope parameter를 구하여 공진기 slope parameter에 대해 준 후 다시 같은 과정으로 보상된 설계수치를 구할 수 있다.

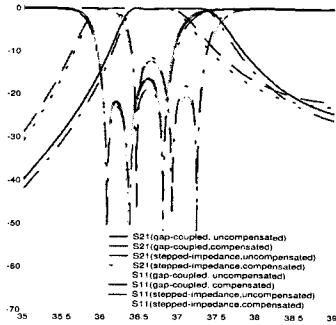
이상의 설계 방법을 이용하여 중심 주파수가 38 GHz인 대역통과 filter(3-Pole, 0.1 dB ripple, 2 % bandwidth)를 설계한 후 simulation 하고 제작, 측정하여 비교한 결과를 다음에 나타내었다. Simulation tool로는 CST사의 Microwave Studio Ver. 3.0을 사용하였다.

$\epsilon_r=2.08$, $a=3.55$ mm, $b=4.175$ mm로 하였을 때 각 filter의 설계 수치는 <표 1>과 같으며 이에 대한 simulation 결과는 [그림 9]와 같다. 여기서 $b_n=0$ 은 감쇠영역에서의 유전체 폭을 나타내며 $b_n=0$ 인 경우는 gap-coupled filter를 의미한다.

<표 2>에서 각 filter에 대한 보상 전후의 simulation 특성을 비교하여 나타내었다. Gap-coupled filter에 비해 stepped-impedance filter가 0.4 GHz 정도 더 down shift 되었으며 gap-coupled filter의 경우도 설계 주파수에 비해 0.15 GHz 가량 down shift 되었다. 또 각 경우에 대해 보상후의 대역폭이 설계대역폭인 2 %에 보다 가까워졌음을 확인하였다.

<표 1> 각 filter에 대한 설계 수치 [mm]

		$l_1=l_4$	$l_2=l_3$	$d_1=d_3$	d_2
Gap-coupled ($b_n=0$)	비보상	2.31	4.8	2.9	2.9
	보상	2.43	4.95	2.9	2.9
Stepped- impedance ($b_n=1$)	비보상	2.5	5.2	2.8	2.7
	보상	2.62	5.35	2.8	2.7



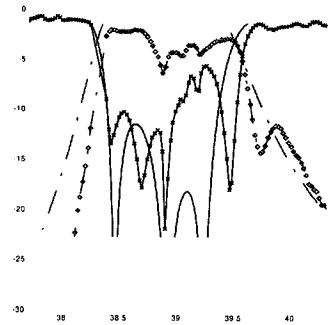
[그림 9] 비보상 및 보상 수치에 대한 simulation 결과
비교

〈표 2〉 각 filter의 simulation 특성 비교

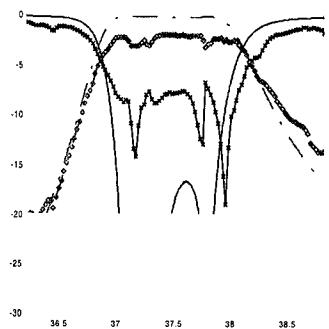
Filter 종류	Gap-coupled (비보상)	Gap-coupled (보상)	Stepped impedance (비보상)	Stepped impedance (보상)
중심 주파수 f_0 =(GHz)	36.8590	36.8563	36.4367	36.4289
주파수 대역폭(%)	2.45	2.37	2.41	2.35
$f_0 - 0.8$ (GHz)	-11.77	-13.76	-9.303	-10.969
저 지 대역 $f_0 - 0.5$ (GHz)	-0.623	-1.061	-0.497	-0.701
감쇠 (dB)	$f_0 + 0.5$ (GHz)	-0.297	-0.450	-0.324
	$f_0 + 0.8$ (GHz)	-5.941	-7.381	-4.998
				-6.136

이 때 중심 주파수에는 큰 변화가 없었다. 이와 같은 simulation 결과를 바탕으로 실제 filter를 제작, 측정해 보았다. 제작상의 어려움을 고려하여 보상된 수치의 filter만을 제작하여 simulation 결과와 비교하였다. 그 결과는 [그림 10]과 같다.

각 측정 결과는 simulation 결과에 비해 gap-coupled filter의 경우는 약 2 GHz 정도, stepped-impedance filter의 경우는 약 1 GHz 정도 주파수가 위로 이동하였으나 응답의 형태는 simulation 결과와 유사하였다^{[7][8]}.



(a) Gap-coupled filter의 경우

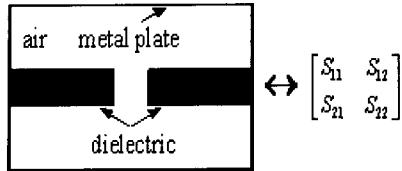


(b) Stepped-impedance filter의 경우

[그림 10] Simulation 결과와 측정 결과의 비교

2-2-2 EM Simulation을 이용한 Filter의 설계 및 보정

보정되지 않은 등가회로로 설계된 filter는 중심주파수가 상향 이동하고 대역폭이 커지는 현상을 보이며 주파수에 대한 slope parameter의 변화를 감안하여 보정하더라도 주파수의 이동문제는 여전히 존재한다. 이를 보정하기 위해 차단영역에 대한 S파라미터를 EM 시뮬레이터로 추출해서 보정된 어드미턴스 인버터 회로를 이용하여 대역통과 filter를 설계하였다. [그림 11]과 같은 구조로 차단영역의 길이를 1 mm에서 7 mm까지 변화시키며 EM 시뮬레이터로 차단영역의 S파라미터를 추출하여 susceptance를 계산하였다. 이 값을 앞절에서의 인버터 설계식에 대입하여 대역통과 filter를 설계하였다.



[그림 11] 차단영역의 S파라미터를 추출하기 위한 모델

차단영역에 대한 S파라미터를 추출하는 방법은 다음과 같다. 우선 [그림 11]에 대한 전체구조의 S파라미터를 구하고 식(9)를 이용해 ABCD matrix로 바꿔주어야 한다. 대칭적 구조이므로 $S_{11}=S_{22}$, $S_{12}=S_{21}$, $A=D$ 이고 변환된 ABCD matrix는 식(10)과 같이 나타내어진다. 식(10)에서의 [TOTAL], [PROPA], [GAP]은 각각 전체구조, 전파영역, 차단영역에 대한 ABCD matrix이다.

마지막으로 [그림 12]의 등가회로를 통하여 차단영역의 ABCD matrix [GAP]을 π 형 등가회로의 서셉턴스 성분으로 변환하면 [그림 6]에 대한 실제적인 값을 구할 수 있다. 이때 $Y_1=Y_2=jB_a$, $Y_3=jB_b$ 이다.

차단영역의 길이를 1 mm에서 7 mm까지 변화시킬 때 [그림 6]에서와 같은 설계식으로 구한 보정되지 않은 수치와 [그림 11]과 같은 구조에서 파라미터를 추출해서 구한 보정된 수치에 대하여 <표 3>에서 비교하여 나타내었다.

$$A = D = \frac{1 - S_{11}^2 + S_{21}^2}{2S_{21}}$$

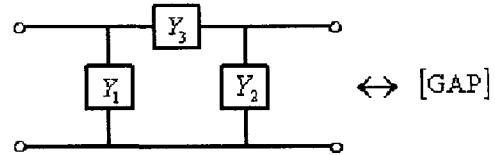
$$B = Z_g \frac{(1 + S_{11})^2 - S_{21}^2}{2S_{21}}$$

$$C = Y_g \frac{(1 - S_{11})^2 - S_{21}^2}{2S_{21}} \quad (9)$$

$$[\text{PROPA}] [\text{GAP}] [\text{PROPA}] = [\text{TOTAL}]$$

$$[\text{GAP}] = [\text{PROPA}]^{-1} [\text{TOTAL}] [\text{PROPA}]^{-1} \quad (10)$$

<표 3>을 통해서 차단영역을 π 형 등가회로로 구현했을 때 각 성분에 대해 보정된 경우와 보정되지 않은 경우에 수치가 적지 않은 차이를 보이는 것을 알 수 있다. 이 결과를 바탕으로 앞 절에서 설명한



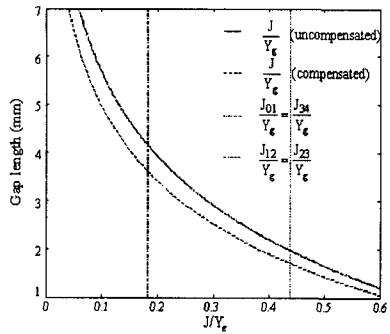
[그림 12] π 형 등가회로와 그에 대한 ABCD 행렬

<표 3> 차단영역에 대한 형 등가회로 값 비교

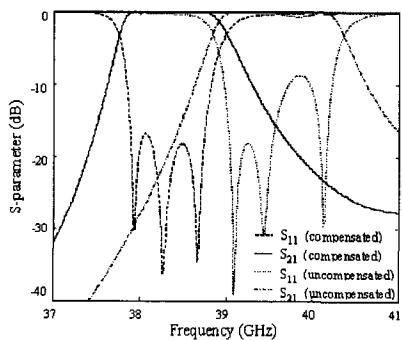
Gap (mm)	비보정		보정	
	B_a	B_b	B_a	B_b
1	-2.50×10^{-4}	-3.22×10^{-3}	5.20×10^{-4}	-4.24×10^{-3}
2	-4.82×10^{-4}	-1.50×10^{-3}	-9.72×10^{-4}	-1.95×10^{-3}
3	-6.83×10^{-4}	-8.85×10^{-4}	-1.33×10^{-3}	-1.11×10^{-3}
4	-8.46×10^{-4}	-5.66×10^{-4}	1.59×10^{-3}	-6.83×10^{-4}
5	-9.73×10^{-4}	-3.73×10^{-4}	-1.78×10^{-3}	-4.31×10^{-4}
6	-1.07×10^{-3}	-2.50×10^{-4}	-1.91×10^{-3}	-2.76×10^{-4}
7	-1.14×10^{-3}	-1.68×10^{-4}	-1.99×10^{-3}	-1.78×10^{-4}

어드미턴스 인버터를 이용한 대역통과 filter 설계방법과 이 절에서의 보정설계 방법을 이용하여 중심주파수가 38.3 GHz인 대역통과 filter(3-pole, 0.1 dB ripple, 2 % 대역폭)를 보정을 한 경우와 보정을 하지 않은 경우에 대하여 각각 설계한 후 simulation을 통하여 응답특성을 비교하였다. 이 때 이용한 EM 시뮬레이터는 CST사의 Microwave Studio Ver. 4.0이다.

$a=3.52$ mm, $b=3.77$ mm, $\epsilon_r=2.08$ 인 경우에 보정한 filter와 비보정한 filter에 대해 [그림 13]을 통해 차단영역의 길이를 결정하였다. 각 filter의 설계수치는 <표 4>에 나타났으며 이에 대한 각 filter의 simulation 응답특성은 [그림 14]와 같다. <표 5>에는 각 filter에 대한 보정 여부에 따른 응답특성을 비교하여 나타내었다. 이 때 보정한 filter가 보정하지 않은 filter보다 중심주파수와 대역폭이 설계 사양과 거의 일치하는 것을 볼 수 있다.



[그림 13] 차단영역 길이에 따른 어드미턴스



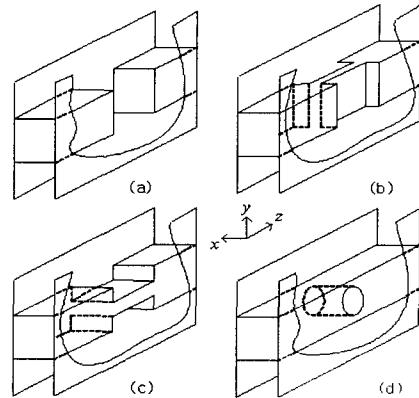
[그림 14] 각 filter에 대한 응답특성
(3-pole, 0.1 dB ripple, 2 % 대역폭)

<표 4> 각 filter에 대한 설계수치
($a=3.52$ mm, $b=3.77$ mm)

	비보정	보정
$I_1=I_4$ =(mm)	1.96	1.71
$I_2=I_3$ =(mm)	4.15	3.61
$d_1=d_3$ =(mm)	2.86	3.80
d_2 (mm)	2.74	3.83

<표 5> 각 filter에 대한 응답특성 비교

	비 보정		보정	
	Specifi- cation	Simula- tion	Specifica- tion	Simula- tion
Center Frequency (GHz)	38.30	39.61	38.30	38.33
Bandwidth (%)	2	2.97	2	2.26



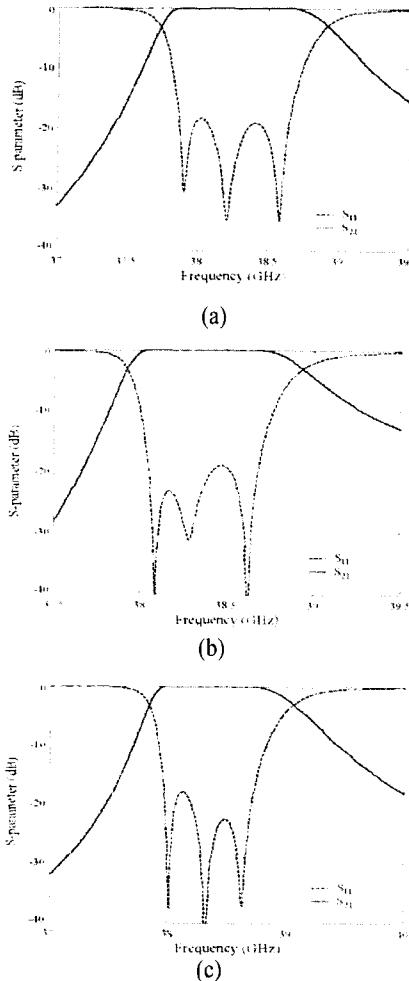
[그림 15] 여러가지 NRD guide 대역통과 filter의 inverter 부분: (a) gap-coupled inverter, (b) stepped impedance inverter, (c) transformed stepped impedance inverter, (d) cylindrical gap-coupled inverter

이상과 같은 방법으로 보정하여 설계한 여러 형태의 filter의 형태 및 응답특성을 [그림 15] 및 [그림 16]에 나타내었다. [그림 15]의 (a)는 gap-coupled filter의 inverter부분을 나타낸 것이며 (b), (c), (d)는 각 형태의 filter에 대한 인버터의 형태를 나타낸 것이다. [그림 15]의 (b)는 인버터 부분의 유전체 폭을 변화시킨 형태이며 (c)는 유전체의 높이를 변화시킨 형태이다. (d)의 경우는 인버터 부분을 cylindrical gap 형태로 주어 설계하였다.

[그림 15]의 (b), (c), (d) 형태의 inverter를 갖는 filter에 대한 응답특성을 [그림 16]의 (a), (b), (c)에 나타내었다. Gap-coupled filter의 경우에서와 마찬가지로 보상설계식을 적용한 경우에 보상되지 않은 식으로 설계한 경우보다 원하는 설계사양에 거의 일치함을 확인할 수 있었다^[9].

2-3 NRD duplexer

이 절에서는 NRD guide를 이용한 duplexer의 설계 방법에 대해 서술하였다. 설계된 duplexer는 두



[그림 16] EM simulation을 통해 보정 설계된 여러 형태의 filter 응답특성

개의 filter와 이 두 filter를 연결하는 junction으로 구성되어 있다. 필터 부분은 주파수 영역 등가회로를 이용하여 stepped-impedance filter로 구현하였으며 junction 부분은 stub 및 metal patch를 이용하여 최적화한 T-junction과 image theory를 이용하여 유전체 부분의 정 가운데에 metal plate를 삽입한 형태의 junction으로 각각 구현하였다.

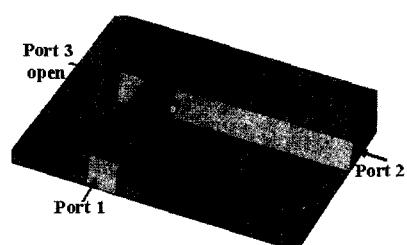
2-3-1 T-junction을 이용한 Duplexer의 설계

이용한 duplexer의 설계시 junction 부분은 stub와 metal patch를 이용하여 최적화였으며 이때 junction에 연결되는 filter로는 송신용으로 38.275 GHz, 수신용으로 39.275 GHz를 중심 주파수로 하는 Stepped- impedance NRD filter를 사용하였다.

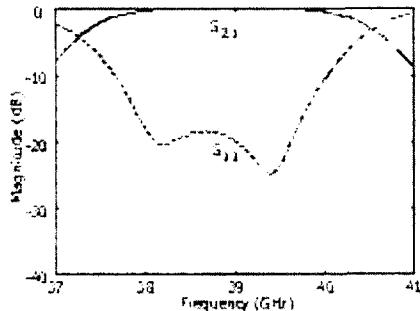
T-junction은 [그림 17]과 같이 유전체의 높이(a)와 너비(b), main-arm(ma)과 sub-arm(sa)의 길이, metal-patch의 높이(a), 너비(b) 그리고 두께(t)를 변화시키며 최적화하였다. 이 때 각각 유전체의 높이와 너비 변화는 차단 주파수의 결정, main-arm과 sub-arm의 길이 변화는 임피던스 정합, metal-patch의 크기와 위치 변화는 mode conversion의 억제를 위해 사용되었다.

한 filter의 중심 주파수에서 해당 filter에 대해서는 모두 통과되고 다른 filter에 대해서는 모두 반사된다고 보면 T-junction의 반사되는 filter에 연결된 포트는 stub기능을 하게 된다. 이러한 상황을 재현하기 위하여 [그림 17]과 같이 port 3를 개방시킨 상태에서 L 값을 조절하면서 S_{21} 을 최적화시켰고, [그림 18]에서와 같이 최적화된 T-junction은 -20 dB이상의 반사손실을 얻을 수 있었다.

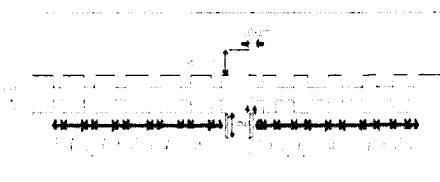
위에서 설계된 T-junction과 stepped-impedance filter를 결합하여 duplexer를 구현하였으며 그 형태는 [그림 19]와 같다. [그림 19]의 (a)는 simulation 상에서 구현된 구조이고 (b)는 측정을 위해 실제 제작된 형태이다. 이와 같은 구조를 구현할 때의 최적



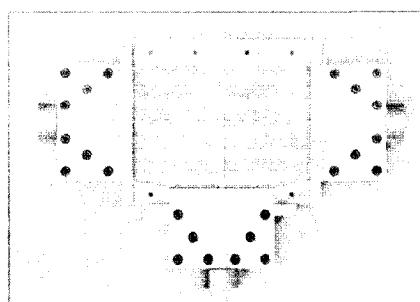
[그림 17] Port 3가 개방된 T-junction의 구조



[그림 18] [그림 17] 구조의 주파수 응답 특성



(a) simulation된 구조

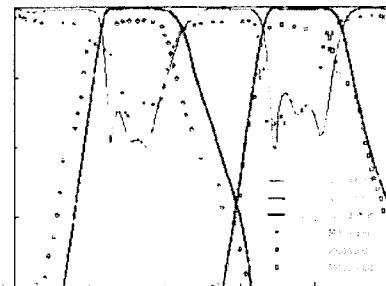


(b) 실제 제작된 구조

[그림 19] T-junction을 이용한 duplexer의 전체 구조

화된 filter의 수치를 <표 6>에, 최적화된 T-junction의 수치를 <표 7>에 각각 나타내었다.

[그림 19]와 같은 구조의 duplexer를 Ansoft사의 HFSS Ver. 8.0을 이용하여 simulation한 결과와 측정 결과를 비교한 것을 [그림 20]에 나타내었다. 그리고 [그림 20]의 결과를 정리하여 <표 8>에 나타내었다^{[10]-[13]}.



[그림 20] [그림 19] 구조의 주파수 응답 특성

<표 6> 최적화된 filter의 수치

Center Frequency (GHz)	38.275	39.275
$l_1=l_6$ (mm)	1.57	2.55
$l_2=l_5$ (mm)	3.88	5.96
$l_3=l_4$ (mm)	4.85	7.09
$d_1=d_5$ (mm)	5.70	3.66
$d_2=d_4$ (mm)	5.86	3.61
d_3 (mm)	5.88	3.61

<표 7> 최적화된 T-junction의 수치

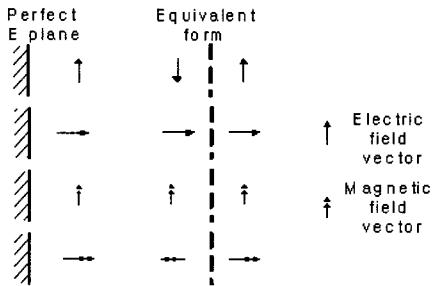
Parameter	Size (mm)
Height of dielectric	3.48
Width of dielectric	3.10
Length of main-arm	3.89
Length of sub-arm	3.01
Width of metal patch	0.77
Height of metal patch	0.91
Thickness of metal patch	0.54

2-3-2 Symmetric E-plane을 이용하여 소형화시킨 NRD guide duplexer의 설계

[그림 21]은 perfect E plane에 대한 image theory를 나타낸 것이다^[14]. Perfect E plane에 대한 electric field의 normal 성분과 tangential 성분은 각각 같은 방향과 반대 방향의 image vector로 나타낼 수 있으며 magnetic field의 normal 성분과 tangential 성분

〈표 8〉 [그림 19] 구조의 측정 및 simulation 결과

	Tx			Rx		
	Spec.	Simulation	Measured	Spec.	Simulation	Measured
IL (dB)	-0.01	-0.17	-1.75	-0.01	-0.3	-2.35
RL (dB)	< -20	-14.9	-13.4	< -20	-12.18	-12.6
Center Frequency (GHz)	38.275	38.29	38.272	39.275	39.38	39.39
Bandwidth (%)	1.18	0.83	0.82	1.15	1.14	1.08
Isolation (dB)	>40	81	45	>40	42	40

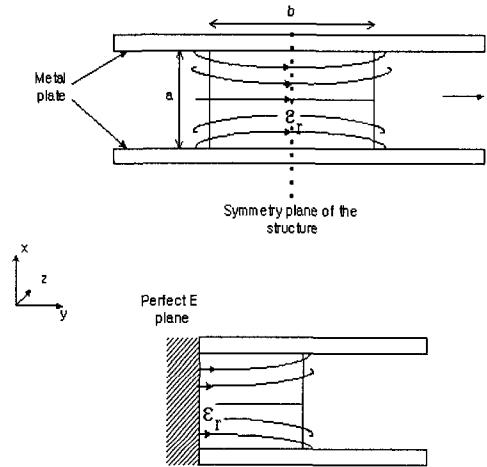


[그림 21] Perfect E plane에 대한 image vector

역시 각각 반대 방향과 같은 방향의 image vector로 나타낼 수 있다.

NRD duplexer의 소형화를 위해 위와 같은 image theorem을 NRD guide의 LSM_{II} mode에 적용하였다. NRD guide의 LSM_{II} mode에 image theorem이 적용된 형태를 [그림 22]에 나타내었다. [그림 22]의 (a)는 normal guide에서의 field 분포를 보인 것이고 (b)는 perfect E-plane을 이용하여 구현한 guide의 field 분포를 나타낸 것이다.

이상과 같은 내용을 검증하기 위해 NRD guide의 유전체 중심부에 conducting plate가 삽입된 [그림 23]의 (a)와 같은 구조를 simulation 하였다. Port 1은 이후 설계될 NRD duplexer의 antenna port에 해당되며 port 2와 port 3는 각각 송신단 및 수신단의 port에 해당한다. Simulation된 결과의 s-parameter를 [그림 23]의 (b)에 나타내었다. 이때 port 1에서의 입력이 port 2와 port 3로 손실없이 동일하게 나뉘어



[그림 22] NRD guide의 LSM_{II} mode에 image

theorem이 적용된 형태

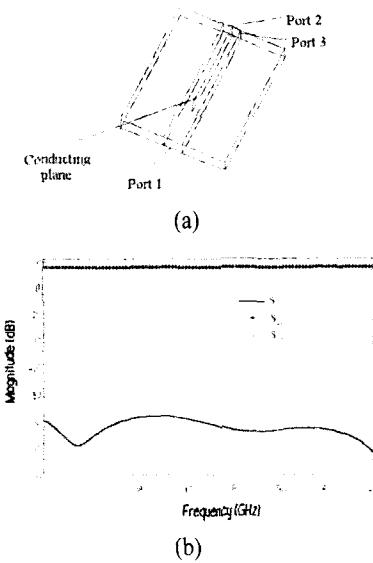
(a) NRD guide의 LSM_{II} mode

(b) perfect E plane으로 구현된 LSM_{II} mode 구조의 측정 및 simulation 결과

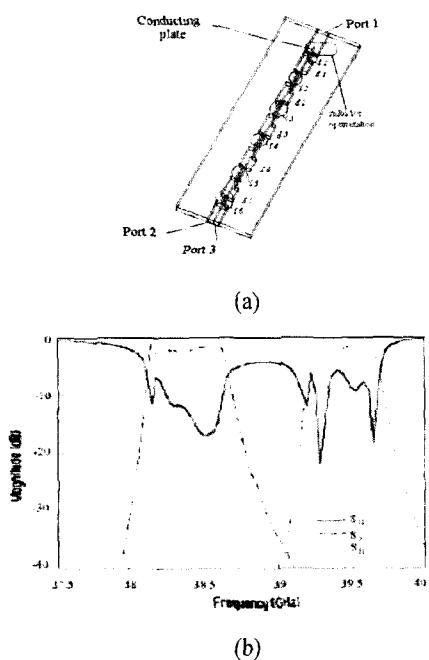
진행함을 확인할 수 있었다.

[그림 23]의 (a)와 같은 junction에 2-3-1절에서와 같은 사양의 stepped-impedance filter를 연결하여 duplexer를 구현하였다. 이 때 junction 부분은 port 2와 port 3에 연결된 stub의 길이를 조절하여 최적화하였다. Duplexer의 전체 구조 및 simulation 된 결과를 [그림 24]에 나타내었다. Simulation에 사용된 tool은 Ansoft사의 HFSS Ver. 8.0이다.

이 때 duplexer의 크기는 2-3-1절에서의 duplexer와 비교해 볼 때 약 1/2정도이며 응답특성은 39 GHz



[그림 23] (a) conducting plate가 삽입된 simulation 구조, (b) 응답 특성



[그림 24] (a) 소형화된 NRD guide duplexer의 전체 구조, (b) 응답특성

에서의 손실을 제외하면 2-3-1 절에서의 결과와 유사하게 나타났다^[15].

III. 결 론

본 고에서는 밀리미터파 대역에서 저손실 집적화에 유리한 NRD 도파로를 소개하였다. NRD 도파로와 금속 도파로와의 유사성과 차단주파수 영역 등 가회로를 이용하여 filter를 설계하였다. 주파수에 따른 slope parameter의 변화와 EM simulation을 통한 filter의 보정 설계방법을 소개하였다. 38 GHz 대역에서 여러 형태의 filter를 설계한 결과 보정 시에 원하는 설계 사양에 일치한 특성을 보이도록 설계할 수 있었다. T-junction과 두개의 stepped impedance 필터를 이용한 듀플렉서를 설계 제작하여 그 특성이 simulation에 근접하는 결과를 얻을 수 있었다. 유전체 축방향 중심에 도체판을 삽입하여 구현된 대칭 E-plane을 이용하여 소형화된 NRD guide 듀플렉서의 설계하였다.

참 고 문 헌

- [1] T. Yoneyama, S. Nishida, "Nonradiative Dielectric Waveguide for Millimeter Wave Integrated Circuits", *IEEE Trans Microwave Theory Tech.*, vol. MTT-29, pp. 1188-1192, 1981.
- [2] T. Yoneyama, *Nonradiative dielectric waveguide. Infrared and Millimeter waves*, vol. 11, K. J. Button (Ed.), Chapter. 2, Academic Press, Orlando, FL, 1984.
- [3] Shiban. K. Koul, *Millimeter Wave and Optical Dielectric Integrated Guides and Circuits*, John Wiley & Sons, 1997.
- [4] T. Yoneyama, F. Kuroki and S. Nishida, "Design of non-radiative dielectric waveguide filters", *IEEE Trans. MTT*, vol. 32, pp. 1659-1662, Dec.

-
1984. [Also correction, *IEEE Trans Microwave Trans Tech.*, vol. 33, pp. 741, Aug. 1985.]
- [5] G. Matthaei, et. al., *Microwave Filters, Impedance Matching Networks, and Coupling Structures*, Artech House, 1980.
- [6] G. Craven, "Waveguide below Cutoff: A New Type of Microwave Integrated Circuit", *Microwave Journal*, pp. 184-188, Aug. 1970.
- [7] 김소영, 이정해, "차단주파수 영역 도파관 등가회로를 이용한 Gap-coupled NRD guide 대역통과 여파기의 설계", 한국전자파학회논문지, 11(6), 2000년 9월.
- [8] 김소영, 강태욱, 이정해, "밀리미터파 대역 NRD filter 설계 및 제작", 2001년 추계 마이크로파 및 전파학술대회, 24(2), pp. 149-152, 2001년.
- [9] 김동원, 김기돈, 이정해, "인버터 등가회로를 이용한 NRD 대역통과 filter설계", 대한전기학회 하계학술대회, 2003년 7월. (게재 예정)
- [10] 김기돈, 이정해, "밀리미터파 대역 NRD duplexer 설계 및 제작", 2002년 춘계 마이크로파 및 전파학술대회, 25(1), pp. 375-378, 2002년.
- [11] 김기돈, 김소영, 이정해, "T-junction을 이용한 gap-coupled NRD duplexer 설계", 2002년 대한전기학회 하계학술대회, vol. 3, pp. 1915-1918, 2002년.
- [12] 김기돈, 이재곤, 이정해, "NRD Stepped-impedance duplexer 설계," 춘계 마이크로파 및 전파통신 학술대회, 26(1), pp. 113-116, 2003년.
- [13] K. D. Kim, J. G. Lee and J. H. Lee, "NRD guide Stepped-impedance Duplexer in Millimeter wave band", *APMC*, Nov. 2003. (submitted)
- [14] A. Ishmaru, *Electromagnetic Wave Propagation, Radiation, and Scattering*, Prentice Hall, 1991.
- [15] S. Y. Kim, K. D. Kim and J. H. Lee, "A Miniaturized NRD Guide Duplexer using Symmetric E-plane", *APMC*, Nov. 2003. (submitted)

≡ 필자소개 ≡

이 정 해



1985년 2월: 서울대학교 공과대학 전기
공학과 (공학사)
1988년 2월: 서울대학교 대학원 전기
공학과 (공학석사)
1996년 2월: 미국 U.C.L.A 대학원 E.E.
Dept (공학박사)
1993년 4월~1996년 2월: 미국 회사
General Atomics (교환 연구원)
1996년 3월~1996년 8월: 미국 U.C.L.A 대학원 E.E.Dept.
(Post Doctor)
1996년 9월~현재: 홍익대학교 공과대학 전자전기공학부
(부교수)

김 소 영



1998년 2월: 홍익대학교 공과대학 전파
공학과 (공학사)
2000년 9월: 홍익대학교 대학원 전파통
신 공학과 (공학석사)
2001년 3월: 홍익대학교 대학원 전파통
신 공학과 박사과정