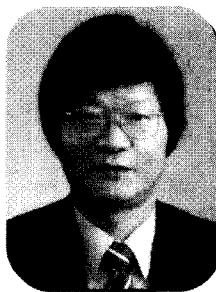


저온 폴리 TFT-LCD 기술



* 장 진 *

경희대
물리학과 교수

1. 저온 poly-Si TFT-LCD

TFT-LCD가 고밀도, 대면적화 되면서 화소 전극의 충전시간을 줄이기 위해서 TFT의 이동도 증가가 절실히 요구되고 있지만 a-Si:H TFT는 이런 문제점을 해결하기에는 이동도가 너무 작다. 최근 이런 문제점을 효과적으로 해결할 수 있는 방법으로 poly-Si TFT가 많은 주목을 받고 있다. 더욱이 poly-Si TFT는 이동도가 크기 때문에 유리기판 위에 주변회로를 직접 할 수 있는 장점이 있어서 생산비용 저감 측면에서도 많은 관심을 끌고 있다.

Poly-Si은 결정화 방법에 따라서 as-deposited, SPC (Solid Phase Crystallization), PRTA(Pulsed Rapid Thermal Annealing), ELA(Excimer Laser Annealing)와 같이 크게 4가지로 구분한다. Poly-Si을 증착하는 가장 일반적인 방법은 LPCVD(low pressure chemical vapor deposition)방법이다. 그러나 이 방법은 증착 온도가 600°C 이상의 고온이고, 그레인의 크기가 작고, 그레인 경계면의 높은 상태밀도 등의 단점이 있다. 따라서 저가의 유리기판을 이용한 대면적화를 실현하기는 힘들다. Poly-Si의 결정화

도를 향상시키고, 그레인 크기를 증가 시키기 위해서 SPC방법이 유용하지만 이 방법 역시 600°C 이상의 고온에서 장시간의 열처리 과정이 필요하다. 이에 반해 PRTA 방법은 매우 짧은 시간동안에 열처리가 이루어지기 때문에 저가의 유리기판을 사용할 수 있는 장점이 있다. 최근에 가장 주목 받고 있는 poly-Si 결정화 방법으로는 단연 ELA 방법을 들 수 있다. 저온공정이 가능하기 때문에 저가의 유리기판을 사용할 수 있으며 대면적 결정화에 가장 균접한 방법으로 알려져 있다. ELA에는 ArF(193nm), KrF(248nm), XeCl(308nm), XeF(351nm)등이 이용되지만 특히 XeCl와 KrF가 안정적인 특성을 보이므로 주로

표 1. 증착방법에 따른 저온 SiO₂의 특성비교.

Method	T _s	Large area	Step coverage	Electrical characteristic
Sputtering	우수	우수	나쁨	좋음
LPCVD	나쁨	나쁨	좋음	나쁨
APCVD	나쁨	좋음	좋음	나쁨
ECR-CVD	우수	나음	나쁨	우수
PECVD (SiH ₄ , N ₂ O)	우수	우수	좋음	좋음
PECVD (TEOS, O ₂)	우수	우수	우수	좋음

사용되고 있다.

1.1 저온 poly-Si TFT

반도체 디바이스의 작동에 중요한 역할을 하는 산화막은 field oxide, 보호막, 충간 절연막, 그리고 게이트 절연막 등으로 응용되고 있으며 이러한 광범위한 응용으로 인한 중요성 때문에 MOSFET이 발명된 후 지금까지 수십년간 산화막의 제조와 평가에 대한 연구가 활발하게 진행되고 있다. 산화막의 형성은 여러 가지 방법으로 이루어지고 있으며, 그 중 열산화막(thermal oxidation)에 의하여 이루어지는 산화막이 계면 특성과 절연성이 우수하여 현재까지 반도체 디바이스에 중요하게 사용되고 있다. 그러나 열산화막은 실리콘 기판의 온도가 800°C 이상의 고온 공정을 필요로 하며 저온 공정을 필요로 하는 경우에는 활용될 수 없으므로 TFT-LCD 제조에서 저온 공정의 게이트 산화막이 필수 불가결하다[1-2].

저온으로 절연막을 제작하는 방법에는 여러 가지가 있으나 그 중에서도 PECVD(Plasma Enhanced CVD) 방법이 가장 많이 쓰이고 있다. 게이트 유전체로 사용되는 여러 가지 절연막 중에서 PECVD 방법으로 제작되어진 실리콘 산화막은 이차 보호층이나 충간 분리 물질 등으로 쓰였을 정도로 저조한 전기적 특성을 갖고 있었으나 근래, 개선된 양질의 실리콘 산화막에 대한 연구가 이루어 졌다[3-4].

현재 poly-Si TFT에 일반적으로 사용되는 게이트 절연막은 PECVD SiO₂이다. SiO₂를 증착하기 위한 원

료 가스로는 SiH₄ + N₂O + He, 또는 TEOS + O₂를 주로 이용한다. PECVD SiO₂는 증착 온도가 낮고 대면적화가 가능하다는 장점이 있지만 불순물 생성이 문제점으로 지적되고 있다. 최근 TEOS를 이용한 PECVD SiO₂는 균일도와 step coverage를 향상시킬 수 있다는 결과가 보고된 바 있다. ECR-CVD를 이용한 SiO₂는 저온 공정이 가능하고, 높은 항복전압, 낮은 계면 상태밀도등의 우수한 절연막 특성을 보이는 것으로 알려져 있지만 2차로 다른 절연막 증착이 요구되는 단점이 있어 대면적화에 적용하기는 어렵다. 표 1은 증착방법에 따른 저온 SiO₂의 특성을 비교한 것이다.

박막 트랜지스터의 게이트 절연막으로 써는 실리콘 질화막(SiNx), 실리콘 산화막(SiO₂) 등을 사용할 수 있는데, 그 중에서 실리콘 질화막은 SiNx/poly-Si 경계 특성이 좋으나 전기전도에 기여하는 정공과 전자들의 시료 벌크 내 포획이 크다는 점과 구동 전압의 불안전성 등의 나쁜 점도 있다. 이에 반하여 실리콘 산화막의 경우에는 SiO₂/poly-Si의 경계 특성은 SiNx/poly-Si 경계 특성보다 좋지 않지만 시료 내 벌크 포획 밀도가 낮고 구동 전압이 안정되어 있다는 이점이 있다. 최근 PECVD 방법으로 양질의 실리콘 산화막이 제조되어 열산화법으로 제작된 실리콘 산화막과 유사한 전기적 특성과 낮은 벌크 포획 밀도를 가지게 되었다.

Poly-Si TFT에서 게이트 절연막은 소자의 특성과 안정성에 많은 영향을 미친다. 표 2은 SiO₂의 증착 방법에 따른 poly-Si TFT의 전기적 특성이다.

표 2. 절연막 종류에 따른 poly-Si TFT의 특성.

Gate Insulator	Deposition		Structure	Performance		Reference
	Method	T _s (°C)		μ_{fe} (cm ² /Vs)	I _{off} (A/μm)	
LPCVD	500		Bottom gate	380	7 × 10 ⁻¹³	Shimizu et al. [5]
APCVD	400		Self align coplanar	440	1 × 10 ⁻¹¹	Kuriyama et al. [6]
PECVD	300		LLD	160	2 × 10 ⁻¹⁴	Brotherton et al. [7]
PECVD (TEOS)	250		Offset gate	59	1 × 10 ⁻¹³	Ohori et al. [8]
RPCVD	270		Top gate	640	3 × 10 ⁻¹³	Kohno et al. [9]
ECR-CVD	100		Self align coplanar	182	2 × 10 ⁻¹³	Inoue et al. [10]

1.2 Ion doping

이온 도핑은 TFT의 소오스/드레인 영역의 오음의 접촉을 형성시킬 뿐만 아니라 TFT의 문턱전압을 조정하기 위하여 사용된다. 이온 도핑을 위하여 사용되는 장치는 크게 ion implanter와 ion shower로 나눌 수 있다. 최근 장치의 구성 및 운전이 간단한 ion shower를 이용하여 제작된 소자가 많이 보고되고 있다[11, 12]. 대면적의 공정을 수행하기에 ion shower가 용이하므로 저온 poly-Si TFT제작에 있어서 도핑을 하기 위한 장치로는 대부분 ion shower를 사용한다[그림 1].

이온을 주입하는 단계에서 결정질 상태의 poly-Si은 비정질화 되므로 이온 도핑 공정 후 주입된 불순물의 활성화를 위하여 고온의 열처리 공정이 필요하다. 열처리 방법으로는 furnace법, RTA(rapid thermal

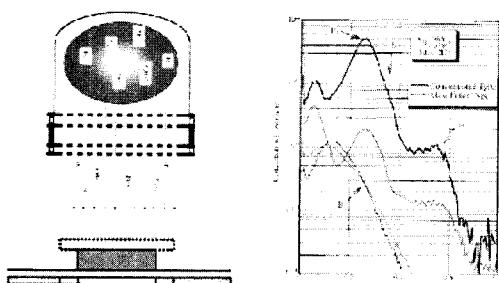


그림 1. Ion shower의 장치도 및 ion shower 후 poly-Si내 불순물 분포도.

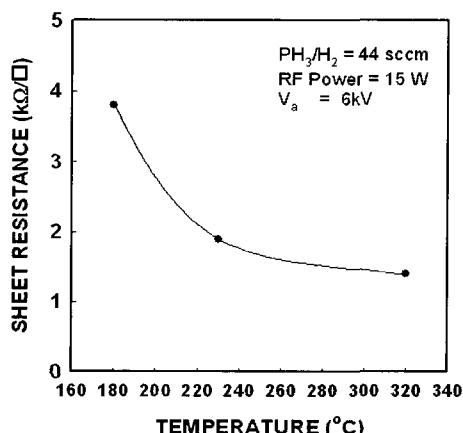


그림 2. 열처리 온도에 따른 도핑된 poly-Si의 판저항.

anneal)법, ELA(excimer laser annealing)법 등이 있으며 각각의 장·단점은 다음과 같다. 먼저 furnace를 이용한 활성화 방법은 대량생산이 가능하다는 장점이 있는 반면 고온 공정이 요구되므로 저가의 유리기판을 사용할 수 없다는 것과 활성화 효율이 떨어진다는 단점이 있다. RTA를 이용한 활성화 방법은 공정시간이 짧고 활성화 효율은 좋으나 furnace를 이용하는 경우와 마찬가지로 고온 공정이 요구되므로 유리기판을 이용한 공정에 적용하기는 힘들다. ELA를 이용하는 경우는 저온 공정이 가능하고 활성화 효율이 우수하다는 장점이 있지만 공정시간이 길고 고가의 레이저 장비를 이용해야하는 단점이 있다. 그림 3는 도핑 공정 후 열처리에 따른 poly-Si의 판전향 값이다.

일반적으로 poly-Si TFT 제작 공정에서 이온 도핑과 활성화 공정은 독립적으로 진행되는데 공정시간과 효율면에서 한 번에 이루어지는 것이 좋다. 그림 3은 GILD의 주요 공정 순서도이다. GILD(Gas-immersion laser doping)라는 방법은 불순물을 가스상태로

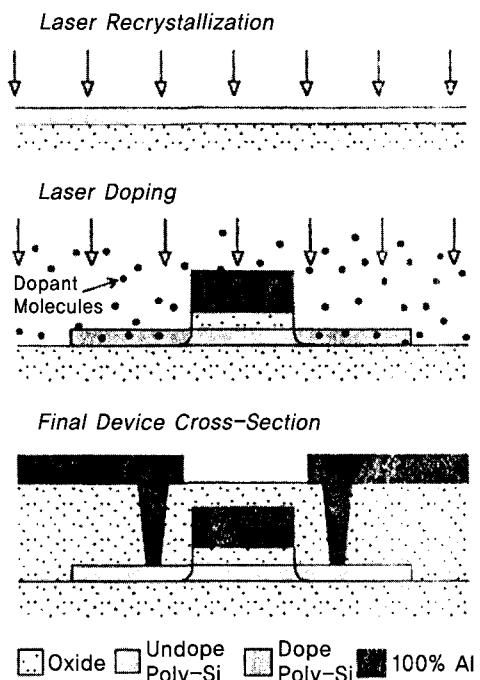


그림 3. GILD 주요공정순서도.

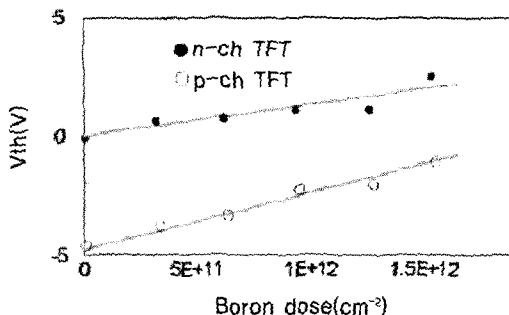


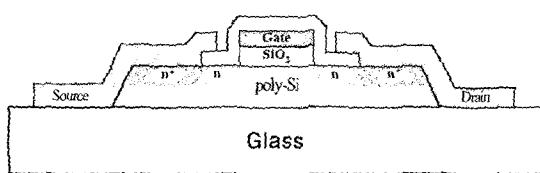
그림 4. 채널 도핑에 따른 poly-Si TFT의 문턱 전압 변화.

흘려보내며 동시에 레이저를 이용하여 도핑하고자 하는 영역을 재결정화 시키면서 도핑을 하는 방법이다. 이 방법은 별도의 활성화 공정 없이도 우수한 도핑효과를 얻을 수 있다[13].

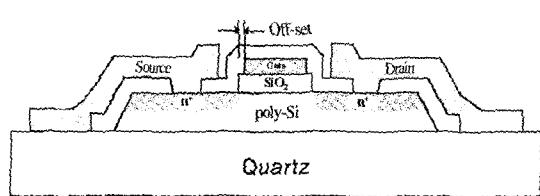
Poly-Si TFT에서 CMOS 회로를 구성하기 위해서는 PMOS와 NMOS의 문턱전압이 대칭적으로 맞아야 하므로 poly-Si에 채널도핑을 통하여 이를 조절한다. 그림 4는 채널 도핑량에 따른 poly-Si TFT의 문턱전압변화이다.

1.3 저 누설 전류 구조

TFT-LCD에서 스위칭 소자로써 TFT는 낮은 오프



(a) LDD 구조.



(b) off-set 구조.

그림 5. LDD구조(a)와 off-set 구조(b) poly-Si TFT의 단면도.

전류가 요구된다. 이는 한 프레임 동안 일정한 화상 신호를 유지하기 위하여 필수적인 요건인데 스위칭 소자의 오프 전류가 크면 균일한 화질은 얻을 수 없다. Poly-Si은 a-Si에 비하여 전계효과 이동도가 수십 ~ 수백배 정도 큰 반면 오프 상태일 때의 누설전류가 a-Si에 비하여 훨씬 크기 때문에 이를 억제하기 위한 연구가 많이 이루어져 왔다. 그림 5는 누설전류를 억제하기 위해서 제안된 LDD(Lightly doped drain) 구조와 off-set 구조의 단면도이다.

레이저 어닐링을 이용한 최초의 poly-Si TFT는 1980년 Kamins이 CW Kr 레이저를 이용해서 제작한 것이다. 초기의 구조는 실리콘 IC 제조공정에 기초한 MOSFET 구조였다. 이 구조는 높은 이동도 특성과 낮은 누설전류를 보인 반면 공정이 복잡하고 고온 공정이 필요하기 때문에 석영기판을 사용하는 단점이 있다.

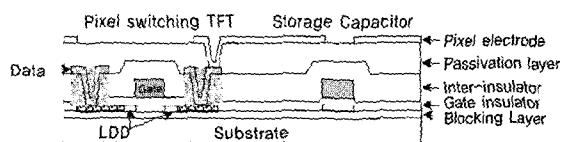


그림 6. Coplanar 구조를 갖는 poly-Si TFT의 단면도.

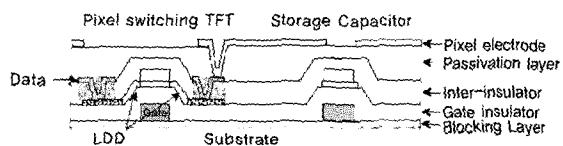


그림 7. Inverted-staggered 구조를 갖는 poly-Si TFT의 단면도.

Poly-Si TFT는 구조상 크게 coplanar(그림 6)와 staggered(그림 7)로 구분할 수 있다. Coplanar 구조의 가장 큰 장점은 제작 공정이 단순하다는 것이다. 그러나 일반적인 coplanar 구조는 poly-Si과 SiO_2 계면 특성이 나쁘고, 누설전류가 크다는 단점이 있기 때문에 offset 구조나, LDD(lighty doped drain) 구조를 이용하는 것이 일반적이다. Offset이나, LDD 구조는 누설전류를 감소시킬 수 있지만 별도의 공정이 첨가되므로 공정이 복잡해지는 단점이 있다. SiN_x 를 이

온 스톰퍼로 사용한 coplanar 구조는 좋은 계면특성과 간단한 제조공정이 장점이지만 도핑과정에서 스톰퍼의 손상이 문제점이다.

Staggered 구조는 coplanar 구조에 비해서 누설전류가 작고 기존의 a-Si:H TFT 공정을 적용 할 수 있는 장점이 있는 반면 제작 공정이 복잡하고 poly-Si 결정화 과정에서 금속에 손상을 일으킬 위험이 크다는 점이 단점으로 지적된다.

1.4 저온 poly-Si TFT-LCD 시장 동향

저온폴리 상용화 움직임은 크게 두 줄기다. 하나는 IMT2000과 같은 휴대형 정보기기에 들어가는 소형 저온폴리이며 다른 하나는 노트북 PC용 대형 저온 폴리다. 삼성전자·산요·마쓰시타·STNLCD 등은 소형 저온폴리의 상용화에 주력하고 있으며 도시 바와 LG필립스LCD는 노트북 PC에 초점을 맞추고 있다.

소니와 도요타의 합작사인 STNLCD는 2~6인치에 이르는 다양한 저온폴리를 개발했으며 경쟁사에 앞서 먼저 상용화함으로써 초기 시장을 선점한다는 전략이다. 특히 이 회사는 IMT2000 단말기용 2인치급 저온폴리의 조기 양산을 준비중이다.

산요는 자체 확보한 원천기술이 없어 소니로부터 기술을 지원받아 저온폴리 상용화를 추진하고 있으며, 마쓰시타 역시 지난 세빛전시회에 출품한 IMT2000용 저온폴리를 개발, 조기 상용화를 모색중이다.

저온 다결정 실리콘(LTPS) 기술을 사용, 세계 최초 대형 TFT LCD(10.1인치)를 양산하고 있는 도시바는 1기라인과 2기라인을 차례로 구축하기로 하고 우선 1기라인 중 50%를 가동, 2002년 현재 월 1만개 규모를 생산한다. 도시바와 마쓰시타는 저온 폴리실리콘 방식의 휴대단말기 및 노트PC용 TFT LCD를 생산하는 양산라인(기판규격 730×920mm)을 싱가포르에 세우는 합작사를 설립, 2002년 하반기에 본격 양산에 들어갈 방침이다.

소니는 디지털카메라 등에 탑재하는 고체촬상소자(CCD)와 프로젝터용으로 고온폴리실리콘을 적용한 TFT LCD 양산라인을 올해 말까지 완공, 시장을 선도한다는 전략이다.

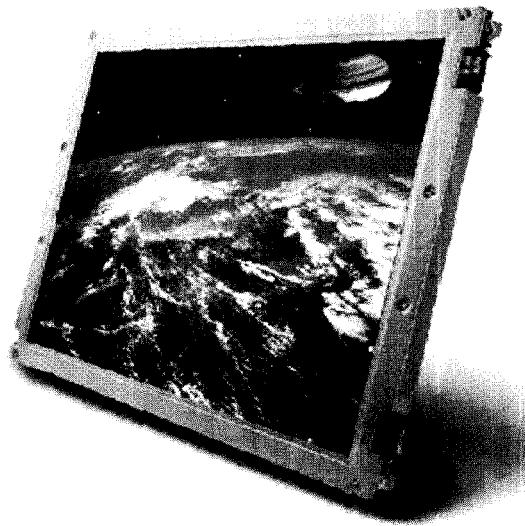


그림 8. LG필립스LCD에서 개발한 LTPS기술을 적용한 20.1인치 QUXGA급 초고해상도 모니터용 TFT LCD 모듈.

삼성전자는 7인치 LTPS TFT LCD(2000)를 개발하였으며 기존 370×470mm 라인을 저온폴리 TFT LCD 전용 생산라인으로 전환, 연간 200만개의 제품을 생산할 계획이고, LG필립스LCD도 기존 370×470mm 라인에서 대형제품을 상용화한 이후 소형 저온폴리 제품의 생산을 늘릴 방침이다.

LG필립스LCD는 세계 최초로 LTPS기술을 적용한 20.1인치 QUXGA급 초고해상도 모니터용 TFT LCD 모듈 개발에 성공, 2002년 10월 일본 요코하마에서 열리는 평판디스플레이 전시회 'LCD/PDP 인터내셔널'에 시제품을 선보였다. LTPS계 TFT LCD는 그동안 기술적 우위에도 불구하고 대형화가 어려워 일본의 도시바와 마쓰시타의 합작사인 'TM디스플레이'가 개발한 15인치 UXGA급이 세계 최대 크기 제품으로 기록돼 있다. LG필립스가 개발한 20.1인치 LTPS계 TFT LCD는 768만화소(가로 세로 3200×2400개)의 'QUXGA'급 제품으로 기존 XGA급(78만화소)에 비해 화소(픽셀)수가 10배 가량 많아 미세한 영상까지도 완벽하게 구현할 수 있다. 이것은 LTPS 기술의 한계를 극복함으로써 향후 응용성을 더욱 넓힐 수 있는 가능성을 보여줬다는 것이다.

2. 저온 poly-Si AMOLED

정보화 시대로 들어서면서 문자, 음성, 화상 정보를 시간과 장소의 제한 없이 주고받을 수 있는 정보 표시장치에 대한 중요성이 급격히 증대되고 있다. 특히, 최근에는 이동 통신 단말기를 비롯하여 PDA(Personal Digital Assistant) 및 웹패드(WebPad) 등 휴대형 단말기의 사용량이 기하급수적으로 증가하면서 각종 정보를 표시하는 핵심 부품인 평판 디스플레이에 대한 관심이 늘어나는 추세이다. 현재 평판 디스플레이로는 LCD(Liquid Crystal Display)가 가장 많이 사용되고 있다. 그러나, LCD는 자체 발광 소자가 아니라 별도의 광원을 필요로 하는 수광 소자이며 밝기(Brightness), 대비비(Contrast), 시야각(Viewing angle), 그리고 대면적화 등에 기술적 한계가 있기 때문에 이러한 단점을 극복할 수 있는 새로운 평판디스플레이를 개발하려는 노력이 전세계적으로 활발하게 전개되고 있다. 최근에 기술적 완성도는 낮으나 LCD에 비해 우수한 성능을 가진 OLED(Organic Light Emitting Diode)가 디스플레이로의 진출이 임박해지면서 LCD와 OLED 간의 치열한 각축이 예상된다. 이러한 OLED는 스스로 빛을 내는 자체발광형으로 발광효율이 높고, 15V 이내에서 구동이 가능하며, 시야각이 160도 이상이라는 장점과 함께 다양한 칼라를 구현할 수 있는 특징을 갖고 있다. 또한, 모듈(module)의 총 두께가 2mm 이내이고 0.3mm 이하의 플라스틱 기판 위에서도 제작할 수 있어 휴대형 단말기의 박형, 경량화 추세에 손쉽게 대응할 수 있으며, 응답 속도가 빨라 동화상 표현이 가능하고 제작 공정이 간단하여 양산시 제작 비용이 TFT-LCD보다 저렴하다는 장점이 있다.

위와 같은 장점을 가진 OLED를 구동하는 방법에는 수동 구동 방식(Passive matrix type)과 능동 구동 방식(Active matrix type)으로 구별할 수 있다. 수동 구동 방식은 표시영역을 양극과 음극에 의한 단순 구동으로 구성되며, 음극과 양극이 교차하는 부분이 발광 영역이 되고 음극이 선택된 경우에만 접등되는 듀티 구동(Duty driving) 방법을 사용한다. 이에 비해 능동 구동 방식은 표시영역의 각 화소에 스위칭용 능동 소자를 배치하여 비선택 시에도 접등이 가능하

다. 따라서, 능동 구동 방식은 수동 구동 방식으로 고해상도를 구현할 때 발생하는 전류밀도 증가에 의한 소비전력의 증가와 발광효율의 감소, 소자의 수명 감소 등에 대한 문제점들을 해결할 수 있다. 또한, 능동 소자로 저온 poly-Si TFT(Low Temperature Poly-Si Thin Film Transistor) 기술을 이용하면 다음과 같은 여러 가지 장점이 있다. 첫 번째, 최적의 동작점에서 유기 발광 소자를 구동시키는 제어 능력을 가지고 있으며, 두 번째로 고화질과 낮은 구동 전압, 저소비 전력을 위한 고도의 정보 디스플레이에 적합하고, 세 번째로 부가가치의 구현과 생산 비용을 낮출 수 있다. 네 번째로, 대면적의 기판 위에 그림 9과 같이 주변 구동 회로를 내장시킬 수 있어 디스플레이를 얇고 가볍게 제작할 수 있다.[14]

이와 같은 장점을 가지고 있기 때문에 저온 poly-Si TFT를 이용한 AMOLED(Active Matrix Organic Light Emitting Display)가 많이 연구되고 있고 상용화 단계 까지 기술 개발이 이루어졌으나 OLED의 수명이 짧은 단점을 완전하게 해결하지 못했다. 유기 발광 소자의 수명은 물질 자체의 특성(유기 물질의 전기화학적 불안정성에 의한 여기 상태에서의 반응 및 열화)과 봉지공정에 의해서 1차적으로 좌우되며 디스플레이의 구동 조건과 구조에 의해서 2차적인 영향을 받게 된다[15].

따라서, AMOLED의 상용화를 위해서는 수명이 긴 유기 발광 물질이 우선적으로 개발되고 봉지(Encapsulation) 공정이 최적화되어야 한다. 또한, 디스플레이의 구동 조건과 구조를 최적화하여 낮은 발광 휘

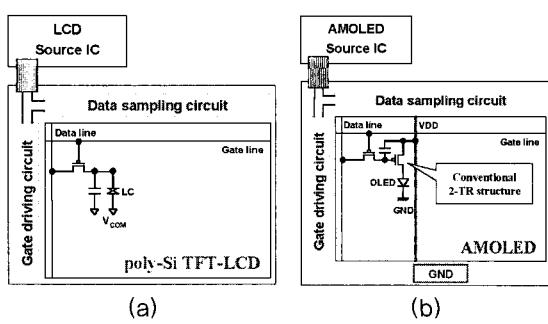


그림 9. (a) Poly-Si TFT-LCD 모듈
(b) poly-Si AMOLED 모듈.

도에서 구동하게 함으로써 AMOLED의 수명을 향상 시킬 수 있다. 이것은 화소의 개구율을 증가시킴으로써 가능하며 기존에 많이 연구되고 있는 배면 발광(Bottom emission) 구조로는 개구율을 증가시키는데 한계가 있으며 유기 발광 소자의 수명을 증가시키는 것은 한계가 있다. 왜냐하면, 배면 발광 구조는 화소의 구조 상 개구율을 40% 이상으로 설계하기가 힘들다. 따라서, 이상적인 화소의 발광 면적을 최대한 활용할 수 있는 전면 발광(Top emission) 구조를 채택함으로써 유기 발광 소자의 수명을 증가시킬 수 있지만 공정문제로 인한 발광효율감소가 있기 때문에 현재의 공정에서는 후면 발광 구조가 전면 발광 구조보다 수명이 길다. 하지만, 공정에 대한 문제점은 빠르게 개발되고 있기 때문에 전면 발광 구조가 AMOLED에 많이 채택될 것으로 예상된다.

2.1 능동 구동 방식

능동 구동 어드레싱 방식은 유기 발광 소자와 능동 소자로 구성된 화소에 한 프레임 시간 동안 일정한 전류를 공급해 주는 구동 방식이다.

능동 구동 방식의 장점은 수동 구동 방식을 사용할 때 발생하는 문제점인 해상도의 증가에 따른 구동 duty 저하가 없으며 유기 발광 소자의 최대 발광 휘도가 낮아서 화소수가 많은 고해상도 디스플레이에서 매우 유용한 구동 방법이다. 그림 10은 능동 구동을 위해 고안된 유기 발광 소자의 화소 구조를 나타낸 것이다.

구체적인 동작 방법을 살펴 보면, 그림 10의 (a)는 TFT-LCD와 같은 구조로 되어 있으며 데이터 신호를 기억할 수 있는 기능이 없기 때문에 수동 구동 방식과 같은 형태로 duty 구동하게 된다. 이 구조는 능동 소자가 화소 내에 들어 있기 때문에 수동 구동 방식보다 크로스톡을 감소시키고 대비비(contrast ratio)를 증가시킬 수 있는 장점을 가지고 있다. 하지만, 수동 구동 방식과 같은 duty 구동을 하기 때문에 고해상도 디스플레이에 적용하기에는 한계가 있다[16].

그림 10의 (b)는 두 개의 능동 소자와 한 개의 보조 용량으로 구성된 구조이다. 이 구조는 1970년대에 무기 전계 발광 디스플레이(inorganic electroluminescent display)에서 사용된 구조로 초창기 능동 구

동 방식에서 많이 사용되던 구조이다[17-18].

주사 배선(scan line or write scan)에 의해 채널이 형성된 스위칭 TFT(switching TFT)를 통해서 보조 용량에 신호 배선(data Line)에서 보내진 데이터 신호(data signal)만큼의 전하가 축적된다. 보조 용량에 축적된 전하량에 의해 구동 TFT(Driving TFT)의 동작 상태가 결정되고 전류 공급 배선(Vdd)에서 구동 TFT를 통해서 유기 발광 소자로 전류가 공급되어 점등된다. 이 방식은 하나의 열 전극이 선택된 시간 동안만 전류를 공급하는 수동 구동 방식과는 달리 한 프레임 시간 동안 전류를 계속 공급할 수 있으므로 유기 발광 소자에 인가되는 전류 밀도를 줄일 수 있다.

위와 같이 능동 구동 방식에 사용되는 능동 소자로는 주로 poly-Si TFT가 사용되며 소자의 신뢰성이 n-channel TFT보다 좋은 p-channel TFT가 많이 사용되고 있다. Poly-Si TFT는 poly-Si 제작 과정에서 그레인(grain)의 불균일성과 TFT 제작 공정의 재현성으로 문제로 인하여 TFT의 문턱 전압(Vth)과 전계효과 이동도(field effect mobility), 그리고 저항 성분(TFT의 직

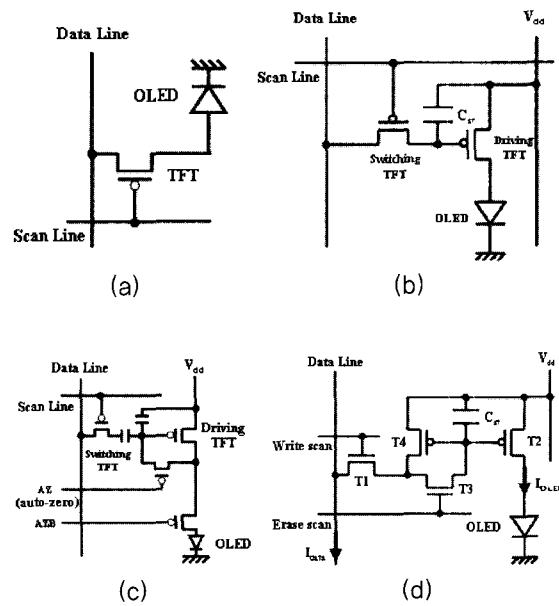


그림 10. 능동 구동을 위한 화소의 등가회로
(a) 1-Tr 구조, (b) 2-Tr 구조,
(c) 문턱전압 보상회로를 내장한 구조,
(d) 전류구동방식을 이용한 보상방법.

렬 저항 + 접촉 저항)이 불균일한 특성을 갖게 된다.

이러한 TFT의 불균일성은 디스플레이 영역의 휘도의 불균일성 문제를 일으킨다. 따라서, 그림 10의 (a)와 (b)의 경우에는 driving TFT가 앞에서 언급한 여러 가지 특성들이 변할 경우 인가된 데이터 신호에 대응되어 유기 발광 소자에 흐르는 전류의 크기가 각각의 화소마다 다른 값을 가지는 결과를 초래하게 되며, 이것은 driving TFT의 조그만 특성 변화와 구동 중에 발생하는 능동 소자의 열화에 의해서 유기 발광 소자의 휘도가 화소마다 다르게 되어 AMOLED 패널 전체의 균일성을 저하시킨다[19].

이러한 구동 TFT 소자의 불균일성을 보상하기 위해서 그림 10의 (c), (d)와 같이 화소 내에 보상회로를 구성하여 AMOLED 패널의 균일성을 확보해 주는 연구가 많이 진행되고 있다[20].

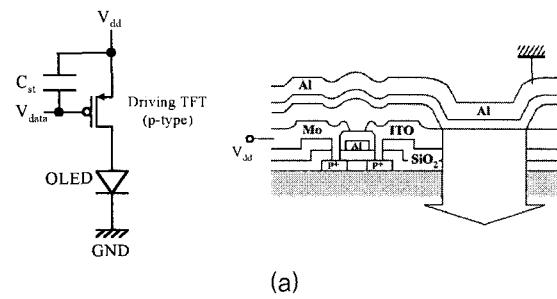
2.2 능동 구동 유기 발광 디스플레이의 화소 설계

평판 디스플레이의 능동 소자로는 a-Si:H TFT와 poly-Si TFT가 많이 연구되고 있다. 현재 TFT-LCD에서 많이 사용되고 있는 a-Si:H TFT는 낮은 이동도 ($\sim 1\text{cm}^2/\text{Vs}$)로 인하여 고정세화와 고화질의 디스플레이를 구현하기 어려운 단점이 있다. 또한, AMOLED에 사용되는 능동 소자의 요구 특성인 소자의 안정성이 poly-Si TFT보다 떨어진다. 이것은 a-Si:H TFT의 활성층이 준안정성 물질이기 때문에 게이트 바이어스와 열에 의한 스트레스에 불안정한 특성을 가지고 있다. a-Si:H TFT-LCD의 경우 능동소자가 받는 게이트 바이어스 스트레스는 게이트 배선이 선택되는 시간동안이기 때문에 능동 소자의 특성 변화가 비교적 작다. 그러나, AMOLED의 구동 TFT는 한 프레임 주기의 대부분에 걸쳐 바이어스 스트레스를 받기 때문에 a-Si:H TFT는 빠르게 열화되어 패널의 신뢰성을 떨어뜨리는 결과를 초래한다. 이 때문에 능동 소자로 a-Si:H TFT는 거의 연구되지 않았다. 그러나, 기존의 a-Si:H TFT-LCD의 공정을 그대로 사용할 수 있다는 장점이 있기 때문에 최근 보상회로를 내장한 전류 구동 방식과 a-Si:H TFT를 사용한 AMOLED도 연구되고 있다[21].

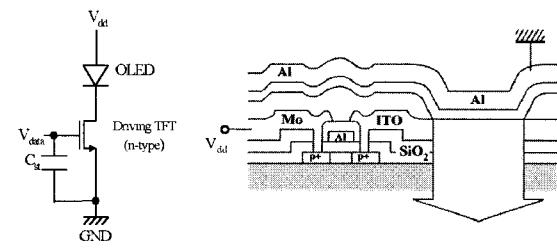
Poly-Si TFT는 $10\sim 400\text{cm}^2/\text{Vs}$ 의 높은 전계효과이

동도 특성과 함께 a-Si:H TFT보다 안정한 특성을 가지고 있기 때문에 대부분의 AMOLED 능동 소자로 많이 연구되고 있다. 또한, poly-Si TFT의 이동도와 균일한 문턱전압(threshold voltage)과 같은 소자의 특성을 제어할 경우, 디스플레이 패널과 함께 주변 구동회로를 유리기판 위에 구현함으로써 제작비용을 크게 절감할 수 있다. AMOLED에서 사용하는 Poly-Si TFT는 주로 p-channel poly-Si TFT를 사용하고 있다. 그 이유는 p-channel poly-Si TFT가 n-channel poly-Si보다 바이어스-열 스트레스(Bias-Heat Stress)에 강하다는 장점과 함께 유기 발광 소자의 제작 공정과 구동 상의 이점을 가지고 있기 때문이다[22].

현재 그림 11의 (a)의 구조에 스위칭 TFT와 보상회로를 내장한 구조가 많이 연구되고 있으며 OLED의 구조는 전면 발광 구조나 배면 발광 구조를 선택하여 양극과 음극을 설계한다. 배면 발광의 경우 투명한 양극과 구동 TFT의 드레인이 연결되어 있으면 음극을 반사판으로 사용하여 유리기판 앞으로 빛이 나오도록 설계하기 때문에 유기 발광 소자의 형성 공



(a)



(b)

그림 11. AMOLED 디스플레이의 두가지 가능한 화소구조 (a) p-type TFT를 사용한 구조, (b) n-type TFT를 사용한 구조.

정에는 어려움이 없지만 개구율이 작아지는 단점을 가지고 있다. 반대로, 전면 발광 구조는 반사판 양극이 구동 TFT의 드레인에 연결되어 있으며 투명 음극을 사용하여 유기 발광 소자를 형성하기 때문에 개구율이 큰 장점이 있지만 투명 음극 형성 공정과 봉지 공정이 어렵기 때문에 OLED의 수명이 단축되는 단점을 가지고 있다.

그림 11의 (b)는 (a)와 같이 구동 전압이 낮지만 유기 박막층 위에 ITO 박막을 형성할 때 유기 발광 소자의 수명이 단축되는 문제점이 발생한다.

2.3 국내·외 동향 및 수준

현재까지 진행되고 있는 유기 EL관련 국내·외 연구 동향을 살펴보면, 먼저 저분자 유기 소재의 경우, 1960년대에 Pope와 Helffrich 등이 anthracene 단결정으로부터 유기물의 전계 발광(Electro-Luminescence, EL) 현상을 발견하였으나, 발광 효율이 낮고 고전압이 요구되었기 때문에 디스플레이로서의 응용은 어려웠다. 그러나 1987년에 Eastmann Kodak 사의 Tang과 VanSlyke가 정공 수송층(hole transport layer, HTL)으로 TPD, 전자 수송층(electron transport layer, ETL) 및 발광층(emission layer, EML)으로 Alq₃라는 저분자 유기물 박막을 사용하여 저전압에서 고휘도의 녹색 발광 소자를 개발한 이후, 이 소자가 가지는 장점을 이용하여 상업적인 디스플레이로 개발하기 위한 연구가 여러 그룹들에 의해 다각적으로 진행되어 왔다. 이러한 연구 결과들이 바탕이 되어 1997년에는 Pioneer 사가 차량용 녹색 유기 발광소자의 상품화에 최초로 성공하였고, Eastmann Kodak과 Sanyo 사는 2000년 5월 SID 학회에서 저온 poly-Si TFT를 적용한 5.5인치 QVGA(320×240)급 full-color panel을 공동 개발하여 전시하였으며, Idemitsu Kosan, Toshiba 사 등도 full-color 소자를 개발 완료하였고, 또한 2001년 2월에는 Sony 사가 13인치 SVGA(800×600, 77ppi)급 prototype full-color 유기 발광 패널을 발표한 바 있다. 올해 2002년 5월 SID 학회에서는 Toshiba-Matsushita 사가 17인치 WXGA(1280×768)급 prototype full-color AMOLED 패널을 전시하여 주목을 받았다.

고분자 소재를 이용한 유기 발광 소자 및 패널의 개발은, 1990년대 들어 영국의 Cambridge 대학 연구



그림 12. 삼성 SDI에서 개발한 15.1인치 XGA급 AMOLED.

진이 PPV라는 고분자를 사용하여 발광 소자를 구현한 이래, 주로 영국과 미국을 중심으로 하여 기업-대학간 공동 연구를 통해 소재 개발, 공정 개발, 소자 개발이 이루어지고 있고, 최근에는 Uniax, CDT 등의 벤처기업과 IBM, Hewlett-Packard, Philips 사 등이 본격적인 제품 개발에 참여하고 있다. 국내에서도 유기 EL관련 연구가 최근 들어 활발히 이루어지고 있는데, 2001년 6월에 삼성SDI 사가 8.4인치 SVGA(800×600, 119 ppi)급을, 또한 2001년 10월에는 세계에서 가장 큰 15.1인치 (1024×768)급 유기 발광 패널을 저분자 유기 소재를 사용하여 개발한 바 있고, LG전자, 삼성전자 등의 대기업과 몇몇 국내 벤처 기업들도 제품 개발에 적극적으로 뛰어 들고 있다. 또한 국내 여러 대학 및 연구소에서도 저분자 및 고분자 발광 소재와 공정 개발에 관한 연구를 활발히 수행하고 있는 실정이다.

이러한 연구 개발 성과에도 불구하고 유기 발광 소자는 그 불충분한 소자 성능 때문에 아직도 본격적인 상용화가 이루어지지 않고 있다. 상용화를 위해서는 향후 지속적으로 발광효율 및 휘도의 개선, 색 순도와 콘트라스트의 향상, color tuning 기술 개발, 신뢰도 및 수명 향상, 그리고 flexible 디스플레이의 구현 등이 달성되어야 할 것이다.

정보기술, 전자 산업, 신소재관련 시장 조사 및 분석 전문 회사(Infinite Technologies, Inc.)의 최근 시장 조사 결과에 따르면, FPD의 세계 시장 규모는 2006년에 이르러 600억불에 도달할 것으로 예측되고 있

고 이중 약 310억불 정도가 TFT-based 디스플레이 제품, 그리고 13.7억불 정도가 유기 EL 디스플레이 제품으로 구성될 것으로 예측되고 있다. 그러나 이후 cell phone과 PDA를 위시한 각종 portable device와 새로운 개념의 제품 개발이 예상되고 있어 2013년에 FPD의 세계 시장 규모는 3,000억불을 돌파하리라 예상된다. 능동형 유기 EL 디스플레이는 2004년부터 본격적으로 시장에 진입할 것으로 예측되고 있고, FPD 관련 부품 시장의 규모는 module 시장 규모의 약 30%를 지속적으로 점유하리라 예상된다. 유기 EL 및 반도체 소재는 이러한 시장 추이를 볼 때 매우 그 전망이 밝다고 할 수 있고 특히 유기 반도체는 TFT-based 디스플레이 제품에서, 그리고 유기 EL 소재는 OELD 및 평면 램프 제품에서 이윤 창출의 주역이 되리라 예상된다.

참고 문헌

- [1] M. J. Powell, B. C. Easton, and O. E. Hill, "Amorphous silicon-silicon nitride thin-film transistors," *Appl. Phys. Lett.*, Vol. 38, p. 794, 1981.
- [2] J. Jang, H. Y. Chu, and Y. S. Lee, "Electrical characteristics and thermally induced metastability in an amorphous-silicon ambipolar transistor", *IEEE Trans. Electron Device*, Vol. 36, No. 12, p. 2928, 1989.
- [3] J. Batey and E. Tierney, "Low-temperature deposition of high-quality silicon dioxide by plasma-enhanced chemical vapor deposition", *J. Appl. Phys.*, Vol. 60, No. 9, p. 3136, 1986.
- [4] G. G. Fountain, R. A. Rudder, S. V. Hattangady, R. J. Markunas, and P. S. Lindorme, "Low interface state density SiO₂ deposited at 300 C by remote plasma-enhanced chemical vapor deposition on reconstructed Si surfaces", *J. Appl. Phys.*, Vol. 63, No. 9, p. 4944, 1988.
- [5] K. Shimizu, O. Sugiura, and M. Matsumura, "High-mobility poly-Si thin-film transistors fabricated by a novel excimer laser crystallization method", *IEEE Trans. Electron Devices*, Vol. 40, p. 112, 1993.
- [6] H. Kuriyama, T. Nohda, Y. Aya, T. Kuwahara, K. Wakisaka, S. Kityama, and S. Tsuda, "Comprehensive study of lateral grain growth in poly-Si films by excimer laser annealing and its application to thin film transistors", *Jpn. J. Appl. Phys.*, Vol. 33, p. 5657, 1994.
- [7] S. D. Brotherton, D. J. MacCulloch, J. P. Gowers, M. Trainor, M. J. Edwards, and J. R. Ayers, "Film thickness effects in laser crystallised poly-Si TFTs", *Tech. Digest of AMLCD' 96/IDW' 96*, p. 21, 1996.
- [8] T. Ohori, M. Takei, K. Takahara, M. Okabe, and M. Abe, "Low-temperature poly-Si SXGA TFT-LCDs with nonolithic drivers", *Tech. Digest of SID' 96*, p. 673, 1996.
- [9] A. Kohno, T. Sameshima, N. Sano, M. Sekiya, and M. Hara, "High performance poly-Si TFTs fabricated using pulsed laser annealing and remote plasma CVD with low temperature processing", *IEEE Trans. Electron Devices*, Vol. 42, p. 251, 1995.
- [10] S. Inoue, M. Matsuo, K. Kitawada, S. Takenaka, S. Higashi, T. Ozawa, Y. Matsueda, T. Nakazawa, and H. Oshima, "425oC poly-Si TFT technology and applications to large size LCDs and integrated digital data drivers", *Proc. of Asia Display' 95*, p. 339, 1995.
- [11] A. Yoshinouchi, A. Oda, Y. Murata, T. Morita, and S. Tsuchimoto, "Formation of sources/drains using self-activation technique on polysilicon thin film transistors", *Jpn. J. Appl. Phys.*, Vol. 33, p. 4833, 1994.
- [12] K. W. Kim, K. S. Cho, and J. Jang, "A polycrystalline silicon thin-film transistor with a thin amorphous buffer", *IEEE Elec. Dev. Lett.*, Vol. 20, p. 560, 1999.
- [13] G. K. Giust and T. W. Sigmon, "Self-aligned aluminum top-gate polysilicon thin-film

- transistors fabricated using laser recrystallization and gas-immersion laser doping”, IEEE Electron Device Lett., Vol. 18, p. 394, 1997.

[14] T. Shimoda, M. Kimura, S. Miyashita, R. H. Friend, J. H. Burroughes, and C. R. Towns, “Current status and future of light emitting polymer display driven by poly-Si TFT”, SID’99, p. 372, 1999.

[15] P. E. Burrows, G. L. Graff, M. E. Gross, P. M. Martin, M. K. Shi, M. Hall, E. Mast, C. Bonham, W. Bennett, and M. B. Sullivan, “Ultra barrier flexible substrates for flat panel displays”, Displays 22, p. 65, 2001.

[16] Mark Stewart, Robert S. Howell, Leo Pires, Miltiadis K. Hatalis, Webster Howard, and Oliver Prache, “Polysilicon VGA active matrix OLED displays-technology and performance”, IEDM Tech. Dig., p. 871, 1998.

[17] Sung Joon Bae, Han Sang Lee, Jae Yong Park, and Chang Wook Han, “A new pixel design for an active matrix organic light emitting diode display”, Proc. IDRC 2000, p. 358, 2000.

[18] T. P. Brody, F. C. Luo, Z. P. Szepesi, and D. H. Davies, “A 66 20-ipi electroluminescent display panel”, IEEE Trans. Electron Devices, Vol. ED-22, p. 739, 1975.

[19] Gordon Kramer, “Thin-film-transistor switching matrix for flat-panel displays”, IEEE Trans. Electron Devices, Vol. ED-22, p. 733, 1975.

[20] R. M. A. Dawson, Z. Shen, D. A. Furst, S. Connor, J. Hsu, M. G. Kane, R. G. Stewart, A. Ipri, C. N. King, P. J. Green, R. T. Flegal, S. Pearson, W. A. Barrow, E. Dickey, K. Ping, C. W. Tang, S. Van Slyke, F. Chen, J. Shi, J. C. Sturm, and M. H. Lu, “Design of an improved pixel for a polysilicon active matrix organic LED display”, SID Dig. Tech. Papers 1998, p. 11, 1998.

[21] Yi He, Reiji Hattori, and Jerzy Kanick, “Improved a-Si:H TFT pixel electrode circuits for active-matrix organic light emitting displays”, IEEE Trans. Electron Devices, Vol. 48, p. 1322, July. 2001.

[22] Mutsumi Kimura, Ichio Yudasaka, Sadao Kanbe, Hidekazu Kobayashi, Hiroshi Kiguchi, Shun-ichi Seki, Satoru Miyashita, Tatsuya Shimoda, Tokuro Ozawa, Kiyofumi Kitawada, Takashi Nakazawa, Wakao Miyazawa, and Hiroyuki Ohshima, “Low-temperature polysilicon thin-film transistor driving with integrated driver for high-resolution light emitting polymer display”, IEEE Trans. Electron Devices, Vol. 46, p. 2282, 1999.

· 저 · 자 · 약 · 력 · · · · ·

성명 : 장진

❖ 학력

 - 1977년 서울대 물리학과 이학사
 - 1979년 한국과학원 물리학과 이학석사
 - 1982년 한국과학원 물리학과 이학박사

❖ 경력

 - 1982년 - 1988년 KAIST 대우교수, 위촉연구원
 - 1982년 - 현재 경희대학교 조교수, 부교수, 교수
 - 1995년 - 현재 DYU 위원, 위원장
 - 2002년 - 현재 한림원 정회원

· 저 · 자 · 약 · 력 · · · · · · · · ·

성명: 장진

학부

- 1977년 서울대 물리학과 이학사
 - 1979년 한국과학원 물리학과 이학석사
 - 1982년 한국과학원 물리학과 이학박사

४८

- 1982년-1988년 KAIST 대우교수, 위촉연구원
 - 1982년-현재 경희대학교 조교수, 부교수, 교수
 - 1995년-현재 DYA 위원, 위원장
 - 2002년-현재 한림원 정회원