

차세대 DSRC 패킷 통신 기술 개발

Development of Advanced DSRC Packet Communication Technology

이 현* 박인성** 신창섭** 오현서*** 임춘식**** 조경록*****
(Hyun, Lee) (Park, In-seong) (Chang-Sub, Shin) (Hyun-Seo, Oh) (Choon-Sik, Yim) (Kyoung-Rok Cho)

요 약

본 논문에서는 한국전자통신연구원에서 연구 개발한 차세대 DSRC 패킷 통신 기술을 소개하였다. 차세대 DSRC 패킷 통신 시스템의 요구 사항, 목표 시스템 규격, 차세대 DSRC 패킷 통신시스템의 구조에 대하여 설명하였다. 차세대 DSRC 시스템은 최대 24 Mbps 데이터를 5.8GHz 대역으로 전송하는 고속 패킷 통신 시스템으로 기존의 ITS 서비스뿐 아니라 모바일 오피스 서비스를 지원한다. 현재 차세대 DSRC 시스템은 각 모듈 별 기능 시험을 실시하였으며 차세대 DSRC RF 모듈의 front end 부분에 대한 MMIC(microwave monolithic integrated circuit) 개발하였다. 본 차세대 DSRC 패킷 통신 시스템은 Mobile PC 제조산업, 차량 탑재 무선 인터넷 산업, 차세대 이동통신으로 차량에 탑재되는 고속 무선 인터넷 단말기로서 모바일 인터넷, 게임 등 모바일 오피스 응용 및 텔레매틱스 서비스 차세대 이동통신 산업 발전에 기여할 것으로 기대된다

Abstract

In this paper, An ADSRC(Advanced Dedicated Short Range Communication) packet communication system developed by ETRI is introduced. The ADSRC system has been developed to provide high-speed, short-range wireless packet communication in roadside environment for mobile office services.

The requirements of the ADSRC system for mobile office services and the system design specification to meet them with regard to mobile office environment are discussed.

The ADSRC packet communication systems consist of the MAC(Medium Access Control) processor block, the OFDM() modem block and the RF block. The MAC processor block handles medium access control. The OFDM modem transmits data packets at up to 24Mbps adaptively and recovers the data from RF block.

The ADSRC packet communication system architecture is described.

Key Words : OFDM, Advanced DSRC, Packet Communication System

* 회 원 : 한국전자통신연구원 선임연구원

** 비회원 : 한국전자통신연구원 연구원

*** 비회원 : 한국전자통신연구원 텔레매틱스연구팀장

**** 회 원 : 한국전자통신연구원 책임연구원

***** 비회원 : 충북대학교 정보통신공학과 교수

† 논문접수일 : 2003년 5월 23일

1. 서 론

ITS 시스템은 기존의 교통시설에 정보통신기술을 적용함으로써 교통 혼잡으로 인한 비용 손실, 교통사고로 인한 인적 및 물적 손해와 차량 증가로 인한 전반적 교통문제 해결에 그 목표를 두고 있다. 이러한 ITS(Intelligent Transport System) 시스템을 구성하기 위해서는 교통정보를 효율적으로 이용하여 분석·제어 할 수 있는 효율적인 첨단 교통 제어 시스템이 필요할 것이며, 또한 이러한 첨단 시스템으로의 정보를 전달하기 위한 통신 망이 필요할 것이다. 그러나 무엇보다 중요한 것은 각 차량을 통해서 필요한 정보를 얻을 수 있도록 차량과의 통신하는 방법의 개발이다. 차량과의 통신은 정보를 수집할 수 있을 뿐만 아니라, 교통 제어를 위한 정보의 전달, 교통 시스템의 자동화에도 중요한 문제가 된다. 따라서 노선에 통신 설비를 설치하여 차량에 탑재된 단말기와 통신 할 수 있는 시스템의 설계가 ITS의 핵심 문제가 되며, ITS 시스템의 특성에 맞는 통신 시스템의 설계가 필요하게 된다[1].

현재 이동 차량 내에서의 인터넷 서비스는 셀룰라, IMT-2000, 위성통신망, 사설 무선망으로부터 가능하나 정지된 차량 내에서 수십~수백 kbps의 저속 통신으로 멀티미디어 서비스 품질보장이 매우 어려우며, 고용량의 데이터 서비스 시 높은 통신비 부담으로 대중화가 힘들다. 차세대 DSRC 시스템 기술은 고속 이동차량에서 모바일 오피스를 위한 필수적인 요소기술이며, 차내 인터넷 서비스, 이동 화상회의, 이동 진료, 게임 등의 서비스가 가능하고, 선진 국가 기술에 시기적으로 뒤지지 않는 핵심 기술 개발이 시급히 요구되고 있다[1][2].

기존 DSRC 시스템은 교통 관리 시스템, 여행자 정보 시스템, 대중 교통 시스템, 그리고 상용 차량 운행 관리 등의 ITS 서비스를 목표 서비스로 하고 있다. 이 기존 ITS 서비스는 1Mbps이하의 데이터 전송률로 지원이 가능하다. 그러나 기존의 ITS 서비스 뿐만 아니라 이동 중에 차 내부에서 모바일 오피스 서비스를 제공하기 위해서는 보다 고속의 데이터 전송률과 이동성을 지원할 수 있는 시스템

이 필요하다[3][4].

한국전자 통신 연구원에서는 기존 ITS 서비스 뿐만 아니라 모바일 오피스 서비스를 제공하기 위한 차세대 DSRC시스템을 개발하였다. 본 논문에서는 차세대 DSRC 패킷 통신 시스템에 대하여 소개한다. 제 2장에서는 시스템의 요구사항을 기술하고, 제3장에서는 차세대DSRC 패킷 통신 시스템 설계 규격을 기술한다. 제4장에서는 차세대DSRC 패킷 통신시스템 구조를 하드웨어 플랫폼 구조를 언급하고 제 5장에서 결론을 맺는다.

2. 차세대 DSRC 시스템 요구 사항

기존 ITS 서비스를 지원하는 1 Mbps DSRC 시스템 요구사항은 광범위한 응용 서비스, 고속 패킷 데이터 전송, 차량단말기의 소형화 및 저렴화, 편리한 사용자 인터페이스 그리고 신뢰성 및 안정성 측면에서 다루어 졌다[5].

기존 ITS서비스는 기본적인 교통 관련 서비스에 초점이 맞춰졌으므로, 10Mz 대역을 통해 하나의 통신 영역 내의 차량들과 통신을 하였으나, 보다 다양한 서비스를 위해서는 일부 차량에게 인터넷 서비스를 제공하며, 다른 모든 차량들에게 교통 관련 서비스를 충분히 수행할 수 있을 정도의 대역폭이 필요하다. 대역폭이 넓어지므로 광대역 전송을 가능하게 할 수 있는 모뎀 기술과 함께 보다 빠른 시간에 전송을 책임지고 수행할 수 있는 MAC 기법이 요구된다. 이러한 점을 10Mbps급 차세대DSRC 시스템에서 고려하고 있다.

교통 정보 이외의 모바일 서비스를 제공하기 위해서는 각종 온라인 서비스 등 검색형 서비스의 제공이 이동 중 가능하여야 하며, 기존 인터넷을 통한 모바일 IP 접속 서비스가 가능하여야 한다. 이를 위하여 차세대 DSRC 시스템은 기본적으로 무선 인터넷 액세스 기능을 제공하여야 한다. 모바일 오피스 서비스에는 이용자 서비스 품질을 높이기 위하여 WEB 브라우징 서비스, 전자메일 서비스, 도메인 네임 서비스 등이 기본적으로 포함되어야 한다[3].

고속 패킷 데이터 전송 측면에서는 기존의

〈표 1〉 DSRC 시스템과 차세대 DSRC 시스템 특징 항목

항목	DSRC System	차세대 DSRC System	비고
통신방식	Packet based/TDD	Packet based/TDD	다수 사용자
통달거리	3~100 m	3~수백 m	LOS 환경
오율	10 ⁻³	10 ⁻³	
데이터 속도	1 Mbps	6 - 24Mbps	
채널코딩방식	-	Convolution code	에러 정정
핸드오버	-	Fast Handoff	
이동속도	180Km/h	180Km/h	
서비스	ITS	ITS + Mobile office	

〈표 2〉 DSRC 시스템과 차세대 DSRC 시스템의 무선접속 방식 비교

항목	DSRC System	차세대 DSRC System	비고
반송 주파수	5.8 GHz	5.8 GHz	Down and Up Link
대역폭	10 MHz	20 MHz	
점유 대역폭	Less than 8 MHz	Less than 16.6 MHz	
Duplex 방식	TDD	TDD	
송신 전력	10 mW	10 mW	Tx AGC 0~10 dB
주파수 오차	max. ± 20 ppm	max. ± 5 ppm	
수신감도	-34dBm~-72dBm	-32dBm~-75dBm	
변조방식	ASK	BPSK-OFDM QPSK-OFDM 16QAM-OFDM	Adaptive Modulation Scheme
데이터 속도	1,024k/ASK	6M/BPSK-OFDM 12M/QPSK-OFDM 24M/16QAM-OFDM	
채널 코딩 방식	Manchester coding	K=7, Convolution coding	

DSRC 시스템은 1Mbps 데이터 전송을 지원한다. 차세대 DSRC 시스템은 모바일 오피스 서비스를 지원하기 위해서 차량의 이동속도가 180Km/h 이하에서 최대 24Mbps 데이터 전송률을 지원하며 ITS 채널 환경을 따라야 한다.

표 1은 기존 DSRC 시스템과 차세대 DSRC 시스템 특징을 비교하였다.

3. 차세대 DSRC 시스템 규격

3.1 물리 계층

차세대 DSRC 패킷 통신 시스템은 수백 미터 이내의 셀 내에 노면 기지국과 차량 단말기간 양방향 통신을 제공한다. 차세대 DSRC 무선채널은 송신기와 수신기 사이의 LOS(Line of Sight) 환경을 가정하고 추가적으로 도로면이나 이동중인 차량 또는

양 쪽의 건물 벽에서의 반사파를 고려한 멀티 패스 라이시안 채널로 모델링 된다[6].

차세대 DSRC 시스템은 10Mbps 이상의 데이터 통신을 목표로 하고 있으며 사용 주파수 대역은 5.8 GHz 대역을 사용하고 송신 출력은 10mW 이하로 한다. 물리 계층 규격은 IEEE 802.11a를 따르고 기본적인 특성은 표 2와 같다.

차세대 DSRC 패킷 통신 시스템은 멀티 패스 페이딩에 강한 OFDM 변조 방식을 사용하며, 대역폭이 20 MHz인 광대역시스템이다. 광대역 시스템은 넓은 대역폭으로 인하여 flicker 잡음과 DC 옵셋 등의 문제에 민감하지 않다. 변조방식은 채널의 에러 특성에 따라 6Mbps에서는 BPSK-OFDM, 12Mbps에서는 QPSK-OFDM, 그리고 24Mbps에서는 16QAM-OFDM 방식을 사용한다.

차세대 DSRC 시스템의 무선접속 방식은 기존 DSRC 시스템의 무선접속 방식에 비해 보다 복잡한



(그림 1) 차세대 DSRC 무선 링크 구조

구조를 가지지만 높은 채널 효율성 갖는다. 채널 환경을 고려한 적응형 변조 방식을 사용하기 위하여 수신 신호의 세기와 현재 링크의 BER(Bit Error Rate) 값을 MAC으로 전달 한다. 차세대 DSRC 패킷 통신 시스템은 상향 링크와 하향 링크에 동일한 주파수를 할당하고, 송수신 동작을 시간적으로 분리하는 시분할 이중 모드(TDD: Time Division Duplex)를 사용하여 주파수 대역폭을 효율적으로 사용한다.

표 2에서는 ETRI에서 제안한 차세대 DSRC 시스템과 기존의 시스템과의 규격을 보여준다. 차세대 DSRC 시스템은 기존 DSRC 시스템에 비하여 고속 데이터 전송률, 순방향 에러 정정(FEC: Forward Error Correction) 방식 그리고 적응형 변조 방식 측면에서 성능적으로 우수하여 모바일 오피스 서비스 제공에 적합하다.

3.2 데이터 링크 계층

차세대 DSRC 패킷 통신 시스템은 노변 기지국과 다수의 차량 단말기와 통신하는 형태이므로 다수 차량 단말기의 통신에 관련된 정보를 노변 기지국에서 쉽게 수집할 수 있다. 또한 노변 기지국은 차량 단말기 보다 강력한 컴퓨팅 기능을 가지고 있기 때문에 기지국이 자원 할당 제어를 담당하는 중앙 집중형 제어 방식 사용한다.[3]

차량 단말기가 노변 기지국의 통신 영역에 들어가면 노변 기지국의 MAC은 시분할 다중 통신 모드로 노변 기지국과 복수개의 차량 단말기 간의 무선 링크를 제어한다. 무선 링크 상에서 데이터 전송은 패킷 프레임의 기본 구조로 구성된다(그림 1). 차세대 DSRC 패킷 프레임은 시간 축상에서 순차적인 패킷 프레임들로 구성된다. MAC은 패킷 프레임 단위로 데이터 전송을 제어한다.

패킷 프레임은 한 개 또는 두 개의 슬롯으로 구성된다. 패킷 프레임은 한 개의 하향 슬롯(Forward Slot)으로 구성되거나 한 개의 하향슬롯과 한 개의

상향슬롯(Backward Slot)으로 구성된다. 다양한 데이터 트래픽을 효율적으로 지원할 수 있도록 각 슬롯의 길이와 패킷 프레임의 길이는 가변적이다.(그림 2)



(그림 2) 패킷 프레임 기본 구조

채널 이용 효율을 높이기 위하여 무선 채널 상태를 수신 신호의 RSSI(Received Signal Strength Indication), BER 그리고 FER(Frame Error Rate) 값을 판단하여 6, 12, 24Mbps 데이터 전송률을 가변적으로 결정한다.

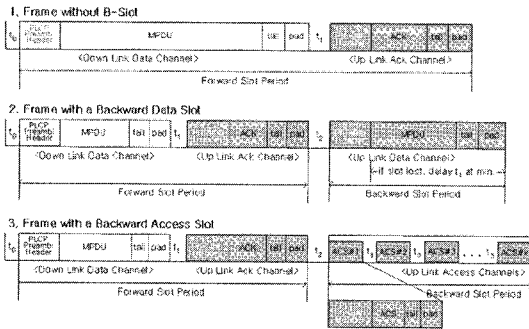
차세대 DSRC 시스템의 자원 접근 방식은 Enhanced Adaptive Slotted Aloha 방식을 사용하여 기존 ITS 트랜잭션 서비스 요구와 인터넷 서비스 요구를 각각 처리 한다. 기존 DSRC에서 사용하는 자원 접근 방식에 인터넷 서비스를 위한 상황에 링크 초기 요구 처리를 강화한 방식을 적용한다.

그림 3은 차세대 DSRC 무선 링크 패킷 프레임의 세부 구조를 보여준다. 하향 슬롯은 한 개의 형태, 상향 슬롯은 데이터 형태 또는 액세스 형태 두 가지로 구분된다. 슬롯은 하향/상향 데이터 채널, 상향 응답 채널, 상향 액세스 채널로 구성된다.

PLCP Preamble 헤더는 물리 계층에 해당하며 수신 신호에 대한 동기 획득과 수신 AGC(Automatic Gain Control)를 제어하기 위해 사용하며 모뎀이 동작하는데 필요한 정보를 가지고 있다. Tail과 Pad는 정보를 담고 있는 부분이 아니라 일정 길이의 물리 계층 프레임을 구성하기 위해 사용된다. 차세대 DSRC 시스템은 Enhanced Adaptive Slotted ALOHA Access 방식을 사용하는데 이때 사용하는 채널이 ACS 채널로 최대 32개까지 가변할 수 있는 구조를 가진다.

4. 차세대 DSRC 패킷 통신 시스템 구조

ITS 서비스와 인터넷 서비스를 제공하기 위한 차세대 DSRC 패킷 통신 시스템 하드웨어 플랫폼에



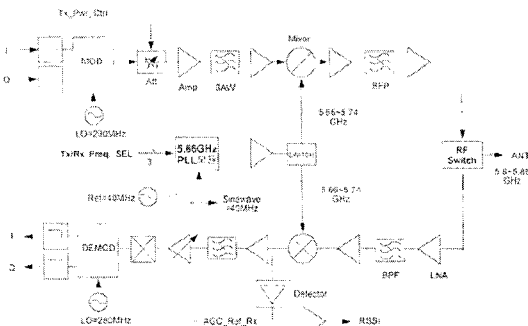
(그림 3) 차세대 DSRC 무선 링크 패킷 프레임 구조

대하여 RF 모듈 구조와 모뎀/MAC 모듈 구조로 기술하였다.

*** RF 모듈 구조**

RF 모듈은 점유 대역폭이 16.6MHz인 OFDM 신호를 5.8GHz 대역에서 TDD 형태로 송수신되는 구조를 가지며 140MHz의 IF 주파수를 사용한 슈퍼헤테로다인 수신 구조로 구현하였고 TCVCXO의 40MHz는 5.8GHz RF PLL(phase locked loop)과 IF PLL의 기준 클럭으로 사용하였고 전체 시스템의 시스템 클럭으로 사용하였다.

OFDM 모뎀에서 동기과 관련된 주파수 옵셋, 수신 AGC를 제어하기 위해 별도의 인터페이스를 제공한다. RF 모듈의 전체적인 기능에 대한 블록도는 그림 5와 같다.

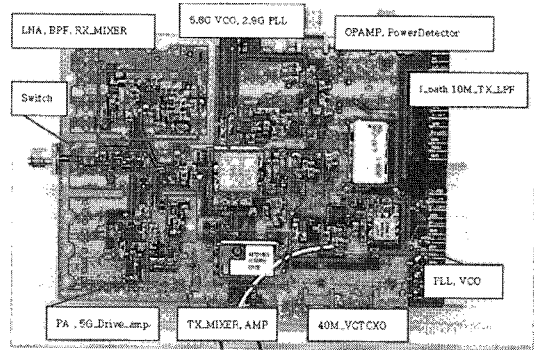


(그림 5) RF 모듈 기능 블록도

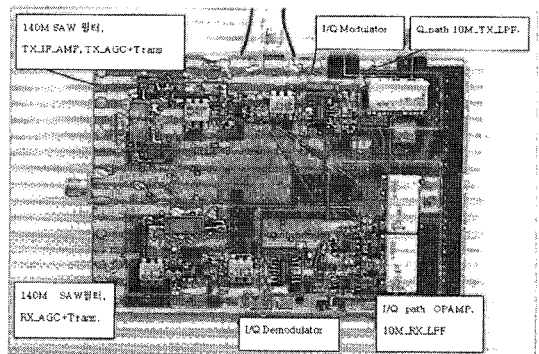
내부 RF PLL의 제어 값을 가변하여 5.8GHz~5.88GHz 주파수 대역의 신호를 처리할 수 있도록 구현하였고 140MHz IF단에서 SAW(surface acoustic

wave) 필터 통해 대역의 주파수 성분을 필터링하였다. IF 다음 단계에 아날로그 I/Q 변조/복조로 I 신호와 Q 신호를 합성/분리할 수 있도록 처리하였고 기저대역 부분과 인터페이스되는 부분은 10MHz LPF (Low Pass Filter)를 두어 불필요한 주파수를 제거하였다.

실제 PCB(Printed Circuit Board) 상에 실장된 회로 구성은 그림 6과 같다.



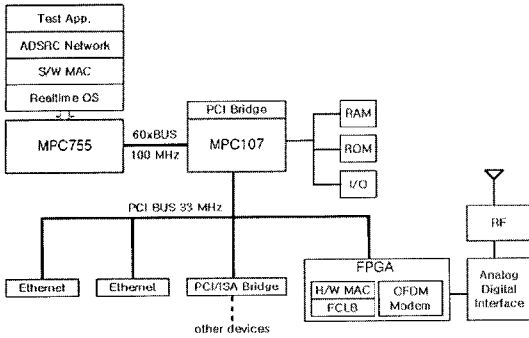
(그림 6a) 내부 회로도(전면)



(그림 6b) 내부 회로도(후면)

*** 모뎀/MAC 모듈 구조**

그림 7은 차세대 DSRC 패킷 통신 검증시스템 구조를 나타낸다. 최소한 10 Mbps의 이더넷 패킷과 최대 24 Mbps가 차세대 DSRC 무선 패킷을 처리할 수 있도록 내부 시스템 버스는 33Mbps PCI 버스를 사용하였다. OFDM 모뎀과 MAC 하드웨어는 100만 게이트 FPGA(Field Programmable Gate Array)로 구현하였고 시스템 제어를 포함한 MAC 소프트웨어는 고속 프로세서인 MPC755에서 VxWorks 기반으로 구현하였다. 그림 8의 디지털 보드는 MAC과 OFDM



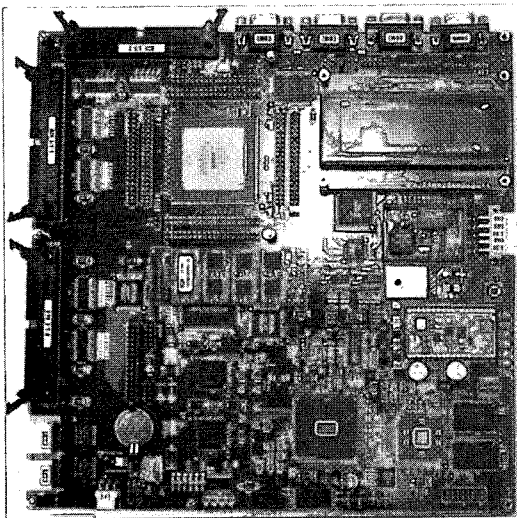
(그림 7) 차세대 DSRC 패킷 통신 검증 시스템 구조

모형을 검증하기 위한 테스트 보드이고 ADi(Analog-Digital Interface) 보드는 디지털 보드와 RF사이의 인터페이스를 담당하였다. 그림 9와 같이 OFDM 변

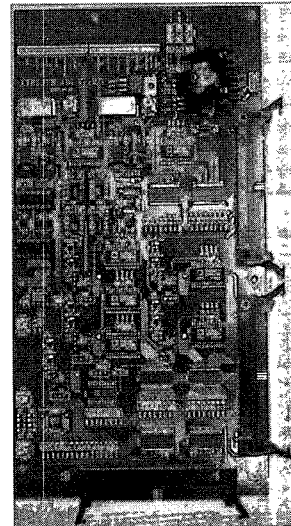
복조 기능을 검증을 위한 테스트 베드를 구축하였으며, 그림 10의 신호는 실제 RF 모듈로 전달되는 신호로, RF 모듈에서 5.8GHz의 반송파에 실리게 된다. 그림 10은 송신 신호와 출력 스펙트럼 마스크를 비교하여 보여 주었다[1].

V. 결론

본 논문에서는 한국전자 통신 연구원에서 연구 개발한 차세대 DSRC 패킷 통신 기술을 소개하였다. 차세대 DSRC 패킷 통신 시스템의 요구 사항, 목표 시스템 규격, 차세대 DSRC 패킷 통신시스템의 구조에 대하여 설명하였다. 차세대 DSRC 시스

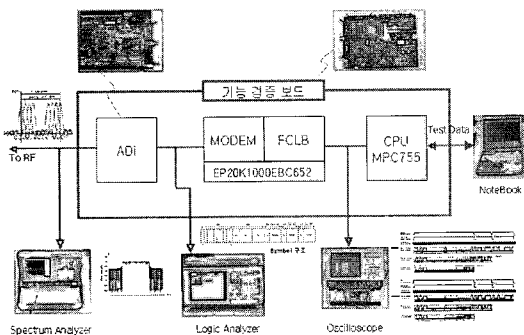


(a) 모뎀/MAC 검증FPGA 테스트 보드

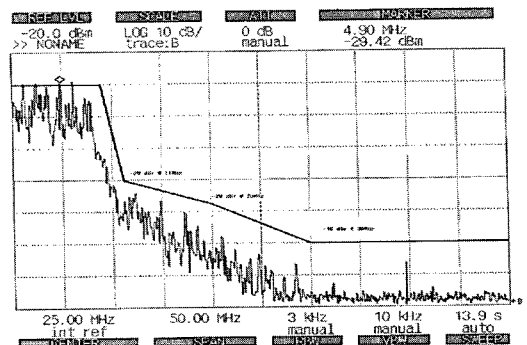


(b) ADi 보드

(그림 8) 차세대 DSRC 모뎀/MAC 용 아날로그 처리부와 검증용FPGA 테스트 보드



(그림 9) OFDM 모뎀/MAC FPGA 검증 테스트 베드



(그림 10) 송신 신호의 출력 스펙트럼 마스크

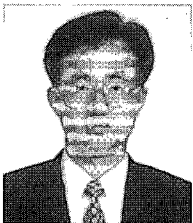
템은 최대 24 Mbps 데이터를 5.8GHz 대역으로 전송하는 고속 패킷 통신 시스템으로 기존의 ITS 서비스뿐 아니라 모바일 오피스 서비스를 지원한다. 현재 차세대 DSRC 시스템은 각 모듈 별 기능 시험을 실시했다. 차세대 DSRC RF 모듈의 front end 부분에 대한 MMIC(microwave monolithic integrated circuit) 개발하였다. 본 차세대 DSRC 패킷 통신 시스템은 Mobile PC 제조산업, 차량 탑재 무선 인터넷 산업, 차세대 이동통신으로 차량에 탑재되는 고속 무선 인터넷 단말기로서 모바일 인터넷, 게임 등 모바일 오피스 응용 및 텔레매틱스 서비스 차세대 이동통신 산업 발전에 기여할 것으로 기대된다.

참고문헌

[1] 차세대 ITS시스템 개발에 관한 연구 보고서, 한국전자통신연구원, 2002.12.

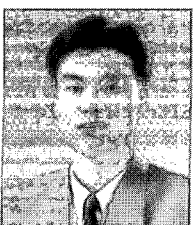
- [2] 임춘식 외 3명, “ADSRC 기술과 서비스 전망,” 한국통신학회논문지, 제19권 9호, pp. 52~58, 2002. 9.
- [3] 이현 외 6명, “모바일 오피스 서비스 지원을 위한 ADSRC 패킷 통신 시스템,” 한국통신학회논문지, 제19권 9호, pp. 77~85, 2002. 9.
- [4] 오현서, 임춘식, “지능형교통시스템용 5.8GHz 근거리 전용 고속 패킷 시스템 개발,” TELECOMMUNICATIONS REVIEW, 제9권 4호, pp. 504 - 512, 1999.
- [5] Hyunseo Oh, C. Yae, D. Ahn, H. Cho, “5.8 GHz DSRC packet communication system for ITS services,” IEEE VTS 50th VTC, pp. 2223~2227, 1999.
- [6] B. Lee, C. Yim, D. Ahn, D. Oh, “Performance evaluation of the physical layer of the DSRC operating in 5.8 GHz frequency band,” ETRI Journal, Vol. 23, No.3, pp. 121~128, 2001.

<저자소개>



이 현(Hyun, Lee)

1986년 2월 연세대학교 물리학과(이학사)
 2000년 8월 충북대학교 정보통신공학과(공학석사)
 2001년 3월~현재 : 충북대학교 정보통신공학과 박사과정
 1991년 7월~1994년 2월 : 대우통신 OA 개발단 주임연구원
 1994년 3월~현재 : 한국전자통신연구원 이동통신연구소 텔레매틱스연구팀 선임연구원
 <관심분야> 디지털 이동통신, ITS 무선패킷통신, 텔레매틱스 통신 기술



박 인 성(Park, In-seong)

1994년 3월~1998년 2월 : 충북대학교 정보통신공학과 석사
 1996년 12월~2002년 5월 : EASTEL Systems 무선 통신 개발팀 선임연구원
 2002년 6월~현재 : 한국전자통신연구원 이동통신연구소 무선접속연구팀 연구원
 <관심분야>

〈저자소개〉



신 창 섭(Chang-Sub, Shin)

1998년 : 경일대학교 컴퓨터공학과 (학사)

2001년 : 경북대학교 컴퓨터공학과 (석사)

2001년~현재 : 한국전자통신연구원 이동통신연구소 텔레매틱스연구팀 연구원

관심분야 : DSRC 통신기술, 텔레매틱스 기술



오 현 서(Hyun-Seo, Oh)

1978년 3월~1982년 2월 : 숭실대학교 전자공학과 졸업(공학사)

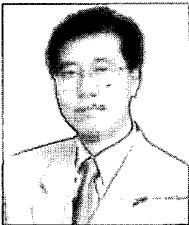
1983년 3월~1985년 2월 : 연세대학교 전자공학과 졸업(공학석사)

1993년 3월~1998년 2월 : 연세대학교 전자공학과 졸업(공학박사)

1982년 3월~현재 : 한국전자통신연구원 텔레매틱스연구팀장

<관심분야> 디지털 이동통신, CDMA 변복조, ITS 무선패킷통신, 스마트안테나 기술, 초고

속 무선 패킷 변복조 및 4세대 이동통신기술, 텔레매틱스 통신기술



임 춘 식(Choon-Sik, Yim)

1971년 3월~1975년 2월 : 한국항공대학 대학 통신공학과(학사)

1984년 3월~1986년 2월 : 한국항공대학 대학원 전자공학과(석사)

1989년 4월~1992년 3월 : 요코하마국립대학(일본) 전자정보공학과(박사)

1980년 8월~현재 : 한국전자통신연구원 텔레매틱스연구팀 책임연구원

<관심분야> 무선패킷통신, 디지털 이동통신, ITS, 위성통신, 모바일 Telematics 등



조 경 록(Kyung-Rok, Cho)

1977년 경북대학교 전자공학과 공학사

1989년 일본 동경대학교 전자공학과 공학석사

1992년 일본 동경대학교 전자공학과 공학박사

1979년~1986년 : (주)금성사 TV연구소 선임연구원

1992년~1992년 : (재)산업과학기술연구원 주임연구원

1992년~현재 : 충북대학교 정보통신공학과 교수

1994년~현재 : (주)S.M.E 기술고문

1995년~현재 : 남강장학회 이사

1997년~현재 : 충청북도 중소기업 기술자문관

1997년~현재 : 충북지방 중소기업 기술지원단위원

<연구분야> VLSI 시스템 설계, 통신시스템용 LSI 개발, 고속 마이크로프로세서 설계