

# CDMA용 전치왜곡 선형화기 설계

김갑기

목포해양대학교 해양전자통신공학부

## 목 차

- I. 서 론
- II. 전치왜곡기 설계 이론
- III. 설계 및 시뮬레이션
- IV. 측정결과 분석
- V. 결 론

### I. 서 론

현대의 디지털 이동통신시스템에서는 다중 채널을 사용하기 때문에 전력증폭기에 여러 채널의 반송파가 입력되어 공동으로 증폭 될 경우 전력증폭기의 비선형 특성에 의해서 채널사이에 혼변조 신호들이 발생하게 된다. 이들 혼변조 신호들은 인접채널에 상호 영향을 주게 되고 혼신 또는 잡음으로 작용하여 전송품질을 저하시키는 요인이 된다. 그러므로 이러한 혼변조 신호들을 충분히 제거하기 위해서는 선형성을 갖는 전력증폭기가 필수적으로 요구되어진다[1].

따라서 본 논문에서 제안하는 전치왜곡 선형화기는 MESFET의 비선형 특성을 이용하기 때문에 광대역의 입력신호에 대해 선형화 특성이 우수하며, 회로구성이 복잡하지 않고 경량이면서 소형화할 수 있다는 장점을 가진다. 일반적으로 전력증폭기에서 선형성을 만족하려면 AM-AM변환특성과 AM-PM변환특성이 고려되어야 한다. 따라서 본 논문에서는 공통 게이트 MESFET를 사용하여 전치왜곡 선형화기를 설계하여 AM-AM특성과 AM-PM특성을 분석하였다.

### II. 전치왜곡기의 설계 이론

#### 2.1 전치왜곡 선형화 이론

RF 신호들을 증폭할 경우 능동소자의 비선형 특성으로 인하여 신호 증폭이외에 혼변조 왜곡 신호 성분들이 발생되므로 증폭기에서 만들어질 왜곡 성분을 고려하여 이것과 역의 왜곡 특성을 갖는 전치왜곡 회로를 증폭기의 입력단에 부가하여 증폭기의 왜곡 성분을 상쇄시키는 것을 전치왜곡 선형화 방식이라고 한다. 이러한 전치왜곡 선형화 방식은 선형화기의 제작이 간단하며 가격에 비해 좋은 특성을 얻을 수 있어서 현재 많이 사용되는 선형화 기법 중에 하나이다.

따라서 본 논문에서는 MESFET를 이용한 전력증폭기의 비선형 특성 때문에 발생하게 될 왜곡 성분을 고려하여 이것과 역의 왜곡 특성을 갖는 전치왜곡 선형화기를 설계하였다. 그림 1.은 RF 증폭기에 대한 전치왜곡 선형화 방식의 개념도를 나타내었다.[4,5].

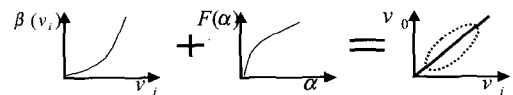
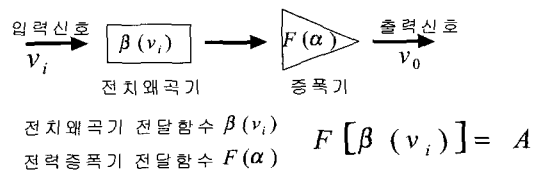


그림 1. 전치왜곡의 개념도

전치왜곡회로의 전달특성 함수를  $\beta(v_i)$ 라하고 전력증폭기의 전달특성 함수를  $F(a)$ 라 하면 그림 1. 에서와 같이  $F\beta(v_i)=A$ 가 되므로 선형화가 가능해진다

2.2 공통 게이트 전치왜곡기 설계 이론

MESFET을 이용한 선형화기는 다이오드를 이용한 선형화기 보다 대전류 특성이 우수하여 높은 전력에서도 선형화기를 만들기에 적합한 비선형성을 갖는다. 그림 2에는 공통 게이트 방식의 전치왜곡기를 간략히 나타내었다.

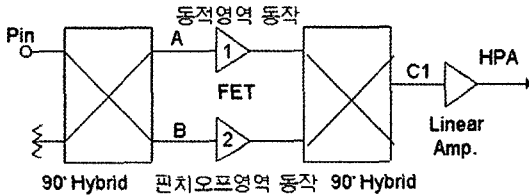


그림 2. 공통 게이트 방식 MESFET 전치왜곡기

본 논문에서 제시한 선형화기의 동작원리는 전치왜곡 선형화기의 입, 출력단에 분리도를 높이기 위해 2개의 90°하이브리드를 사용하였으며, 먼저 입력단의 90°하이브리드를 통과한 2개의 RF신호가 선형화기의 입력으로 인가되면 두 개의 MESFET 중 하나는 바이어스를 동적영역에서 동작하도록 드레인을 접지시키고,  $V_{GS}$ 를 인가하면 입력이 증가함에 따라 출력은 선형적으로 증가하다가 포화점에서 감소하고, 위상지연은 증대된다.

나머지 하나에서 바이어스를 핀치오프 영역으로 인가하여 비선형 특성을 증대시키면 출력의 변화는 포화점이 높아지며, 위상지연이 감소하는 특성이 나타난다. 양쪽 경로를 통한 2개의 출력신호는 다시 90°하이브리드로 묶이게 되어 동상으로써 합쳐지는데, 출력 신호의 특성은 두 신호의 백터합성에 의해 전력증폭기의 특성과 역이 된다. 즉 출력에서 진폭이 감소되어 변동폭이 줄어들고 위상지연은 증가하는 형태로 일반적인 전치왜곡기의 비선형 특성이 나타나게 된다.

III. 설계 및 시뮬레이션

본 논문에서 제안한 공통 게이트 방식을 이용한 선형화기를 구성하는 부품을 Ansoft 사의 Serenade 8.5를 사용하여 설계하였으며, 설계된 선형화기의 회로도를 그림 3.에서 보여준다.

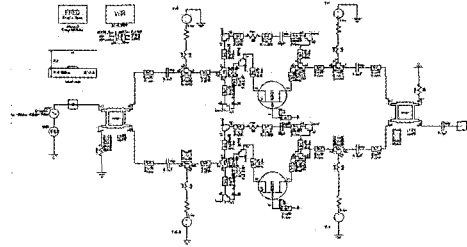


그림 3. 구성된 선형화기의 전체 회로

설계된 전치왜곡 선형화기를 중심 주파수 1.85 GHz에서 입력 신호레벨을 -10dBm에서부터 20 dBm까지 변화시킨 경우에 대하여 그림 4.는 윗단과 아랫단 MESFET의 진폭변화 특성을 나타내고 있다.

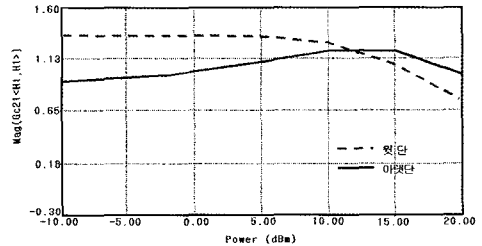


그림 4. 윗단과 아랫단 MESFET 입력대 출력 진폭변화

위의 그림 4.에서 보여주는 것과 같이 동적영역에서 동작하도록 바이어스를 인가한 윗단의 MESFET의 진폭변화 특성은 출력이 선형적으로 증가하다가 포화점에서 감소하는 형태의 비선형 특성을 나타내었다. 또한 핀치오프 영역에서 동작하도록 바이어스를 인가한 아랫단 MESFET의 진폭변화 특성은 출력이 서서히 증가하여 포화점이 높아졌으며 그 이후는 감소하는 비선형 특성을 나타내었다.

또한 그림 5.는 윗단과 아랫단의 위상변화를 보여주고 있다.

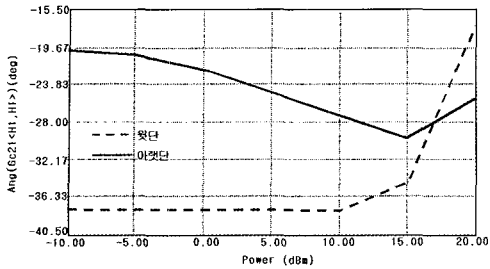


그림 5. 윗단과 아랫단 MESAET의 입력대 출력 위상변화

위의 그림 5.에서 보는 것과 같이 동적영역에서 동작하는 윗단의 MESAET의 위상변화 특성은 위상지연이 증가하는 형태의 비선형적인 출력 특성을 나타냄을 알 수 있으며, 또한 핀치오프영역에서 동작하는 아랫단 MESAET의 위상변화 특성은 위상지연이 비선형적으로 감소하는 형태의 출력특성을 나타냄을 알 수 있었다.

그림 6.과 그림 7.은 윗단과 아랫단의 MESAET를 통과한 RF신호가 90° 하이브리드를 통하여 결합된 출력신호를 진폭변화 특성과 위상변화 특성으로 구분하여 보여주고 있다.

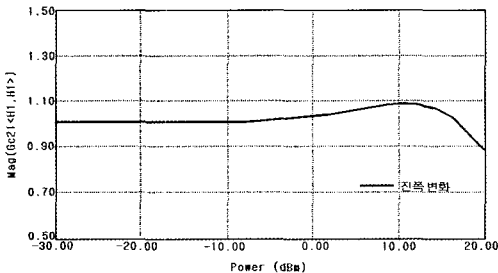


그림 6. 전치왜곡기의 입력대 출력 진폭변화

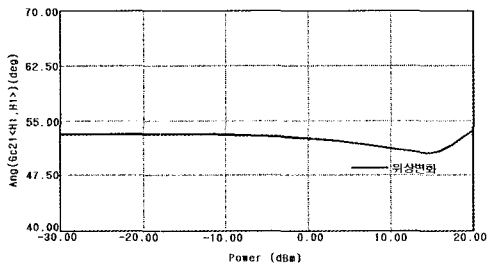


그림 7. 전치왜곡기의 입력대 출력 위상변화

위의 그림 6.과 그림 7.에서 보여주는 것과 같이 비선형 특성을 나타내는 MESAET의 출력신호가 90°하이브리드에 의해 동상으로 합쳐지기 때문에 두 신호의 벡터합성에 의하여 출력신호의 특성이 나타나게 된다. 따라서 출력신호의 진폭변화의 특성은 입력신호가 증가함에 따라서 전력증폭기의 특성과 역이 되는 출력신호의 변화 폭이 줄어들고 위상지연 역시 변화 폭이 감소하는 전치 왜곡기의 비선형 특성을 나타내게 된다.

그림 8.은 Ansoft 사의 Serenade를 이용하여 설계된 종단 전력 증폭기의 전체 회로도를 보여 주고 있다.

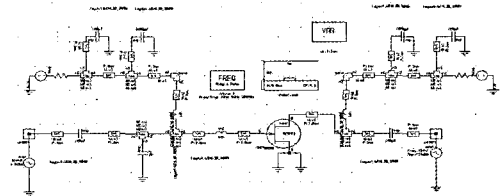


그림 8. SHP 0289HFET를 사용한 전력증폭기회로

본 논문에 의해서 제안되고 설계된 전치왜곡 선형화기 특성을 분석하기 위해서 Stanford SHP 0289HFET를 사용한 종단전력 증폭기를 이용하여 선형화기의 성능을 확인하였다.

종단 전력 증폭기에 설계에 사용된 HFET는 2GHz에서  $P_1dB=30dBm$ ,  $G_1dB=12.1dB$ ,  $V_{DS}=9V$ 이고,  $I_{DS}=300mA$ 의 바이어스 점에서 40%의 효율을 갖는 전력증폭용 트랜지스터이다.

#### IV. 측정결과 분석

전치왜곡 선형화기의 선형화를 검증하기 위하여 우선 종단전력증폭기의 앞단에 전치왜곡 선형화기를 연결하지 않았을 때의 결과와 연결한 후의 결과를 비교 분석하였다. 그러기 위해서 벡터 네트워크 분석기로 주파수 대역에 따른 입력전력에 대한 출력 전력의 변화를 S 파라미터를 측정하고, 입력전력을 신호 크기에 따라 발생시켜 증

폭기의 AM-AM과 AM-PM변화특성을 측정하였다.

그림 9와 그림 10은 측정결과로서 15dB를 갖는 중단전력증폭기의 입력단에 전치왜곡 선형화기 사용 전 진폭변화와 위상변화를 보여주고 있다.

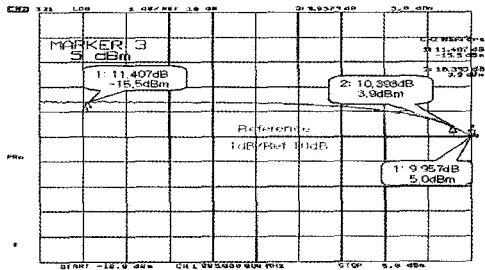


그림 9. 전치왜곡기 사용 전 진폭의 변화

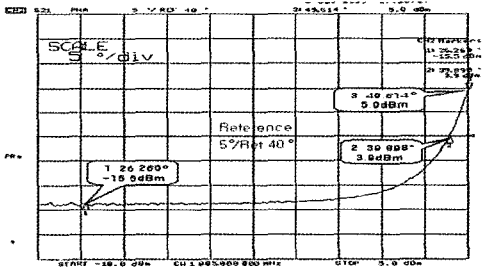


그림 10. 전치왜곡기 사용 전 위상의 변화

그림 9와 그림 10은 중심 주파수 1850MHz에서 입력 신호레벨을 -18.5dBm에서 5dBm까지 변화시킨 후 벡터 네트워크 분석기로 S-파라미터중 S21을 측정한 결과를 보여준다. 위의 두 개의 그림으로부터 알 수 있듯 전치왜곡 선형화기를 사용하지 않았을 때 진폭변화 특성의 경우 입력신호레벨에 대한 1dB 억압이 3.9dBm에서 10.393dBm를 나타내었다. 또한 위상변화 특성도 입력 신호레벨 5dBm부터 급격히 증가하여 위상변화가 23° 정도의 비선형 특성을 나타냄을 알 수 있었다.

다음으로 15dB를 갖는 중단전력증폭기의 입력단에 본 논문에서 제안한 전치왜곡 선형화기를 사용한 후의 진폭변화와 위상의 변화를 그림 11과 그림 12에서 보여주고 있다.

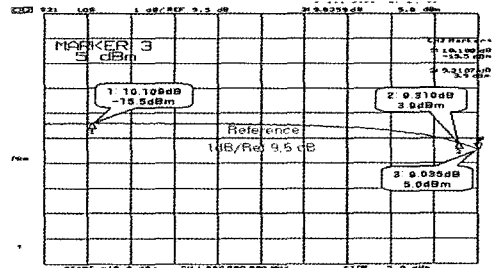


그림 11. 전치왜곡기 사용 후 진폭의 변화

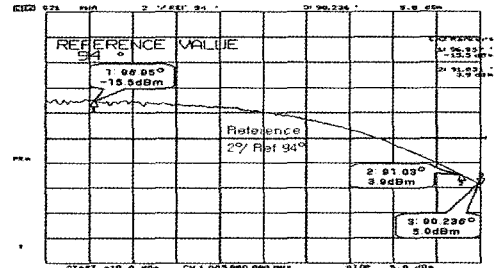


그림 12. 전치왜곡기 사용 후 위상의 변화

입력신호레벨을 -18dBm에서부터 5dBm까지 변화시킨 경우 진폭변화 특성과 위상변화 특성을 나타낸 것이다. 그림 11의 진폭변화 특성에서 입력신호레벨에 대한 1dB 억압점이 5.0dBm에서 9.035dBm를 나타내어 전반적인 AM-AM특성이 1.1dB정도로 선형성이 개선되었으며 전체 이득은 약 1dB 감소하는 특성을 나타내었다. 또한 그림 12의 위상변화 특성에서 입력신호레벨이 5dBm까지 변화할 경우 위상의 변화는 6°미만으로 변화 폭이 감소하여 전체적인 AM-PM특성이 17°개선되는 선형성을 얻을 수 있었다.

### V. 결론

본 연구에서는 MESFET의 공통 게이트를 이용하여 평형 구조의 전치왜곡 선형화기를 제작하고, 중단전력증폭기와 함께 결합하여 그 선형화기의 특성변화에 대한 성능을 실험하였다. 입력신호를 -18dBm에서부터 5dBm까지 증가시킨 결과 전체적인 이득은 1dB이하로 떨어졌지만 입력신호레벨에 대한 AM- AM변환특성이 1.1dB정도 개선되

는 효과를 얻었다. 또한 위상변화도 전치왜곡 선형화기를 사용한 경우 입력신호레벨에 따른 AM-PM변환특성이 약 17°정도 개선되는 효과를 확인하였다.

오늘날 디지털 변조방식으로 바뀌고 있는 통신 기기의 추세에 맞추어 고출력의 송신단의 선형 전력 증폭기에 대한 연구는 필수적으로 진행되어야 할 것이다. 또한 본 연구는 1W 출력의 PCS 대역의 전력증폭기에 대한 연구이므로 앞으로 더 높은 주파수인 WLL이나 IMT2000, GSM에 대한 연구와 출력을 향상시키는 연구가 병행하여 추진되어야 할 것이다.

## 저자 소개

### 김 갑 기

1980년 광운대학교 전자통신공학과 졸업  
1984년 건국대학교 대학원 전자공학과 공학석사  
1998년 건국대학교 대학원 전자공학과 공학박사  
2001~2002년 뉴욕시립대학 전자공학과 연구교수  
1975년~현재 목포해양대학교 해양전자통신공학부 교수  
※ 관심분야 : 마이크로파 통신, 초고주파 회로설계

## 참고 문헌

- [1] T.S. Rappaport , Wireless communication, Prentice Hall, 1991.
- [2] HP application Note 1207, " Test CDMA Base Station Amplifiers "
- [3] Tri T. Ha, Solid state microwave amplifier design, Johe Wiely & Sons Inc. 1981.
- [4] M. Johnson, M. Faulkner "linearization of multi-carrier power amplifier," IEEE 1993.
- [5] Stephen A. Mass, Nonlinear Microwave Circuit, Artech House, 1996.
- [6] Inder Bahl and Prakash Bhartla, Microwave Solid State Circuit Design, Wiley,
- [7] 오태규. "전력증폭기용 프리디스토터의 비선형특성에 관한 연구". 통신 및 신호처리소사이어티 추계학술대회 논문집. 2002년