

기술 특 집

플라즈마 디스플레이 고화질 기술

이호준, 김동현, 박정후 (부산대학교 전자전기정보컴퓨터공학부)

[표 1] 주요 고화질화 기술

I. 서 론

대형, 초박형의 스마트한 벽걸이 TV로 특징 지워지는 플라즈마 디스플레이는 초기 전시, 업무용에서 부터 시작하여 이제 본격적인 가정용으로 성공적인 시장진입을 하고 있다. 1980년대 후반 칼라화에 성공한 후 90년대 초반부터 다양한 기술적 breakthrough를 이루어 현재는 ac 3전극 면방전형이 PDP TV의 주류를 이루고 있다. 패널 및 세트메이커의 입장에서 볼 때, 대량생산이 처음 시작되던 시기에 가장 중요했던 부분은 화질, 전력(효율), 저가격화 순이었다. 현재는 화질의 상당한 진전을 이루어 저가격화와 효율의 개선을 매우 중시하는 입장이 되고 있다. 그러나 이것은 고화질화에 대한 연구의 필요성이 감소한 것이 아니라 나머지 문제의 해결이 더욱 시급한 과제가 되었기 때문이다. 대학이나 연구소에서는 여전히 화질과 효율의 향상에 대부분의 노력을 투입하고 있다.

‘화질’이라고 하는 것은 상당히 주관적인 것이어서 소위 스펙상의 수치가 실제 수요자가 느낌을 그대로 반영하는 것은 아니지만 대체로 밝기, 명암비, 색재현성, 해상도, 동화상 표현력 등의 항목으로 대별된다. 본 고에서는 화질향상에 기여하는 중요 기술들의 간단한 리뷰와 부산대에서 개발된 기술을 소개하고 앞으로 더욱 연구되어야 할 부분들을 나름대로 제시하고자 한다.

II. 중요 고화질 기술

[표 1]은 화질을 평가할 수 있는 세부항목과 그에 따른 중요기술을 정리한 것이다.

1. 고휘도 기술

높은 휘도는 현재 대화면 디스플레이들 중에서 PDP가 비교우위에 있는 부분이다. 고휘도 기술은 크게 절대 휘도 및

화질평가 항목	중요기술	기술의 경향
고휘도	PLE High Xe Partial Pressure	전체휘도레벨 조절에 의한 피크 휘도 증가 방전셀자체의 휘도, 효율 증가 리셋 및 어드레스 구간 단축에 의한 유지방전 비율 향상
명암비	Selective Reset Black Stripe 저반사 필터	리셋광 억제를 통한 암실 명암비 향상 외공의 반사율 저감을 통한 명실 명암비 향상
해상도	폐쇄형 격벽 ALiS 패널	광(방전)간섭 억제를 통한 수직 해상도 향상 전극공유 및 시분할을 통한 High Definition 대응
계조표현	Partial Scan Line Doubling	서브필드수의 증가 화상정보 코딩의 최적화
색순도 (색온도)	CCF (매입형 칼라필터) 비대칭셀	광필터를 통한 최종 출력광의 색순도 증가 RGB 형광체 효율 불균일 보상
동화상 의사운곽	서브필드의 순차배치 오차확산	서브필드 배치의 최적화 화상정보 코딩의 최적화

상대 휘도 향상의 두가지 측면으로 나누어 생각할 수 있다. 절대휘도의 향상은 단위셀에서 방전특성의 개선, 형광체 효율향상, 개구율 향상 등 패널제작 및 기본 방전제어기술의 고도화를 통해 이루어지며 상대 휘도의 향상은 전체 화면의 평균 밝기에 따른 서브필드의 수와 유지방전 펄스수의 제어를 통해 달성된다. PLE(Peak Luminance Enhancement, NEC 개발) 또는 AI(Adaptive Brightness Intensifier, Panasonic 개발)로 불리워지는 기술들이 여기에 해당한다^[1]. 전체적으로 낮은 평균 휘도 레벨을 가지는 화면의 경우 서브필드의 수를 줄이고 유지펄스 수를 증가시키는 방법을 통해 높은 상대휘도를 얻게 된다. 이러한 구동법은 본래 패널소비전력의 균일화를 위해 개발된 측면이 있다.

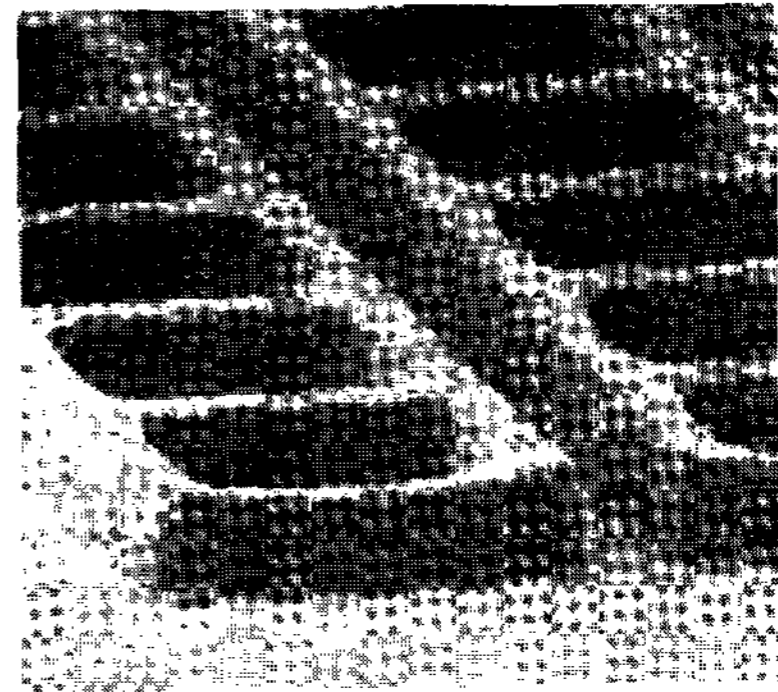
장기적으로 볼 때 PDP 자체의 최대 휘도, 효율을 증대시키는 것이 고휘도화의 주된 경향이라 할 수 있겠다.

2. 고명암비 기술

PDP의 개발초기에 AC형이 간단한 구조등의 장점에도 불구하고 동화상 구현에 장애가 되었던 것은 DC형에 비해 느린 동작속도 였다. NEC가 1991년에 AC 면방전형의 풀칼라 PDP를 보고 하였는데 정기적인 예비방전을 통해 셀을 활성화 함으로서 고속동작을 가능케 한 점이 당시의 중요한 포인트였다. 현재 제품화된 패널역시 정기적인 리셋 방전을 행하여 균일한 벽전하 상태를 만들고 Priming 입자를 제공 함으로서 동화상 구현이 가능한 어드레싱을 보장하고 있다. 따라서 리셋과정은 AC형의 구동안정성에 필수적인 부분이라 할 수 있으나 이 구간에서의 방전은 화상 데이터와는 관계없는 배경광을 발생시키므로 명암비를 제한하는 요인이 된다. 결국 암실 명암비 개선은 배경광의 억제 정도에 의해 결정된다. 배경광 억제의 방향은 리셋방전 자체의 제어와 구동방법의 개선으로 나누어지는데 전자에 해당하는 대표적인 예로는 Ramp형 리셋을 들 수 있고 후자의 예로는 마쯔시타의 "Real Black"이라 불리워지는 기술이다. 이 기술은 이전 서브필드에 방전이 있었던 셀들만 초기화 방전을 행하게 함으로서 전체 배경광 수준을 크게 낮추어 암실 명암비 3000:1을 달성하고 있다.^[1] 가정용 TV라는 용도의 관점에서 보면 암실 명암비보다 더욱 중요한 것은 명실 명암비라 할 수 있다. 높은 명실 명암비를 얻기 위해서는 밝은 방에서도 패널의 깊은 흑색성이 보장되어야 한다. 명실 명암비를 증대시키기 위해서 주로 사용되고 있는 방법은 저반사 필터, Black Stripe 등의 채용이다.

3. 고해상도 기술

PDP의 최초 목표시장인 40인치 이상의 TV용 대형 디스플레이에 있어서 현재 주종을 이루고 있는 것은 16:9의 종횡비를 가진 WXGA급이라 할 수 있는데 1920×1080 화소의 Full High Definition TV의 실현을 위해 고정세 패널에 대한 연구가 지속적으로 이루어지고 있다. 고정세 기술의 경향은 폐쇄구조의 채용을 통한 수직해상도 개선이다. 종래의 스트라이프 구조는 수직 격벽이 없는 구조이므로 간단하다는 장점이 있으나 방전 및 발광이 완전 독립적이지 못하고 cross-talk이 있어 고해상도를 얻는데 장애가 되었다. 대표적인 예로서는 파이오니아사의 Waffle 구조^[2] [그림 1], 서울대의 SDR 구조 등이 있다. 흥미로운 사실은 이런 구조들이 개발된 직접적인 동기가 해상도 만의 개선에 있었던 것이 아니라는 점이다. 파이오니아사의 경우 양산개발 초기에 수율 문제로 상당히 어려움을 겪었는데 그 주요 원인 중의 하나가 유전체 void에 의한 버스 전극의 단선이었다. 상하가 폐쇄된 구조에서는 버스전극을 격벽위로 달리게 할 수 있어 수율의 향상에도 많은 기여를 하였다. 이 구조는 또한 형광체 도포면의 증대에 따른 효율의 향상도 꾀할 수 있었다. 폐쇄구조가 가지는 단점으로는 배기 및 가스 봉입공정의 어려움을 들 수 있는데 후찌쓰사의 meander 구조^[3]와 같이 개방형과 폐쇄형의 중간형을 취하거나 격벽 위에 흡



[그림 1] 수직해상도 증가효과가 있는 폐쇄구조의 일례 (파이오니아사의 와플구조)

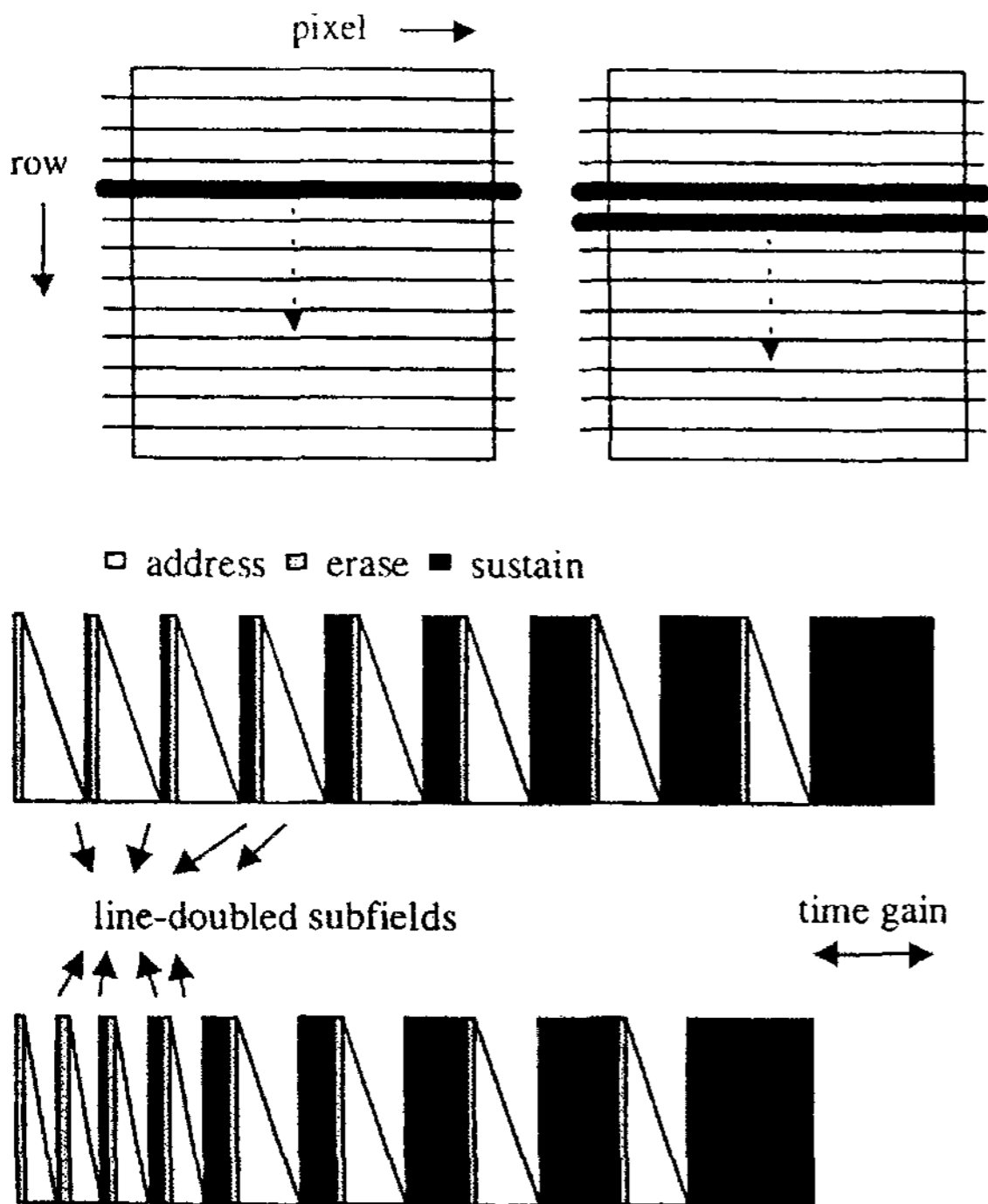
을 파는 형태로 문제를 해결하고 있다.

고해상도 화면을 표시하는데 중요한 기술로 인정받고 있는 것 중의 하나는 FHP의 ALiS (Alternate Lighting of Surface Method) 패널이다.^[3] 후지쯔에서는 이 방식을 개발하여 1998년에 25인치형 SXGA급 고정세 PDP를 만들었다. ALiS 방식은 등간격의 두 전극에서 한 화면을 두 개의 Sub 프레임으로 나누고 이를 X_n-Y_n 전극방전 및 $X_{n+1}-Y_n$ 전극 방전으로 분할 표시하는 방식으로 NTSC 방식의 Interlaced 디스플레이와 유사한 구조이다. 이를 통해 개구율을 높이고 배 정도의 고정화를 이룰 수 있었다. 이방식은 패널제작이 쉬운 반면 벽전하 컨트롤문제 때문에 문제개발 초기에는 상당히 회의적이었으나 이런 어려움을 극복하고 현재 양산중에 있다. 그러나 한 화면을 시간적으로 분리해야 하므로 진정한 의미의 고정세화라고 하기에는 부족한 면이 있다고 하겠다. ALiS 패널의 또 다른 이점은 셀의 방전 부하가 최대 1/2로 감소하기 때문에 그 만큼 패널의 수명을 증가시키는 효과이다. 실제 중복방전 부분을 고려하면 약 1.7배의 수명 증대효과가 있다고 보고되고 있다. ALiS 방식의 패널로 제작된 최초의 TV세트는 2000년 후반기에 42인치 모델로서 히타치에서 발매되었다.

전체적으로 볼 때 PDP에 있어서 고정세화 문제는 패터닝 등의 패널제작상의 문제이기 보다는 셀의 미소화에 수반되는 휘도와 효율의 감소를 어떻게 극복하느냐가 관건이 된다.

4. 계조표현력

AC PDP의 계조표현은 기본적으로 서브필드 분할에 의한 Pulse number modulation을 통해 이루어진다. 따라서 높은 계조 표현력을 얻기 위해서는 서브필드의 수를 증가시켜야 하나 그에 따라 초기화와 어드레싱 시간이 비례하여 증가하므로 제한이 따르게 된다. 결국 안정적이면서도 고속의 초기화나 어드레싱이 필요하게 된다. 서브필드 수를 증가시키는 방법의 하나로 [그림 2]에서 보듯이 전체 서브필드 중 일부분은, 두 개의 스캔라인을 하나로 묶어 동일한 데이터를 기입하는 형태의 구동법 (bit line doubling)이 제안되고 있다.^[4] 이 방식은 해상도와 trade-off 관계를 가지게 되나 신호처리의 최적화를 통해 해상도 열화를 최소화하는 방향으로 연구가 되고 있다.



[그림 2] 일부분의 서브필드에서 두 개의 스캔라인을 하나로 묶어 동시에 scan하고 최적화된 화상 coding으로 계조 표현력을 향상시키는 방법^[4]

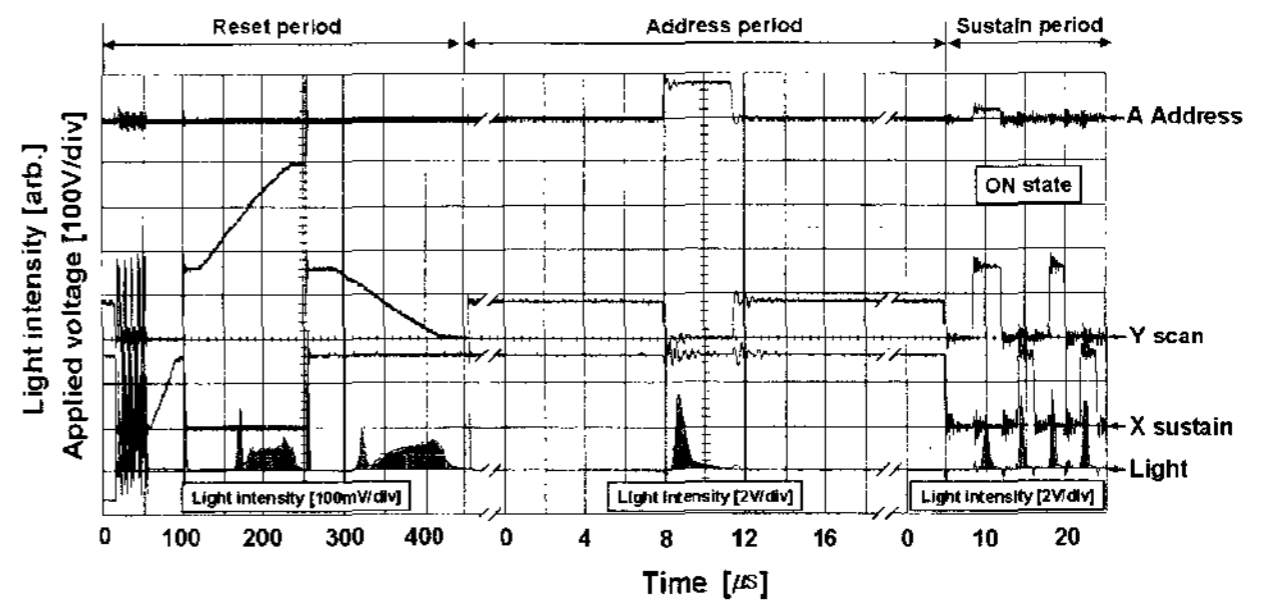
PDP에서는 저휘도에서의 계조 표현력향상 문제가 특히 중요하게 대두되고 있다. NTSC 방식에서는 원래의 화상신호를 CRT 특성에 맞게 보정(감마보정)하여 송출하게 되는데 PDP의 계조 입출력특성은 선형적인 관계이므로 다시 역감마 보정이 필요하게 된다. 이 때 저휘도에서의 계조 열화가 발생한다. 또한 사람의 인지휘도(밝기, Brightness)는 낮은 휘도에서 계조변화에 대한 민감도가 높아지므로 저휘도 계조표현에 더욱 세심한 주의를 기울여야 한다. 저휘도 계조표현에 비교적 상대적인 장점을 지니는 기술로는 파이오니어사 CLEAR(High Contrast Low Energy and Reduction of false contour) 구동법을 들 수 있다.^[2] 이 방식은 저휘도 서브필드와 고휘도 서브필드를 시간적으로 연속하여 배치하므로써 의사윤곽을 저감하고 리셋 방전의 회수를 줄여 명암비를 향상시킴을 주목적으로 하는 구동방법이지만 패널의 계조표현 특성을 CRT와 같이 비선형으로 만들기 쉬운 장점도 있어 신호처리부에서 역감마 보정없이 패널구동을 가능케 한다는 측면에서 주목할 만하다.

5. 부산대에서의 고화질화 연구

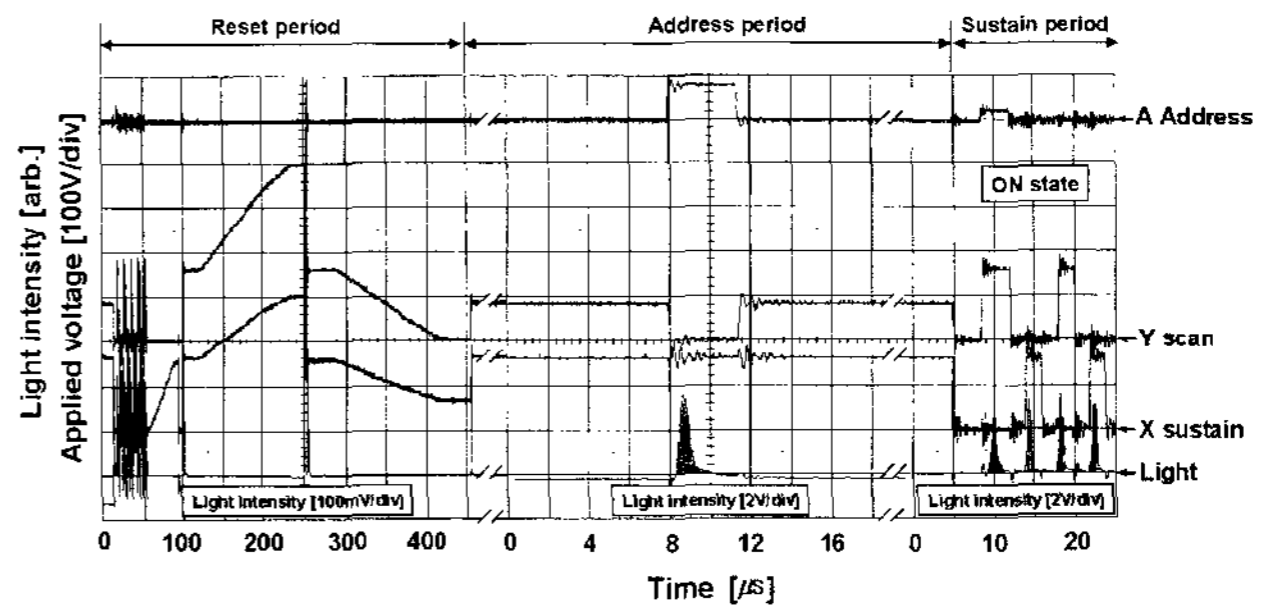
1) 높은 암실 명암비를 가지는 새로운 구동법

(Improved Waveform of Contrast ratio, ICR)^[5]

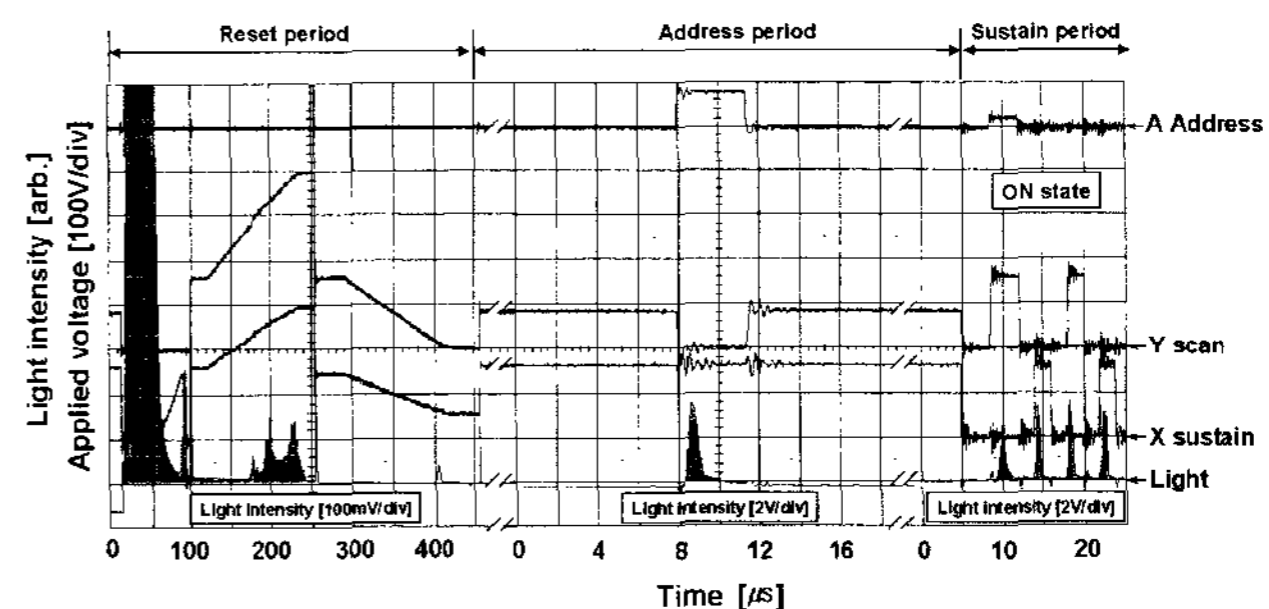
앞 절에서 설명한 바와 같이 높은 명암비를 가지기 위해서는 배경광의 최소화가 요구된다. ICR 구동법에서는 첫번째 서브필드에서는 전셀의 초기화를 행하고 2번째 셀 부터는 이전에 방전이 있었던 셀에서만 방전이 일어나도록 한다. 이러한 선택적 리셋의 아이디어는 마쯔시타사의 그것과 비



[그림 3(a)] 일반적인 Ramp 리셋에 의한 구동예 : 이전 서브필드에서 방전이 없어도 리셋 방전이 일어나고 있다.

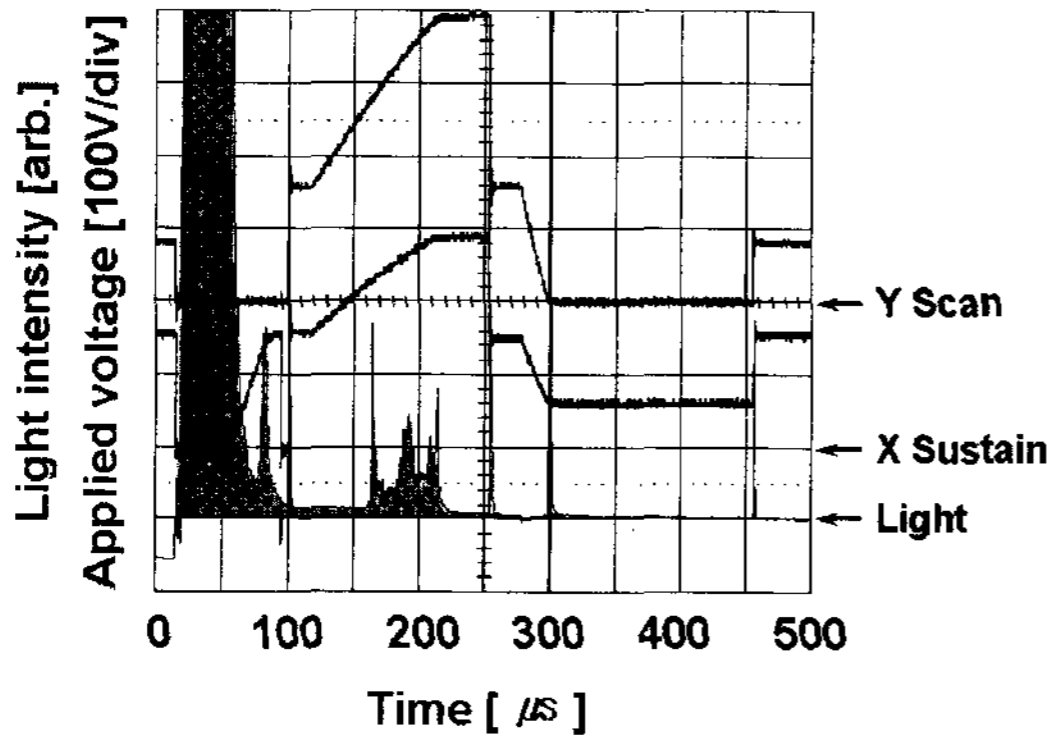


[그림 3(b)] 부산대에서 제안된 암실명암비 개선을 위한 구동법에 의한 구동예 : 이전 방전이 없는 경우에 리셋 방전 없이 초기벽전하를 가지고 성공적인 어드레스가 되고 있다. 서스테인 전극이 플로팅되어 scan 전극전압의 약 60% 차지하고 있다.



[그림 3(c)] 부산대에서 제안된 암실명암비 개선을 위한 구동법에 의한 구동예 : 이전 서브필드에서 방전이 있었던 경우 대향방전을 통해 리셋이 이루어지고 어드레스도 성공적으로 수행되고 있다.

슷하지만 ICR의 경우는 대향방전을 통한 리셋이 행해진다는 차이점이 있다. [그림 3]은 구동파형을 보여준다. 종래의 리셋 방법 유사하게 보이지만 리셋 업 다운구간에서 유지전극을 플로팅시켜 용량결합에 의해 스캔전극 전압을 추종하게 하거나 스캔전압과 같은 전압을 인가하는 간단한 개량으로 쉽게 구현할 수 있다. 이전 서브필드에서 방전이 없었던 셀의 경우 초기리셋에서 형성된 벽전하를 그대로 가지고 있게 되므로 어드레스 전극에는 높은 양의 벽전압을 보유하고 있어 대향 방전이 일어나지 않게 되며 스캔전극과 서스테인 전극 사이에서도 동일전압 또는 유사전압이 인가되어 방전이 개시되지 않는다. 반면 방전이 있었던 셀에서는 낮은 어드레스 벽전압과 스캔-서스테인 전극 사이의 소거방전에 의

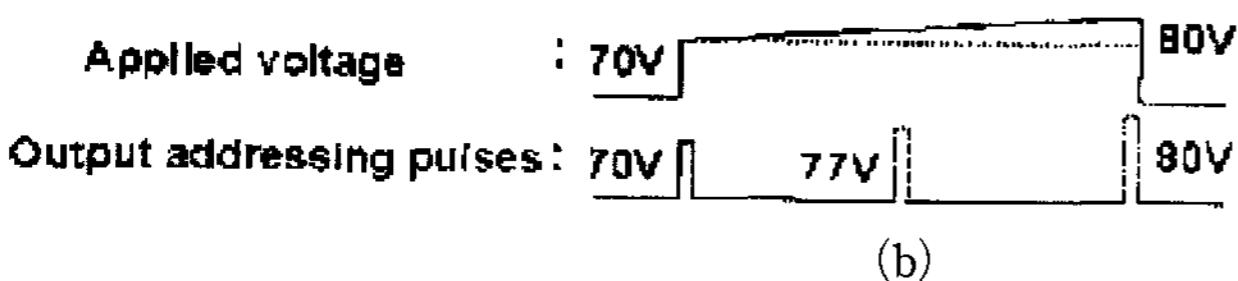
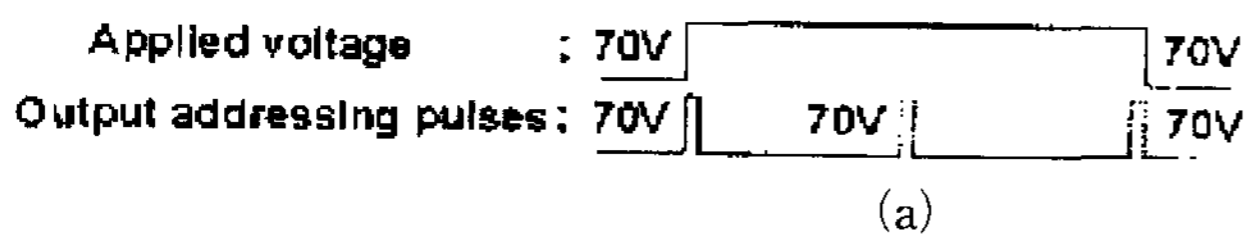


[그림 4] Ramp down 기울기를 증가시켜 Reset 구간의 단축이 가능함을 보여주고 있다.

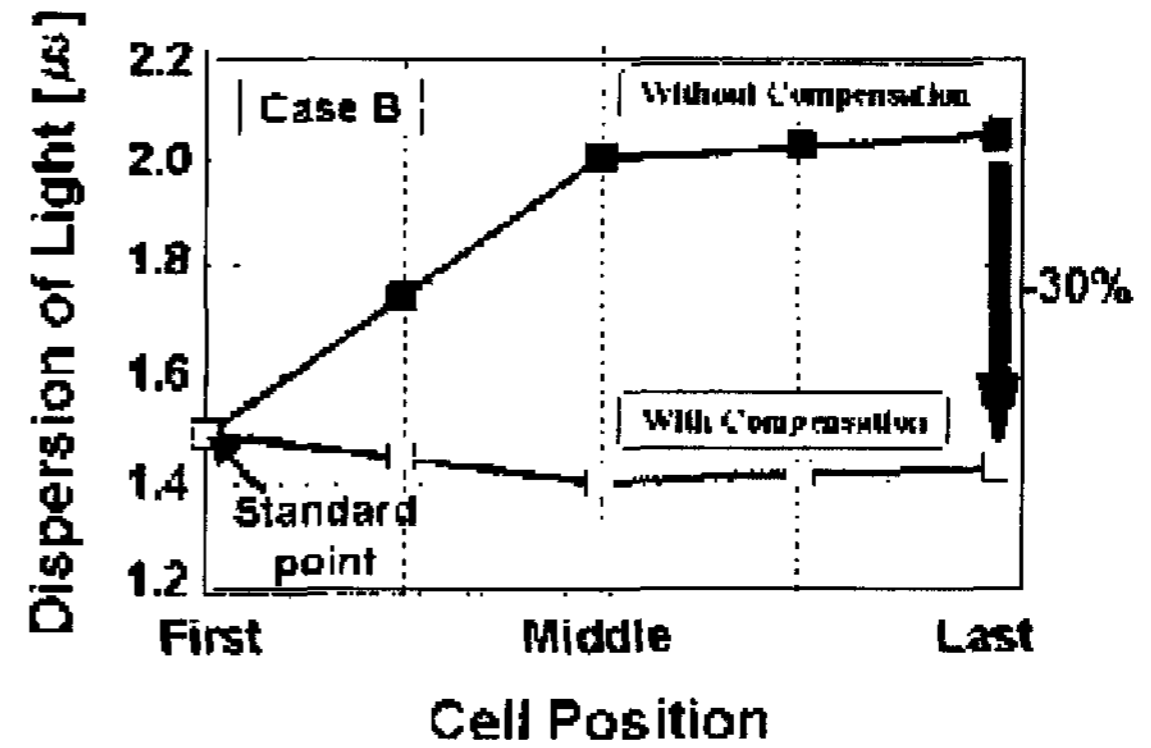
해 그림에서 보는 것처럼 같이 방전이 일어나게 된다. 이 구동방식의 동적마진은 종래 방법의 그것과 크게 차이 나지 않으나 동작점이 약간 증가하는 것으로 측정되었다. 이 기술은 Ramp down 기울기를 증가시켜 리셋 시간을 단축할 수 있다는 장점이 있다. [그림 4]는 종래 파형의 Ramp Down 기울기인 1-2uV/sec에 비해 대폭 증가된 약 8uV/sec의 기울기에서도 방전이 없이 Ramp Up 기간 동안 형성시킨 벽 전하를 유지할 수 있음을 보여주고 있다. 이 방법이 상용패널에 적용될 경우 3000:1 이상의 암실 명암비를 얻을 수 있을 것으로 보여진다.

2) Ramp 어드레싱 기법^[6]

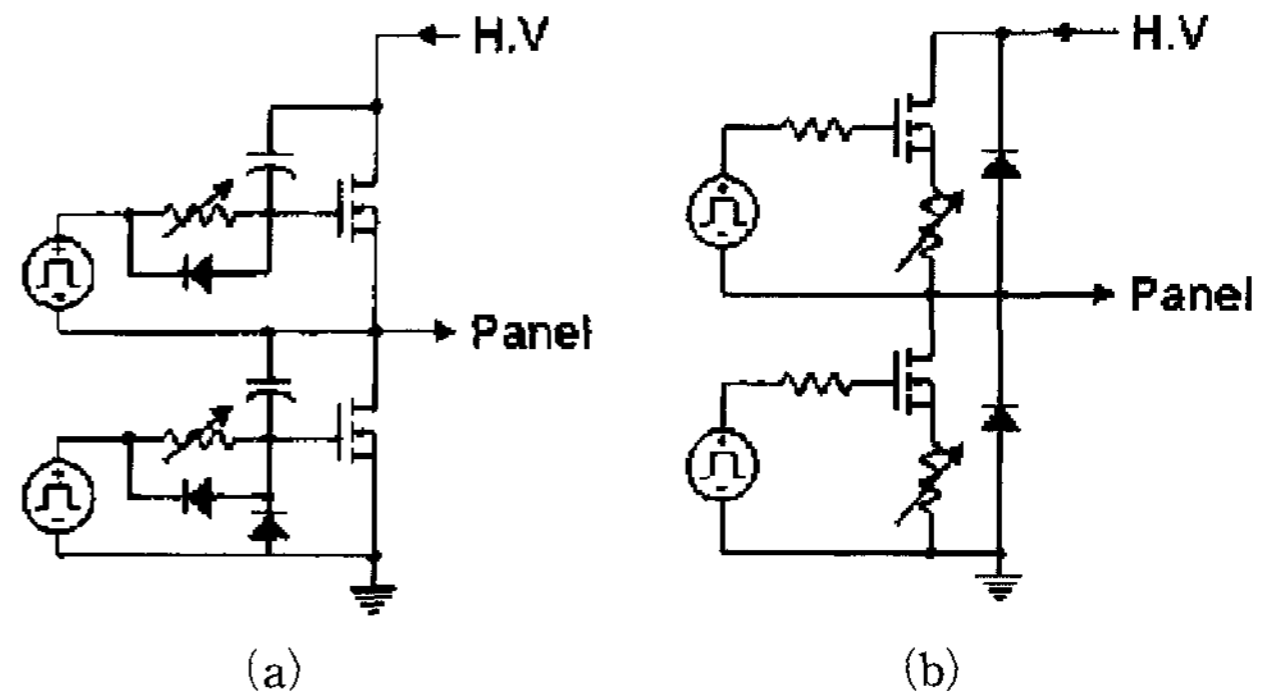
리셋방전후 한 서브필드를 scan-addressing 할 때 후반 line으로 갈수록 Priming 등의 효과가 감소하므로 동일 전압으로 어드레싱하는 경우 방전의 시간지연이 길어지고 방전분산이 커지게 된다. 열악한 동작 조건하에서는 어드레스 실패가 일어나기도 한다. 이를 방지하기 위해 전체적인 어드레스 전압을 상승시키는 경우 초반부 스캔라인에서는 최적의 어드레스 전압 이상의 크기가 인가되므로 cross-talk이나 다른 오방전의 우려가 있다. 이러한 문제점을 해결하고 안정정인 고화질을 얻기 위해 Ramp 어드레싱 기법이 제안되었다. 이 방법의 아이디어는 [그림 5]에서 보는 바와 같이 선형적으로 증가하는 보상전압을 기준 어드레스전압에 더해서 인가함으로써 후반부로 갈수록 불리해지는 어드레스 환경을 최적화 해주는 것이다. [그림 6]에서 보듯이 방전분산을 현저히 감소시킬 수 있음을 알 수 있고 이를 통해 더욱



[그림 5] 순차적으로 증가하는 어드레스 전압인가 파형의 예



[그림 6] 순차증가 어드레스 전압 구동방식에 의한 어드레스 광분산 감소



[그림 7] 통상적인 전압제어 리셋을 위한 스캔적극 스의칭회로의 구현예(a) 및 전류제어 리셋을 위한 스위칭회로 구현예(b)

빠른 어드레싱도 가능하게 된다.

3) 전류제어 Ramp Reset 기법^[7]

현재 주로 사용되고 있는 리셋 방법중 하나인 Ramp 리셋에서는 패널에 인가되는 전압을 조절하게 되는데 이 경우 오방전없이 리셋을 하기 위해서 인가되는 전압의 상승률을 일정값 이하로 유지해야 한다. 이것은 방전전류의 급격한 증가를 억제함으로써 방전의 전류-전압특성이 negative resistance 영역으로 급격히 성장하는 것을 제어하기 위함이다. 전류제어 Ramp 리셋기법은 패널전류에 따라 전압의 상승속도가 달라지도록 하여 급격한 전류의 증가를 직접적으로 제한하는 방법이다. [그림 7]에서 보여지는 바와 같이 간단한 회로구성을 통해 쉽게 구현이 가능하다. 이 방법이 가지는 가장 큰 이점은 리셋 시간의 단축이다.

III. 맺음말

앞 장에서 고화질화 기술에 대한 기본적이고 중요한 기술들에 대해 간략히 살펴 보았다. 현재 PDP가 가정용 TV로 발매되고 있다는 사실은 개발 초기에 비해 대폭적인 화질의 향상을 이루었기 때문에 가능한 것이지만 이제는 저소비 전력화, 저가격화와 동시에 화질향상을 이루어야 하므로 요구

되는 기술의 난이도는 점점 증가하리라 예상된다. 본문에서 언급되었던 기술적 과제 이외에도 가혹한 동작영역에서의 오방전 문제나 잔상문제 등에 대한 심도있는 연구가 진행되어야 할 것으로 생각된다.

참 고 문 헌

- [1] 河村正行 “よくわかる プラズマテレビ PDP” 電波新聞社, pp.115-154
- [2] Yoichi Sato, Kimio Amemiya, Nobuhiko Saegusa and Masataka Uchidoi, SID' 2002 pp.1060-1063 (2002)
- [3] Y. Kanazawa, *et al.*, “High Resolution Interlaced Addressing for Plasma Display,” in *SID '01 Digest*, pp.1236-1239, 2001
- [4] J. Hoppenbrouwers, R. van Dijk and T. Holtslag F. Laffargue, SID '01 pp.1142-1145
- [5] Chung-Hoo Park; Sung-Hyun Lee; Dong-Hyun Kim; Jae-Hwa Ryu; Ho-Jun Lee Electron Devices, IEEE Transactions on, Volume : 49 Issue : 5, May 2002 Page(s) : 782-786
- [6] Chung-Hoo Park; Sung-Hyun Lee; Dong-Hyun Kim; Jae-Hwa Ryu; Ho-Jun Lee Electron Devices, IEEE Transactions on, Volume : 49 Issue : 7, July 2002 Page(s) : 1143-1150
- [7] S.H. Lee, D.H. Kim, C.H. Park, IDW '01 pp.1009-1012 (2001)