

A multilevel PWM Inverter for Harmonics Reduction

姜 弼 淳* · 朴 晟 濬** · 金 喆 禹***

(Feel-Soon Kang · Sung-Jun Park · Cheul-U Kim)

Abstract - In this paper, a multilevel PWM inverter employing a cascaded transformer is presented to reduce the harmonics of output voltage and load currents. The proposed PWM inverter consists of two full-bridge modules and their corresponding transformers. The secondaries of each transformer are series-connected. So continuous output voltage levels can be synthesized from the suitable selection of the turns ratio of transformer. And it appears an integral ratio to input DC source. Because of the cascaded connection of transformers, output filter inductor is not necessary. The operational principles and analysis are explained, and it is compared with a conventional isolated H-bridge PWM inverter. The validity of proposed multilevel inverter is verified through simulated and experimental waveform and their FFT results.

Key Words : Multilevel PWM inverter, total harmonic distortion

1. 서 론

산업의 발전과 더불어 인간생활의 질적 향상을 위한 통신 장치의 급증, 인텔리전트 빌딩의 증가 및 의료기기의 보급이 증가하고 있고, 공장자동화를 위한 FA(factory automation) 기기 및 HA(home automation)를 위한 기기의 보급이 확대되고 있다. 이러한 중요장비의 보급이 확대됨에 전원 품질에 대한 관심이 증가하고 있다. 출력 전압과 주파수를 동시에 제어할 수 있는 장점을 가지고 있는 PWM 인버터는 다양한 산업분야에서 광범위하게 이용되고 있다. 그러나 인버터의 출력 파형에 존재하는 기본파 성분 이외의 고조파 성분은 전동기 소음 및 토크 맥동의 발생, 전자유도 장애, 각종 계전기들의 오동작 등을 발생시키는 원인이 된다 [1]-[4]. 또한 인버터의 정격은 스위칭 소자의 전류 정격으로 제한되며, 이로 인하여 필터부를 가진 인버터에서 전동기를 기동할 경우 순간적인 큰 기동전류로 인해 인버터는 큰 전류 정격의 스위칭 소자를 요구하게 된다. 최근 이러한 원인들을 제거하기 위해서 인버터 자체에서 발생하는 고조파 성분을 최대한 억제하기 위한 연구와 한시적인 전류 정격 상승을 보상할 수 있는 연구가 활발히 진행되고 있다 [5]-[8]. 인버터 출력단에 LC 필터를 설치하여 고조파를 저감시키는 방법이 있으나 출력전압의 제어 응답 특성을 떨어뜨리고 대용량 시스템에서는 크

기 및 비용 증가 등의 단점이 발생하게 된다. 따라서 인버터 출력단에 큰 필터를 사용하지 않고, 고조파 성분을 억제하기 위한 연구들 중 출력 전압에 다수의 레벨을 형성시켜 2 레벨이나 3 레벨에 비하여 정현파에 가까운 출력 전압을 얻을 수 있는 다중(multi) 레벨 인버터에 관한 연구가 활발히 진행되고 있다. 다중 레벨 방식은 소자수 증대에 따른 가격 상승의 단점으로 고압 인버터에서만 이용되어 왔지만, 최근 범용 인버터에도 점차 적용되는 추세이다. 다중 레벨 인버터는 크게 절연된 다이오드클램프 방식을 적용하여 출력 레벨을 형성하는 diode clamped circuit (DCC), 프러팅 상태의 분리된 커패시터를 이용하여 출력 레벨을 형성하는 flying capacitor circuit (FCC), 풀-브리지 모듈을 연속적으로 결합시킨 isolated H-bridge circuit (IHC) 형태의 세 가지로 구분될 수 있다 [1]-[4]. 일반적으로 이들 회로는 저전압 스위칭 소자를 이용하여 고전압을 형성하는데 그 주요점을 두고 있으며, 직렬로 연결된 스위치들이 연속적으로 스위칭 되어 요구되는 출력 전압을 계단 형태로 생성하게 된다. 다이오드클램프 방식(DCC)은 각 5 레벨의 생성을 위해서 4개의 스위치 소자와 커패시터, 그리고 다이오드의 조합이 필요하다. 각 커패시터의 전압은 DC 링크단의 1/4이며, DC 링크 커패시터의 전압의 균형을 제어하여야 한다. 소량의 고조파와 낮은 dv/dt라는 장점을 가지지만 복잡한 PWM 제어가 요구되고, 다이오드의 개수가 증가하는 단점을 가진다 [1]-[4],[9],[10]. 플라잉 커패시터(FCC) 방식은 5 레벨을 형성하기 위한 4E, 3E, 2E, E로 분리된 커패시터 층들을 가지게 되며, 여기서 전압 4E는 입력단으로부터 충전되고, 나머지 커패시터들은 접지로부터 플로팅 된 상태로 동작하게 되므로 flying capacitor라는 용어를 사용하게 된다. 비교적 적은 소자로 다중 레벨을 구성할 수 있고, 3 레벨 인버터에 비하여 커패시터 전압의 균형 제어가

* 正 會 員 : 釜山大學交 電氣工學科 博士課程

** 正 會 員 : 東明大學 電氣工學科 助教授 · 工博

*** 正 會 員 : 釜山大學交 電氣工學科 教授 · 工博

接受日字 : 2002年 7月 23日

最終完了 : 2002年 9月 16日

간단한 장점을 가지지만 decoupling 커패시터 사이에서 발생할 수 있는 공진이 문제시 될 수 있고, 제어가 다소 복잡하며, 다수의 커패시터로 인한 전체 시스템 부피가 증가하는 단점을 가진다 [4],[8],[11],[12]. 풀-브리지 모듈의 직렬 결합 (IHC) 방식은 저압의 풀-브리지 형태의 회로를 직렬로 연결하여 독립된 DC 링크단을 가지는 셀들로 구성되며, 모듈화 설계가 가능하다. 따라서 최종 출력 상전압은 직렬로 연결된 각 풀-브리지 회로의 출력전압의 합과 같아 출력전압의 다중 레벨화가 가능하게 된다. 그러나, 독립된 DC 링크 전압을 공급해야하므로 전원 분리를 위한 다권선 변압기와 각 모듈을 구성하기 위한 소자의 증가는 가격의 상승을 초래하는 문제점으로 작용하게 된다 [2]-[4],[13]. 본 논문에서는 출력단에 필터를 부가하지 않고 출력 고조파 성분을 억제하기 위한 한 방법으로 변압기의 직렬 조합에 의한 다중 레벨 PWM 인버터를 제안한다. 제안된 인버터는 원하는 전압 레벨을 형성하기 위한 두 개의 풀-브리지 모듈과 2 대의 변압기로 구성된다. 변압기의 권수비를 적절히 선택하면 직류 전원에 대한 정수비의 연속적인 전압 레벨의 발생이 가능하고, 변압기의 직렬 운전으로 필터용 인덕터가 필요 없기 때문에 경제적인 면에서 장점을 가진다. 제안된 다중 레벨 인버터의 검증은 위해서 UPS용 24 [V] 직류 전원에서 220 [V] 교류전원을 발생시킬 수 있는 인버터의 시작품을 제작하고 실험을 통하여 타당성을 검증하고, 동일한 레벨 수를 형성할 수 있고 다양한 장점을 가지는 기존의 풀-브리지 모듈의 직렬 결합 방식과의 비교를 통해서 제안하는 다중 레벨 PWM 인버터의 경제성과 범용 인버터로서의 가능성을 알아보려고 한다.

2. 기존의 Cascaded형 다중 레벨 PWM 인버터

그림 1은 기존의 풀-브리지 모듈의 직렬결합 방식에 의한 다중 레벨 PWM 인버터의 구성도와 출력 전압 파형을 나타낸다. 그림 1(a)의 H-bridge cell은 단상 풀-브리지 인버터로 구성되며, 9개의 출력전압 레벨을 형성할 수 있는 회로도 보여준다. 이 인버터의 출력전압 V_n 은 인버터의 스위칭 소자의 온·오프에 따라 +Vdc, 0, -Vdc의 3가지 전압을 발생시킬 수 있어 승압형 또는 강압형 인버터로 많이 사용되고 있다. 이러한 인버터에서 출력전압을 정현적으로 발생하기 위해서 사용되는 일반적인 방식은 PWM 스위칭 방식이다. PWM 스위칭 방식에서 인버터 출력 파형의 고조파 성분 제거를 위해서는 필터회로를 추가하거나 스위칭 주파수를 올리는 방법을 사용하고 있다. 그러나 이러한 방법은 근본적인 대책이 될 수 없다. 스위칭 주파수를 올리지 않는 상태에서 인버터 출력 파형의 고조파 성분 제거를 위해서는 인버터의 출력전압의 레벨이 많이 존재하여야 한다. 그림 1(a)에 나타난 풀-브리지 모듈의 직렬 결합에 의한 다중 레벨 인버터는 다이오드 클램프 방식 및 플라잉 커패시터 방식과 비교하여 클램핑 다이오드나 부가적인 커패시터 층이 필요 없는 비교적 간단한 구조의 전력회로를 가진다. 또한 구조적으로 DC 링크 전압의 균형 제어에 대한 문제가 없고 레벨을 증가시킬 경우 전력회로에 완전한 모듈화가 가능하다는 장점을 가지므로, 저압 소자들을 이용하여 고압의 인버터를 구현하는데 적합한 방식이다. 그림 1(a)의 다중 레벨 인버터의 풀-브리지 셀 들은 독립적인 정류기로부터 공급되는 Vdc의 DC 전압원을 가진다.

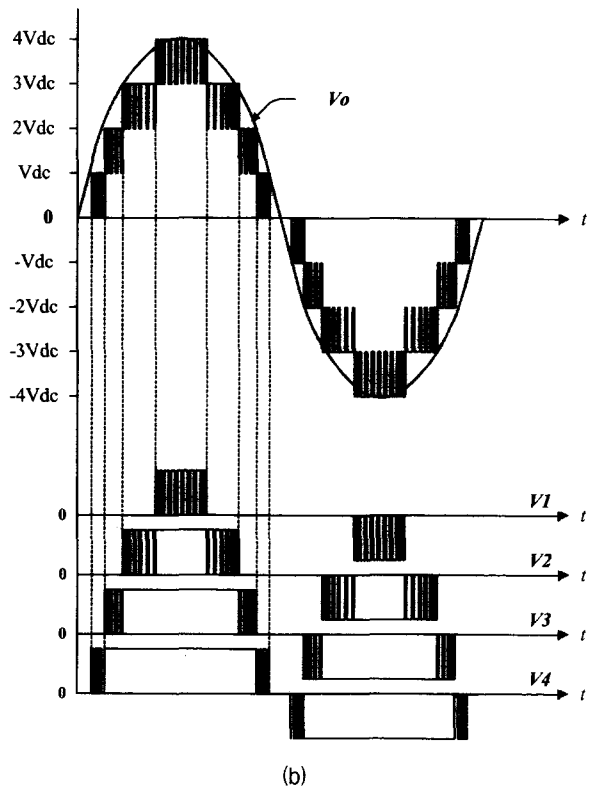
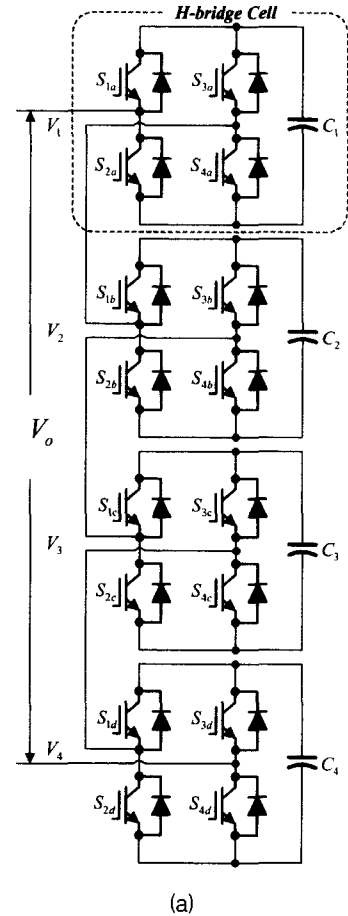


그림 1 기존의 풀-브리지 모듈을 이용한 다중 레벨 인버터
Fig. 1 Conventional isolated H-bridge multilevel inverter

그림 1(b)의 동작 파형에서 알 수 있듯이 네 개의 풀-브리지 모듈에 의해 +4Vdc, +3Vdc, +2Vdc, Vdc, 0, -Vdc, -2Vdc, -3Vdc, -4Vdc의 9 레벨의 출력전압을 형성하게 된다. 따라서 dv/dt가 감소되고, 2레벨이나 3레벨 인버터에 비하여 정현파에 가까운 출력 전압 파형을 얻을 수 있다. 그러나 셀 간의 절연을 위한 2차측이 다권선의 형태로 이루어지는 절연 변압기를 필요로 하며 각 셀 수만큼의 DC 전원을 형성하기 위한 정류기가 요구된다는 단점을 가진다 [2]-[4], [8].

3. 제안하는 다중 레벨 PWM 인버터

제안하는 다중 레벨 PWM 인버터의 구성을 그림 2에 나타내었다. 제안하는 인버터는 두 개의 풀-브리지 모듈과 2차측이 직렬로 결합된 두 개의 변압기를 가진다. 그러므로, 인버터의 출력전압은 직류전원전압과 변압기의 권수비로 표현될 수 있다. 일반적으로 인버터용 직류전원전압은 한 개이므로 인버터 출력전압의 크기는 변압기의 권수비에 의해 결정하는 것이 바람직하다. 인버터를 사용하여 효율적으로 다수의 출력 전압 레벨을 형성하기 위해서는 인버터의 출력전압 레벨을 적절히 선택할 필요성이 있다. 출력전압의 적절한 레벨 선택에 있어 초점을 둘 부분은 각 인버터의 출력전압 조합의 결과와 연속적인 정수 배의 출력전압을 발생할 수 있는 변압기의 권수비의 설정이다. 변압기의 1차 권선에 +Vdc, 0, -Vdc의 3 가지 전압을 발생시킬 수 있는 조건하에서 인버터의 출력전압이 연속적인 정수배의 각 전압을 발생시킬 수 있는 변압기 2차측 권선비는 식 (1)과 같이 표현된다.

$$a_n = a \cdot 3^{n-1}, \quad (n = 1, 2, 3, \dots) \quad (1)$$

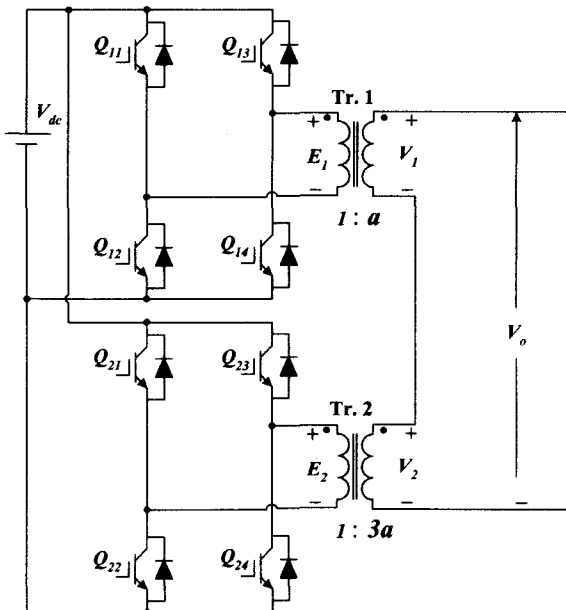


그림 2 제안하는 다중 레벨 PWM 인버터
Fig. 2 Proposed multilevel PWM inverter

표 1 직렬운전에서 변압기의 1, 2차 권수비

Table 1 Turn ratio of transformer at series operation

| 변압기 순서 | 변압기 1, 2차 권선비 |
|------------|------------------------|
| Tr. 1 (a1) | 1 : a |
| Tr. 2 (a2) | 1 : 3a |
| Tr. 3 (a3) | 1 : 9a |
| Tr. 4 (a4) | 1 : 27a |
| Tr. 5 (a5) | 1 : 81a |
| Tr. n (ak) | 1 : 3 ^{k-1} a |

식 (1)에서 a는 En을 입력으로 하는 변압기의 1차 권선수에 대한 2차 권선수의 비로 정의되며, 이 값에 의해 출력 전압 레벨의 차를 결정할 수 있다.

표 1은 식 (1)의 관계식에 의해 결정된 변압기의 2차 권수비를 나타낸다. 표 1에 의해 변압기 두 대를 직렬로 운전할 경우 첫 번째 변압기의 출력인 V1은 +aVdc, 0, -aVdc의 3레벨이 발생하며, 두 번째 변압기의 출력인 V2는 +3aVdc, 0, -3aVdc의 3레벨이 발생하게 된다. 각 변압기의 출력 레벨은 각 변압기의 입력 측에 연결된 인버터의 스위칭 함수에 의해 결정할 수 있다. 두 변압기에서 조합 가능한 출력전압은 표 2에 나타나 있으며, 전압 레벨은 +4aVdc, +3aVdc, +2aVdc, +aVdc, 0, -aVdc, -2aVdc, -3aVdc, -4aVdc의 9 레벨의 전압을 발생시킬 수 있다.

표 2 두 대의 변압기에 의한 출력 전압 레벨

Table 2 Output voltage levels by means of two transformers

| 단 계 | 변압기(Tr.2) | 변압기(Tr.1) | 출력전압(Vo) |
|-----|-----------|-----------|----------|
| 1 | +3aVdc | +aVdc | +4aVdc |
| 2 | +3aVdc | 0 | +3aVdc |
| 3 | +3aVdc | -aVdc | +2aVdc |
| 4 | 0 | +aVdc | +aVdc |
| 5 | 0 | 0 | 0 |
| 6 | 0 | -aVdc | -aVdc |
| 7 | -3aVdc | +aVdc | -2aVdc |
| 8 | -3aVdc | 0 | -3aVdc |
| 9 | -3aVdc | -aVdc | -4aVdc |

표 1에 의하면 직렬 변압기가 3개인 경우 인버터의 출력전압은 27레벨로 나타나며, 4개인 경우에는 81개의 출력전압 레벨이 나타난다. 만일 변압기의 수가 무한하다면 인버터의 출력 레벨은 무한한 레벨이 되어 아날로그와 같은 출력전압을 발생시킬 수 있다. 그러나 실제 변압기 수의 증대는 경제적인 면에서 불리할 뿐만 아니라 변압기의 권수비에 따른 제작상의 문제가 발생하므로 변압기의 수는 입력전압의 크기와 출력전압의 THD 및 경제적인 면을 고려하여 선택하여야 한다. 직렬로 결합된 변압기의 수가 n 개 일 때 출력 가능한 전압의 레벨 수는 다음과 같다.

$$V_n = 3^n \quad (2)$$

표 3 다중 출력전압 형성을 위한 스위칭 함수

Table 3 Switching function to form multilevel output voltage

| 단 계 | n | PWM | 출력전압레벨 | 스위칭 함수 | |
|--------|---|-----|--------|--------|----|
| | | | Vo | S2 | S1 |
| Mode 1 | 0 | ◆ | 0 | | |
| Mode 2 | 1 | ◆ | +aVdc | | |
| Mode 3 | 2 | ◆ | +2aVdc | | -1 |
| Mode 4 | 3 | ◆ | +3aVdc | | |
| Mode 5 | 4 | ◆ | +4aVdc | | |

식 (2)에 의해 표현되는 출력전압 레벨에서 순서적으로 적절한 인버터의 출력전압을 선택하기 위해서는 각 인버터의 스위칭 상태를 적절히 선택하여야 한다. 표 3은 제안하는 인버터에서 정(positive)의 출력 전압 레벨을 형성하기 위해 필요한 스위칭 함수를 나타낸다. 표 3에서 출력전압레벨이 부(negative)인 경우에 대한 스위칭 함수는 출력전압레벨이 양(positive)인 경우에 -1를 곱하여 구할 수 있다. 표 3에서 아랫단 인버터(Tr.2)의 스위칭 함수 S2의 경우 윗단 인버터(Tr.1)에서 발생할 수 있는 레벨이 첫 번째 레벨보다 적거나 같은 경우에는 0을 취하고 큰 경우에는 1을 취함으로써 쉽게 구현 가능하다. 따라서 아랫단 인버터의 경우 첫 번째 레벨 이하의 지령전압에 대해서는 스위칭 주파수가 0이 되고, 레벨 2이상의 지령전압에 대해서는 지령전압의 스위칭 주파수와 동일하다. 윗단 인버터의 스위칭함수 S1은 표 3에 의해 다음과 같이 결정된다.

$$\begin{aligned}
 &\text{if}(n\%3=0) \text{ then } S_1 = 0 \\
 &\text{if}(n\%3=1) \text{ then } S_1 = 1 \\
 &\text{if}(n\%3=2) \text{ then } S_1 = -1
 \end{aligned} \tag{3}$$

여기서, %는 나머지 연산자이다. 인버터의 일정 출력전압 레벨을 유지하면서 PWM 스위칭 동작을 하기 위해서는 스위칭 함수가 아래, 위의 두 모드를 반복하여야 한다. 즉, +2aVdc를 형성하기 위해서 모드 2와 모드 3을 반복하면 아랫단 풀-브리지 모듈은 1과 0를 반복적으로 스위칭 하게 되며, 이와 동시에 윗단 풀-브리지 모듈은 -1과 1을 반복적으로 형성하여 +2aVdc의 레벨이 유지되면서 PWM 스위칭 동작이 이루어진다. 표 3과 같이 정의된 스위칭 패턴에 의해 발생하는 인버터의 출력전압은 식 (4)와 같이 표현된다.

$$V_o = \sum_{k=1}^n S_k a_n V_{dc} \tag{4}$$

여기서 스위칭 함수 Sk는 풀-브리지 인버터의 경우 1, 0, -1의 세 가지 상태 값을 가지므로 제안한 인버터에 맞게 표현하면 식(5)와 같이 표현된다.

$$V_o = (3S_2 + S_1) a V_{dc}, \quad S_k = 1, 0, -1 \tag{5}$$

그림 4는 제안한 9 레벨 PWM 인버터의 제어 블록도를 나타낸다. 출력 가능한 전압의 레벨은 스위칭 함수에 의해

결정되므로 원하는 출력전압을 얻기 위해서는 각 레벨의 출력전압의 선택과 그 선택 시간이 결정되어야한다. 그림 5와 같이 출력전압의 선택은 원하는 출력전압보다 한 단계 낮은 전압과 높은 전압을 선택한다. 지령전압의 한 주기에 대하여 출력전압의 레벨의 선택과 선택시간을 결정하기 위해서 지령전압 1/4주기에 대하여 결정하고 이 정보와 지령전압의 대칭성을 이용하여 나머지의 스위칭 함수를 구하게 된다. 영전압을 제외한 출력전압의 레벨은 최대 4개이므로 각 레벨을 선택하는 시간은 최대 4개의 시간 t1에서 t4를 결정하여야 한다. 이를 결정하기 위해서 출력전압을 4aVdc로 정규화 하면 각각의 시간은 다음과 같이 주어진다.

$$t_n = \sin^{-1} \frac{(n - \frac{1}{2}) a V_{dc}}{V_p}, \quad n = 1, 2, 3, 4 \tag{5}$$

여기서 Vp는 정규화한 지령사인전압의 피크치이고, n은 출력레벨전압의 레벨수를 나타낸다. 식 (5)에서 n은 아크사인이 1을 초과하지 않는 수까지 계산되며, 출력지령전압의 크기에 비례하고 최대 4까지 될 수 있다.

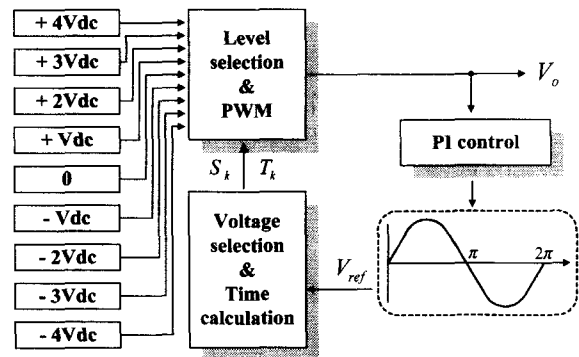


그림 4 다중 레벨 인버터의 제어도
Fig. 4 Control block diagram of multi-level inverter

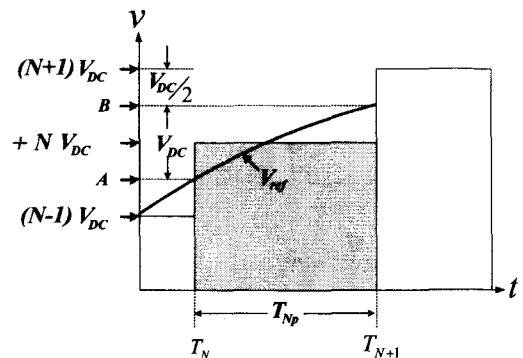


그림 5 출력 전압의 결정
Fig. 5 Determination of output voltage

3. 시뮬레이션과 실험 결과 및 비교

본 논문에서 제안한 변압기 직렬 운전을 이용한 다중 레벨

표 4 기존의 방식과 제한하는 PWM 인버터로 9레벨을 구성할 경우의 사용 소자 비교 (m=출력레벨수)

Table 4 Components comparison between the conventional and proposed in 9 level (m= a number of output levels)

| 소자 종류 | 다이오드 클램핑 DCC | 플라잉 커패시터 FCC | 절연형 풀-브리지 IHC | Proposed |
|----------------|---------------------------|-------------------------------|-------------------------------------|--------------|
| 주 스위치 소자 | $(m-1) \times 2 = 16$ | $(m-1) \times 2 = 16$ | $(m-1) \times 2 = 16$ | $(m-1) = 8$ |
| 주 다이오드 | $(m-1) \times 2 = 16$ | $(m-1) \times 2 = 16$ | $(m-1) \times 2 = 16$ | $(m-1) = 8$ |
| 클램핑 다이오드 | $(m-1) \times (m-2) = 56$ | 0 | 0 | 0 |
| Balancing 커패시터 | 0 | $(m-1) \times (m-2) / 2 = 28$ | 0 | 0 |
| DC bus 커패시터 | $(m-1) = 8$ | $(m-1) = 8$ | $(m-1) / 2 = 4$ | 1 |
| 변압기 | 0 | 0 | 다권선 변압기 2차측 권선수: $(m-1) / 2 = 4$ | 2 (1:1, 1:3) |

PWM 인버터의 타당성 검증을 위하여 9 개의 출력 레벨을 형성할 수 있는 인버터 시작품을 제작하였다. 실험은 DC 24 [V]로부터 출력 AC 220 [V]를 출력하도록 하여 UPS용에 적합하게 설계하였으며, 변압기 권수비 a는 1.414로 선정하였다. 전체 시스템은 TMS320F241을 이용하여 제어하였고, PWM 스위칭 주파수는 18[kHz]로 설정하였다. 표 4는 기존의 대표적인 세 부류의 다중 레벨 인버터로 동일한 9레벨의 출력전압 레벨을 형성할 경우 요구되는 주요 사용소자들을 비교 정리하였다. 제한하는 인버터가 주 스위칭 소자 구성에 있어 기존 방식의 절반으로 구성이 가능하며, 절연형 풀-브리지 (IHC) 방식과 마찬가지로 클램핑 다이오드나 balancing 커패시터가 없어 비교적 간략한 구조로 구성이 가능함을 확인할 수 있다. 그러나 출력 전압의 레벨 형성에 필요한 변압기가 요구되는 점이 단점으로 작용할 수 있다. 제안하는 PWM 인버터에서 만일 변압기의 수가 무한하다면 인버터의 출력 레벨은 무한한 레벨이 되어 아날로그와 같은 출력전압을 발생시킬 수 있다. 그러나 실제 변압기 수의 증대는 경제적인 면에서 불리할 뿐만 아니라 변압기의 권수비에 따른 제작상의 문제가 발생하기 때문에 본 논문에서는 두 대의 변압기만을 이용하여 9레벨을 형성하고 PWM 스위칭을 적용하여 좀 더 정현적인 출력 전압 파형을 얻고자 하였다.

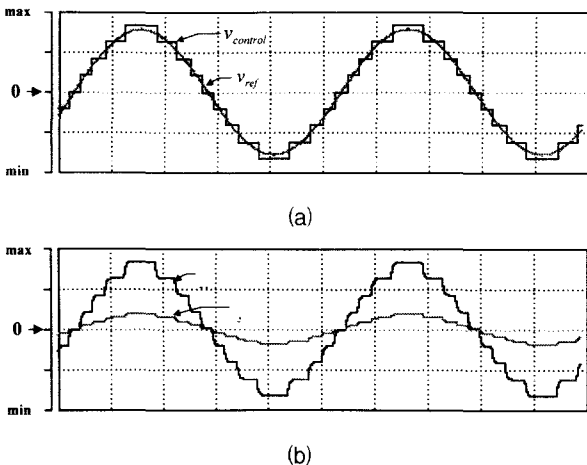


그림 6 PWM이 적용되지 않은 경우의 시뮬레이션 파형
Fig. 6 Simulated waveform without PWM switching

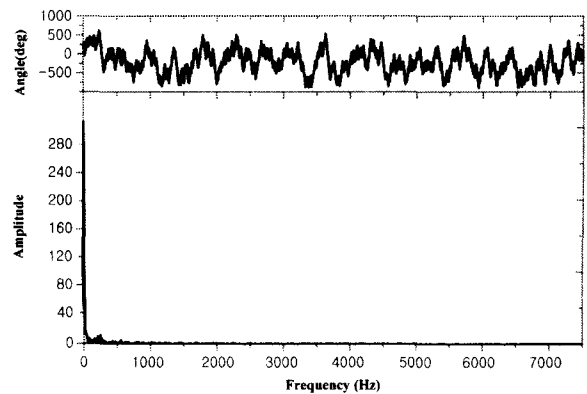


그림 7 PWM이 적용되지 않은 경우의 FFT 결과
Fig. 7 Simulated FFT result without PWM switching

그림 6은 PWM 스위칭을 적용하지 않고 9개의 레벨만을 제어하여 출력전압을 형성하였을 경우의 인버터 출력전압과 전류 파형을 보여준다. 그림 6(a)는 기준 전압과 9레벨을 형성하기 위한 제어 전압을 나타낸다. 그림 6(b)의 인버터 출력 전압은 9개의 레벨을 통해 정현파의 기본 형상은 가지지만 그림 7의 FFT 결과를 통해 알 수 있듯이 약간의 저차 고조파를 함유하게 된다. 따라서, 제안하는 변압기 직렬 결합을 이용한 인버터에서는 이러한 저차 고조파를 저감시키기 위해서는 출력 레벨을 증가시키거나 PWM 스위칭을 적용하는 방법이 이용될 수 있다. 변압기의 개수를 증가시키는 방법은 시스템 부피와 스위치 모듈의 증가로 인한 가격 상승의 문제가 발생하므로 본 논문에서는 PWM 스위칭을 적용하여 출력 전압 파형을 정현화 하였다. 실험을 위해 제안한 다중 레벨 PWM 인버터의 시작품을 500 [W]급으로 제작하였으며 표 5에 회로 정수를 나타내었다.

그림 8(a)는 제안하는 다중 레벨 PWM 인버터의 출력전압과 전류의 파형을 나타낸다. 출력전압에 9개의 레벨을 가지면서 PWM 스위칭이 이루어지고 있음을 확인할 수 있다. 출력전압의 파형은 매우 정현적임을 알 수 있는데, 이는 제안하는 인버터의 직렬로 결합된 변압기 2차측이 필터용 인덕터와 동일한 역할을 하기 때문이다.

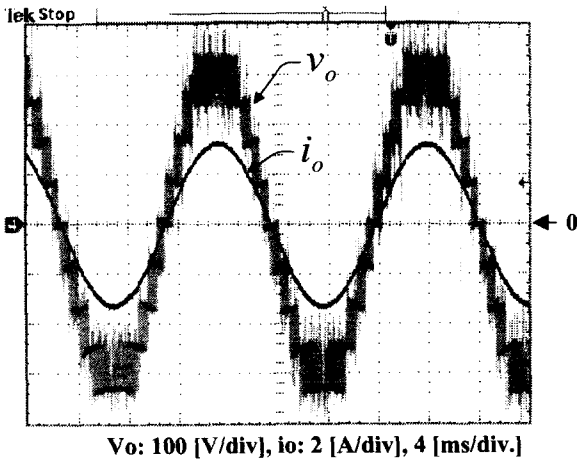
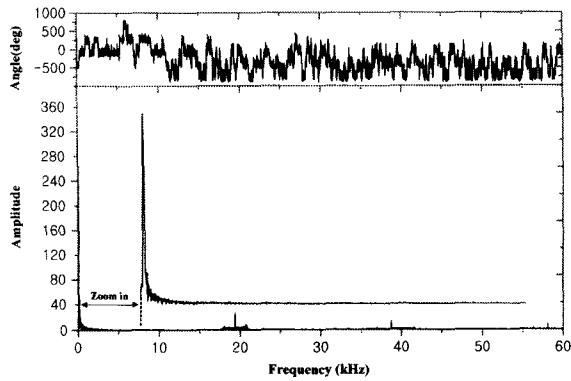
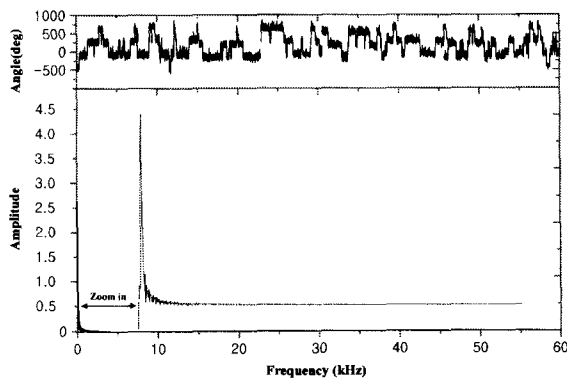


그림 8 제안하는 인버터의 출력 전압과 전류
Fig. 8 Experimental waveform of output voltage and current



(a)



(b)

그림 9 제안하는 인버터의 출력전압과 전류의 FFT
Fig. 9 FFT results of output voltage and current

그림 9는 그림 8의 인버터 출력전압과 부하 전류를 FFT 한 결과이다. 그림 9(a)의 인버터 출력전압의 FFT 결과로부터 PWM을 적용하지 않았을 경우와 비교하여 저차 고조파가 감소함을 확인할 수 있다. 그러나 18 [kHz]의 스위칭 주파수로 인한 고차의 고조파가 스위칭 주파수의 정수배 형태로 나

타남을 확인할 수 있다. 그림 9(b)는 제안된 인버터의 출력전류의 FFT 결과를 나타낸다. 그림 9(a)의 전압 FFT 결과와는 달리 고차의 고조파 성분이 거의 완벽히 제거되어 매우 정현적인 출력 전류 파형을 얻을 수 있음을 확인할 수 있다. 이는 직렬로 결합된 변압기 2 차축이 필터로 동작함을 증명한다.

표 5 시작품 구성

Table 5 Specifications of the prototype

| Component | Specifications |
|--------------------|--|
| 스위치 | FS100UMJ03 |
| 변압기 | Lamination 1:a, 1:3a where a = 1.414 |
| Gate-amp. | TLP250 |
| 입력전압 DC 24 [V] | PT100BR (in series) |
| 출력전압 AC 220 [V] | 9-level (including zero) |

4. 결 론

본 논문에서는 출력 고조파 성분을 억제하여 정현적인 출력전압 파형을 얻기 위한 한 방법으로 변압기의 직렬 조합에 의한 새로운 다중 레벨 PWM 인버터를 제안하였다. 제안된 인버터는 9개의 출력전압 레벨을 형성하기 위한 두 개의 풀-브리지 모듈과 직류 전원에 대해 정수비의 연속적인 출력전압 레벨의 형성이 가능 2 대의 변압기로 구성된다. 기존의 다중 레벨 인버터 형태와 비교하여 보면 주 스위칭 소자수를 거의 절반으로 줄일 수 있는 장점이 있다. 또한 출력 전압 파형의 개선을 통해 THD의 저감을 이룰 수 있고, 변압기의 직렬 운전으로 출력단의 필터용 인덕터가 필요 없는 장점을 가진다. 제안된 9 레벨 PWM 인버터의 타당성 검증을 위해서 UPS용 24 [V] 직류 전원에서 220 [V] 교류전원을 발생시킬 수 있는 인버터의 시작품을 제작하고 시뮬레이션과 실험한 결과로부터 제안된 9 레벨 PWM 인버터의 경제성과 범용 인버터로서의 가능성을 확인하였다.

참 고 문 헌

[1] Newton, C., and et al., "Multi-level convertors a real solution to medium/high-voltage drives?," Power Engineering Journal, Vol. 12, Issue. 1, Feb. 1998.
 [2] 서범석, 현동석, "대용량 전압형 인버터의 기술동향", 전력전자학회지, 제3권, 제3호, pp. 19-25, 1998.
 [3] 김경서, "산업용 인버터 하드웨어 기술", 전력전자학회지, 제7권, 제3호, pp. 19-24, 2002.
 [4] 서광덕, 김종규, 박영민, 조성준, "멀티레벨 인버터의 기술동향 및 제어특성 연구", 전력전자학술대회 논문집, pp.339-342, 2002. 7.

[5] Newton, C., Sumner, M., and Alexander, T., "The Investigation And Development Of A Multi-level Voltage Source Inverter," International Conference on Power Electronics and Variable Speed Drives, No. 429, pp. 317-321, Sept. 1996.

[6] Newton, C., and Sumner, M., "Neutral point control for multi-level inverters: theory, design and operational limitations," IEEE IAS'97, Vol. 2, pp. 1336-1343, 1997.

[7] Matsui, K., Kawata, Y., Yamaguchi, T., and Ueda, F., "Multi level modulations for parallel connected NPC-PWM inverters," International Conference on Power Electronics and Drive Systems, Vol. 2, pp. 876-881, 1997.

[8] J. S. Lai, and F. Z. Peng, "Multilevel Converters-A New Breed of Power Converters," IEEE Trans. on Industry Applications, Vol. 32, No. 3, pp.509-517, May/June. 1996.

[9] Yo-Han Lee, Rae-Young Kim, and Dong-Seok Hyun, "A novel SVPWM strategy considering DC-link balancing for a multi-level voltage source inverter," IEEE APEC'99, Vol. 1, pp. 509-514, 1999.

[10] Ying Cheng, and Crow, M.L., "A diode-clamped multi-level inverter for the StatCom/BESS," IEEE Power Engineering Society Winter Meeting, Vol. 1, pp. 470-475, 2002.

[11] 이민수, 성현제, 김인동, 노의철, 조철제, "플라잉 커패시터 멀티레벨 인버터 및 컨버터를 위한 스너버 회로", 전기학회 논문지, 제50B권, 제9호, 2001.

[12] Sang-Gil Lee, Dae-Wook Kang, Yo-Han Lee, and Dong-Seok Hyun, "The carrier-based PWM method for voltage balance of flying capacitor multilevel inverter," IEEE/PESC'01, Vol. 1, pp. 126-131, 2001.

[13] Corzine, K.A., Sudhoff, S.D., and Whitcomb, C.A., "Performance characteristics of a cascaded two-level converter," IEEE Trans. on Energy Conversion, Vol. 14, Issue 3, pp. 433-439, Sept. 1999.

저 자 소 개



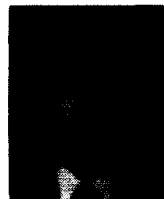
강 필 순 (姜 弼 淳)

1973년 9월 5일 생. 1998년 경상대 공대 전기공학과 졸업. 2000년 부산대 대학원 전기공학과 졸업(석사). 2002년 8월 동 대학원 전기공학과 박사 수료
Tel : 051-510-1488, Fax : 051-513-0212
E-mail: feelsoon@icee.org



박 성 준 (朴 晟 濬)

1965년 3월 20일 생. 1991년 부산대 공대 전기공학과 졸업. 1993년 동 대학원 전기공학과 졸업(석사). 1996년 동 대학원 전기공학과 졸업(박사). 2002년 동 대학원 지능기계공학과 졸업(박사). 1996~2000 거제대학 전기과 조교수.
현재 동명대학 전기과 조교수
Tel : 051-620-3417, Fax : 051-620-3415
E-mail : sjpark@yongma.tmc.ac.kr



김 철 우 (金 喆 禹)

1942년 12월 5일 생. 1969년 부산대 공대 전기공학과 졸업. 1974년 일본 전기통신대학 전자공학과 졸업(석사). 1982년 일본 동경 공업대 전기전자공학과 객원 교수. 1986년 중앙대 대학원 전기공학과 졸업(박사). 현재 부산대 공대 전기공학과 교수.
Tel : 051-510-2368, Fax : 051-513-0212
E-mail : kimcu@hyowon.pusan.ac.kr