

# ATM에서 가상 스위치를 이용한 흐름 제어 방식의 성능 분석 (Performance Analysis of Flow Control Method Using Virtual Switchs on ATM)

조 미 령\*                      양 성 현\*\*                      이 상 훈\*\*\*  
(Mee-Ryoung Cho) (Sung-Hyun Yang) (Sang-Hun Lee)

## 요 약

ATM(Asynchronous Transfer Mode) 표준에서 제안된 EMRCA(Explicit Max\_min Rate Control Algorithm) 스위치 방식은 ATM 네트워크에서 ABR(Available Bit Rate) 서비스 트래픽을 제어한다. ATM 네트워크의 ABR 서비스 분류는 다양한 링크 용량에 적용하기 위하여 피드백 제어 방식을 사용한다. VS/VD(Virtual Source/Virtual Destination) 기법은 다른 종단간 ABR 제어 루프를 격리된 루프들로부터 분리할 수 있도록 해준다. 피드백 지연과 내부적으로 폐쇄된 구간을 갖는 ABR 트래픽 제어는 처리량, 지연 그리고 지터 등을 고려한 ABR 접속에 있어서 보다 나은 성능과 QoS(Quality of Service)를 제공한다.

본 논문은 ABR VS/VD 흐름 제어 방식에 관한 연구이다. 매개변수를 정확하게 선택하고 시스템의 안정성과 같은 성능을 평가하는 수단을 제공하기 위하여 선형 제어 이론을 사용하여 모델링 하였다. 성능 개선의 목적은 높은 링크 이용율과 공정한 대역폭 분배 그리고 안정된 동작등이며 이는 이산 사건 시뮬레이션을 하였다. 본 논문에서는 VS/VD 스위치의 특수한 레이아웃에 맞춘 ABR 흐름 제어 방식의 설계에 선형 제어 이론을 사용한 것이며 시뮬레이션을 하여 기존의 폭주 제어 방식보다 우수함을 보였다.

## ABSTRACT

EMRCA(Explicit Max\_min Rate Control Algorithm) switch, which has been proposed in the ATM(Asynchronous Transfer Mode) standard, controls the ABR(Available Bit Rate) service traffic in the ATM networks. The ABR service class of ATM networks uses a feedback control mechanism to adapt to varying link capacities. The VS/VD(Virtual Source/Virtual Destination) technique offers the possibility to segment the otherwise end-to-end ABR control loop into separate loops. The improved feedback delay and the control of ABR traffic inside closed segments provide a better performance and QoS(Quality of Service) for ABR connections with respect to throughput, delay, and jitter.

This paper is study of an ABR VS/VD flow control method. Linear control theory offers the means to derive correct choices of parameters and to assess performance issues, like stability of the system, during the design phase. The performance goals are a high link utilization, fair bandwidth distribution and robust operation in various environments, which are verified by discrete event simulations. The major contribution of this work is the use of linear control theory to model and design an ABR flow control method tailored for the special layout of a VS/VD switch, the simulation shows that this techniques better than conventional method.

---

\* 정회원 : 광운대학교 대학원 전자공학과  
\*\* 정회원 : 광운대학교 전자공학부 교수  
\*\*\* 종신회원 : 광운대학교 전자공학부 교수

논문접수 : 2002. 1. 12.  
심사완료 : 2002. 1. 24.

## 1. 서론

ATM은 광대역 통신망(B-ISDN)의 핵심이 되는 기술로서 접속 규격에 있어 다양한 속도와 전송 매체를 지원하는 탄력성을 제공하고 있으며 다양한 QoS(Quality of Service)를 지원하여 음성, 데이터, 이미지, 영상등 멀티미디어 데이터를 수용할 수 있다.[1]

이러한 고속 데이터 트래픽은 매우 버스티 한 특성을 가지기 때문에 통신망이 보장해 주어야 할 서비스 품질(QoS)을 만족시키기가 쉽지 않다. 그래서 ATM Forum에서는 통신망에서의 효율적인 데이터 서비스 제공을 위해서 데이터 트래픽의 특성을 CBR(Constant Bit Rate), VBR(Variable Bit Rate), ABR(Available Bit Rate), UBR(Unspecified Bit Rate), GFR(Guaranteed Frame Rate)등의 형태로 구분하였으며, 이중 전송지연에 대한 엄격한 제한이 요구되지 않고 고속 데이터 서비스에 적합한 ABR 서비스에 대한 연구가 활발히 수행되고 있다.[2]

ABR은 트래픽 전송에 있어서 UBR과는 대조적으로 보장된 MCR(Minimum Cell Rate)과 낮은 셀 손실율을 제공한다. 반면에 새롭게 정의된 낮은 우선순위 트래픽 분류인 GFR은 트래픽 명세(최대 프레임 크기, 최대 버스트 크기)를 요구하며, ABR 접속은 특정한 트래픽 매개변수에 대한 지식없이 버스트 트래픽 흐름을 모으는 데에 사용될 것이다.

ABR 트래픽은 CBR과 VBR 접속에서 사용하고 남은 링크 대역폭을 사용하여 유동적인 가용 용량을 필요로 하는 ABR 서비스를 지원한다. 흐름 제어는 현재 ABR 트래픽의 가용 링크 용량을 로드하는데 적용하기 위해 사용된다. ABR 피드백 루프는 네트워크 경로를 따라 근원지에서부터 목적지까지 종단간 왕복이다. 만약 가상 근원지/가상 목적지(VS/VD) 방식이 ATM 스위치에서 사용된다면 이러한 제어 루프는 분리된 부분들로 나누어진다. 이것은 처리량이나 지연 또는 지터에 관련된 제어 루프의 단축과 ABR 접속의 QoS 개선에 따라 피드백 지연을 감소시킬 수 있게 한다. 이 기법의 또 다른 이점은 서브넷에 있는 ABR 트래픽 흐름의 독립이며 스위치에서 ABR 접속의 개별적인 제어가 가능해진다.

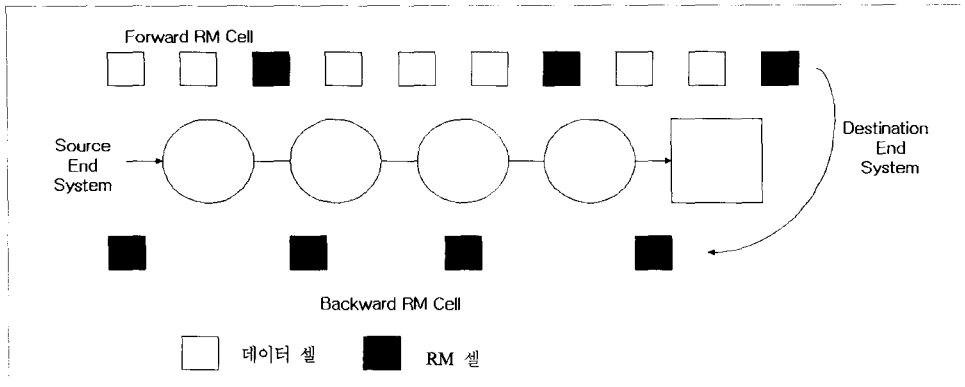
본 논문의 구성은 다음과 같다. 다음 장에서는 ABR 흐름 제어 방식에 대한 설명이며 3장에서는

선형 제어 이론을 적용한 명시적인 전송율을 갖는 VS/VD 흐름 제어 알고리즘의 설계를 보여준다. 4장에서는 새로운 VS/VD 흐름 제어 알고리즘을 구현하고 서로 다른 환경에서 공정성과 높은 링크 이용률 그리고 견고한 작동과 같은 성능 목표에 접근하는 이산 사건 시뮬레이션의 결과를 보여준다. 마지막으로 결론과 앞으로의 연구 방향을 제시하였다.

## 2. ABR 흐름 제어

흐름 제어 방식은 ABR 소스의 전송율을 가용 대역폭에 맞추기 위하여 요구된다. 스위치에서 전송되는 혼잡에 대한 정보를 이용하여 송신원에서 전송되는 데이터율을 결정하는 방법으로 송신원이 모든 VC를 통해 망으로 셀을 방출하는 최대 전송율을 정의하기 위해 망으로부터 피드백 정보를 사용한다. 이 방법은 각 스위치 노드의 부담을 줄일 수 있고 구현에 있어서 간단하여 여러 가지 구현방법을 주어진 상황에 맞게 구현할 수 있는 유연성이 있다. 네트워크로부터의 피드백은 RM(Resource Management) 셀에 기반하며 매 Nrm 데이터 셀 다음에 포워드 방향으로 보내진다. 이러한 포워드 RM(FRM) 셀은 목적지에서 백워드 RM(BRM) 셀에 의해 소스로 돌려보내진다. RM 셀은 폭주를 나타내기 위하여 접속 경로에 따라서 목적지나 스위치에 의해 사용되는 데이터 필드를 포함한다.[그림 1][3]

ATM 포럼은 ABR 소스의 폭주 상황을 나타내기 위한 스위치를 위하여 표준화된 다양한 표준을 갖고 있다. 단순한 2진 스위치는 최소한의 피드백 정보만을 사용하며 명시적인 전송율을 갖는 스위치(ER 스위치)는 각 ABR 접속을 위하여 BRM 셀에서 명시적인 전송율을 나타낸다. 만약 수신된 값보다 낮으면 되돌아오는 BRM 셀에 포함된 ER 값을 그들이 계산한 명시적인 전송율로 낮추도록 허용한다. 결과적으로 소스는 수신기로 가는 경로상에서 최소한의 전송율을 지원받을 것이며 가능하다면 현재 셀 전송율(CCR)보다 낮도록 강제된다.



[그림 1] 순방향 RM 셀과 역방향 RM 셀  
 [Fig. 1] Forward RM Cell and Backward RM Cell

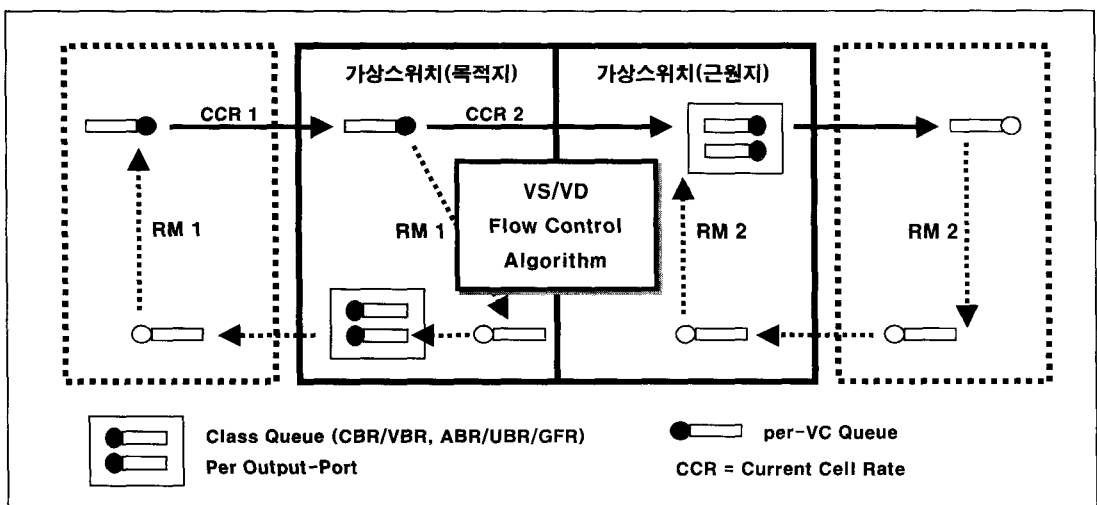
### 3. 가상 스위치를 이용한 흐름 제어 알고리즘

#### 3.1 가상 스위치 방식의 모델링

가상 스위치 방식을 사용하는 스위치는 VS와 VD 부분들로 나뉘어져 ABR 트래픽을 위한 다른 종단간 제어 루프보다 단축된다. ER 스위치를 위한 피드백은 폭주 표시가 소스에 도착할 때까지 지연되며 스위치로부터 소스까지의 전송 지연에 대응된다. VS/

VD 스위치의 사용은 상향 ABR 제어 루프를 위한 가상 목적지처럼 동작하며 하향 세그먼트를 위한 가상 소스처럼 동작한다. 따라서 FRM 셀은 VS/VD 스위치에서 되돌아오나 하향 네트워크를 위해 새로운 FRM 셀이 생성된다.[4][5]

스위치가 가상 소스와 목적지처럼 동작함에 따라 ATM 포럼 트래픽 관리 명세의 소스와 목적지의 규칙에 따른다. VS/VD 스위치는 모든 ABR 스위치 가상 회로의 ACRs(Allowed Cell Rates)을 개별적으로



[그림 2] VS/VD 스위치 레이아웃  
 [Fig. 2] VS/VD Switch Layout

로 제어할 수 있으며 서로 다른 제어 루프에서 각기 다른 ACR을 갖도록 제공된다.

본 논문에서 VS/VD 스위치의 설계는 [그림 2]와 같이 가정하였다. 모든 출력 포트마다 낮은 우선 순위(ABR/UBR/GFR)와 높은 우선 순위(CBR/VBR) 클래스 큐가 있다. 소스는 이전 루프(CCR1)의 현재 셀 전송율을 가진 출력 데이터를 보낸다. VS/VD 스위치내에 있는 VD의 per-VC 큐로 수용된 후 데이터 셀은 낮은 우선 순위를 갖는 VS 큐로 CCR2의 전송율을 갖고 포워드된다. 첫 번째 부분의 포워드 RM 셀(RM1)은 직접 피드백에 의해 소스로 되돌아온다. VS에서 두 번째 부분(RM2)을 위한 데이터 셀과 포워드 RM 셀은 목적지로 전송된다. 이들 RM 셀은 목적지에 의해 되돌아오며 다음 루프에서 전송율(CCR2)의 제어를 위하여 VS에 의해 인터럽트된다.[6]

ABR 흐름 제어 방식은 소스에서부터 목적지까지의 경로에 따른 ATM 스위치의 관점에서 폐쇄적인 루프 피드백 제어 시스템이다. 스위치는 큐 길이와 같은 선택된 출력 변수를 측정한다. 그리하여 원하는 출력 응답과 비교할 수 있는 피드백 신호를 제공하며 목표 큐 길이와 같은 시스템 매개변수로 정의된다. 결과 에러 신호는 제어기로 들어가서 스위치의 ABR 알고리즘을 구현한다. 명시적 전송을 기반 알고리즘을 위하여 전통적인 제어 이론과 ABR 흐름 제어를 결합하려는 최초의 시도는 아무런 성과가 없었으며 VS/VD 방식에 의한 제어 루프의 분할이 연구되었다.[7][8]

요구된 레벨 Ncq0에서 ABR 클래스 큐를 채우면 모든 링크를 사용할 수 있다. ABR 클래스 큐를 셀로 가득찬 포켓을 사용한 가용 대역폭에서 작은 피크를 사용할 수 있도록 한다.

VS/VD 알고리즘은 MCR+ 동등 공유 공정성 표준을 지원해야 한다. 그 결과로 VS/VD 스위치는 국지적인 병목 현상을 보이는 VC를 감시하게 될 것이다. 폐쇄 루프 피드백 제어 시스템의 안정성이란 시스템이 입력 신호에 의한 출력 응답을 의미한다.

### 3.2 VS/VD 스위치 제어기

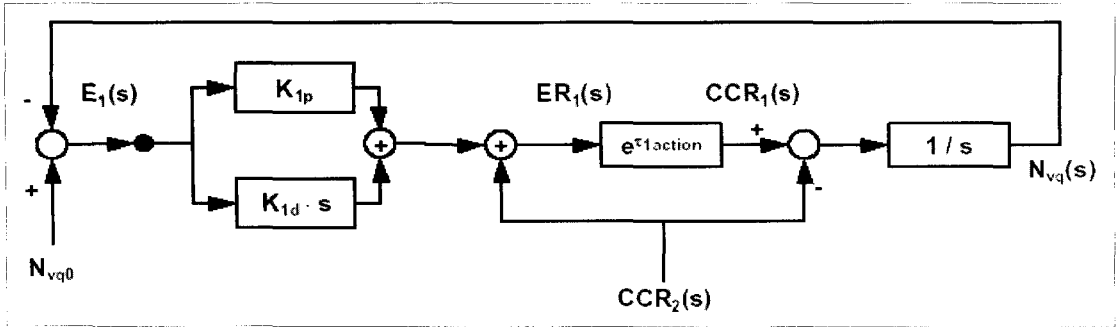
큐잉 이론에서 계속적인 시간 유동 모델을 가정하면 다음과 같은 수식을 유도할 수 있다.[9]

$$N_{vq}(s) = E(s) \frac{G_c(s) e^{-s\tau_{action}}}{s} + \frac{CCR_2(s) e^{-s\tau_{action}}}{s} + \frac{CCR_2(s)}{s}$$

이때, Nvq(s)는 per-VC 큐의 버퍼 레벨을 정의한다. 첫 번째 구간은 제어기 전송 함수 Gc(s)와 동작 지연  $\tau_{action}$ 을 사용하여 에러 입력 신호 E(s)의 시스템 전송 함수를 정의하며 VS/VD 스위치에서 제어 동작이 일어날 때까지의 시간 지연을 기술한다. per-VC 큐는 CCR2를 소모하며 외부적인 장애로 설계될 수 있다. 따라서 CCR2는 VS/VD 스위치(VS에 의해 제어되는)로 알려졌으며 이 신호는 피드포워드되어 제어기로 들어간다. 모든 동작은 연속적인 시간 함수에 대응하는 라플라스 변환을 나타내는 복합 변수 s에 의존한다. 동작 지연  $\tau_{action}$ 은 이전 루프에서의 전파 지연과 내부 FRM 셀 지연에 의존하며 CCR1에 따라 평가된다.

병목이 발생한 ABR VC를 보면 상향 루프 제어 모델의 per-VC 큐는 ABR 클래스 큐로 대체되었으며 현재 ABR 용량에 의해 소모된다. 장애 신호는 클래스 큐에 들어가는 다른 모든 ABR 트래픽 Ti으로 구성되며 피드포워드된 신호는 공정한 대역폭을 할당한다. 게다가 다음 루프의 ABR 클래스 큐 에러 신호는 국지적으로 병목 접속된 수인 R로 나뉜다. 따라서 VS는 하향 루프(ER2)를 위하여 정규 표본화 간격인 T에서 명시적인 전송율을 계산한다.[10][11][12] 이전 루프에 적용된 것과 같은 동일한 디자인 표준에서 상수 1/R은 제어기 매개변수 K2p와 K2d를 포함한다.

VS/VD 스위치를 위한 합성 제어 모델은 [그림 3]과 같다. ER2는 이들 시간에 계산되었으므로 하향 루프에서 동작 지연은 표본화된 간격 T와 같다. 상향 제어기가 CCR2에서 많은 변화를 갖지 않도록 K2p는  $1/(R \cdot \max(T1, T))$ 로 결정되었다.



[그림 3] VS/VD 스위치의 제어 모델

[Fig. 3] Control model of a VS/VD switch

4. 시뮬레이션 및 결과 고찰

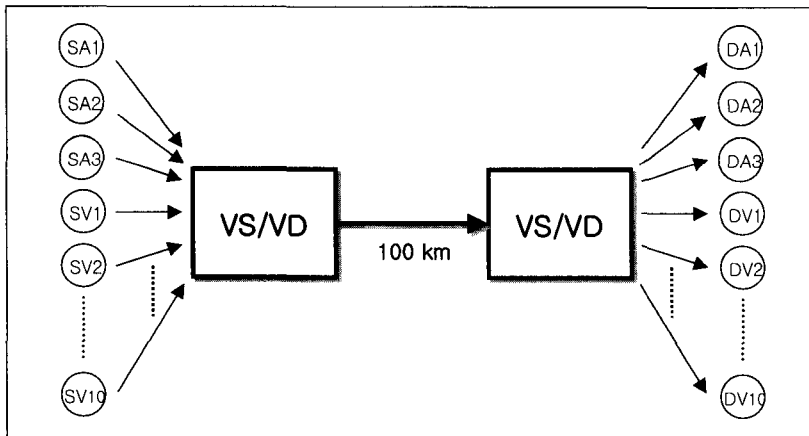
모든 시뮬레이션에서 링크 용량은 149.76 MBit/s로 설정되었으며 OC-3c 링크로 가정하였고 SONET 오버헤드를 계산하였다. 링크 대역폭에 따라 목적 레벨이나 ABR 클래스 큐를 위해 300 셀이 그리고 per-VC 큐를 위해 50 셀이 선택되었다. 모든 ABR 소스는 항상 데이터를 전송하려 한다. 따라서 병목이 발생한 스위치에 있는 CCR은 ACR(Allowed Cell Rate)에 달려있다. VS/VD 스위치는 2ms 단위의 간격을 사용한다.

시뮬레이션 모델은 [그림 4]와 같다. ABR 트래픽은 3개의 접속으로 이루어진다. 이때 3개의 ABR은 첫 번째 VS/VD 스위치로부터 각각 10, 100, 1000

km 만큼의 거리를 둔다. ABR 소스의 MCR은 1.49 MBit/s로 설정되었다. 두 개의 VS/VD 스위치 사이의 링크는 또한 10 VBR 접속으로 공유되며 MPEG-2로 코딩된 비디오 트래픽을 싣는다.

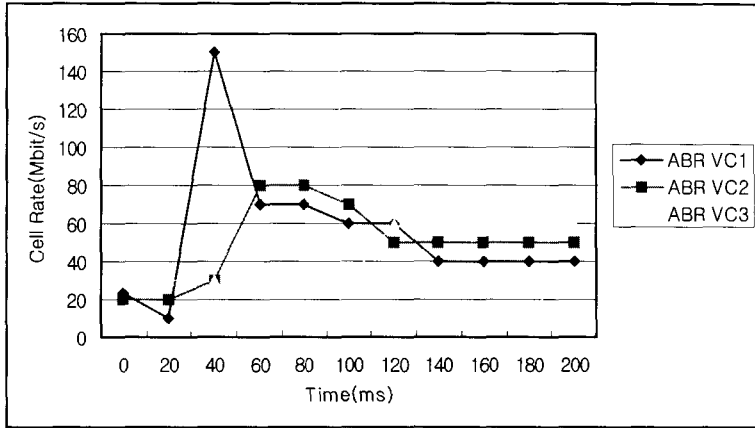
세 개의 ABR 소스인 SA1, SA2, SA3의 시작 시간과 MCR은 각각 0, 30, 80 ms와 10, 20, 30 MBit/s이다. [그림 5]는 3개의 소스의 ACR을 나타내며 [그림 6]과 [그림 7]은 첫 번째 VS/VD 스위치에 있는 per-VC 큐와 ABR 클래스 큐를 각각 보여준다. ACR은 급속하게 MCR+ 동등 공유 할당으로 수렴한다. 새롭게 제안된 VS/VD 알고리즘은 심지어 수많은 변화된 ABR 소스와 서로 다른 전파 지연에서도 공정하고 안정된 동작을 보여준다.

per-VC와 ABR 클래스 큐는 작은 오버슛을 가지



[그림 4] 3개의 ABR, 10개의 VBR MPEG-2

[Fig. 4] 3 ABR, 10 VBR MPEG-2



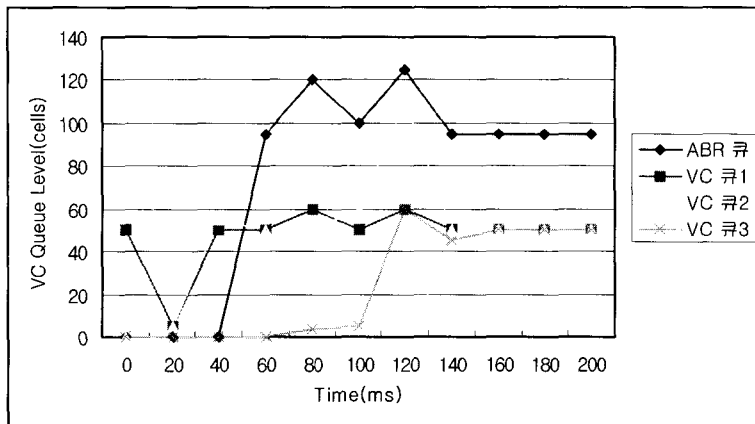
[그림 5] ABR 소스의 ACR  
 [Fig. 5] ACRs of ABR Sources

고 그들의 목표 전송율에 빠르게 도달한다. 두 개의 VS/VD 스위치 사이에서의 병목 링크의 사용은 약 17ms의 짧은 시작 기간 후에 100%에 달한다.

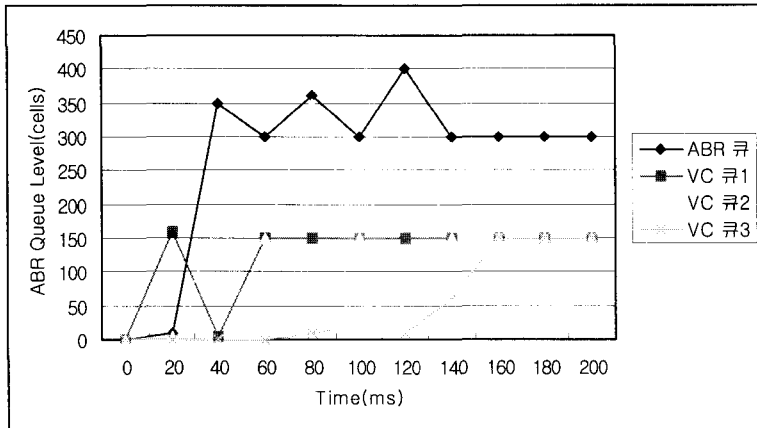
VBR 소스는 12 프레임의 그림으로 그룹지어 self-similar MPEG-2 비디오 트래픽을 생성한다. 모델은 각각 MPEG-2 프레임 형태를 사용하며 가우시안 간격 분포를 갖는 self-similar 잡음을 생성하였다. 이것은 원하는 프레임 크기 분배를 얻기 위하여 역 감마 함수에 의해 왜곡된다. 대응하는 매개변수는 MPEG-2로 코드화된 비디오 순서의 측정으로부터 유도된다. VBR 소스는 각 40 ms마다 시작되며 400

ms 후에 모든 10개의 소스가 전송된다.

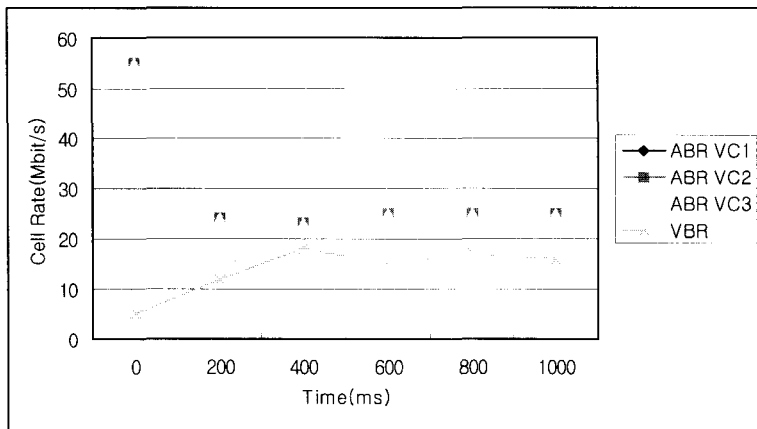
[그림 8]은 소스에서 각각 10, 100, 1000 km 만큼 떨어진 세 개의 ABR VC1, 2, 3의 ACR을 보여주며 VBR 트래픽은 병목이 발생한 VS/VD 스위치에서 싣는다. VBR 백그라운드 트래픽 때문에 ABR 소스는 그들의 공정한 몫을 받으며 ACR은 최소의 변동만을 보여준다.



[그림 6] VS/VD 스위치에서 Per-VC  
 [Fig. 6] Per-VC at VS/VD switch

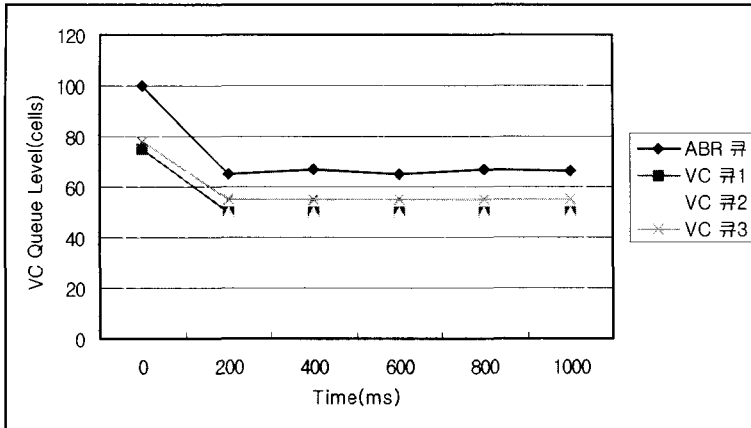


[그림 7] VS/VD 스위치에서 ABR 클래스 큐  
 [Fig. 7] ABR class queue at VS/VD switch

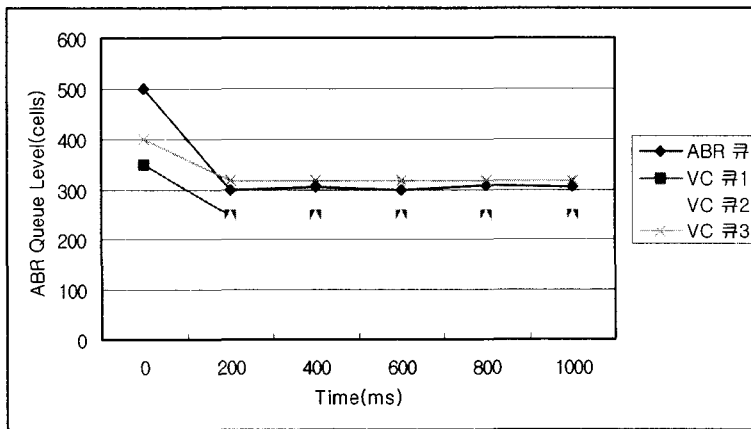


[그림 8] ABR 소스와 VBR 트래픽의 ACR  
 [Fig. 8] ACRs of ABR Sources and VBR traffic

병목이 발생한 VS/VD 스위치에서 큐 레벨은 [그림 9]와 [그림 10]에서 각각 차례로 묘사하였다. ABR 클래스 큐는 VBR 백그라운드 트래픽이 사용하고 남은 대역폭을 사용하며 그들의 목표 값을 왕복한다. per-VC 큐 레벨 또한 장거리 ABR VC3을 위하여 작은 변동만을 갖고서 원하는 값 주위에 위치한다. 흐름 제어 동작은 안정되고 병목 링크의 사용은 짧은 시간을 유지한다.



[그림 9] VS/VD 스위치에서 Per-VC  
[Fig. 9] Per-VC at VS/VD switch



[그림 10] VS/VD 스위치에서 ABR 클래스 큐  
[Fig. 10] ABR class queue at VS/VD switch

## 5. 결론

본 논문은 VS/VD 스위치의 ABR 흐름 제어 알고리즘을 제시하기 위하여 선형 제어를 사용한 분석적인 모델을 이용한다. LAN과 WAN 환경에서 각 송신원에서의 전송률(ACR)의 변화, 스위치 큐 길이, 링크 이용률과 송신원들이 할당받은 전송률의 공정성 여부를 평가 기준으로 하여 시뮬레이션을 수행한 결과 전송률의 변화가 안정적이며 높은 링크 이용률을 유지하면서도 스위치의 큐 길이의 변화가 적었고 공정성 지수에는 별 차이가 없어 전반적으로 성능이

우수함을 알 수 있었다.

이산 사건 시뮬레이션은 100% 링크 사용을 통해 다수의 변화된 ABR 소스나 서로 다른 MCR과 RTT 그리고 VBR 백그라운드 트래픽에서도 VS/VD 스위치 알고리즘의 공정성, 안정성등을 보였다. VS/VD 스위치에서 견고한 큐 레벨은 작고 예측 가능한 지연 그리고 최소한의 지터를 유도한다. 따라서 높은 처리량을 갖는 효과적인 QoS는 ABR 접속으로 달성 될 것이다.

앞으로 연구 방향으로서는 설계된 VS/VD 알고리즘을 보다 복잡한 네트워크 시나리오하에서 평가하는



것이다. 또한 다른 종단간 흐름 제어 방식을 위하여 이러한 접근 방식을 확장한 명시적으로 폭주를 표시해주는 TCP/IP가 연구되어야 할 것이다.

#### ※ 참고문헌

- [1] The ATM Forum Technical Commitee, "Traffic Management Specification Version 4.0", ATM Forum Contribution 96-0013RI, 1996.
- [2] ATM Forum Technical Committee: Traffic Management Specification, Version 4.1; March 1999.
- [3] F. BONOMI AND K.Fendick, "The Rate-Based Flow Control Framework for the Available Bit Rate in ATM service", IEEE Network, Mar/Apr. 1995
- [4] J. Baalman, C. Cseh: Evaluation of the Virtual Source/Virtual Destination-Technique for Available Bit Rate Traffic in ATM-Networks; Proceedings of the 2nd IEEE International Conference on ATM; ICATM'99; Colmar; June 1999.
- [5] J. Baalman, C. Cseh: Rate Indication Flow Control Algorithm using the Virtual Source/Virtual Destination Technique for Available Bit Rate Service; Proceedings of the 3rd I F I P Workshop on Traffic Management & Design of ATM Networks; London; April 1999.
- [6] J. J. Tirtowidjojo and B. Qiu. An Improved Fair Share Calculation and Updating Scheme for ABR Service. Proc. IEEE ISPACS 98, vol. 2:pp.933 938, Nov 1998.
- [7] A. Kolarov, G. Ramamurthy: A Control Theoretic Approach to the Design of an Explicit Rate Controller for ABR Service; IEEE/ACM Transactions on Networking; Vol. 7; No.5; October 1999.
- [8] H. Özbay, S. Kalyanaraman, A. Iftar: On Rate-Based Congestion Control in High Speed Networks: Design of an H-infinity Based Flow Controller for Single Bottleneck; Proceedings of the American Control Conference; Philadelphia; June 1998.
- [9] L. Benmohamed L, S. M. Meerkov: Feedback Control of Congestion in Packet Switching Networks: The Case of a Single Congested Node; IEEE/ACM Trans. on Networking; Vol. 1; No. 6; December 1993.
- [10] B.-K. Kim, C. Thompson: Optimal Feedback Control of ABR Traffic in ATM Networks; Proc. of the IEEE International Conference on Communications (ICC 98); Atlanta; June 1998.
- [11] H. H. Lim and B. Qiu. Fuzzy Logic Target Utilization and Prediction for Traffic Control. Proc. IEEE GLOBECOM 2000, San Francisco, USA, vol.3:pp. 1644-1648, Nov 2000.
- [12] V. Jacobson. Congestion Avoidance and Control. Proc. SIGCOMM 88, pages 314 329, Aug 1988.

조 미 령



1997년 2월 방송통신대  
(독학사) 전자계산학  
학위 취득  
1997년 8월 ~ 1999년 7월  
광운대학교 대학원  
전자공학과 졸업(공학석사)  
2000년 3월 ~ 2002년 2월  
광운대학교 대학원  
전자공학과 수료

양 성 현



1983년 2월 광운대학교  
전기과 졸업 (공학사)  
1987년 8월 광운대학교  
대학원 전기과 졸업  
(공학석사)  
1992년 2월 광운대학교  
대학원 전기과 졸업  
(공학박사)  
1996-1998년:  
Boston University,  
Reserch scientist  
1991년 ~ 현재 광운대학교  
전자공학부 교수  
E-mail :  
leesh58@mail.gwu.ac.kr

이 상 훈



1983년 2월 광운대학교 응용  
전자과 졸업 (공학사)  
1987년 8월 광운대학교  
대학원 전자과 졸업  
(공학석사)  
1992년 2월 광운대학교  
대학원 전자과 졸업  
(공학박사)  
1991년 ~ 현재 광운대학교  
전자공학부 교수  
E-mail :  
leesh58@mail.gwu.ac.kr