

153 FC-BGA에서 솔더접합부의 신뢰성 향상에 관한 연구

장의구 · 김남훈 · 유정희* · 김경섭**

중앙대학교 전자전기공학부, *한국전자통신연구원, **여주대학 전자과

A Study on the Improvement of Solder Joint Reliability for 153 FC-BGA

Eui-Goo Chang, Nam-Hoon Kim, Chong-Hee Yu* and Kyung-Seob Kim**

School of Electrical and Electronics Engineering, Chung-Ang University, Seoul 156-756, Korea

*Electronics and Telecommunications Research Institute, Daejeon 205-350, Korea

**Electronic Engineering, Yeojoo Institute of Technology, Yeojoo-gun 469-800, Korea

초 록: PBGA에 비해 상대적으로 큰 칩을 실장하는 고속 SRAM용 153 FC-BGA를 대상으로 2차 솔더접합부의 신뢰성을 평가하였다. 실험은 열사이클 시험에서 발생하는 단면과 양면 실장, 패키지 구조, 언더 필 재료, 기판의 종류와 두께, 솔더 볼의 크기에 따른 영향을 분석하였다. BT 기판의 두께가 0.95 mm에서 1.20 mm로 증가하고, 낮은 영률의 언더 필 재료에서 솔더접합부의 피로 수명이 30% 향상됨을 확인하였다. 또한 솔더 볼의 크기가 0.76 mm에서 0.89 mm로 증가하면, 솔더접합부에서 균열에 대한 저항성은 2배 정도 증가하였다.

Abstract: The 2nd level solder joint reliability of 153 FC-BGA for high-speed SRAM (Static Random Access Memory) with the large chip on laminate substrate comparing to PBGA(Plastic Ball Grid Array) was studied in this paper. This work has been done to understand an influence as the mounting with single side or double sides, structure of package, properties of underfill, properties and thickness of substrate and size of solder ball on the thermal cycling test. It was confirmed that thickness of BT(bismaleimide tiazine) substrate increased from 0.95 mm to 1.20 mm and solder joint fatigue life improved about 30% in the underfill with the low young's modulus. And resistance against the solder ball crack became twice with an increase of the solder ball size from 0.76 mm to 0.89 mm in solder joints.

Key Words: Flip chip, 2nd level solder joint, Reliability, Warpage, Finite element analysis

1. 서 론

솔더 범프를 이용한 플립 칩(flip chip, FC) 접속 기술은 시스템의 소형화, 경량화, 고속화 요구와 마이크로 일렉트로닉스의 성능을 향상시키기 위해 중요한 기술로서, 향후 1~2년 후에는 $10 \times 10 \text{ mm}^2$ 칩 당 I/O 패드수가 2000개 이상 될 것으로 예상되어 플립 칩 실장 기술의 중요성이 강조되고 있다.^{1,2)} 플립 칩 방식은 실리콘 칩(이하 "칩")에 형성된 솔더 또는 금 범프를 이용하여 직

접 기판 측의 패드와 연결하기 때문에 와이어 본딩 방식보다 접속 길이를 짧게하여 전기적인 성능의 향상을 도모할 수 있다. 이러한 기술은 IBM이 1960년

대에 처음 소개한 C4(Controlled Collapse Chip Connection) 기술을 기초로 하고 있다. 그러나, 이러한 장점들에 비해 FC-BGA에서는 칩과 패키지용 BT 기판 및 언더 필(underfill)간의 열팽창계수 차이로 인해 신뢰성에 많은 문제를 가지고 있다.³⁾ 특히 리플로우시에 열팽창계수 차이에 의해 솔더 볼에 가해지는 응력과 패키지 자체에서 발생하는 휨(warpage)이 솔더접합부(solder joint) 불량률의 주된 요인으로 작용하고 있다. 그 중에서도 패키지가 시스템 PWB(Printed Wiring Board)에 실장되는 2차 솔더접합부의 장기 신뢰성 문제가 선결되어야 할 과제이다.^{4,12)} 현재 반도체 업체에서 FC-BGA의 개발을 활발히 진행하고 있으나, 이들 패키지를 시스템에 실장 한 후 솔더접합부

의 신뢰성에 대한 연구는 부족한 실정이다. 따라서 FC-BGA에 있어서 솔더접합부의 장기 신뢰성에 대한 연구가 중요하게 대두되고 있다.

본 논문은 유한요소해석(finite element analysis)을 적용하여 153 FC-BGA의 2차 솔더접합부에서 발생하는 피로수명을 향상시키기 위해 해석하였다. 열사이클 조건(thermal cycling test, TCT), 언더 필 재료, 패키지 용 BT 기판의 종류 및 두께와 같은 다양한 조건을 매개 변수로 하여 솔더접합부의 신뢰성을 평가하였다.

2. 실험

실험에 사용된 패키지는 153 FC-BGA(9B17) 이다. 패키지의 외관 크기는 14×22 mm이고 칩 두께는 500 μm이다. 또한 솔더 볼 크기는 지름이 0.7 mm이며, 피치는 1.27 mm이다. 패키지용 BT 기판은 0.95 mm와 1.20 mm의 2 종류를 적용하였고, 범프 패드 부분은 Cu 위에 Sn-37wt%Pb 조성으로 예비솔더(pre-deposited solder) 방법으로 형성된 것을 사용하였다. FC-BGA 실장에 사용된 PWB 크기는 17×25 mm이고 1.27 mm 두께의 6층 FR-4를 사용하였으며, 볼 패드 부분은 600 μm로 솔더 레지스트가 개방된 SMD(Solder Mask Defined) 구조로 설계하였다. 또한 언더 필 재료는 급속유동(fast-flow) 타입으로 경화조건은 165°C에서 30분간 처리하였다.

유한요소 해석에 필요한 3차원 모델링과 해석은 각각 PaxSi-TM¹³⁾과 ABAQUS¹⁴⁾를 사용하였다. Fig. 1과 같이 해석 모델의 대칭구조를 고려하여 반단면의 1/2 부분을 모델링하였다. 구성되어진 해석 모델은 응력과 피로 수명에 미치는 영향을 고려하여 칩, BT 기판, 언더 필, 솔더 볼, PWB로 형상을 간략화하였

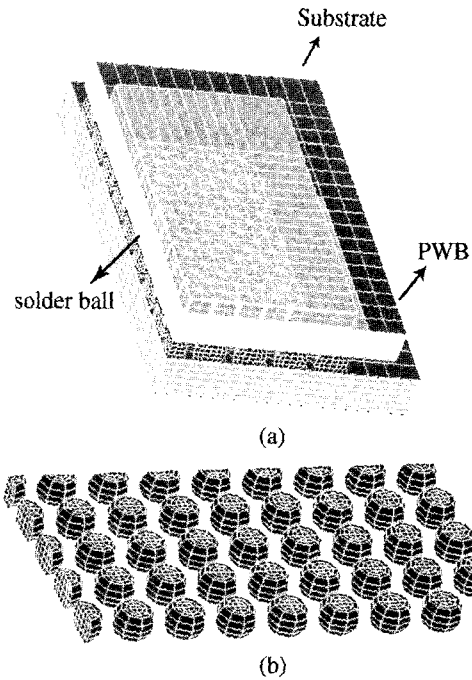


Fig. 1. 3-D Finite element model of FC-BGA on PWB (a) assembly (b) globa solder ball.

다. 또한 솔더를 제외한 모든 재료는 선형 탄성재료로 가정하였다. 해석 모델의 질점은 32613개, 요소는 26408개로 구성되었다. 해석에 적용된 열사이클 조건은 -25°C~125°C와 0°C~100°C의 온도조건에서 램프 업 시간을 1분, 3분, 10분 3 종류로 해석하여 피로 수명을 평가하였다. 또한 신뢰성 평가 시험은 -25°C~125°C 조건으로 온도 상승구간 1분, 고온유지기간 14분, 온도 하강구간 1분, 저온 유지기간 14분을 적용하였다.

Table 1. Material properties of components in a FC-BGA

Component	Material	Young's modulus (GPa)	CTE (ppm/°C)	Possion's ratio
Chip	Silicon	165	2.4	0.28
Substrate	BT	20	15.0	0.39
Solder ball	63Sn-37Pb	43.25	25.4	0.36
Encapsulant	Underfill(A)	7.20	α1: 34 α2: 110	0.30
	Underfill(B)	0.15	α1: 60 α2: 180	0.35
PWB	FR-5	31	7.0	0.45
	FR-4	22	18.0	0.28

Table 1에 패키지를 구성하고 있는 재료의 물성치를 나타내었다. 여기서, CTE(Coefficient of Thermal Expansion)는 열팽창계수이다.

3. 결과 및 고찰

칩과 기판을 기계적, 전기적으로 연결하는 솔더접합부는 매우 취약한 부분이며, 솔더의 점소성 거동 특성으로 인해 매 열사이클 온도조건에서 시간 독립적이고, 비회복성 변형이 발생한다. 이러한 비탄성 변형(inelastic strain)이 집중되는 위치에서 초기 균열의 발생과 진전이 이루어진다. FC-BGA에서 솔더접합부의 피로 수명을 증가시키기 위해서는 칩과 BT 기판 사이를 언더 필 재료로 밀봉하여 접합부의 특성을 향상시킬 수 있다.

언더 필을 사용하지 않을 때에는 칩과 BT 기판 사이의 열팽창계수 차이에 의해서 발생하는 열 응력을 솔더접합부에서 흡수하지만, 언더 필을 사용하는 경우에는 언더 필이 칩과 BT 기판 사이에 구속 작용을 하여 솔더접합부에 가해지는 열 응력을 감소시키는 효과가 있다. 그러나 언더 필은 솔더접합부의 수명을 증가시키지만 반대로 패키지의 휨을 발생시키는 문제점도 가지고 있다. 패키지를 시스템 PWB에 실장할 때 Sn-37wt%Pb 솔더 볼의 용융점인 183°C 이상의 온도에서는 언더 필 재료의 경화 온도인 140°C~160°C 보다 높기 때문에 패키지에서 휨이 발생한다. 이 상태에서 패키지가 고온에서 상온으로 냉각되면서 솔더 볼은 응고되고, 패키지는 Fig. 2(b)와 (c) 형

태인 뚜껑(cap) 모양의 휨이 발생하게 된다. 이때 A점에서는 최대 인장응력이, B점에서는 최대 압축응력이 발생하게 된다. 조립 후에 발생하는 패키지 자체의 휨에 의해 FC-BGA는 PWB에 실장되면서 솔더 볼에 많은 응력을 받게 된다. PWB에 단면으로 실장되는 경우는 PWB 자체가 패키지를 따라 휨이 발생하기 때문에 솔더 볼에 가해지는 응력을 감소시킬 수 있다. 그러나 동일 FC-BGA로 양면 실장되는 경우 PWB는 패키지에 의해 서로 구속되기 때문에 휨이 발생할 수 없어 많은 인장 응력이 솔더 볼에 가해진다.⁷⁾ Fig. 2에 패키지가 PWB에 실장되면서 발생하는 패키지의 휨에 대해서 개략적으로 나타내었다.^{9,10)}

Fig. 3(a)는 언더 필 A 재료의 FC-BGA를 FR-4에 실장했을 때 -25°C~125°C의 열사이클 조건에서 솔더 볼에 발생하는 응력과 최대 변형 위치를 유한요소 해석하여 나타낸 결과이다. 솔더 볼에서 가장 변형이 많이 걸리는 부분은 칩의 가장자리(edge)에서 중심부

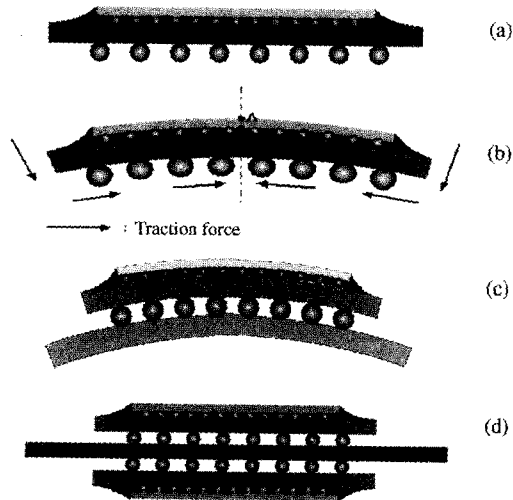


Fig. 2. Schematic warpage behaviors of package on PWB

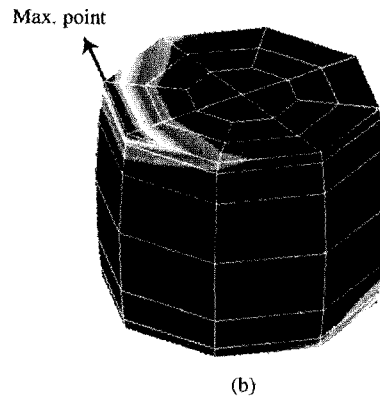
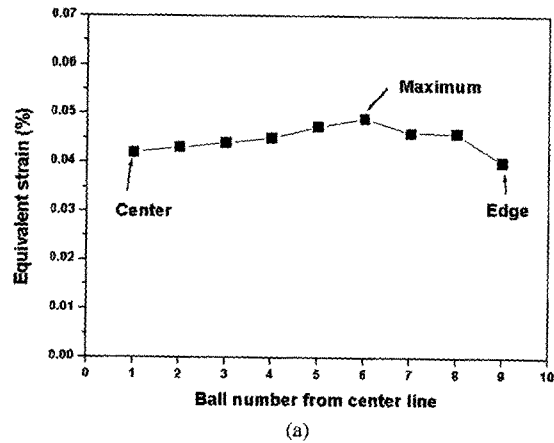


Fig. 3. Distributions of equivalent strain depending on location solder ball by finite element analysis.

Table 2. Strain results of thermal cycling conditions by finite element analysis

Conditions	Ramp time (minutes)	Creep strain	Plastic strain	Total strain
-25°C-125°C	1	0.0220	0.0287	0.0507
	3	0.0331	0.0186	0.0517
	10	0.0368	0.0113	0.0481
0°C-100°C	1	0.01010	0.00136	0.01146
	3	0.01110	0.00044	0.01154
	10	0.01140	0.00000	0.01140

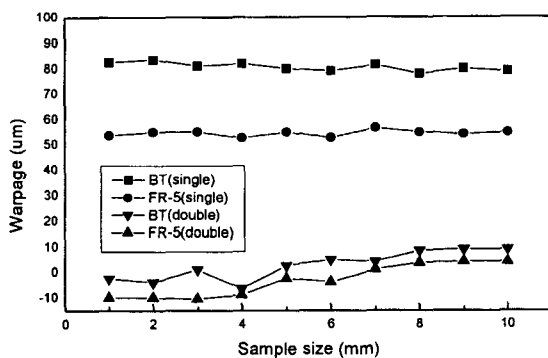
분으로 이동해 있음을 알 수 있다. 즉, 6번째 솔더 볼에서 가장 큰 변형이 발생하였다. 또한 Fig. 3(b)와 같이 가장 많은 응력이 걸리는 부분은 6번 솔더 볼의 왼쪽 상단 부분에 있음을 알 수 있었다. 일반적으로 몰딩이나 포팅 형태의 PBGA의 경우, 2차 솔더접합부의 파단 위치는 칩 하단의 DNP (Distance from the Neutral Point)가 가장 큰 솔더 볼에서 발생한다. 이와 같은 결과는 패키지과 PWB 사이의 열팽창계수 차이로 인하여 발생하는 응력이 칩 가장자리 근처에서 최대가 되기 때문이다.⁴⁾ 그러나 FC-BGA의 경우 칩이 외부로 노출되는 구조적 특징으로 인해 발생하는 많은 패키지 휨은 솔더 볼에 인장 응력이 걸리게 되고, 열팽창계수 차이에 의해 발생하는 전단 응력이 솔더 볼 불량률의 주요 원인으로 작용함을 알 수 있었다.

일반적으로 패키지가 기판에 실장되는 2차 솔더접합부의 신뢰성은 열사이클 시험 온도 범위에 많은 영향을 받는다. Table 2에 -25°C~125°C와 0°C~100°C의 열사이클 조건에서 발생하는 크리프 변형률과 소성 변형률에 대한 해석 결과를 나타내었다. 0°C~100°C 조건에서는 크리프와 소성 변형률의 합인 전체 변형률이 -25°C~125°C 조건의 전체 변형률보다 감소

하였으며, 특히 소성 변형률이 현저하게 감소하였다. 이와 같은 결과는 -25°C~125°C 조건은 0°C~100°C에 비해 크리프 변형이 많이 발생하는 100°C~125°C의 온도 영역이 존재하고, 온도차이(ΔT)가 크기 때문이다.

Fig. 4에 패키지 제조에 사용되는 기판의 재질에 따라 발생하는 패키지의 휨 차이를 나타내었다. 그림에 나타난 바와 같이 단면 실장에 있어서 0.95 mm 두께의 BT 재질은 동일한 두께의 FR-5와 비교해서 패키지의 휨 발생이 2배 정도 증가하였으나, 신뢰성 시험 1000사이클까지 모든 재질에서 솔더접합부의 단락 불량은 발생하지 않았다. 그러나 양면 실장의 경우는 패키지의 휨 발생이 감소함에도 불구하고 BT와 FR-5 재질에서 10% 정도의 단락 불량률이 발생하였다. 이와 같은 결과는 FR-5의 열팽창계수 값이 7~9 ppm/°C 정도이고, BT 재질은 15~17 ppm/°C로 재료의 열팽창계수 차이에서 발생하는 전단응력에 의한 영향이 가장 큰 것으로 판단된다. 또한 단면 실장에서는 패키지의 휨 방향으로 변형이 발생되고 이것은 전체적인 휨을 감소시켜서 솔더접합부에 발생하는 응력을 감소시키는 효과로 나타난다.⁹⁾ 그러나 양면 실장에서는 두 패키지가 대립되어 응력 완화를 위한 휨이 발생하지 않는다. 이 경우 솔더접합부에는 많은 인장 응력을 받게 된다. 따라서 2차 솔더접합부의 신뢰성 향상은 PWB와 패키지간의 열팽창계수 차이를 줄이고, 패키지 자체의 휨 발생을 감소시키는 방법이 효과적이다.

Table 1에 나타난 언더 필 재료를 적용하여 패키지의 휨 발생이 솔더접합부의 신뢰성에 미치는 영향을 평가하였다. 양면 기판을 적용하여 -25°C~125°C의 열사이클 시험을 수행한 결과 언더 필 A 재료로 조립된 시편에서는 초기 300 사이클에서 50% 이상의 단락 불량률이 발생하였다. 그러나 언더 필 B를 사용한 시편은 패키지에서 단락으로 인한 불량 현상의 발생

**Fig. 4.** FC-BGA warpage on substrate material by finite element analysis.

없이 양호하였다. 이와 같은 결과는 패키지에서 발생되는 열 응력은 언더 필의 열팽창계수 값에 칩의 열팽창계수 값의 차이를 빼값에 영률과 온도차이를 곱하여 나오는 값에 비례한다. 때문에 발생하는 응력은 언더 필 소재의 열팽창계수와 영률 값이 중요한 요소이다. 언더 필 재료의 적용은 에폭시 계열의 낮은 열팽창계수 값으로 인해 솔더접합부의 신뢰성을 향상시키는 것으로 판단되며, 소재의 적용이 제품의 장기 신뢰성에 많은 영향을 미치는 것을 알 수 있었다.

Fig. 5에 언더 필 A 재료를 적용하여 조립된 시편을 -25°C~125°C의 열사이클 시험 분위기에서 300사이클 동안 수행한 후 솔더접합부의 단면을 연마하여 SEM(Scanning Electron Microscopy)으로 관찰한 사진을 나타내었다. 그림에서와 같이 솔더 볼과 솔더 마스크 경계면에서 균열이 발생하여 진전됨을 알 수 있었다. 이와 같은 결과는 해석 결과에서 보였듯이 언

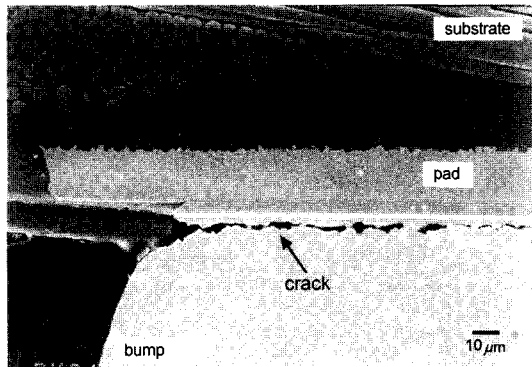


Fig. 5. Cross sectional view of solder joint after thermal cycles(underfill A).

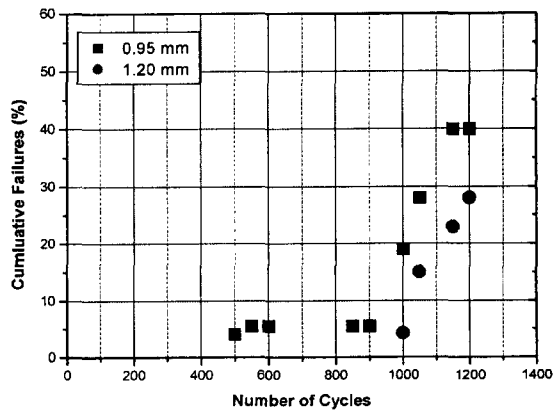


Fig. 6. Solder joint reliability on substrate thickness at -25°C-125°C.

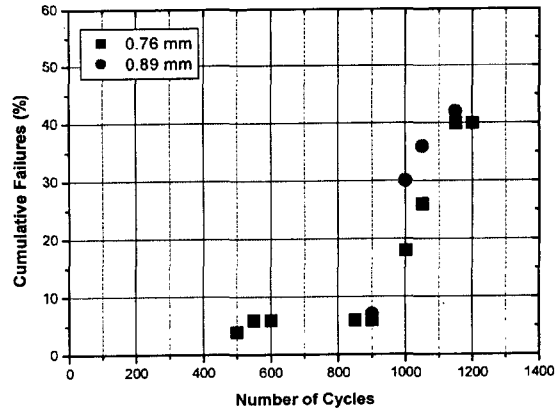


Fig. 7. Solder joint reliability on solder ball size at -25°C-125°C.

더 필 A 재료는 평균 80 μm의 휨이 발생하였으나, 언더 필 B 재료에서는 평균 1 μm의 작은 휨이 발생하였다. 따라서 패키지 휨이 작게 발생하는 낮은 영률의 언더 필 B 재료는 솔더접합부에 발생하는 인장 응력이 감소하기 때문에 균열의 발생없이 피로 수명이 향상되는 것으로 생각된다.

패키지 BT 기판의 두께에 따라 솔더접합부의 피로 수명을 예측하기 위해 -25°C~125°C 조건의 열사이클 시험을 수행하여, 그 결과를 Fig. 6에 나타내었다. 패키지 BT 기판의 두께가 0.95 mm에서 1.20 mm로 증가함에 따라 솔더접합부의 열 피로 수명은 30% 정도 향상됨을 알 수 있었다. 이와 같은 결과는 패키지의 휨이 0.95 mm 기판 두께에서는 79~85 μm 발생하였으나, 1.20 mm 두께에서는 55~62 μm로 감소하였기 때문이다.

또한 솔더 볼의 크기를 0.76 mm에서 0.89 mm로 증가시켰을 때 피로 수명에 미치는 영향을 분석하여 Fig. 7에 나타내었다. 솔더 볼의 크기가 0.76 mm에서 0.89 mm로 증가하면 솔더접합부의 피로 수명은 약 2 배 정도 향상된다. 따라서 솔더 볼의 크기 증가는 솔더접합부의 실장 높이를 증가시켜서 전단 변형률을 감소시키기 때문에 열 피로 수명이 향상되는 결과로 나타난다.

4. 결 론

본 연구에서는 153 FC-BGA를 PWB에 실장 했을 때 패키지의 휨 발생과 2차 솔더접합부의 신뢰성을 평가하였다. 또한 다양한 조건을 매개 변수로 하여 솔더접합부의 피로수명을 향상시키기 위한 조건에

대해 실험하여 다음과 같은 결론을 얻었다.

1. FC-BGA에서 솔더 볼에 가장 변형이 많이 걸리는 위치는 칩의 가장자리에서 중심부분으로 이동한 6번째 솔더 볼이었다. 이와 같은 결과는 패키지와 PWB 사이의 열팽창계수 차이로 인하여 발생하는 응력이 칩 가장자리 근처에서 최대가 되기 때문이다.

2. 기관의 두께를 0.95 mm에서 1.20 mm로 증가시키면 패키지의 휨 발생이 85 μm 에서 55 μm 로 감소하였고, 상대적으로 피로 수명은 30% 정도 향상되었다.

3. 솔더 볼의 크기를 0.76 mm에서 0.89 mm로 증가시키면, 솔더접합부의 피로 수명은 2배 향상되었다.

4. 2차 솔더접합부의 신뢰성 향상은 PWB와 패키지 간의 열팽창계수 차이를 줄이고, 패키지의 휨 발생을 감소시키는 방법이 효과적임을 알 수 있었다.

감사의 글

이 논문은 2002년도 중앙대학교 학술연구비 지원에 의한 것임.

참고문헌

- M.B. Vincent and C.P. Wong, "Enhancement of Underfill Encapsulants for Flip-Chip Technology", Proceeding of Surface Mount International Conference, 303-312 (1998).
- E. Jan Vardaman, "Semiconductor packaging in 1999: Emerging trends", Advancing Microelectronics, 26, 23-25 (1999).
- C.P. Wong and M.B. Vincent, "Fast-Flow Underfill Encapsulant: Flow Rate and Coefficient of Thermal Expansion," Advances in Electronic Packaging, ASME, 301-306 (1997).
- Scott F. Popelar, "An Investigation into the Fracture of Silicon Die used in Flip Chip Application", International Symposium on Advanced Packaging Materials, 41-48 (1998).
- Quan Qi, "2nd Level Reliability Investigation of Memory Package Using Power Cycling Test", International Symposium on Micro-electronics, 688-693 (1999).
- Peng Su and Sven Rzepka, "The Effects of Underfill on the Reliability of Flip Chip Solder Joints", Journal of Electronic Materials, 28(9), 1017-1022 (1999).
- James Pyland and Raghuram Pucha, "Effect of Underfill on BGA Reliability", Electronic Components and Technology Conference (2001).
- Rao R. Tummala, Fundamentals of Microsystems Packaging, McGraw-Hill (2001).
- C.G. Woychik, D.L. Hawken, J.R. Wilcox and P.J. Brofman, "Extending Flip Chip Ball Grid Array Field Life", Semiconductor Packaging Technologies Symposium, SEMICON West (1999).
- Eun-Chul Ahn and Tae-Je Cho, "Reliability of flip chip BGA package on organic substrate", Proc 49th Electronic Components and Technology Conference 1215-1220 (2000).
- 민재상, 황영호, 조일제, "무전해 Ni/Au 도금에서의 BGA Solderability 특성 개선에 관한 연구", 마이크로전자 및 패키징학회지, 8(3), 56-62 (2001).
- 김경섭, 장의구, 선용빈, "플립 칩 솔더 범프의 접합강도와 금속간 화합물의 시효처리", 마이크로전자 및 패키징학회지, 9(1), 35-41 (2002).
- Optimal Corporation, PakSi-TM User Manual, (2002).
- Hibbit, Karlsson & Sorensen, Inc., ABAQUS User Manual (2000).