

---

# 전압조절 주파수 가변 적분기 설계

이근호\* · 이종인\*\*

A Design of Voltage-controlled Frequency Tunable Integrator

Geun-Ho Lee\* · Jong-Inn Lee\*\*

---

이 논문은 2001년도 군산대학교 학술연구비에 의하여 지원되었음

---

## 요 약

본 논문에서는 저전압 동작이 가능하도록 완전차동 구조의 적분기에 전압조절을 위한 튜닝회로를 추가하여 새로운 적분기를 제안하였다. 제안된 적분기는 이득과 주파수 더 나아가 응용회로의 특성에 영향을 주는 트랜스컨덕턴스값을 증가시키기 위해 전류미러 방식을 이용하여 구성되었다. HSPICE 시뮬레이션 결과, 제안된 적분기는 기존의 완전차동 구조의 적분기에 비해 그 이득값이 두 배 이상 향상되었으며, 간단한 전압 조절을 통한 이득 및 주파수 조절이 가능하였다.

## ABSTRACT

In this paper, a new voltage-controlled tunable integrator for low-voltage applications is proposed. The proposed active element is composed of the CMOS complementary cascode circuit which can extend transconductance of an element. Therefore, the unity gain frequency which is determined transconductance is increased than that of the conventional element. And then these results are verified by the  $0.25\mu\text{m}$  CMOS n-well parameter HSPICE simulation. As a result, the gain and the unity gain frequency are 42dB and 200MHz respectively in the element on 2V supply voltage. And power dissipation of the designed circuit is 0.32mW.

## 키워드

Integrator, Voltage-controlled, CMOS, cascode circuit

## 1. 서 론

반도체 분야의 급속한 발전에 의해 집적회로의 대부분은 하나의 칩 안에 아날로그와 디지털회로가 같이 공존하는 혼성모드(mixed-mode)방식이 연구되고, 또한 이용되는 추세이다.[1][2] 혼성모드 칩의 대부분은 디지털 부분이 차지하고 있기 때문에 트랜지

스터의 동작 조건은 대부분의 경우 디지털 회로를 기준으로 표준화 되어 있다. 하지만 일반적으로 저전압 저전력 특성의 혼성모드 집적회로 설계에 있어서 아날로그 회로는 디지털 회로보다 높은 공급 전압을 필요로 한다. 이러한 이유로 아날로그 회로 설계분야에서 저전압 동작을 위한 방법이 여러 가지 방식으로 연구되고 있는 추세이다.[3][4] 따라서 구조 개선

---

\*전주대학교 정보기술컴퓨터공학부  
접수일자 : 2002. 10. 17

\*\*군산대학교 전자정보공학부

을 통하여 저전압하에서 이득 및 주파수 특성을 향상시킬 수 방법을 제시하였다. 설계된 아날로그 능동소자는 향상된 이득특성으로 인해 아날로그 능동필터 설계시 요구되는 특성조건을 만족하였다.

또한 최근 주목받고 있는 ADSL(Asymmetric Digital Subscriber Line), 케이블 모뎀 등을 포함한 모든 통신시스템에 필수적으로 포함되어야 하는 아날로그 집적회로의 설계에 있어서 중요한 문제중의 하나는 얼마만큼 정확하게 전체시스템에서 요구하는 특성을 만족시켜줄 수 있는 회로를 설계하느냐 하는 것이다.[5] 일반적으로 정확한 특성을 나타내는 수동소자를 이용한 회로의 제작과는 달리 온칩화를 위한 능동소자를 이용한 집적회로는 제작 공정시 발생할 수 있는 여러 가지 잡음 및 기생요소, 그리고 제작 후에는 온도변화 등의 주변 환경에서 일어나는 오차요인으로 인해 정확한 소자 값을 얻어내거나 유지하기가 힘들어 당초 요구했던 부품의 특성을 얻기가 쉽지 않다. 그러므로 능동 필터와 같은 집적회로를 설계하기 위한 기본소자 들은 제작된 후에도 성능을 보상할 수 있는 동조(tuning) 회로가 부가적으로 필요하다.[6] 본 논문에서 제안된 적분기는 기본적으로 외부 전압을 통해 메뉴얼 튜닝이 가능하도록 설계되었고, 또한 이를 이용한 능동필터 역시 오차를 보정해 줄 수 있도록 설계되었다. 이러한 모든 특성들은 0.25 $\mu$ m CMOS 공정 파라미터를 이용하여 HSPICE 시뮬레이션을 통해 검증되었다.

## II. 적분기 해석

### 1. MOSFET-C-OpAmp 적분기

지금까지 대부분의 적분기 구조는 모두 입력단에 트랜스컨덕터가 위치하고 있었다. 여기에서 트랜스컨덕터는 전압을 전류로 바꿔주는 작업을 위해 존재하였으나, 이러한 경우에 입력단의 트랜스컨덕터가 완벽한 선형성을 가지고 있어야 하며 불필요한 전력소비를 갖게 하는 단점도 지니고 있다. 따라서 그림 1과 같이 MOSFET-C-OpAmp 구조로 설계하면 자동적으로 차동구조의 장점을 이용하여 이러한 단점을 모두 극복할 수 있다. 적분기에 사용된 소자들이 이상적이라고 가정할 때 전달함수값은 다음의 식 (1)과 같이 얻을 수 있다. gm은 MOSFET의 드레인

-소스 컨덕턴스 값이다.

$$H_i(s) = \frac{V_{in}}{V_{out}} = -\frac{\omega_o}{s} = -\frac{g_m}{Cs}$$

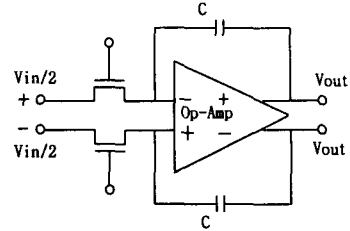


그림 1. MOSFET-C-OpAmp 적분기 구조  
Fig. 1 Architecture of the MOSFET-C- OpAmp integrator

### 2. MOSFET-C-OTA 적분기

연산증폭기 대신 전류제어증폭기를 이용하면 보다 높은 주파수 특성을 얻을 수 있는 장점이 있다. 하지만 적분기 구동을 위해 포함된 MOS FET의 비교적 큰 컨덕턴스값이 전류제어증폭기의 출력 컨덕턴스(gL)에 포함되어 있고 바로 이 값이 전체 구조의 이득값을 결정하기 때문에 고주파 대역에 응용하기 위해서는 전류제어증폭기의 트랜스컨덕턴스가 상당히 큰 값을 가져야 하는 단점이 있다. 이때도 역시 전체 이득은 다음의 식 (2)와 같이 간단하게 나타낼 수 있다.

$$A = \frac{g_{OTA}}{g_L} \quad (2)$$

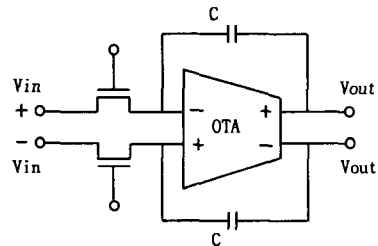


그림 2. MOSFET-C-OTA 적분기 구조  
Fig. 2 Architecture of the MOSFET-C-OTA integrator

### 3. Gm-C 구조

아래의 그림과 같은 Gm-C 구조의 능동소자는 현재 가장 많이 연구되어 발표되고 있으며, 따라서 본 논문에서 이용하고 하는 기본구조이기도 하다.[7] 트랜스컨덕터는 출력단에 저항값을 갖지 않도록 설계

된 형태이며, 연산증폭기로 구성된 형태보다 고주파 회로구현에 적합한 구조이다.

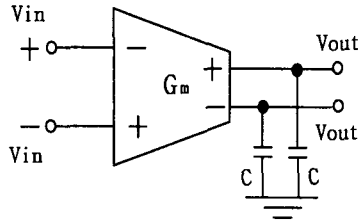


그림 3. Gm-C 구조  
Fig. 3 Architecture of the Gm-C

능동소자에서 이득값은 필터설계시 고주파 특성을 결정하는 가장 큰 요인이다. 실제 구성된 트랜스컨덕터는 출력 컨덕턴스  $g_{ds}$ 에 의해 이득 특성이 결정되며 고주파 특성은 기생 극점과 영점에 의해 결정된다. 일반적으로 존재하는 두 개의 극점 중 필터 주파수 영역을 벗어나 고주파 영역으로 치우쳐있는 비우성 극점은 근사화시켜 무시하지만, 포함하여 전체합수를 나타내면 다음의 식 (3)과 같다.

$$H_f(s) = - \frac{A}{(1 + \frac{s}{\omega_1})(1 + \frac{s}{\omega_2})} \quad (3)$$

이때

$$A = \frac{g_m}{g_{ds}}, \quad \omega_1 = \frac{\omega_o}{A} = \frac{g_{ds}}{C}$$

(단,  $\omega_1 \ll \omega_o \ll \omega_2$ )

여기에서 A는 이득을 나타내며,  $\omega_1$  과  $\omega_2$  는 각각 우성극점과 비우성극점을 나타낸다. 또한 위상오차를 줄이기 위해서는 설계된 트랜스컨덕터가 적어도 40 [dB]이상의 이득을 갖고, 극점의 위치는 단위 이득주파수로부터 고주파수에 존재해야 한다. 따라서 트랜스컨덕터 설계시 낮은 출력 컨덕턴스 값을 갖도록 한다.

본 장에서 기술된 차동입출력 구조 적분기의 장단점을 표 1에 정리하였다.

표 1. 능동소자의 특성비교  
Table. 1 Active element comparison

	MOSFET-C-OpAmp	MOSFET-C-OTA	Gm-C
이득특성	높음	높음	높음
대역폭 영향	높음	낮음	낮음
기생커패시턴스 영향	높음	적당	높음
출력저항에 대한 영향	낮음	낮음	높음
입력 영역 요구값	작음	작음	큼
출력 영역 요구값	큼	큼	큼
가변성	적당	적당	높음
요구되는 칩 면적	높음	적당	낮음

### III. 전압조절 주파수 가변 적분기 설계

#### 1. 완전차동 상보형 적분기

아래의 그림과 같이 병렬연결 형태의 구조를 가진 완전차동 상보형 적분기는 단위이득 주파수 특성을 개선시킬 수 있으며, 안정성의 유지에 커다란 장점을 지니고 있다.

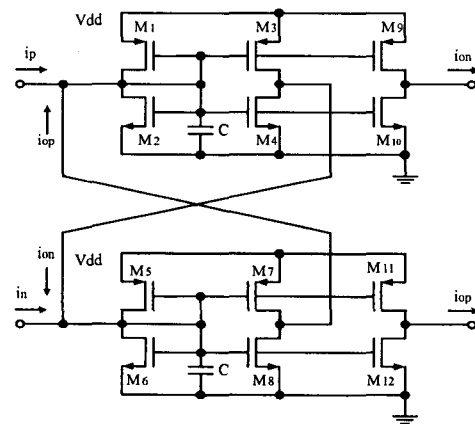


그림 4. CMOS 상보형 적분기  
Fig. 4 CMOS complementary Integrator

이때 상보형 적분기에서 얻을 수 있는  $z$ 와  $p$ 는

각각 영점과 극점이며, 다음과 같이 표현할 수 있다.

$$z = \frac{(g_m - g_{ds})}{C_{gd}} \quad (4)$$

$$p = \frac{2g_{ds}}{(C + 4C_{gd})} \quad (5)$$

전류이득은 다음과 같다.

$$A = \frac{(g_m + g_{ds})}{g_{ds}} \quad (6)$$

하지만 이상적인 특성의 회로와 비교하면 출력 전류에 오차가 발생하여 정확성이 떨어지는 단점이 있다. 이는 입력과 출력저항의 비이상적인 특성으로부터 발생하는 문제중의 하나이다. 이와 같은 단점을 보완하기 위해 본 논문에서 저전압 구현이 가능하며 출력전류의 오차를 개선시킬 수 전압조정 가변 특성을 지닌 전류미러 구조를 적용시켰다. 앞에서 언급된 식들을 통해 적분기의 이득과 단위이득주파수는 회로 내부에 형성되는 트랜스컨덕턴스(gm)값과 밀접한 관계가 있음을 유추해 낼 수 있다. 따라서 전압조정단의 VC1과 VC2를 조절하여 트랜스컨덕턴스값을 조절할 수 있고 이 값은 다시 단위이득주파수에 영향을 미쳐 주파수 튜닝이 가능할 것임을 알 수 있다.

### 2. High-swing cascode 전류미러

아래 그림에 나타난 것과 같은 회로의 구조는 최소 출력전압을 낮게 할 수 있어 저전압 구동이 가능하고, 출력저항을 증가시킴으로서 출력 전류에서 발생하는 오차를 개선시킬 수 있는 구조이다.

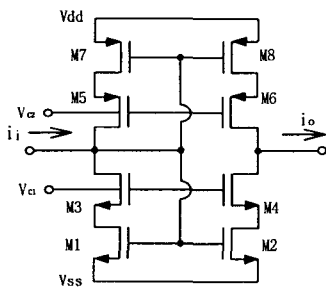


그림 5. 전압조정 가변 특성 구조의 전류미러  
Fig. 5 Current-mirror for Voltage-controlled Tuning Characteristics

### 3. 전압조정 가변 적분기 설계

차동 입출력 값을 갖는 완전차동 상보형 적분기에 전압조정 가변 특성 구조의 전류미러를 포함하여 다음에 나타내고 있는 전압조정 가변 CMOS 적분기를 구성할 수 있다. 제안된 회로는 추가된 전류미러를 통한 출력저항의 증가로 그 이득과 단위이득 주파수가 증가된다. 같은 트랜지스터 크기와 동일한 전압을 인가해 주는 조건하에서 시뮬레이션 한 결과들을 다음에 보여주고 있다.

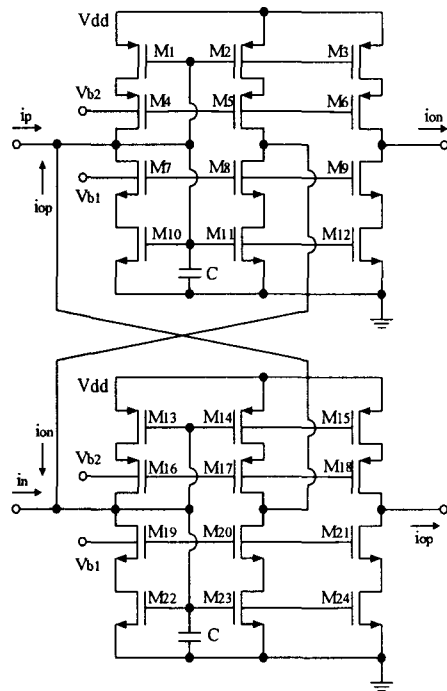


그림 6. 전압조정 가변 적분기  
Fig. 6 Voltage-controlled Tunable integrator

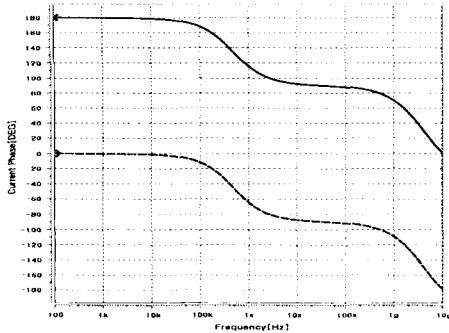


그림 7. 적분기 위상특성  
Fig. 7 Phase characteristics of the Integrator

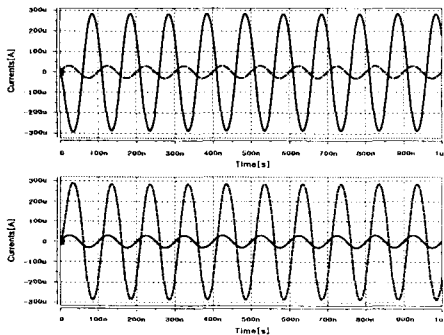


그림 8. 적분기 시간해석  
Fig. 8 Transient analysis of the integrator

그림 8은 제안된 적분기의 입력파형에 대한 출력 파형의 시간해석을 나타내었다. 또한 그림 9는 제안된 회로의 전압조절 단자 VC1과 VC2에 전압값을 인가하여 조절된 특성을 보여주고 있다.

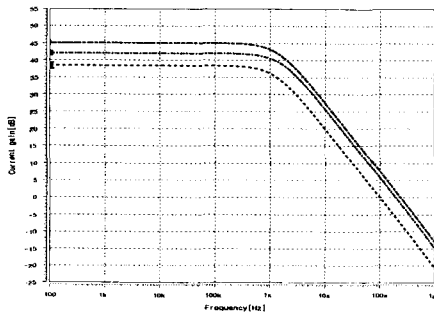


그림 9. 제안된 적분기의 특성 조절  
Fig. 9 Tuning characteristics of the proposed integrator

#### IV. 결론

완전차동 상보형 적분기에 그 이득과 단위이득 주파수 특성을 향상시킬 수 있는 전압조절 가변 특성의 전류미러 구조를 추가하여 향상된 성능과 특성조절이 가능한 새로운 적분기를 설계하였다. 같은 크기의 트랜지스터와 일정한 동작전압 2V를 인가해주어 비교해 보았을 때 완전차동 상보형 적분기의 이득보다 제안된 전압조절 가변 CMOS 적분기의 이득이 두 배 이상 향상됨을 알 수 있었다. 설계된 전압조절 가변 CMOS 적분기는 HSPICE 시뮬레이션 하였으며, 시뮬레이션 결과에서 보여주듯이 공정특성의 향상과 안정된 구조를 통해 2V 공급전압하에서 왜곡없는 신호특성을 나타내었다.

특히 전압조절 방식을 이용함으로써 외부에 연결될 수 있는 전압조절단자를 통해 소자 내부의 전류값을 조절하고, 전류에 영향을 받는 트랜스 컨덕턴스 값을 제어하여 능동소자의 이득과 단위이득주파수를 조절할 수 있는 특성을 지니고 있다. 이를 이용하여 능동필터를 설계하면 주파수 튜닝을 통해 비슷한 대역의 시스템에는 새로운 제작이 필요 없이 간단한 전압조절만으로도 이용 가능할 것으로 사료된다.

향후 연구방향으로는 제안된 기본 능동소자를 이용하여 각종 통신시스템의 입출력단에 포함되어 있는 저역통과 또는 대역통과 능동필터를 설계하고, 아날로그 신호처리단의 각종 블록에서 그 응용가능여부를 확인하는데 목표를 두고 있다.

#### 참고문헌

[1] C. Toumazou, F. J. Lidgley and D. G. Haigh, Analogue IC design : the current-mode approach, (IEEE Circuits and systems series 2, Peter Peregrinus Ltd., on behalf of the Institution of Electrical Engineering, London, 1993), Chap. 11, pp.783-923.  
[2] S. S. Lee, R. H. Zele, D. J. Allstot and G. Liang, "A continuous-time current-mode integrator", IEEE Trans. Circuits and Systems, Vol. 38, pp.1236-1238, Oct. 1991.

- [3] R. H. Zele, D. J. Allstot and T. S. Fiez, "Fully-differential CMOS current-mode circuits", in Proc. IEEE ISCAS, pp.2411-2414, 1992.
- [4] R. H. Zele and D. J. Allstot, "Low-Power CMOS Continuous-Time Filter", IEEE J. Solid-State Circuits, Vol. 31, No. 2, pp. 18-27, Feb. 1996.
- [5] R. K. Hester, S. Mukherjee and G. Westphal, "CODEC for Echo-Canceling Full-Rate ADSL Modems", IEEE J. Solid-State Circuits, Vol. 34, No. 12, pp.1973-1985, DEC. 1999.
- [6] 이근호, 방준호, 조성익, 김동용, "3V CMOS Fully-Balanced상보형 전류모드 적분기 설계", 한국음향학회 논문지, 제16권, 제4호, pp. 106-113, 1997.
- [7] Y. SUN and J. K. Fidler, "Structure generation of current-mode two integrator loop dual output-OTA grounded capacitor filters", IEEE Trans. Circuits and Systems, Vol. 43, No. 3, pp.659-663, 1996.

### 저자소개

#### 이근호(Geun-Ho Lee)

1994년 2월 전북대학교 전기공학과 공학사  
1997년 2월 전북대학교 회로 및 시스템 공학석사  
2000년 8월 전북대학교 회로 및 시스템 공학박사  
2001년 3월~2002년 2월 군산대학교 계약교수  
2002년 3월~현재 전주대학교 정보기술컴퓨터공학부  
전임강사  
※관심분야: 멀티미디어 시스템, 집적회로 설계

#### 이종인(Jong-Inn Lee)

1979년 2월 울산대학교 전기공학과 공학사  
1983년 2월 전북대학교 회로및시스템 공학석사  
1987년 2월 전북대학교 회로및시스템 공학박사  
1988년 3월~현재 군산대학교 전자정보공학부 교수  
※관심분야: 회로 및 시스템, 반도체 설계