

# 통신방송위성 중계기용 Ku-대역 채널증폭기 시험 모델 설계

## Design of Ku-band Channel Amplifier Engineering Model for Communication and Broadcasting Satellite Payload

장 병 준 · 염 인 복 · 이 성 팔

Byung-Jun Jang · In-Bok Yom · Seong-Pal Lee

### 요 약

본 논문은 통신방송위성 중계기용 Ku-대역 채널증폭기 시험모델의 설계와 제작과정을 요약하였다. 채널증폭기의 구조는 고정이득제어 모드에서는 전압제어형 감쇄기를 이용한 아날로그 이득 조절 방식을 사용하였으며 자동레벨조절 모드에서는 루프제어방식을 이용한 출력레벨 제한회로를 사용하였다. 설계된 채널증폭기는 전압제어형 PIN-다이오드 감쇄기와 온도보상회로 등의 최신 기술 등을 이용하였다. 측정된 특성은 설계치와 동일하게 28 dB의 이득조절 및 16 dB의 자동이득조절 범위를 갖는 것을 확인하였다. 설계된 시험모델은 인증을 거치면 Ku-대역 통신방송 위성중계기용 채널증폭기로 사용되어질 수 있다.

Key words: 채널증폭기, 위성중계기, Ku-대역

### Abstract

This paper summarizes the design concepts and implementation of a Ku-band channel amplifier's engineering model for the communication and broadcasting satellite applications. The selected architecture uses the analog gain control for the FGM(Fixed Gain Mode) and the output level limiting using automatic loop control for the ALC (automatic level control) mode. The Ku-band channel amplifier incorporates several state-of-the-art components including voltage-controlled PIN diode attenuators, and various temperature-compensation circuits. The measured characteristics of the Ku-band channel amplifier are in good agreement with the expected performance. The results show a fixed gain control of 28 dB, and an automatic level control of 16 dB over operating temperature range. The designed engineering model could be used as a channel amplifier for Ku-band communication and broadcasting satellite payload system.

Key words : Channel Amplifier, Satellite Payload, Ku-band

### I. 서 론

1990년대 국내 통신방송위성 1, 2, 3호의 성공적인 발사에 따라 국내의 위성통신 산업도 비약적인 발전을 하였다. 하지만 현재까지는 지상장비의 개발에만 한정되어 있으며, 고신뢰성을 요구하는 중계기 및 RF 핵심부품을 자체 개발하는 단계에는 이르지

못하고 있다. 통신방송위성의 개발을 선도하는 선진국들은 위성통신의 중요성 및 타 산업에 미치는 영향을 인식하여 오래전부터 중계기의 핵심부품 및 중계기 시스템을 활발히 개발하고 있다<sup>1)</sup>. 이는 고신뢰성 부품 및 시스템 개발이 모든 산업발전의 원동력이 되며, 그 나라의 기술수준을 결정하는 척도가 되기 때문이다.

한국전자통신연구원 통신위성개발센터(Satellite Communication Department, ETRI)  
· 논문 번호 : 20020702-075  
· 수정완료일자: 2002년 10월 4일

따라서 국내에서도 국내의 기술수준을 한단계 더 높이기 위해서는 위성중계기의 핵심부품을 독자적으로 개발하는 것이 절실히 요구된다. 현재 ETRI를 주관으로 국내 업체가 위성부품을 설계, 제작 및 시험 중에 있으며 이러한 결과물은 2005년 하반기 KOREASAT 5 위성에 탑재를 통해 기술검증을 추진하고자 하고 있다.

위성중계기용 부품은 15년 이상 가혹한 우주환경에서도 정상 동작하여야 하므로 그 제조기술의 신뢰도가 매우 중요하다. 회로적으로는 이미 검증이 완료된 기술을 사용하는데 반해 구현 방법에 있어 잠재적인 불량(potential failure)을 줄일 수 있는 체계적인 관리 및 통일된 공정에 의한 설계, 제조, 시험, 인증 등이 이루어져야 한다<sup>[2]</sup>.

위성중계기의 핵심부품 중 통신위성 중계기용 채널증폭기는 중계기 내에서 TWTA 앞단에 위치하며, 각 채널별로 TWTA에 적합한 출력전력을 조절하는 역할을 한다. 채널증폭기는 동작상태에 따라 FG 모드(Fixed Gain Mode)와 ALC(Automatic Level Control) 모드로 나뉘어진다. FG 모드 상태에서 채널증폭기는 지상명령(Tele-command)에 의해 정해지는 이득을 갖는 증폭기로 동작하며 이득 가변 이득범위는 0.5 dB 간격으로 28 dB이다. ALC 모드에서는 입력전력의 변화에 상관없이 일정한 출력 레벨을 만들게 된다. ALC 모드에서 출력 레벨은 Tele-command에 의해 조정되는데 이때 출력 레벨 조정 범위는 +1 dBm부터 -15 dBm까지 16 dB 범위를 요구한다.

따라서 채널증폭기는 지상명령을 해석하고 응답하는 제어회로와 이득을 정밀하게 제어하기 위한 감쇄기 회로, 입력전력의 변화에 상관없이 일정한 전력을 출력하기 위한 ALC loop회로 등이 포함된다.

보통의 통신위성 중계기 부품이 RF 기술로만 이루어지는데 반해 채널증폭기는 디지털 회로와 RF 회로가 한 패키지 내에 놓여 있으므로 설계시 이를 사전에 충분히 고려하여 신뢰도를 높여야만 한다. 또한 이득조절, ALC Loop 회로 및 ALC Level 조절 등의 기능을 한 모듈 안에 삽입하여야 하므로 다양한 집적화 기술이 필요하다. 또한 채널증폭기는 증폭기, 감쇄기 등 다수의 부품이 존재할 뿐만 아니라, FGM과 ALC 모드 각각에 따라 별도로 온도보상회

로를 꾸며야 하며, 또한 위성부품의 특성상 온도 특성에 대한 요구조건이 까다로우므로 온도보상회로의 설계도 매우 중요하다.

국내에서는 Ku-대역의 상업용 증폭기 기술은 성숙단계에 있으나 위성중계기용 채널증폭기와 같이 고신뢰도를 요구하는 시스템에 대한 연구는 미비하다. 또한 이동통신 대역에서 중계기 기술의 발달로 저주파 대역의 이득제어 방식은 상품화 되어 있으나 아직 Ku-대역 이상의 채널증폭기 기술은 상품화 되어지지 못하고 있다.

위성중계기용 채널증폭기는 Tesat<sup>[3]</sup>, NEC<sup>[4][5]</sup>, Alcatel, Alenia 등의 외국 기업이 기술을 독점하고 있는 상태이며, 자국의 기술보호를 위하여 기술 이전 자체를 꺼리고 있다. 앞으로 국내의 위성통신 기술 및 고신뢰성 RF 부품기술을 발전시키기 위해서는 이에 대한 국산화가 필요하다.

본 논문에서는 Ku-대역 위성중계기에 탑재할 수 있는 채널증폭기의 시험 모델(EM : Engineering Model)의 설계기술과 제작된 성능을 위주로 기술한다. 제작된 시험 모델은 인증모델(QM : Qualification Model)로 가기 위한 전 단계로 사용된 개별 부품의 screening 및 제조공정의 인증을 거치면 위성체에 탑재가 가능하다.

## II. 채널증폭기 구조

채널증폭기의 구성은 제어방식에 따라 그 구성이 다르게 된다. 채널증폭기의 제어방식은 크게 디지털 제어방식과 아날로그 제어방식으로 나눌 수 있다. 디지털 제어방식은 감쇄기의 입출력 특성을 메모리 회로에 저장하여 사용하는 것으로 감쇄기의 숫자를 줄일 수 있으므로 채널증폭기 RF 회로의 구성을 간단히 할 수 있는 장점이 있으나 디지털 제어를 하기 위한 ASIC의 설계 및 설계된 ASIC의 인증 절차 등을 필요로 한다. 아날로그 제어방식은 선형 감쇄기를 사용하는 방식으로 감쇄기 1개당 선형동작범위가 제한되어 있어 감쇄기 수의 증가로 인한 RF모듈의 설계는 복잡해지나 디지털 회로에 상용(off-the-shelf) 부품을 사용할 수 있는 장점이 있어 채널증폭기를 처음 개발할 때 유리한 방식이다. 본 논문에서는 국내에서 처음으로 위성탑재가 가능한 채널증폭

기를 만드는 것을 고려하여 후자의 방식을 이용하여 Ku-대역 채널증폭기를 개발하고자 한다.

또한 채널증폭기의 설계는 채널증폭기의 핵심부품인 PIN 다이오드 감쇄기의 특성에 따라 그 구성이 달라진다. 감쇄기를 전류제어형으로 하는 경우가 일반적으로 사용되어온 방식이나 이 경우 전류원을 만들기 어렵고 부가적인 전압-전류 변환기가 필요할 뿐만 아니라 입력전류를 지수적으로 가변시켜야 하기 때문에 전류 구동형 PIN 다이오드 감쇄기의 구동회로는 매우 복잡하다. 따라서 본 구조에서는 이러한 단점을 극복하기 위해 최근에 논문<sup>[7]</sup>에서 제안된 전압제어형 PIN 다이오드 감쇄기를 구성하여 사용하였다.

그림 1은 채널증폭기의 개념도이다. 채널증폭기의 구성은 크게 RF 모듈, 바이어스(Bias) 회로 그리고 제어회로로 나뉘어진다. RF 모듈은 증폭기, 감쇄기, Coupler/Detector로 구성되어 있으며 입력신호에 적절한 이득을 제공하는 역할을 하며 RF 모듈내의 모든 회로는 MIC(Microwave Integrated Circuit) 회로로 구성된다. Bias 회로는 RF 모듈내의 증폭기에 적절한 바이어스를 공급하는 역할을 하며, 증폭기의 온도 특성을 보상하는 회로가 추가되어 있다. 제어회로는 RF 모듈 안에 위치한 감쇄기를 원격명령에 따라 조절하게 되는데 FPGA를 이용해 이러한 기능을 수행하게 된다.

### III. 채널증폭기 설계

채널증폭기의 요구규격 및 설계된 감쇄기의 특성<sup>[7]</sup>에 따라 FGM 모드의 경우 4개의 감쇄기, ALC Level의 경우 2개의 감쇄기가 필요함을 알 수 있다.

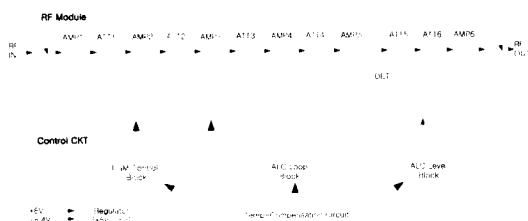


그림 1. Ku-대역 채널증폭기의 개념도  
Fig. 1. Block diagram of the Ku-band channel amplifier.

증폭기와 감쇄기의 배치 및 Isolator 및 Detector의 배치는 채널증폭기의 요구조건 및 제작 공정을 고려하여 RF Budget Analysis를 거쳐 확정하였다. 그림 1은 이러한 과정을 거쳐 결정된 채널증폭기의 구조를 나타낸다. FGM의 경우 앞단의 4개의 감쇄기를 이용하여 28 dB 범위내에서 이득 제어를 할 수 있도록 하였으며, ALC Level의 경우 중간단에 위치한 Coupler를 통해 검출된 신호를 Detector로 검출하여 ALC Loop 제어회로의 기준값과 비교해 앞단의 4개의 감쇄기를 조절하여 출력을 고정시킨다. 출력 레벨의 조절은 Coupler 뒷단의 감쇄기 2개를 이용하여 조절하게 된다.

### 3-1 증폭기 및 바이어스 보드

설계에 사용된 능동소자인 HEMT는 Fujitsu사의 FHX35x HEMT 칩을 사용하여 QM 또는 FM제작시 up-screening이 가능하도록 하였다. 회로의 크기는 8 mm × 7 mm이고 DC 전원은 3.47 V, 20 mA를 필요로 한다. 증폭기는 동작주파수 대역에서 10 dB 이상의 이득 특성을 가지며 15 dBm 이상의 P<sub>1dB</sub> 값을 갖는다. 채널증폭기에는 다수의 증폭기와 감쇄기가 연결되어 있으므로 입출력 반사계수를 높이기 위하여 평형증폭기 구조로 설계하였다. 모든 RF 소자는 15 mil 두께의 alumina(Al<sub>2</sub>O<sub>3</sub>) 기판을 이용하여 설계되었으며 능동소자와 기판은 Eutectic 기법으로 Kovar로 제작된 캐리어에 직접 접착되어 있다. 설계 및 제작 공정은 참고 문헌 [6]에 나타나 있다.

바이어스 보드는 정전압 회로로서 증폭기의 온도 보상을 위하여 PNP 트랜지스터를 이용하여 구성하였다. 본 회로의 전류는 온도가 증가함에 따라 같이 증가하나 전압은 온도의 증가에 따라 감소한다. RF 소자는 온도가 증가함에 따라 이득이 감소하는 특성이 있고, 전류가 증가하거나 전압이 감소하면 이득은 증가한다. 그러므로 온도가 증가하면 RF 소자의 이득은 감소하지만 Bias 회로에 의해 공급되는 전압과 전류의 변동이 이득을 증가시키는 방향으로 변화하므로 RF 소자의 이득 감소를 상쇄시키게 된다. 따라서 본 회로는 어느 정도의 온도보상효과를 얻을 수 있다.

그림 2는 설계된 증폭기의 개념도 및 바이어스

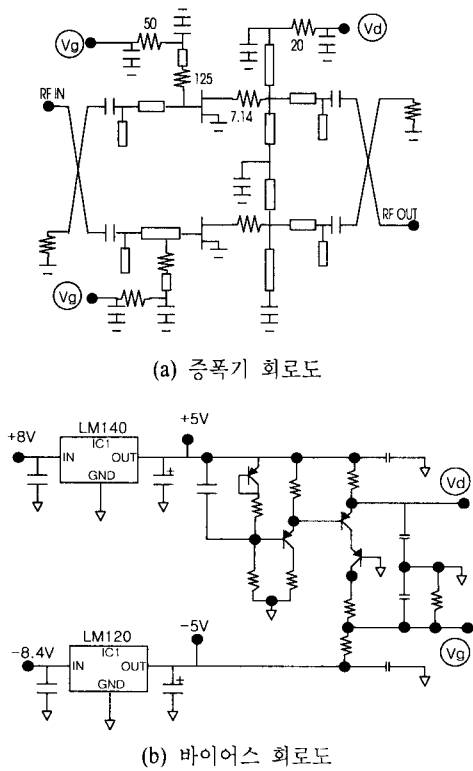


그림 2. 증폭기 회로와 바이어스 회로  
Fig. 2. Schematic diagram of amplifier and bias circuit.

회로의 회로도를 보여준다. 측정된 증폭기는 9.5 dB의 이득에 온도변화는 0.3 dB 이내로 측정되었다. 바이어스 회로에 의한 온도보상이 없는 경우는 0.6 dB까지 변화하지만 Bias 회로에 의해 50%까지 변화폭이 작아지게 된다.

### 3-2 감쇄기 회로

감쇄기 회로는 채널증폭기에서 가장 중요한 회로로서 이득 제어 및 레벨 제어, 루프 제어 등의 기능을 수행하기 위한 핵심 소자이다. 채널증폭기의 감쇄기 회로는 PIN 다이오드를 이용하여 구성되며, 감쇄기 한 개당 8 dB의 선형동작영역을 가지며 전압제어 방식으로 조절된다. 감쇄기의 입출력은 증폭기와 마찬가지로 입출력 정합 특성을 개선하기 위하여 Lange 커플러를 이용한 평형 구조로 되어 있다. 감쇄기 회로의 동작원리 및 온도보상회로에 대한 설명은 참고문헌 [7]에 나타나 있다.

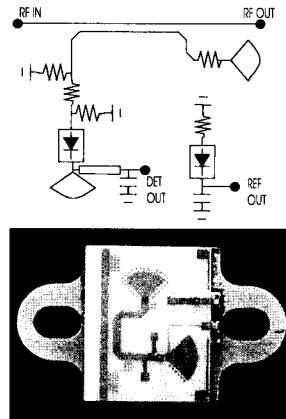


그림 3. Detector회로의 개념도 및 제작사진  
Fig. 3. Schematic diagram and photograph of the detector.

### 3-3 Coupler/Detector 회로

채널 증폭기의 출력을 일정하게 조절하기 위한 루프 제어 회로의 핵심 소자로써 커플러와 Detector가 있다. RF 모듈의 집적화와 제작공정의 단순화를 위해 Coupler와 Detector를 증폭기와 감쇄기 캐리어와 동일하게 구성하였다. Coupler는 15 dB Coupler를 구성하였으며, 모든 설계는 전자기 설계(EM-simulation)를 이용해 설계되었다. Detector 회로는 Alpha사의 CDB7619 Schottky 다이오드를 사용하여 설계되었으며, 온도보상을 위해 동일한 다이오드를 추가하여 사용하였다. 이 온도보상용 다이오드는 제어보드 내에 위치한 차등 연산증폭기를 이용하여 온도변화와 상관없이 일정한 특성을 나타내게 된다. Detector의 구성 및 실물사진은 그림 3과 같다.

### 3-4 제어보드 설계

채널증폭기의 제어보드는 지상명령(Telecommand)을 해석하여 RF모듈 내에 위치한 감쇄기를 조절할 뿐만 아니라, 텔리메트리(Telemetry) 신호를 수신할 경우 현재의 출력레벨을 아날로그 전압으로 출력하여야 한다. 또한 ALC Loop조절을 위한 Loop 회로가 포함되며, 제어보드와 RF 모듈의 동작을 위해 +5 V, -5 V의 정전압을 제공하는 Regulator 회로가 포함되어 있다.

제어보드의 입출력 형식은 Lockheed Martin사의

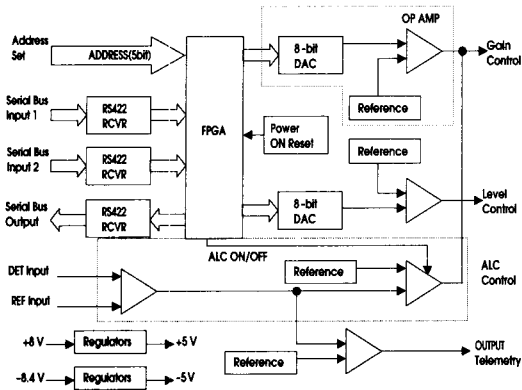


그림 4. 제어보드의 구성  
Fig. 4. Control circuit block diagram.

A2100 BUS규격을 채용하였으며, 제어보드의 구성은 그림 4에 나타나 있다. 제어회로는 FPGA, RS-422 인터페이스를 위한 송수신 IC, D/A변환기, OPAMP 및 전원공급을 위한 +5V와 -5V의 Regulator로 구성되어 있다. +5V Regulator의 경우 디지털 회로와 아날로그 회로간의 간섭을 피하기 위하여 디지털 회로용 정류기와 아날로그 회로용 정류기를 분리하였다.

FPGA는 Actel사의 A1020B로 그 기본 기능은 다음과 같다. 채널증폭기의 이득 제어를 위해서 7 bit의 논리신호를 이용하여 D/A 변환기가 적절한 아날로그 전압값으로 변환하고 이를 OPAMP 비교기를 이용해 기준전압과 비교한 후 이 값으로 감쇄기 1~4까지를 조절하게 된다. 이때 ALC 기준값은 최대 고정되어 있다. ALC Level 제어를 위해서는 6 bit의 논리신호를 이용하여 D/A변환기가 적절한 아날로그 전압값으로 변환하고 이를 OPAMP 비교기를 이용해 기준전압과 비교한 후 이 값으로 감쇄기 5와 6을 조절하게 된다. 이때 FGM값은 최대 고정되어 있다. ALC Loop 회로는 감쇄기 1~4까지를 이용하여 Loop를 형성한다. FGM과 ALC Loop 제어가 동일한 감쇄기에 연결되므로 다이오드를 이용한 Exclusive-OR 회로를 구성해 두 신호원이 서로 영향을 주지 않도록 구성하였다.

#### IV. 제작 및 시험 결과

채널증폭기와 같이 PCB 기술과 chip 소자를 이

용한 MIC회로를 한 패키지 내에 집적화 하기 위해서는 제조 공정이 매우 중요하다. 먼저 housing 설계시 MIC 회로가 놓여질 부분과 PWB 회로가 놓여질 부분을 나누어 MIC 회로는 hermetic seal할 수 있도록 설계한다. 설계된 채널증폭기 Housing은 앞면에 MIC 회로가 hermetic seal 되며, 뒷면에는 제어 보드 및 바이어스 보드가 놓여지게 된다.

Housing 설계는 구조해석 및 열해석을 거쳐 발사 및 우주환경에서도 15년 이상 수명주기동안 신뢰성을 보장할 수 있도록 하였다.

MIC 회로와 PWB 회로간의 연결은 feedthru만으로 연결되어야 하며, feedthru의 장착은 leak test를 실시하여 두 부분이 완전히 분리되었는지 확인한다. Feedthru의 장착이 끝난 후 어셈블리 과정은 MIC 회로를 먼저 제작하는데, carrier level 제조공정이 끝난 carrier를 장착하고 시험을 완료한 후 laser sealing 작업을 거쳐 Hermetic Seal하게 된다. 일단 laser seal이 완료되면 RF 회로는 더 이상 튜닝이 불가능하므로 laser seal하기 전에 모든 온도 시험을 완료하여 RF회로의 특성을 검증하였다.

앞 절에서 설계한 개별 캐리어들을 RF 모듈 내에 장착하기 위해서는 캐리어간의 간섭현상을 최소화하고 패키징시 발생할 수 있는 패키지 공진이 발생하지 않는 구조를 선정하여야 한다. 특히 채널증폭기의 RF 모듈은 다수의 증폭기, 감쇄기 등으로 구성되어 있어 RF 회로를 단순화하고 RF 모듈 제작 후 부가적인 튜닝 없이 제작되어야 한다. 따라서 모든 개별 소자들은 동일한 크기의 캐리어(carrier)를 이용하여 제작되었으며, 각각의 소자간의 부가적인 간섭이나 하우징 공진(Housing resonance) 등이 발생하지 않도록 설계되었다. 또한 RF 모듈은 내부에 RF 덮개를 장착하여 소자간의 간섭과 패키지 공진이 발생하지 않도록 하였다. 또한 증폭기 2개당 하나의 신호의 진행방향에 수직으로 벽면을 두어 간섭현상이 최소가 되도록 하였다. Isolator 덮개는 입출력 정합 Tuning 작업을 고려하여 별도로 덮개를 장착하였으며, 전체 배치는 증계기에 요구되는 형상에 맞도록 배치하였다.

RF 모듈이 Hermetic Seal된 후 제어보드와 바이어스 보드를 장착하게 된다. 제어보드와 Bias 보드는 기본적으로 PWB(Printed Wired Board)기술로 제

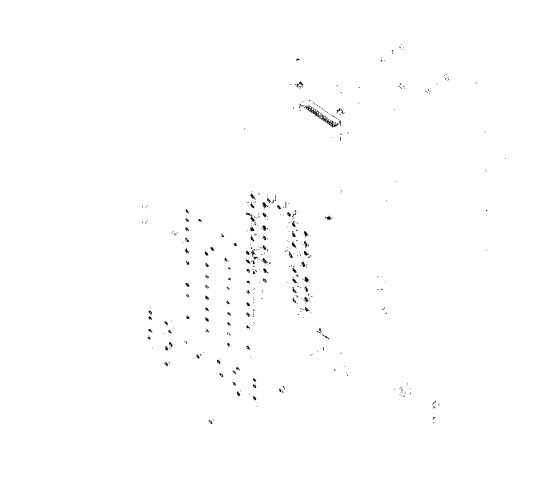


그림 5. 채널증폭기의 전체 조립도면  
(1:37 pin MDM connector, 3: SMA connector, 4: Outer cover, 7:RF cover, 8:Isolator cover, 10: bias board, 11: control board, 12:Housing)

Fig. 5. Top Assembly Drawing of Channel Amplifier.

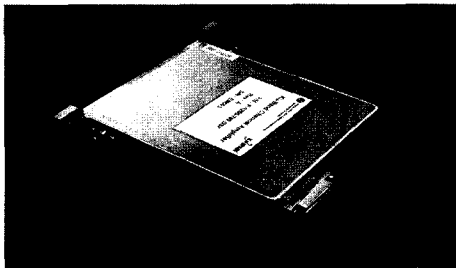


그림 6. 채널증폭기의 제작 사진  
Fig. 6. Photograph of Channel Amplifier.

작되며 RF 보드와는 feedthru로만 연결되어지며, 위성환경에 동작하게 위하여 Venting Hole이 뚫려 있다.

이렇게 모든 조립이 완료되면 제어보드에 최종 Tuning 및 온도시험을 실시하여 제작을 완료한다. 그림 5는 채널증폭기의 전체 조립도면을 나타내며, 그림 6은 제작된 채널증폭기의 사진을 나타낸다.

그림 7은 FGM 상태에서의 주파수 특성을 나타낸 것이다. 입력전력은 -50 dBm인 상태에서 동작범위인 28 dB내에서 1 dB 간격으로 0.3 dB 오차 내에서 동작함을 알 수 있다. 표 1은 설계된 채널증폭

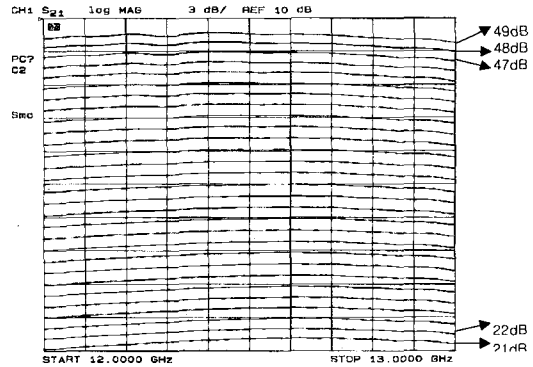


그림 7. FGM 모드시 동작 특성(입력 : -50 dBm)  
Fig. 7. Characteristics of FGM mode.

표 1. 제작된 채널증폭기 시험 모델의 성능  
Table 1. Performance of the fabricated channel amplifier.

| Parameter           | Unit  | Performance      |
|---------------------|-------|------------------|
| Frequency range     | GHz   | 12.25 ~ 12.75    |
| Usable bandwidth    | MHz   | 500              |
| Gain setting        |       |                  |
| Gain in FGM         | dB    | 21 to 49         |
| Step size           | dB    | 0.3 to 0.7       |
| Levels in ALC       |       |                  |
| Input power range   | dBm   | -55 to -40       |
| Output power        | dBm   | -15 to +1        |
| Step size           | dB    | 0.3 to 0.7       |
| Gain flatness       |       |                  |
| Over any 36 MHz     | dBp_p | 0.05             |
| Noise Figure in FGM | dB    | max 7 dB         |
| Return loss         |       |                  |
| Input               | dB    | 25               |
| Output              | dB    | 25               |
| ICP(C/3IM)          | dBc   | 45 min           |
| Power consumption   | W     | 3 W(-8.4 V,+8 V) |
| Mass                | kg    | 0.433            |
| Size                | mm    | 46×129×122       |
| Interface           |       |                  |
| RF Input/output     | -     | SMA(Female)      |
| DC                  | -     | 37 pins MDM      |
| Temperature range   | C     | -15 to +65       |

기의 측정 성능을 요약한 것이다. 모든 설계 규격을 만족하였으며, 이는 향후 인증모델(QM : Qualification Model)을 개발하는데 있어 설계 방법이 검증되었음을 의미한다.

V. 결 론

본 논문에서는 통신방송위성 중계기용 Ku-대역 채널증폭기의 설계, 제작 방식과 제작된 시험모델에 대한 성능 측정 결과를 기술하였다. Ku-대역 채널증폭기의 설계는 아날로그 방식을 이용하였고 전압제어 방식의 감쇄기를 사용하여 구성하였다. ALC Loop의 경우 RF모듈의 중간에 위치한 Detector에서 검출된 신호를 이용하여 일정한 출력을 내도록 설계하였고 Detector 다음단계도 감쇄기를 두어 전력레벨을 조절할 수 있도록 하였다. 감쇄기와 증폭기는 평형구조로 설계하여 RF 모듈 Integration 후 별도의 튜닝 절차가 필요없도록 하였다. 제어보드는 상용부품을 사용하여 설계하였으며, 명령을 해석하는 FPGA를 두어 RF모듈을 제어할 수 있도록 하였다. 설계된 채널증폭기는 요구되는 모든 성능을 만족함을 확인하였고 별도의 수정없이 인증모델로 사용될 수 있음을 확인하였다.

참 고 문 헌

[1] J. L. Cazaux, G. Gregoris, M. Pouysegur and M. Soulard, "How MMIC Technology is Improving Satellite Transponders", *27th European Micro-*

*wave Conf.*, pp. 7-13, 1997.  
 [2] M. Shigaki, et al, "38-GHz-Band High-Power MMIC Amplifier Module for Satellites On-board Use", *IEEE Trans. Microwave Theory Tech.*, vol. 40, no. 6, pp. 1215-1222, June 1992.  
 [3] A. M. Khilla, M. Bay, D. Leucht and J. Schauler, "Ku-band Dual linearized Channel Amplifier for Commercial Satellite Transponders", *Proc. ECSC-4, Rome*, pp. 124-129, 1997.  
 [4] S. Koreeda, R. Koyama and B. Ogawa, "Next-Generation Satellite Components using MCM Technology", *NEC R&D*, vol. 38, no. 7, pp. 347-352, July 1997.  
 [5] S. Suzuki, Y. Ishida and S. Sakaki, "Ka-band Equipment for KOREASAT-3", *NEC R&D*, vol. 42, no. 2, Apr. 2001.  
 [6] Byung-Jun Jang, Cha-Hong Min, "A ku-band balance amplifier design using thin-film hybrid technique", *Applied Microwave & Wireless*, pp. 72-78, Jan. 2002.  
 [7] 장병준, 염인복, 이성팔, "Ku-대역 위성중계기용 전압제어형 PIN 다이오드 감쇄기 및 온도보상 회로 설계", *한국전자과학회논문지*. 13(5), pp. 484-491, June 2002.

장 병 준



1986년 3월 ~ 1990년 2월: 연세대학교 전자공학과 (공학사)  
 1990년 3월 ~ 1992년 2월: 연세대학교 전자공학과 (공학석사)  
 1992년 3월 ~ 1997년 2월: 연세대학교 전자공학과 (공학박사)  
 1995년 3월 ~ 1999년 1월: LG전자

(주) 선임연구원

1999년 1월 ~ 현재: 한국전자통신연구원 통신위성개발센터 선임연구원

[주 관심분야] 마이크로파/밀리미터파 회로(MMIC, Hybrid) 설계, 무선통신시스템

염 인 복

1990년: 한양대학교 전자공학과 (공학사)  
 1992년 9월 ~ 1995년 5월: 무궁화 위성 현장교육 촬영 (영국 Matra Marconi사)  
 1990년 2월 ~ 현재: 한국전자통신연구원 위성 RF 부품연구팀장 선임연구원  
 [주 관심분야] 위성통신중계기, MMIC회로, 필터설계

이 성 팔

1978년: 서울대학교 전기공학과 (공학사)  
 1986년: Polytechnic Institute of New York 전기전자공학과 (공학석사)  
 1990년: Polytechnic Institute of New York 전기전자공학과 (공학박사)  
 1980년 ~ 현재: 한국전자통신연구원 통신위성개발센터 책임연구원  
 [주 관심분야] 위성통신시스템