

# 유한요소해석을 이용한 배열구조의 평면형 비대칭 결합선로 설계

## Design of Asymmetric Parallel Coupled-line Array using Finite Element Analysis

윤재호 · 박준석 · 김형석

Jae-Ho Youn · Jun-Seok Park · Hyeong-Seok Kim

### 요약

본 논문에서는 배열구조의 비대칭 결합선로를 유한요소해석을 이용해서 설계하는 방법을 제시하였다. 비대칭 결합선로가 배열되어 있는 구조를 설계하기 위해 결합선로에서 나타나는 커패시턴스의 분포를 통해 설계에 필요한 몇 가지 설계법칙을 정의하였다. 제시한 배열구조의 비대칭 결합선로의 설계방법을 검증하기 위해 이동통신 수동소자로 비대칭 결합선로의 배열구조로 되어 있는 comb-Line 대역통과여파기를 직접 설계, 측정하여 설계방법의 타당성을 확인하였다.

### Abstract

In this paper, we introduce a procedure to find design parameter for array coupled lines using 2-D finite element analysis. To extract design parameters using FE calculation, we set up several design conditions. In order to show the validity of our approach, we designed, simulated and fabricated a comb-line bandpass filter.

Key words : FE Analysis, Array of Asymmetrical Coupled Lines, Capacitance of Coupled Lines, Comb-Line Bandpass Filter

### I. 서론

이동통신 시장이 급속하게 확장되어감으로써 소형화되고 값이 싼 부품이 절실히 요구되고 있다. 이를 충족할 수 있는 방법으로는 결합선로를 통해 부품을 설계하는 것이 적절한 방법 중의 하나이다. 결합선로는 이동통신 부품으로 다양하게 응용되어 사용되고 있다. 특히 비대칭 결합선로는 부품의 특성을 다양하게 나타낼 수 있어서 적용분야가 넓다. 배열구조의 비대칭 결합선로를 사용하는 부품으로 평면형 comb-line 대역통과여파기나 interdigital filter 등은 부품의 가격을 낮출 수 있는 특성을 갖고 있기

때문에 현재 많은 주목을 받고 있다<sup>[1]</sup>. 그러나 이런 배열구조의 비대칭 결합선로를 설계하는 것은 결합선로의 특성을 나타내는 값들이 부품의 기하학적 구조로 결정되는 값들이어서 설계가 용이하지 않다. 기존에는 수학적으로 설계하는 방법이나 실험결과를 통한 방법들이 사용되었다. 그러나 이 방법들은 수학적 복잡성과 응용을 하는데 제한이 있고 또한 계산상의 오차를 포함하게 된다<sup>[2]</sup>. 이에 본 논문에서는 이런 비대칭 결합선로의 배열구조를 쉽고 보다 정확하게 설계할 수 있는 방법을 제시하였다. 설계를 위해 본문에서는 2차원 유한요소 해석을 이용하여 결합선로를 해석하고 설계치수들을 추출하였

순천향대학교 정보기술공학부(Division of Information Technology Engineering, Soonchunhyang University)

· 논문 번호 : 20020110-002

· 수정완료일자 : 2002년 4월 23일

다. 유한요소해석을 통해 배열구조의 비대칭 결합선로를 설계하기 위해서 결합선로에서의 커패시턴스 분포를 통해 몇 가지 설계법칙을 유추하였다. 제시한 설계방법의 타당성을 검증하기 위해서 논문에서는 comb-line 대역통과여파기를 직접 설계하여 시뮬레이션과 실험을 통해서 결과를 확인하였다. 시뮬레이션과 실험결과 설계하고자 하는 여파기 사양에 맞음을 확인하였고 이로서 제시한 방법이 타당함을 보였다.

## II. 본 문

### 2-1 비대칭 결합선로의 커패시턴스

결합선로를 사용하는 부품을 회로해석을 통해 부품을 설계하였을 때는 일반적으로 우, 기모드의 임피던스로서 결합선로의 특성을 나타낸다. 또한 결합선로와 같이 여러 개의 선로를 사용하는 회로에서는 전파가 TEM(Transverse Electromagnetic Mode)로 진행하므로 우, 기모드의 임피던스들은 전송선로의 단면 특성을 통해 식(1)과 같은 일반식으로 표현할 수 있다.

$$Z_0 = \sqrt{\frac{L}{C}} = \frac{\sqrt{\epsilon_r}}{v \cdot C} \quad (1)$$

이와 같은 관계를 이용해 우, 기모드 임피던스를 커패시턴스로서 나타내면 식 (2), 식 (3)과 같이 나타낼 수 있다.

$$C_{even} = \frac{\sqrt{\epsilon_r}}{v \cdot Z_{0e}} \quad (2)$$

$$C_{odd} = \frac{\sqrt{\epsilon_r}}{v \cdot Z_{0o}} \quad (3)$$

$C_{even}$ 은 우모드에서의 결합선로 커패시턴스를 나타내고 또한  $C_{odd}$ 는 기모드에서의 결합선로에서 나타나는 커패시턴스를 나타낸다. 또한  $v$ 는 자유공간에서의 전파 속도,  $\epsilon_r$  비유전율을 나타낸다.

### 2-2 배열구조에서의 커패시턴스 분포

유한요소해석을 이용해서 배열된 비대칭 결합선로를 설계하기 위해서 결합선로의 커패시턴스를 자기, 상호 커패시턴스와 또한 플레이트(plate) 커패시턴스와 프린징(fringing) 커패시턴스로 구별하여 설

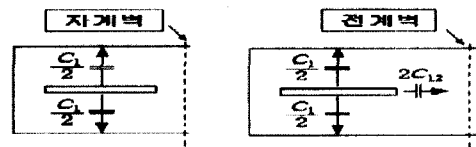


그림 1(a). 첫 번째 결합선로에서의 자기, 상호 커패시턴스 분포

Fig. 1(a). Self and mutual capacitance of first coupled line.

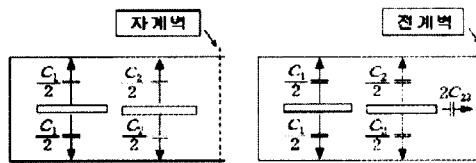


그림 1(b). 두 번째 결합선로에서의 자기, 상호 커패시턴스 분포

Fig. 1(b). Self and mutual capacitance of second coupled line.

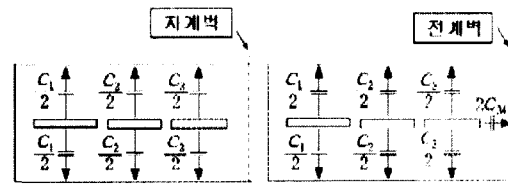


그림 1(c). 세 번째 결합선로에서의 자기, 상호 커패시턴스 분포

Fig. 1(c). Self and mutual capacitance of third coupled line.

계방법을 유추한다<sup>[3]</sup>.

### 2-2-1 비대칭 결합선로에서의 자기, 상호커패시턴스 분포

그림 1(a)는 결합선로가 배열되어 있을 때 최외각 선로의 커패시턴스 분포를 나타낸다. 일반적으로 결합선로가 배열된 구조에서는 최외각 선로가 입, 출력포트가 연결되어 있기 때문에 최외각 선로에서 입력신호가 들어올 때의 특성을 표현하였다. 그림 1(a)에서의 우모드 커패시턴스는 경계벽에 자기벽(magnetic wall)의 조건이 지정되어 있는 경우로 표현할 수 있고 이에 결합선로에 나타나는 커패시턴스는 선로 자체의 자기 커패시턴스로서 표현할 수

있다. 또한 기모드의 커패시턴스는 경계벽에 전계벽의 조건이 지정된 경우로서 선로의 커패시턴스는 자기커패시턴스( $C_i$ )와 상호커패시턴스( $C_{i,i+1}$ )으로 표현할 수 있어 우모드와 기모드 커패시턴스는 식 (4), (5)와 같이 표현할 수 있다.

$$C_{even}^1 = C_1 \quad (4)$$

$$C_{odd}^1 = C_1 + 2C_{12} \quad (5)$$

또한 두 번째 선로의 커패시턴스를 나타내는 그림 1(b)에서의 빗금 친 영역의 커패시턴스는 우, 기모드로 구분하여 식 (6), (7)과 같이 표현할 수 있다.

$$C_{even}^2 = C_2 \quad (6)$$

$$C_{odd}^2 = C_2 + 2C_{23} \quad (7)$$

두 번째 선로를 식 (6), (7)과 같이 표현할 수 있는 것은 두 번째 선로를 고려할 때에는 두 번째에서 첫 번째 선로로 나타나는 상호커패시턴스를 포함하지 않았기 때문이다. 이것은 선로의 커패시턴스가 결합이 일어나는 방향을 나타내기 때문에 역방향으로의 결합을 나타내지 않기 위해서이다.

이와 같은 관계를 통해서 세 번째 선로의 커패시턴스를 표현하면 식 (8), (9)와 같이 표현할 수 있다.

$$C_{even}^3 = C_3 \quad (8)$$

$$C_{odd}^3 = C_3 + 2C_{34} \quad (9)$$

이를 일반화하면 식 (10), (11)과 같이 나타낸다.

$$C_{even}^i = C_i \quad (10)$$

$$C_{odd}^i = C_i + 2C_{i,i+1} \quad (11)$$

$$(i = 0, 1, 2, 3 \dots)$$

이와 같은 자기, 상호커패시턴스의 분포를 통해 설계에 필요한 경계조건을 정의하면 우, 기모드의 구분은 경계벽에 자계벽과 전계벽을 통해 구분하고 또한 최외각 선로를 제외한 중간선로에서는 결합이 일어나는 역방향으로는 선로사이의 상호커패시턴스를 고려하지 않기 위해 항상 우모드 조건을 지정해야 함을 확인할 수 있다.

### 2-2-2 배열구조의 비대칭 결합선로의 플레이트 커패시턴스와 프린징 커패시턴스 분포

그림 2는 결합선로에서 나타나는 커패시턴스를 선로 자체의 플레이트 커패시턴스와 프린징 커패시

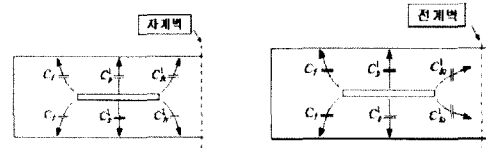


그림 2(a). 배열구조의 비대칭 결합선로에서 최외각 선로의 커패시턴스 분포

Fig. 2(a). Capacitance of first line in array coupled lines.

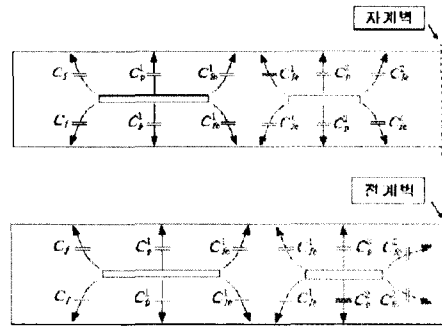


그림 2(b). 배열구조의 비대칭 결합선로에서 두 번째 선로의 커패시턴스 분포

Fig. 2(b). Capacitance of second line in array coupled lines.

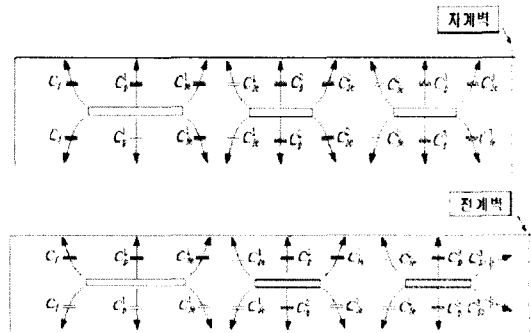


그림 2(c). 배열구조의 비대칭 결합선로에서 세 번째 선로의 커패시턴스 분포

Fig. 2(c). Capacitance of third line in array coupled lines.

턴스로 구분하여 표현한 것이다. 그림 2(a)는 배열구조의 결합선로에서 최외각 선로에서의 프린징 커패시턴스를 나타낸 것이다. 우, 기모드 커패시턴스는 경계벽에 자계벽과 전계벽으로 구분되어 식 (12), (13)과 같이 표현된다.

$$C_{even}^1 = 2(C_f + C_p + C_{fel}) \quad (12)$$

$$C_{odd}^1 = 2(C_f + C_p + C_{foi}) \quad (13)$$

여기서  $C_f$ 는 선로와 외각벽 사이에서 나타나는 프린징 커패시턴스를 나타내고  $C_p$ 는 선로 자체의 플레이트 커패시턴스, 그리고  $C_{fe}$ 와  $C_{fo}$ 는 각각 선로와 경계벽 사이에서 나타나는 우모드와 기모드에서의 프린징 커패시턴스를 나타낸다. 그림 2(b)의 빗금 친 영역은 두 번째 선로의 커패시턴스를 나타낸다. 빗금 친 영역의 커패시턴스를 수식으로 나타내면 식 (14), (15)와 같다.

$$C_{even}^2 = 2(C_{fel} + C_p + C_{foe}) \quad (14)$$

$$C_{odd}^2 = 2(C_{foi} + C_p + C_{foe}) \quad (15)$$

식 (14), (15)를 확인하면 역방향으로는 2-2-1에서 정의한 경계조건과 같이 우모드 조건으로 고려하여 항상 우모드 커패시턴스로 표현하였다. 또한 결합이 일어나는 역방향으로의 프린징 커패시턴스는 첫 번째 선로에서의 프린징 커패시턴스를 그대로 사용한 것을 알 수 있다. 이것은 선로의 높이가 같고 또한 선로 폭이 충분히 넓어서 선로 양단의 프린징 커패시턴스가 서로 영향을 주지 않을 때는 선로간격의 중심을 기준으로 선로 사이의 프린징 커패시턴스가 같다고 볼 수 있기 때문이다<sup>[4]</sup>. 세 번째 선로의 커패시턴스를 표현하는 그림 2(c)의 경우도 두 번째 선로에서 커패시턴스를 정의한 같은 방법을 통해서 식 (16), (17)과 같이 나타낸다.

$$C_{even}^3 = (C_{foe} + C_p + C_{foi}) \quad (16)$$

$$C_{odd}^3 = (C_{foe} + C_p + C_{foi}) \quad (17)$$

이와 같은 방법을 통해서 선로의 커패시턴스를 일반화하여 나타내면 식 (18), (19)로 표현된다.

$$C_{even}^i = 2(C_{fei-1} + C_p + C_{fei}) \quad (18)$$

$$C_{odd}^i = 2(C_{foi-1} + C_p + C_{foi}) \quad (19)$$

지금까지 정리된 커패시턴스 관계를 통해서 배열 구조의 비대칭 결합선로의 설계방법을 정리하면 우, 기모드 구분을 경계벽에 자계벽과 전계벽을 각각 지정하여 구분하고 결합의 방향을 고려하기 위해 두 번째 이후의 선로를 설계할 때에 역방향으로는 항상 우모드 조건을 지정하여 역방향으로는 결합이 일어나지 않는 조건을 지정한다. 또한 선로를 설계할 때 경계벽 쪽으로 설계된 선로 간격은 다음

선로를 설계할 때에 적용하여 프리징 커패시턴스를 같게하여 설계한다.

### 2-3 유한요소법 및 커패시턴스 계산

결합선로와 같이 진행면에 수직인 형태로 전파가 진행할 경우 정전장의 지배방정식을 만족한다. 따라서 본 연구에서는 식 (20)의 포이즌 방정식을 지배방정식으로 두고 2차원 유한요소해석을 결합선로의 설계에 적용하였다.

$$-\nabla^2\phi = \frac{\rho}{\epsilon} \quad (20)$$

결합선로의 단면을 유한요소해석을 통해 얻어진 전위로부터 식 (21)을 이용해 전계를 얻어낸다.

$$\vec{E} = -\nabla\phi \quad (21)$$

이 전계로부터 해석영역의 에너지를 계산하여 그 에너지 값으로부터 커패시턴스를 얻어내었다.

$$W = \frac{1}{2} CV^2 = \frac{1}{2} \int_S \epsilon_r \epsilon_0 \vec{E}^2 ds \quad (22)$$

유한요소법에 사용되는 형상함수는 1차원 형상함수를 사용하였다<sup>[5]</sup>.

### 2-4 배열구조의 비대칭 결합선로 설계 및 시뮬레이션과 제작 결과

본 논문에서는 제시한 설계방법의 타당성을 확인하기 위해 comb-line 대역통과여파기를 설계하였다. 평면형 comb-line 대역통과여파기의 구조는 그림 3과 같다.

임의로 중심주파수 1.8 GHz에서 50 MHz의 대역

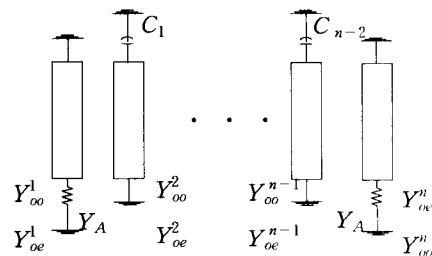


그림 3. Comb-line 대역통과여파기  
Fig. 3. Comb-line bandpass filter.

표 1. Comb-line filter 각 선로의 특성임피던스  
Table 1. Characteristic impedance of coupled lines of comb-line bandpass filter.

임피던스	선로(1, 6)	선로(2, 5)	선로(3, 4)
$Z_{0e}$	66.61270	49.26725	42.84997
$Z_{0o}$	40.01945	45.01522	40.41137

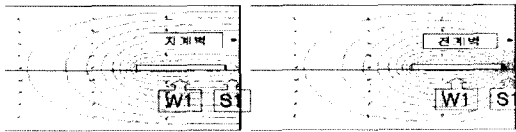


그림 4. Comb-line 대역통과여파기에서 입력선로의 우, 기모드 전계 및 등전위선 분포  
Fig. 4. Distribution of even- and odd-mode electric field and equipotential line at input line in comb-line bandpass filter.

폭, 0.01 dB의 리플특성을 갖는 4단 여파기로 각 선로의 임피던스를 추출하면 표 1과 같다.

그림 4는 스트립구조의 comb-line 대역통과 여파기의 최외각 선로의 전계 및 등전위선 분포를 나타낸다. 경계벽에 자계벽과 전계벽을 두어 각각 우모드와 기모드 커패시턴스를 얻어내어 선로의 폭과 간격을 추출한다.

두 번째 선로를 설계할 시에는 제시한 설계방법에 따라 그림 5에서처럼 처음 선로에서 얻어진 선로 간격  $S_1$ 을 두 번째 선로와 사이에 적용한 후  $W_2$ 와  $S_2$ 를 조정하여 선로를 설계한다. 세 번째 선로를 설계할 시에도 두 번째 선로를 설계할 때와 같은 방법으로 그림 6과 같이 선로의 폭과 간격을 추출한다.

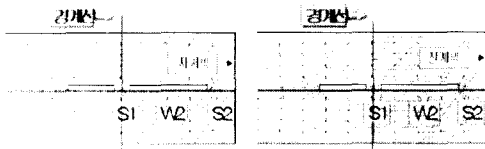


그림 5. Comb-line filter에서의 두 번째 선로의 우, 기모드 전계 및 등전위선 분포  
Fig. 5. Distribution of even- and odd-mode electric field and equipotential line at second line in comb-line bandpass filter.

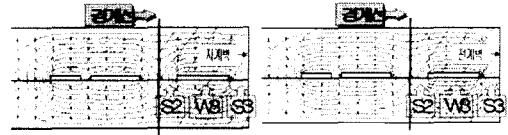


그림 6. Comb-line filter에서 세 번째선로의 등전위선 및 전계 분포  
Fig. 6. Distribution of even- and odd-mode electric field and equipotential line at third line in comb-line bandpass filter.

같은 과정을 통해 각 구조의 설계변수를 추출하면 표 2, 표 3과 같이 구할 수 있다.

표 2. 스트립 구조의 comb-line 여파기에서 설계치수

Table 2. Physical dimensions of comb-line bandpass filter in strip structure.

선로폭	선로(1, 6)	선로(2, 5)	선로(3, 4)
W	0.8 mm	1.335 mm	1.38 mm
선로간격	선로 1~2	선로 2~3	선로 3~4
S	0.26 mm	1 mm	1.1 mm

표 3. 마이크로스트립 구조의 comb-line 여파기  
Table 3. Physical dimensions of comb-line bandpass filter in microstrip structure.

선로폭	선로(1, 6)	선로(2, 5)	선로(3, 4)
W	1.72 mm	2.77 mm	2.82 mm
선로간격	선로 1~2	선로 2~3	선로 3~4
S	0.3 mm	2.6 mm	3 mm

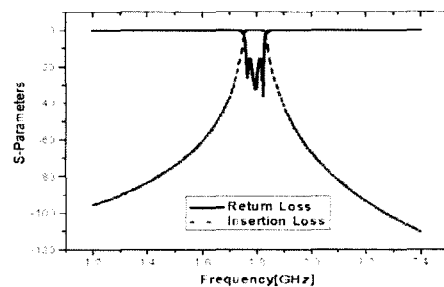


그림 7. 스트립구조의 comb-line 대역통과여파기 시뮬레이션 결과  
Fig. 7. Simulation results of comb-line bandpass filter in strip structure.

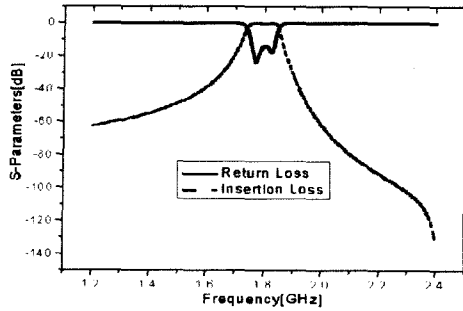


그림 8. 마이크로스트립구조의 comb-line 대역통과여파기 시뮬레이션 결과

Fig. 8. Simulation results of comb-line band pass filter in microstrip structure.

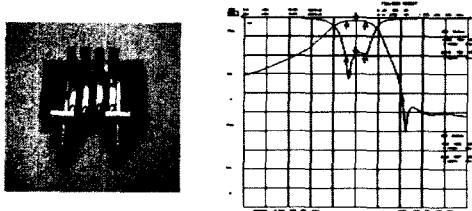


그림 9. 제작된 마이크로스트립구조의 comb-line 대역통과여파기 모델과 실측결과

Fig. 9. Fabricated microstrip comb-line band pass filter.

위의 설계변수를 이용해 Ansoft사의 HFSS8.0을 이용해 시뮬레이션을 하였다. 종단 커패시턴스는 모두 2.2 pF로 설계하였다.

그림 7와 그림 8에서와 같이 각각 스트립과 마이크로 스트립구조 모두 설계사양에 맞는 대역통과여파기특성을 잘 나타냄을 확인할 수 있다. 그림 9은 실제제작을 한 comb-line 대역통과 여파기제작 모델과 실측결과이다.

제작된 여파기 또한 시뮬레이션결과와 같은 특성을 나타내고 있다.

### III. 결 론

본 논문에서는 유한요소해석을 이용해서 배열구조의 비대칭 결합선로를 설계하는 방법을 제시하였다. 제시한 방법의 타당성을 보이기 위해 평면형 comb-line 대역통과 여파기를 설계하였고, 시뮬레이션과 실제측정을 통해서 그 특성을 확인하였다. 제시한 비대칭 결합선로 설계방법은 comb-line 대역통과여파기 이외에 다른 수동소자 설계에 응용될 수 있을 것으로 예상되고, 앞으로 결합선로를 사용하는 부품의 설계에 보다 정확한 설계변수를 추출할 수 있는 연구의 기반이 될 것으로 판단된다.

### 참 고 문 헌

- [1] Hui-wen Yao, Chi Wang and Kawther A.Zake, "Quarter Wavelength Ceramic Compline Filters", *IEEE Transactions on Microwave Theory and Techniques*, vol. 44, no. 12, Dec. 1996.
- [2] Sina Akhtarzad, Thomas R. Rowbotham and Perter B. Johns, "The Design of Coupled Microstrip Lines", *IEEE Transactions on Microwave Theory and Techniques*, vol. MTT-23, no. 6, Jun. 1975.
- [3] Ramesh Garg and I. J. Bahl, "Characteristics of Coupled Microstriplines", *IEEE Transactions on Microwave Theory and Techniques*, vol. MTT-27, no. 7, July 1979.
- [4] George L. Matthaei and E. M. T. Jones, *Microwave Filters, Impedance-Matching Networks, And Coupling Structures*, Dedham, MA: Artech, pp. 185-198, pp. 497-506, 1980.
- [5] Jianming Jin, *The Finite Element Method In Electro-magnetics*, New York: Wiley, pp. 72-100, 1993.

윤재호



1975년 1월 27일생  
2000년 2월: 순천향대학교 전기공학  
학과 (공학사)  
2002년 2월: 순천향대학교 전기전  
자공학과 (공학석사)  
2002년 3월~현재: (주) 국제커넥  
터 연구원

[주 관심분야] 전자장수치해석, 초고주파 소자 해석 및  
설계

김형석



1962년 10월 9일생  
1990년 8월: 서울대학교 대학원 전  
기공학과 (공학박사)  
1997년~1998년: R.P.I. 방문교수  
1990년 3월~현재: 순천향대 정보  
기술공학부 부교수

[주 관심분야] 전자장수치해석, 초  
고주파 소자 해석 및 설계, 상용소프트웨어 교육 및 교  
육용 프로그램 개발

박준석



1969년 8월 12일생  
1996년 2월: 국민대학교 대학원 전  
자공학과 (공학박사)  
1997년~1998년: UCLA Post Doc.  
1998년 3월~현재: 순천향대학교  
정보기술공학부 조교수

[주 관심분야] RF 회로설계 및 모  
델링