

## 직렬 연결된 두 개의 트랜스포머를 갖는 새로운 위상 천이 풀 브릿지 컨버터

具官本\*, 金泰星, 文建又, 尹明重

### A New Phase Shift Full Bridge Converter with Serially Connected Two Transformers

Gwan-Bon Koo, Tae-Sung Kim, Gun-Woo Moon, and Myung-Joong Youn

#### 요 약

수 백 Watt 급의 통신용 장비 등에 적합하도록 고안된, 직렬 연결된 두 개의 트랜스포머를 갖는 새로운 위상 천이 풀 브릿지 컨버터를 제시한다. 제안된 회로의 장점은 넓은 입력 범위를 가지며, 경부하에서도 스위치의 영전압 조건을 보다 쉽게 만족시킬 수 있다는 점, 그리고 작은 출력 변동율을 갖는다는 점 등이다. 뿐만 아니라, 직렬로 연결된 두 개의 트랜스포머가 번갈아 가면서 주 트랜스포머로서의 역할과 출력 인덕터로서의 역할을 함께 수행하므로, 출력측에서는 인덕터없이 필터링이 가능하게 되고, 따라서 고전력밀도의 컨버터를 제작할 수 있게 된다. 모드 해석과 대신호 모델링을 통한 설계식의 유도, 그리고 실험 결과를 보여줌으로써 제안된 컨버터를 검증한다.

#### ABSTRACT

A new phase shift full bridge (PSFB) converter with serially connected two transformers for telecommunication equipments of several hundred watts is proposed. The main features of the proposed converter are a wide input voltage range, an easiness to meet the requirement for zero voltage switching (ZVS) condition at a light load, and a small output voltage ripple. Furthermore, the serially connected two transformers can replace both a main transformer and an output inductor since the two transformers act as not only a main transformer but an output inductor by turns. Therefore, there is no need to use an output inductor, then the proposed converter features high power density. A mode analysis, design equations through a large signal modeling, and experimental results are presented to verify the validity of the proposed converter.

**Key Words** : Phase shift full bridge (PSFB) converter, Zero voltage switching (ZVS), Power density

#### 1. 서 론

코드 분할 다중 접속(CDMA) 장비, 차세대 이동통신(IMT-2000) 장비, 자동교환기 등의 통신장비 등에서는 작은 사이즈, 특히 낮은 높이를 가지면서 고품질의 전원을 높은 효율로 공급해줄 수 있는 전력공급 장치를 요구하고 있다. 필요로 하는 전력량은 대개 수백 Watt 급의 중대용량이며, 최근 통신 분야의 발달과 더불어 낮은 전압과 큰 전류를 출력으로 하는 중대용량의 고효율 컨버터 개발은 꼭 필요한 연구 분야라 할

\*한국과학기술원 전기 및 전자공학과 박사과정

E-mail : koogb@powerlab.kaist.ac.kr

접수일자 : 2002. 7.22

1차심사 요청일 : 2002. 7.30

심사완료일 : 2002. 8.31

수 있다.

위상 전이 폴 브릿지 컨버터(PSFB)는 스위치들의 게이트 신호에 시간지연을 두는 것만으로도 별도의 추가 회로 없이 능동 소자들을 소프트 스위칭 할 수 있으므로, 스위칭 손실을 줄여 효율을 높일 수 있는 장점을 갖고 있다는 점에서 중대용량에 가장 많이 쓰이고 있는 회로 중 하나이다<sup>[1][2]</sup>.

하지만, 위상 전이 폴 브릿지 컨버터는 다음과 같은 두 가지 단점을 갖고 있다. 첫째, 주 트랜스포머와 출력 필터 등 자기 소자들의 사이즈는 여전히 전체 크기를 좌우하는 가장 큰 요소가 되고 있다는 점이다. 특히 낮은 전압과 큰 전류를 출력으로 하는 컨버터의 경우에는 출력 인덕터의 사이즈가 상당히 커지므로, 작은 사이즈, 특히 낮은 높이를 갖는 고전력밀도 컨버터를 요구하는 통신기기 등에는 적합하지 않다. 둘째, 위상 전이 폴 브릿지 컨버터의 진상 레그(leading leg)에 있는 스위치들의 경우는 스위칭을 할 때에 2차측의 출력 인덕터가 1차측에 반향되어 보이게 되므로, 에너지가 충분해서 영전압 스위칭하는 데에 문제가 없지만, 지상 레그(lagging leg)에 있는 스위치들의 경우, 누설 인덕턴스만이 1차측에 존재하므로 부하가 작을 때에는 영전압 스위칭을 보장할 수 없으므로 효율의 저감을 초래한다<sup>[2][3]</sup>. 이에 따라 지상 레그쪽의 스위치들이 보다 넓은 부하 영역에 대해서도 영전압 스위칭 조건을 만족할 수 있도록 해주기 위해서 많은 연구들이 진행되어 왔다. 포화 인덕터(saturable inductor)를 이용하는 방법<sup>[4]</sup>, 인덕터와 클램프 다이오드를 첨가하는 방법<sup>[5]</sup>, 그리고 폴 브릿지와 하프 브릿지를 네 개의 스위치로 한 번에 구성하는 방법<sup>[6]</sup> 등이 연구되어졌다.

첫째 문제점인 사이즈를 줄이는 것에 대해서는 스위칭 주파수를 높이거나, 코어의 자속밀도를 높이는 것, 혹은 전류 밀도를 높이는 등의 방법들이 존재할 수 있으나, 가장 효율적인 방법은 하나의 큰 자기 소자를 각각 전체 전력의 반씩을 다루는 자기 소자 두 개로 대체하는 방법이다<sup>[7][8]</sup>. 두 개로 나뉘어진 트랜스포머 부피의 합은 하나였을 때보다는 작게 구현될 뿐만 아니라, 하나의 소자를 두 개로 나누게 되면서 컨버터의 높이가 낮아지게 되므로, 낮은 높이를 많이 요구하는 통신기기에 더욱 적합하게 제작할 수 있다.

본 논문에서는 주 트랜스포머를 두 개로 나누면서 출력 인덕터의 역할까지도 겸할 수 있도록 하는 새로운 형태의 위상 전이 폴 브릿지 컨버터를 제안하고자 한다. 시리즈로 연결된 두 개의 트랜스포머는 하나씩 번갈아가면서 포워드(forward)로서의 트랜스포머 역할

과 플라이백(flyback)으로서의 트랜스포머 역할을 하게 된다. 즉, 하나가 출력측으로 직접 전력을 전달해주는 동안, 다른 하나는 자속(flux)의 형태로 에너지를 저장하고, 반대의 스위치 쌍이 썩어지게 되게 되면, 에너지를 저장하던 트랜스포머는 출력측으로 전력을 직접 전달하고, 다른 쪽이 에너지를 저장하게 되는 것이다. 이러한 동작원리 때문에 두 개의 트랜스포머가 주 트랜스포머의 역할 뿐 아니라, 인덕터 역할까지 겸할 수 있게 된다. 게다가 두 개의 트랜스포머를 사용하게 되므로, 누설 성분(leakage inductance)이 자연스럽게 증가하게 되고, 이 때문에 지상 레그 쪽 스위치들의 영전압 스위칭 영역이 다소 증가하게 된다.

본 논문에서는 모드 해석을 통한 회로의 동작원리 설명과 대신호 모델링으로 얻은 기본 설계식, 그리고 그 설계식을 따라서 설계한 프로토타입 컨버터를 제작해서 실험 결과를 보임으로써 제안된 회로를 검증하도록 한다.

## 2. 동작 원리

그림 1은 제안된 컨버터의 회로도이다. 네 개의 스위치가 폴 브릿지로 구성되어 있고, 두 개의 트랜스포머가 직렬로 연결되어서 번갈아가며 출력단에 전력을 공급하게 된다. 트랜스포머가 교번하며 인덕터로서의 역할도 겸하기 때문에 출력단에는 출력 인덕터가 따로 필요하지 않고, 캐패시터만으로 필터링을 할 수 있다.

그림 2는 정상상태에서 컨버터 동작의 주요 파형을 나타내고 있다.  $DT_S$ 는 반 주기 동안에 대각선의 스위치가 동시에 썩어지는 시간,  $\phi T_S$ 는 위상이 전이된 시간,  $D_{lkg} T_S$ 는 파워링(powering) 시간 중에서  $L_{lkg}$ 에 의해서 손실되는 부분을 의미한다. 정상상태에서의 모드 해석과 실제에 가까운 입출력비를 얻기 위해서 다음과 같은 가정을 한다.

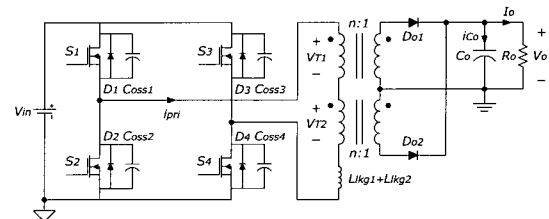


그림 1 제안된 회로의 회로도

Fig. 1 Circuit diagram of the proposed converter

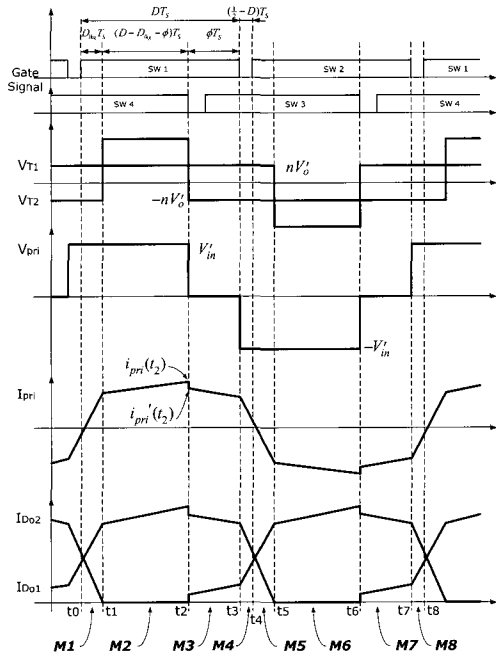


그림 2 제안된 회로의 주요 동작 파형  
Fig. 2 Key waveforms of the proposed converter

- 두 개의 트랜스포머는 동일하다.  
( $L_{m1} = L_{m2} = L_m$ ,  $L_{lk1} = L_{lk2} = L_{lk}$ )
- 스위치들은 역방향 다이오드와 출력 캐패시터, 그리고 스위치의 턴온 저항에 의한 전압강하( $V_{drop}$ )로 모델링한다.
- 1차측의 전압강하는 스위치의 턴온 저항에 의해서만 발생한다( $V'_{in} = V_{in} - V_{drop}$ ).
- 출력 다이오드들은 포워드 전압강하( $V_{FRM}$ )를 제외하고는 이상적인 소자이다.
- 2차측의 전압강하는 출력 다이오드의 포워드 전압강하에 의해서만 발생한다.  
( $V'_o = V_o + V_{FRM}$ )
- 출력 전압의 변동은 없다.

그림 3과 그림 4는 각 모드별 등가 회로이다. 이제 각 모드별 등가 회로를 보면서 제안된 회로의 동작원리를 설명한다.

**Mode 1** ( $t_0 \leq t \leq t_1; D_{lk} T_s$ ) : S1이 켜지고 난 뒤에 전류의 방향은 양의 방향으로 바뀌었지만, 출력측의 다이오드에 흐르는 전류가 서로 완전하게 전환(commutation)되지 않았기 때문에 출력 다이오드 두 개가 모두 순방향 바이어스(bias)되어 있으므로, 각각

의 트랜스포머의 2차측에는 출력전압이 그대로 걸리게 된다. 따라서 1차측에서는  $2L_{lk}$ 에  $V'_{in}$ 이 걸리게 된다. 즉, 파워링이 일어나지 않는 모드로서  $L_{lk}$  때문에 실제적인 시비율이 감소되는 구간이다. 각각의 출력 다이오드에 흐르는 전류의 기울기와 각 트랜스포머의 자화 전류의 기울기는 다음의 식 (1)과 같다.

$$\begin{aligned} \Delta i_{D_{O1}} &= \frac{nV_{in}}{2L_{lk}} - \frac{n^2V_o}{L_m}, \\ \Delta i_{D_{O2}} &= -\frac{nV_{in}}{2L_{lk}} - \frac{n^2V_o}{L_m} \\ \Delta i_{L_{m1}} &= \frac{nV_o}{L_m}, \quad \Delta i_{L_{m2}} = -\frac{nV_o}{L_m} \end{aligned} \quad (1)$$

따라서 트랜스포머의 1차측에 흐르는 전류는 다음의 식 (2)와 같이 얻어진다.

$$\begin{aligned} i_{pri}(t) &= \frac{1}{2n}(i_{D_{O1}}(t) - i_{D_{O2}}(t)) \\ &+ \frac{1}{2}(i_{L_{m1}}(t) - i_{L_{m2}}(t)) \\ &= \frac{V_{in}}{2L_{lk}}(t - t_0) + i_{pri}(t_0) \end{aligned} \quad (2)$$

모드 1은 2차측에서 다이오드에 흐르는 전류 사이의 전환이 완전하게 이루어지면 모드 2로 넘어가게 된다.

**Mode 2** ( $t_1 \leq t \leq t_2; (D - D_{lk} - \phi) T_s$ ) : 첫번째 트랜스포머 T1이 포워드 타입의 컨버터로서 동작하는 구간이다. 두 개의 출력 다이오드에 흐르는 전류 사이에 전환이 완전하게 이루어졌으므로,  $D_{O2}$ 는 역방향 바이어스 되어 있고,  $D_{O1}$ 만이 도통하게 된다. 따라서 T1의 1차측에는 출력전압이 턴비 만큼 증가되어서 걸리게 되고, T2의  $L_{m2}$ 와 두 개의  $L_{lk}$ 에는  $V'_{in}$ 에서 T1의 양단에 걸리는 전압만큼을 뺀 전압이 걸리게 된다. 즉, 이 구간에서는  $L_{m2} + 2L_{lk}$ 이 출력 인덕터로서의 역할을 하게 되고, 1차측에 흐르는 전류의 기울기를 결정한다. 이 구간동안에  $L_{m2}$ 에 저장된 에너지는 모드 2를 제외한 나머지 구간에서  $D_{O2}$ 를 통해서 지속적으로 출력으로 방출하게 된다. 각각의 출력 다이오드에 흐르는 전류의 기울기와 각 트랜스포머의 자화 전류의 기울기는 다음의 식 (3)과 같고, 트랜스포머 1차측에 흐르는 전류는 다음의 식 (4)와 같이 얻어진다.

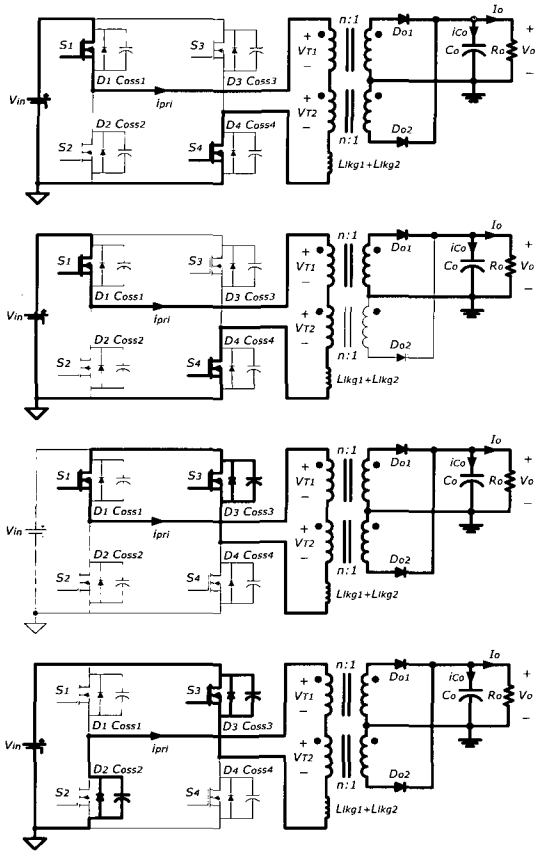


그림 3 모드 1~4의 등가회로  
Fig. 3 Equivalent circuits of mode 1~4

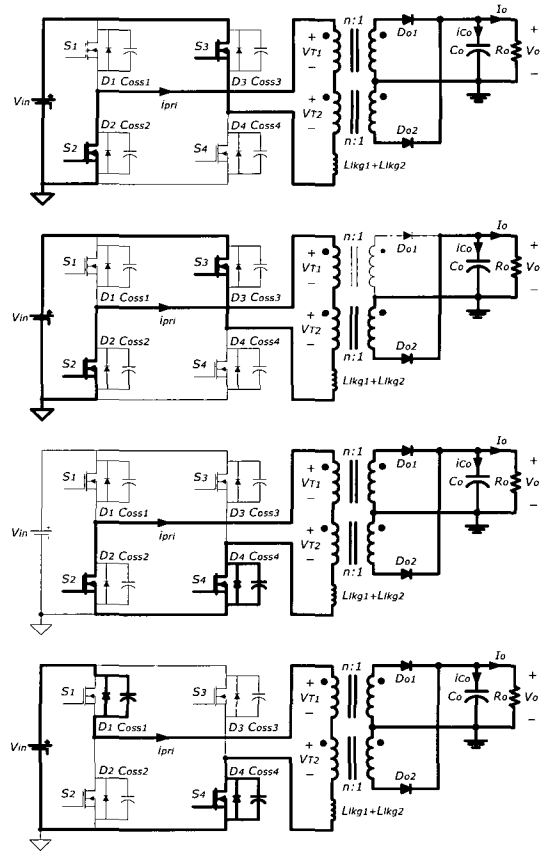


그림 4 모드 5-8의 등가회로  
Fig. 4 Equivalent circuits of mode 5~8

$$\Delta i_{D_{o1}} = \frac{nV_{in} - n^2V_o}{L_m + 2L_{lkg}} - \frac{n^2V_o}{L_m}, \Delta i_{D_{o2}} = 0$$

$$\Delta i_{L_{m1}} = \frac{nV_o}{L_m}, \Delta i_{L_{m2}} = \frac{V_{in} - nV_o}{L_m + 2L_{lkg}} \quad (3)$$

$$i_{pri}(t) = \frac{V_{in} - nV_o}{L_m + 2L_{lkg}}(t - t_1) + i_{pri}(t_1) \quad (4)$$

모드 2는 S4가 꺼지는 순간에 환류(freewheeling)를 하는 모드 3으로 넘어가게 된다.

Mode 3 ( $t_2 \leq t \leq t_3; \phi T_s$ ): S4가 꺼지는 순간에 모드 2에서  $L_{m2}$ 에 저장되어 있던 에너지는  $D_{o2}$ 를 통해서 출력측으로 방출을 시작하며, 출력 다이오드에 흐르는 전류 사이에는 전환을 시작한다. 1차측에서는 S4로 흐르던 전류가 S4가 꺼짐과 동시에 S3의 출력 캐패시터( $C_{oss}$ )를 방전시키는 방향으로 흐르게 된다.

이때는 1차측 전류가 흐르는 경로 내에  $L_{m2} + 2L_{lkg}$ 가 인덕터로서 존재하게 되므로, 영전압 스위칭 조건은 다음의 식 (5)와 같이 된다. 여기서  $C_{snb}$ 는 스위치가 꺼지는 순간에 발생하는 전압 서지를 감소시키기 위해서 스위치의 드레인(drain)과 소스(source) 사이에 달아주는 작은 스너머로서의 캐패시터이다.

$$\frac{1}{2}(L_{m2} + 2L_{lkg}) \cdot i_{pri}^2(t_2) \geq 2 \times \frac{2}{3}(C_{oss} + C_{snb}) \cdot V_{in}^2 \quad (5)$$

즉,  $L_{m2} + 2L_{lkg}$ 에 저장되어 있는 에너지가 S4과 S3를 각각 충전시킬 수 있는 에너지보다 커야 한다는 의미이며,  $L_{m2}$ 의 값이 상당히 크기 때문에 이 조건은 쉽게 만족된다. 이때 S4과 S3의 출력 캐패시터를 각각 충전시킬 때에 필요한 시간은 굉장히 짧다고 가정하면, 이때 충전하면서 감소되는 전류의 크기는 다음과 같다.

$$\Delta i_{pri} = i_{pri}(t_2) - i_{pri}'(t_2) = \sqrt{\frac{8}{3} \times \frac{C_{oss} + C_{snb}}{L_m + 2L_{lkg}}} \times V_{in} \quad (6)$$

각각의 출력 다이오드에 흐르는 전류의 기울기와 각 트랜스포머의 자화 전류의 기울기는 다음의 식 (7)과 같고, 트랜스포머 1차측에 흐르는 전류는 다음의 식 (8)과 같이 얻어진다.

$$\begin{aligned} \Delta i_{D_{\alpha}} &= \frac{nV_{drop}}{2L_{lkg}} - \frac{n^2V_o}{L_m}, \\ \Delta i_{D_{\beta}} &= -\frac{nV_{drop}}{2L_{lkg}} - \frac{n^2V_o}{L_m} \\ \Delta i_{L_{m1}} &= \frac{nV_o}{L_m}, \quad \Delta i_{L_{m2}} = -\frac{nV_o}{L_m} \end{aligned} \quad (7)$$

$$i_{pri}(t) = -\frac{V_{drop}}{2L_{lkg}}(t - t_2) + i_{pri}'(t_2) \quad (8)$$

이상적인 경우로서 1차측에서 여러 요인에 의한 전압강하가 없다고 하면 모드 3에서의  $i_{pri}(t)$ 는 기울기가 0이 되어서,  $i_{pri}'(t_2)$ 의 값을 그대로 유지하게 된다. 하지만 실제로는 스위치들과 트랜스포머의 권선 저항 등에 의해서 다소의 전압강하가 발생하게 되고, 이 값 때문에  $i_{pri}(t)$ 의 기울기가 존재하게 된다. 모드 3은 S1이 꺼지면서 재생(regenerating)을 하는 모드 4로 된다.

**Mode 4** ( $t_3 \leq t \leq t_4; (0.5 - D)T_s$ ) : S1이 꺼지면 S1으로 흐르던 전류는 입력 전원을 거쳐서 S2의 출력 캐패시터를 방전시키는 방향으로 흐르게 된다. 이 모드를 재생 모드(regenerating mode)라고 하며, 전형적인 위상 천이 폴 브릿지 컨버터에서는 이 구간에서 전류의 기울기가 급격하게 감소하며 마침내 그 방향이 바뀌게 되므로, S2의 영전압 스위칭 조건을 만족시키기 어렵게 된다. 하지만 제안된 컨버터는 두 개의 트랜스포머를 사용하게 되면서 자연스럽게 증가한 누설 인덕턴스 성분 때문에 보다 넓은 영역에서 S2의 영전압 스위칭 조건을 만족시킬 수 있게 된다. 이때의 영전압 스위칭 조건은 다음의 식 (9)와 같이 된다.

$$\frac{1}{2}(2L_{lkg}) \cdot i_{pri}^2(t_3) \geq 2 \times \frac{2}{3}(C_{oss} + C_{snb}) \cdot V_{in}^2 \quad (9)$$

직렬로 연결된 두 개의 트랜스포머 때문에 누설 성분이 두 배로 증가되므로 그만큼 부하전류가 줄어들어도 영전압 스위칭이 가능하게 되는 것이다. 이 모드에서의 각각의 출력 다이오드에 흐르는 전류의 기울기와 각 트랜스포머의 자화 전류의 기울기는 다음의 식 (10)과 같다.

$$\begin{aligned} \Delta i_{D_{\alpha}} &= -\frac{nV_{in}}{2L_{lkg}} - \frac{n^2V_o}{L_m}, \\ \Delta i_{D_{\beta}} &= \frac{nV_{in}}{2L_{lkg}} - \frac{n^2V_o}{L_m} \\ \Delta i_{L_{m1}} &= \frac{nV_o}{L_m}, \quad \Delta i_{L_{m2}} = -\frac{nV_o}{L_m} \end{aligned} \quad (10)$$

따라서 트랜스포머의 1차측에 흐르는 전류는 다음의 식 (11)과 같이 얻어진다.

$$i_{pri}(t) = -\frac{V_{in}}{2L_{lkg}}(t - t_3) + i_{pri}(t_3) \quad (11)$$

모드 4는 S1과 S2 사이의 데드 타임(dead time) 동안에 이루어지고, S2가 켜지는 순간 모드 5가 시작되게 된다.

**Mode 5-8** ( $t_4 \leq t \leq t_8 (= t_0)$ ) : 모드 5부터 모드 8은 모드 1부터 모드 4에서 방향만 반대로 되면서 똑같이 반복되는 구간이다. 모드 8이 끝나면 한 주기가 끝나게 되고, 다시 모드 1부터 반복된다.

### 3. 시스템 모델링 및 프로토타입의 설계

그림 5(a)는 전형적인 위상 천이 폴 브릿지 컨버터의 출력 인덕터에 흐르는 전류와 그때의 부하전류를 나타내고 있다. 주파수가 두 배라는 점만 제외하면, 일반적인 포워드 타입의 컨버터 출력단의 출력 인덕터에 흐르는 전류의 모양과 일치한다. 그림 5(b)는 일반적인 플라이백 타입의 컨버터 2차측에 흐르는 전류를 나타내고 있다. 플라이백 타입의 경우는 코어에 에너지를 저장하는 기간동안( $DT_s$ )에는 출력측으로 전력을 전달할 수 없기 때문에 부하전류의 크기는  $(1 - D)T_s$  동안 2차측에 흐르는 전류만을 한주기 동안 평균 낸 값이 된다. 그러므로 같은 부하 전류를 출력할 때, (a)에 비해서 높은 첨두(peak) 전류가 흐르게 된다는 것을 알 수 있다.

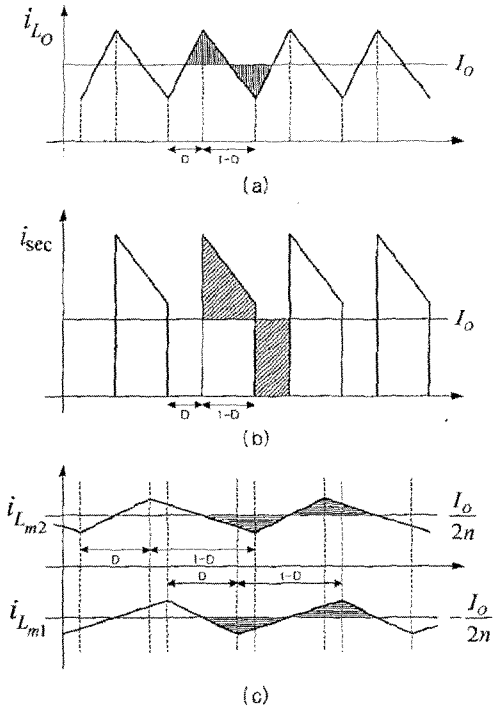


그림 5 자기 소자의 전류 파형  
 (a) 기존의 위상 천이 폴 브릿지 컨버터의 출력 인덕터 전류 파형  
 (b) 플라이백 컨버터의 트랜스포머 2차측의 전류 파형  
 (c) 제안된 컨버터의 트랜스포머 자화 전류 파형

Fig. 5 Current waveforms of magnetic components  
 (a) Output inductor current waveforms of a conventional PSFB  
 (b) Secondary current waveforms of a flyback converter  
 (c) Magnetizing current waveforms of the proposed converter

그림 5(c)는 제안된 컨버터에서 두개로 나뉘어진 트랜스포머에 각각 흐르는 자화 전류와 그때 1차측으로 터빈만큼 감소되어서 보이는 부하전류를 나타내고 있다. 제안된 컨버터에서는 일반적인 플라이백 타입과는 달리 T1에 에너지를 저장하는 모드에서도 그 에너지를 저장하는 전류가 T2를 통해서 출력측으로 에너지를 전달할 수 있기 때문에, 일반적인 플라이백 트랜스포머의 동작과는 달리, 스위칭 전구간에 대해서 출력측으로 전력을 전달할 수 있고, 따라서 부하전류의 크기는 마치 포워드 컨버터의 출력 인덕터처럼 전구간에 흐르는 전류를 한주기 동안 평균 낸 값으로 얻을 수 있게 된다. 뿐만 아니라 폴 브릿지 타입이기 때문에,

나누어진 두개의 트랜스포머는 대칭으로 동작을 하므로, 두 개의 트랜스포머는 각각 전체 컨버터 출력 용량의 절반을 담당하게 되고, 따라서 사이즈도 각각 기존 컨버터의 출력 인덕터 사이즈의 절반으로 설계가 가능하게 된다. 말하자면, 기존 위상 천이 폴 브릿지 컨버터의 출력 인덕터의 코어가 차지하는 부피와 같은 부피로, 제안된 컨버터의 직렬 연결된 트랜스포머 두개를 제작할 수 있게 되는 것이므로, 기존 컨버터에서 주 트랜스포머가 차지하는 부피만큼을 절약할 수 있게 된다. 게다가 두 개로 쪼개었으므로 높이가 낮아지는 이득도 얻을 수 있다.

제안된 컨버터에 대한 설계식을 얻기 위해서 대신호 모델링을 한다. 대신호 모델링은 스위칭 한 주기 동안에 전류나 전압 등 상태변수들의 평균이 영(zero)라는 상태 공간 평균화법을 이용해서 구하도록 한다. 상태변수는 두 개의 출력 다이오드에 흐르는 전류 ( $i_{D_{\alpha}}(t)$ ,  $i_{D_{\beta}}(t)$ )와 출력 전압 ( $v_o(t)$ )으로 선택했다. 두 개의 트랜스포머는 누설 인덕턴스를 제외하고는 이상적으로 동작한다고 가정하고, 그림 6에 나와있는 각 상태 변수들의 기울기를 이용해서 대신호식을 구하면 다음과 같다.

$$\frac{d}{dt} i_{D_{\alpha}}(t) = \frac{d}{dt} i_{D_{\beta}}(t) = \frac{nV_{in}}{L_m + 2L_{lk}} (D - D_{lk} - \phi) + \frac{n^2 v_o(t)}{L_m + 2L_{lk}} (-D + D_{lk} + \phi) + \frac{n^2 v_o(t)}{L_m} (D - D_{lk} - \phi - 1)$$

$$\frac{d}{dt} v_o(t) = \frac{i_{D_{\alpha}}(t) + i_{D_{\beta}}(t)}{C_o} - \frac{v_o(t)}{R_o C_o} \quad (12)$$

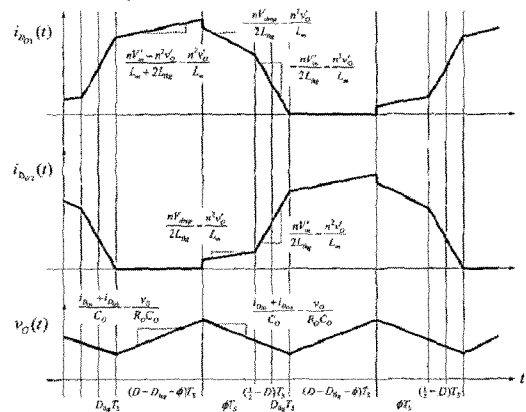


그림 6 대신호 모델링을 위한 상태변수들의 파형  
 Fig. 6 Waveforms of the state variables for the large signal modeling

여기서,  $v'_o = v_o + V_{FRM}$  이다. 이 식을 정상상태에서 한 주기 동안 평균값이 0(zero)임을 이용해서 정리하면 아래와 같은 입출력 관계식이 얻어진다.

$$V_o = \frac{V_{in} - V_{drop}}{n} \left( \frac{D_{eff}}{2} \right) \left[ \left( \frac{D_{eff}}{2} \right) + \alpha \left( 1 - \frac{D_{eff}}{2} \right) \right]^{-1} - V_{FRM}$$

$$I_{D_{on}} = I_{D_{off}} = \frac{V_o}{2R_o} \quad (13)$$

여기에서  $\frac{D_{eff}}{2} = D - D_{lkg} - \phi$  이고,  $\alpha = \frac{L_m + 2L_{lkg}}{L_m}$  이다.

위의 식 (13)에서 얻은 대신호 모델링을 통한 입출력 관계식을 이용해서 설계식을 유도하고, 다음과 같은 사양을 갖는 컨버터를 설계해서 실험을 함으로써 그 설계식을 검증하도록 한다.

- 입력 전압  $V_{in}$ , 36V-60V
- 출력 전압  $V_o$ , 5V
- 출력 전력  $P_o$ , 10W-100W
- 스위칭 주파수  $f_s$ , 100kHz
- 최대 시비율  $D_{eff,max}$ , 0.9 at 36  $V_{in}$  and 100W

### 3.1 턴비의 결정

입력전압이 최소(36V)일 때에 최대의 시비율로 출력을 보장해 주기 위한 턴비를 결정한다. 1차측에서 스위치의 턴온 저항에 의한 전압강하를 약 0.5V라고 하고 ( $V_{drop} = 0.5V$ ), 2차측에서 출력 다이오드의 포워드 전압강하를 역시 0.5V라 하자 ( $V_{FRM} = 0.5V$ ). 그리고 데드 타임  $(0.5 - D)T_s$ , 누설 인덕턴스에 의한 손실 시간  $D_{lkg}$  등을 제외한 실제적인 시비율의 최대값을 0.9로 정해준다. 마지막으로 트랜스포머의 자화 인덕턴스와 누설 인덕턴스 사이의 비는 약 100:5 정도라고 가정하고 설계하면 다음의 식 (14)와 같은 턴비를 얻을 수 있다.

$$n = \frac{V_{in} - V_{drop}}{V_o + V_{FRM}} \left( \frac{D_{eff}}{2} \right) \left[ \left( \frac{D_{eff}}{2} \right) + \alpha \left( 1 - \frac{D_{eff}}{2} \right) \right]^{-1} = 2.75 \quad (14)$$

### 3.2 $L_m$ 의 결정

출력 다이오드에 파워링 구간 동안 흐르는 전류의 기울기가 출력 캐패시터에 입력되는 전류의 리플의 기울기가 되므로 ( $i_{D_{on}} + i_{D_{off}} = i_{C_o} + I_o$ ), 이 리플을 정해 줌으로써,  $L_m$ 을 정할 수 있다. 앞 절에서 결정된 턴비를 이용하면, 정격 입력전압(48V)에 대한  $D_{eff}$ 는 0.68이므로, 다음의 식으로부터 자화 인덕턴스 값을 구할 수 있다.

$$i_{C_o,P-P} = \left( \frac{nV_{in} - n^2V_o}{L_m + 2L_{lkg}} - \frac{n^2V_o}{L_m} \right) \times \left( \frac{D_{eff}}{2} \right) T_s \quad (15)$$

출력 캐패시터에 흐르는 전류는 풀부하의 10% 상황에서도 전류 연속 모드(CCM) 동작을 보장할 수 있도록  $i_{C_o,P-P}$ 의 값을 4A로 정해준다. 그러면  $L_m = 30 \mu H$ 가 얻어진다.

### 3.3 $L_{lkg}$ 의 결정

모드 해석에서 찾아내었던 1차측의 전류에 관한 식을 한 주기 동안에 대해서 연립방정식을 풀면, 아래의 식 (16)과 같이 각 모드의 시작점에서의  $i_{pri}(t)$  값을 알 수가 있다. 한편, 앞 절에서 계산된  $L_m$ 과 아래의 식 (16)으로 얻을 수 있는  $i_{pri}(t)$ 으로부터 식 (17)을 이용해서 누설 인덕턴스의 최소값을 구할 수 있다.

$$i_{pri}(t_2) \geq \sqrt{\frac{8}{3} \times \frac{C_{OSS} + C_{snb}}{L_m + 2L_{lkg}}} V_{in} \quad (17)$$

$$i_{pri}(t_3) \geq \sqrt{\frac{8}{3} \times \frac{C_{OSS} + C_{snb}}{2L_{lkg}}} V_{in}$$

## 4. 실험 결과

그림 7, 그림 8, 그림 9, 그림 10, 그림 11은 48V 입력과 풀부하 상황에서의 각 부위의 파형을 나타내고

$$i_{pri}(t_2) = \frac{V_{drop}}{4L_{lkg}} \phi T_s + \sqrt{\frac{8}{3} \times \frac{C_{OSS} + C_{snb}}{L_m + 2L_{lkg}}} \frac{V_{in}}{2} + \frac{V_{in} - nV_o}{2(L_m + 2L_{lkg})} (D - D_{lkg} - \phi) T_s + \frac{V_{in}}{4L_{lkg}} \left( \frac{1}{2} - D + D_{lkg} \right) T_s \quad (16)$$

$$i_{pri}(t_3) = \frac{V_{drop}}{4L_{lkg}} \phi T_s + \sqrt{\frac{8}{3} \times \frac{C_{OSS} + C_{snb}}{L_m + 2L_{lkg}}} \frac{V_{in}}{2} - \frac{V_{in} - nV_o}{2(L_m + 2L_{lkg})} (D - D_{lkg} - \phi) T_s - \frac{V_{in}}{4L_{lkg}} \left( \frac{1}{2} - D + D_{lkg} \right) T_s$$

있다. 우선 그림 7은 S2와 S4에 흐르는 전류와 양단에 걸리는 전압의 파형을 보여준다. 스위치가 켜지기 직전에 전류가 음의 방향으로 흘러서 영전압 스위칭 조건을 만족시키고 있음을 확인할 수 있다.

그림 8은 트랜스포머 1차측의 파형을 보여주고 있다. T2의 양단에 걸리는 전압과 T1의 양단에 걸리는 전압, 그리고 1차측에 통틀어서 걸리는 전압, 마지막으로 1차측에 흐르는 전류의 모양을 보여준다. 누설 인덕턴스에 의한 파형만 첨가되어서 나타날 뿐 모드 해석에서 보였던 파형과 일치하고 있음을 확인할 수 있다.

그림 9는 출력측 다이오드의 전압과 전류 파형을 보여준다. 작은 RC 스너버를 다이오드 양단에 첨가함으로써 링잉(ringing) 현상을 제거한 파형이다.

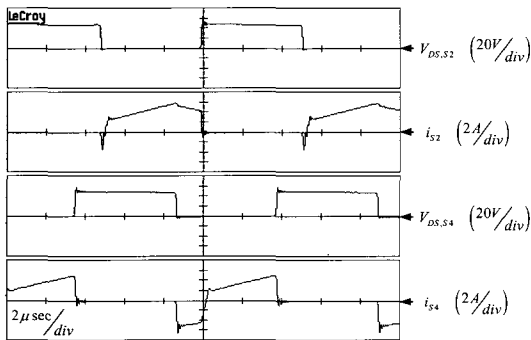


그림 7 스위치들(S2와 S4)의 전압, 전류 파형  
Fig. 7 Voltage and current waveforms of S2 and S4

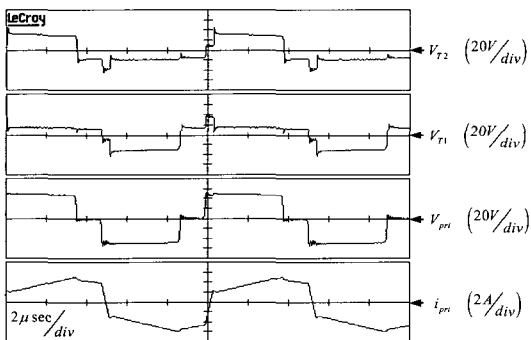


그림 8 1차측의 전압, 전류 파형  
Fig. 8 Voltage and current waveforms of primary side

그림 10은 그림 7의 파형을 전압과 전류를 겹쳐서 보여줌으로써 영전압 스위칭 동작을 하고 있는 것을 확인시켜준다.

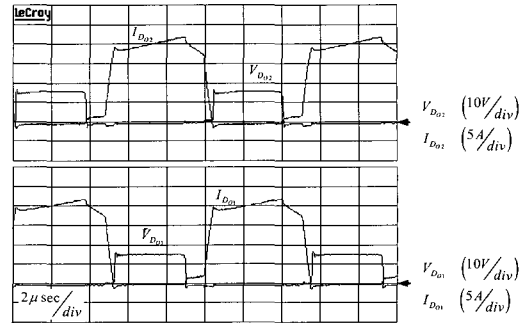


그림 9 출력 다이오드의 전압, 전류 파형  
Fig. 9 Voltage and current waveforms of output diodes

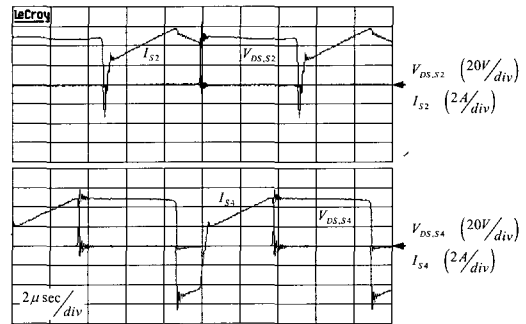


그림 10 ZVS 동작을 하고 있는 스위치들(S2와 S4)의 파형  
Fig. 10 Waveforms of S2 and S4 under ZVS condition

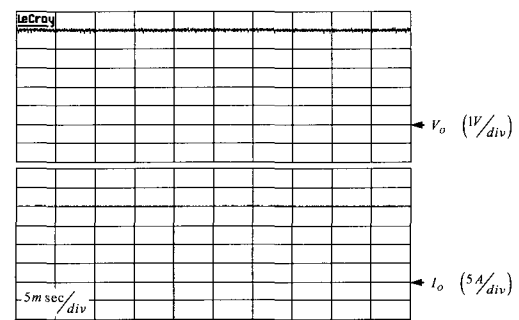


그림 11 출력 전압과 출력 전류의 파형  
Fig. 11 Waveforms of output voltage and current

마지막으로 그림 11은 페루프를 형성해서 제어할 때의 출력 전압과 전류 파형을 보여준다. 그림 12는 입력 전압 변화와 부하 조건 변화에 대한 제안한 컨버터의 효율을 보여주는 그림이다. 정격(48V, 20A)에서 약 83%의 효율을 보여주고, 최대 89%의 효율을 나타내고 있다.



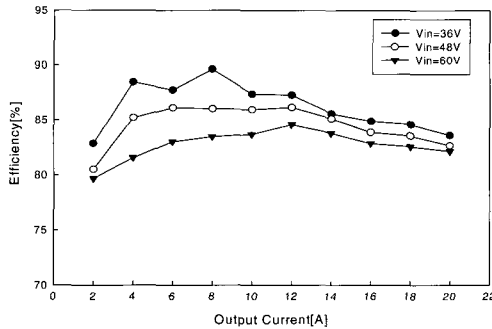


그림 12 입력 전압과 부하의 변동에 따른 효율 곡선  
Fig. 12 Efficiency curve under line and load variation

### 5. 결 론

본 논문에서는 직렬로 연결된 두 개의 트랜스포머를 채용한 위상 천이 폴 브릿지 컨버터를 제안하였다. 그 결과 두 개의 트랜스포머가 교번으로 파워링을 담당하면서 주 트랜스포머뿐만 아니라 출력 인덕터까지 대체할 수 있었고, 컨버터 전체 부피를 줄이는 효과를 얻을 수 있었다. 자세한 모드 해석을 통해서 제안된 컨버터의 동작 원리를 확인했고, 대신호 모델링을 함으로써 제안된 컨버터를 설계할 수 있는 설계식을 유도했다.

유도된 설계식대로 여러 통신장비에 적합한 48V 입력, 5V 출력의 100W급 컨버터를 설계한 뒤 프로토타입을 제작해서 그 타당성을 검증했다. 제안된 컨버터의 효율은 정격에서 약 83%를 나타냈으며, 최대 89%까지 얻을 수 있었다.

본 논문에서 제안한 컨버터는 48V 입력 전원을 이용하면서 고전력밀도의 전력 변환기를 요구하는 통신장비 등에 적합하다.

### 참 고 문 헌

[1] J.A. Sabate, V. Vlatkovic, R.B. Ridley, F.C. Lee, and B.H. Cho, "Design Considerations for High-Voltage High-Power Full-Bridge Zero-Voltage-Switched PWM Converter", in Proc. IEEE APEC, pp. 275~284, 1990.  
 [2] Loveday H. Mweene, Chris A. Wright, and Martin F. Schlecht, "A 1kW 500kHz Front-End Converter for a Distributed Power Supply System", IEEE Trans. on Power Electronics, Vol. 6, No. 3, pp. 398~407, 1991.

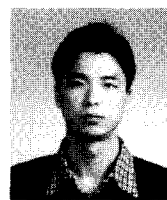
[3] A. Rajapandian, V. Ramanarayanan, and R. Ramkumar, "A 250kHz/560W Phase Modulated Converter", in Proc. IEEE PEDES, pp. 20~26, 1996.  
 [4] W. Chen, F.C. Lee, M.M. Jovanovic, and J.A. Sabate, "A Comparative Study of a Class of Full Bridge Zero-Voltage-Switched PWM Converters", in Proc. IEEE APEC, pp. 893~899, 1995.  
 [5] Richard Redl, Nathan O. Sokal, and Laszlo Balogh, "A Novel Soft-Switching Full-Bridge DC/DC Converter: Analysis, Design Considerations, and Experimental Results at 1.5kW, 100kHz", IEEE Trans. on Power Electronics, Vol. 6, No. 3, pp. 408~418.  
 [6] Rajapandian Ayyanar and Ned Mohan, "Novel Soft-Switching DC-DC Converter with Full ZVS-Range and Reduced Filter Requirement-Part I: Regulated-Output Applications", IEEE Trans. on Power Electronics, Vol. 16, No. 2, pp. 184~192, 2001.  
 [7] Joseph H. Mulkern, Christopher P. Henze, and David S. Lo, "A High-Reliability, Low-Cost, Interleaved Bridge Converter", IEEE Trans. on Electron Devices, Vol. 38, No. 4, pp. 777~783, 1991.  
 [8] Yonghan Kang, Byungcho Choi, and Wonseok Lim, "Analysis and Design of a Forward-Flyback Converter Employing Two Transformers", in Proc. IEEE PESC, pp. 357~363, 2001.

### 저 자 소 개



#### 구관본(具官本)

1975년 1월생. 1997년 한국과학기술원 전기 및 전자공학과 졸업. 1999년 동 대학원 전기 및 전자공학과 졸업(석사). 1999년~현재 동 대학원 전자전산학과 전기 및 전자공학전공 박사과정.



#### 김태성(金泰星)

1975년 6월생. 2001년 전북대학교 제어계측공학과 졸업. 2001년~현재 한국과학기술원 전자전산학과 전기 및 전자공학전공 석사과정.



**문건우(文建又)**

1966년 10월생. 1990년 한양대 전자공학과 졸업. 1992년 한국과학기술원 전기 및 전자공학과 졸업(석사). 1996년 동 대학원 전기 및 전자공학과 졸업(박사). 1996년~1998년 한국전력연구원 전력계통연구실 선임연구원. 1998년~2000년 (주)키테크놀러지 대표이사. 2000년 3월~2000년 8월 세종대학교 전자공학과 조교수. 2000년 9월~현재 한국과학기술원 전자전산학과 전기 및 전자공학전공 조교수. 당 학회 편집위원.



**윤명중(尹明重)**

1946년 11월생. 1970년 서울대 졸업. 1974년 University of Missouri-Columbia 졸업(석사). 1978년 동 대학원 졸업(박사). 1978년부터 General Electric Columbia에서 Individual Contributor on Aerospace Electrical Engineering으로 재직. 현재 한국과학기술원 전자전산학과 전기 및 전자공학전공 교수. 1999년 당 학회 회장 역임.