

論文2002-39TC-2-5

밀리미터파용 세라믹 패키지에서의 기생공진 해석 및 억제 방법

(Analysis and Suppression of Parasitic Resonance in Millimeter-wave Ceramic Packages)

徐在玉*, 金鎮良*, 李海英*

(Jae-Ok Seo, Jin-Yang Kim, and Hai-Young Lee)

요 약

패키지는 외부 회로에 의한 내부 회로의 보호와 함께 내부회로로부터의 누설 전자파가 전체 회로 성능에 영향을 미치지 않도록 하여야 한다. 본 논문에서는 유한요소법(FEM : Finite Element Method)을 이용하여 20~40 GHz까지 전자기적으로 차폐된 밀리미터파 대역용 세라믹 패키지의 광대역 특성을 해석하였다. 해석 결과, 패키지 외부로 전자기적으로 차폐시킴으로써 33.4 GHz에서 기생공진 현상이 발생함을 확인하였다. 패키지의 이러한 기생공진 현상을 억제하기 위해 세라믹 패키지 벽에 금(Gold)이 채워진 금속봉을 이용하였으며, 그 결과 세라믹 패키지의 상용 대역인 20~40 GHz에서 공진 현상을 효과적으로 제거할 수 있었다. 따라서 본 해석결과는 전자기적으로 차폐된 밀리미터파 대역용 세라믹 패키지를 이용한 MMIC (Monolithic Microwave Integrated Circuit) 실장에 유용하게 사용될 수 있을 것으로 기대된다.

Abstract

High performance packages must protect circuits from the internal leaked-electromagnetic fields as well as the surrounding. In this paper, we characterized an electromagnetically-shielded millimeter-wave ceramic package from 20 to 40 GHz using FEM(Finite Element Method). From these calculation results, the parasitic resonance is observed at 33.4 GHz. We use metal-filled via-holes at the ceramic package walls and resonance has been suppressed in a frequency range from 20 to 40 GHz. These calculation results will be helpful for MMIC packaging using electromagnetically-shielded millimeter-wave ceramic packages.

I. 서 론

최근 초고주파 및 밀리미터파 시스템의 발달과 함께 MMIC를 실장하기 위한 패키지 개발의 중요성이 증대되고 있다. 패키지는 칩과 시스템 사이의 전기적, 열적인 통로로서의 기능과 함께 외부환경으로부터 내부 회

로를 보호해야 한다. 특히, 전기적인 특성에 있어서 패키지는 적은 삽입손실과 포트사이의 높은 격리도(isolation)가 요구될 뿐만 아니라 최소 간섭(minimum interference)을 위한 전자기적 차폐(electromagnetic shielding) 기능을 제공해야 한다^[1~3]. 또한 패키지에 실장된 칩으로부터 발생하는 누설 전자파(electromagnetic wave)는 다른 주변 회로나 전체 시스템의 성능에 영향을 미치지 않아야 한다^[4,5]. 따라서 전자기적 차폐의 기능을 지닌 패키지와 우수한 고주파 전송 특성을 지닌 LTCC-M(Low Temperature Cofired Ceramic on Metal) 기술을 이용한 세라믹 패키지에 대한 연구 개발이 활발하게 진행되어 지고 있다^[3,5]. 그러나 세라믹 패키지를 외부와 전자기적으로 차폐할 경우, 패키지 내부에 전자기적 캐비티(cavity)가 형성되어 공진 현상이

* 正會員, 亞洲大學校 電子工學部

(Dept. of Electronics Engineering, Ajou University)

※ 이 연구는 산업자원부 산업기초과제 사업과 동국대학교 밀리미터파 신기술 연구센터를 통한 한국과학재단의 우수연구센터 지원금에 의하여 수행되었습니다.

接受日字:2001年11月2日, 수정완료일:2002年1月4日

발생하게 된다^[6]. 그 동안 이러한 캐비티 공진을 억제하기 위해 패키지의 뚜껑에 손실 물질을 코팅하거나 패키지 크기를 조절하는 방법을 사용해왔고^[5,6], 이러한 손실 물질을 사용할 경우 고주파 신호가 전송될 때 손실이 발생하게 된다.

본 논문에서는 차폐되지 않는 일반적인 세라믹 패키지와 차폐된 세라믹 패키지를 상용 주파수 대역인 20~40 GHz에서 해석하였고^[7,8], 그 결과 패키지를 차폐 시킴으로써 기생공진 현상이 발생함을 확인하였다. 또한 이와 같이 전자기적으로 차폐된 세라믹 패키지에서의 공진 현상을 억제할 수 있는 새로운 구조를 제안하고 해석하였다. 제안된 차폐된 세라믹 패키지는 벽에 금속 봉(metal post)을 지니고 있으며, 이때 사용된 금속 봉은 일반적인 LTCC-M 공정으로 쉽게 구현될 수 있다^[9]. 이러한 세라믹 패키지의 전기적 해석을 위하여 완전 수치 해석법(full-wave analysis)인 유한요소법을 이용하였고, 세라믹 패키지의 상용 주파수 대역인 20~40 GHz까지 S-파라미터를 추출하였다. 해석 결과 33.4 GHz에서 발생한 기생공진 현상이 제안된 세라믹 패키지에서는 20~40 GHz까지의 전 대역에서 발생되지 않음을 확인하였다.

II. 구조 및 해석 방법

1. 일반적인 세라믹 패키지 제조 방법

그림 1은 LTCC-M 공정 순서를 나타낸 것이다. LTCC-M 공정은 세라믹을 적층한 후 메탈 코어 위에 전체 기판(substrate)을 소성하는 과정으로 이루어진다. 이러한 LTCC-M 공정은 비교적 낮은 소성온도로 인하여 백금과 같은 융점이 높고 비저항이 큰 금속대신에 전기전도도가 높고 융점이 낮은 은 혹은 구리를 내부 전극으로 사용하며 기판(substrate)은 글라스세라믹(glass-ceramic)을 사용한다^[10]. 실제 세라믹과 금속전극을 동시소성 할 때 두 물질간의 수축률 차이로 인해 기판과 전극에 크랙(crack)이 발생할 수 있다. 그러나, 이러한 LTCC-M 제조공정은 우수한 온도 확장 계수(CTE : Coefficient of Thermal Expansion)를 가진 금속 베이스(kovar)위에 글라스세라믹(glass-ceramic) 기판을 접착시키기 때문에 수축이 발생하지 않고 증폭기의 칩 실장에도 유리한 장점을 지니고 있다^[11]. 따라서 고주파 대역에서의 우수한 물질 특성과 그 공정의 높

은 신뢰성으로 인하여 고주파 패키지로 많이 사용되고 있다.

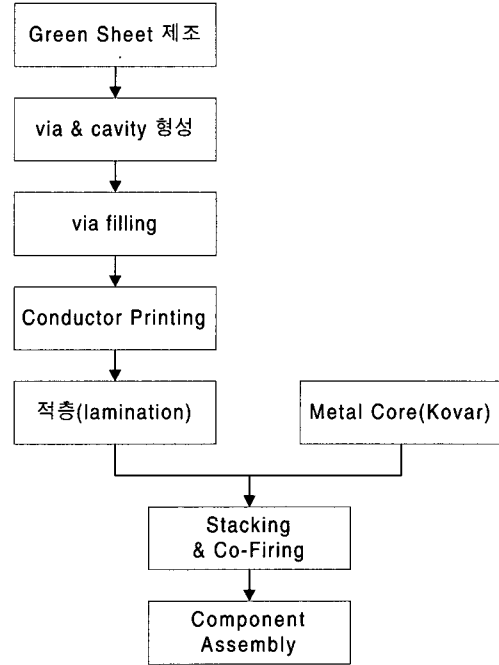
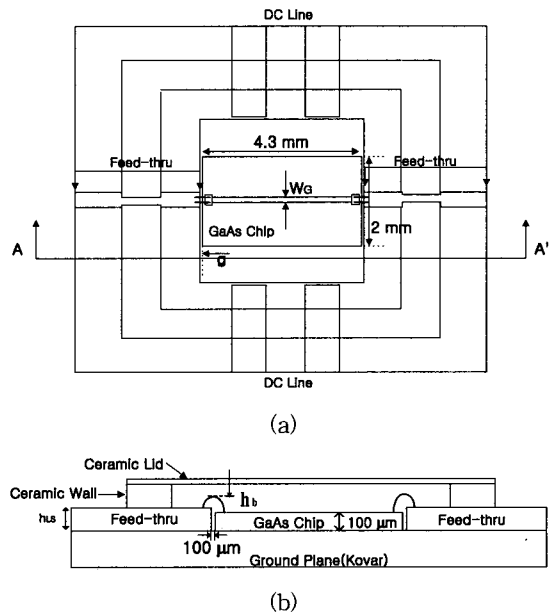


그림 1. LTCC-M 공정 순서
Fig. 1. LTCC-M Manufacturing Flow.

2. 해석 구조 및 방법

(1) 해석 구조



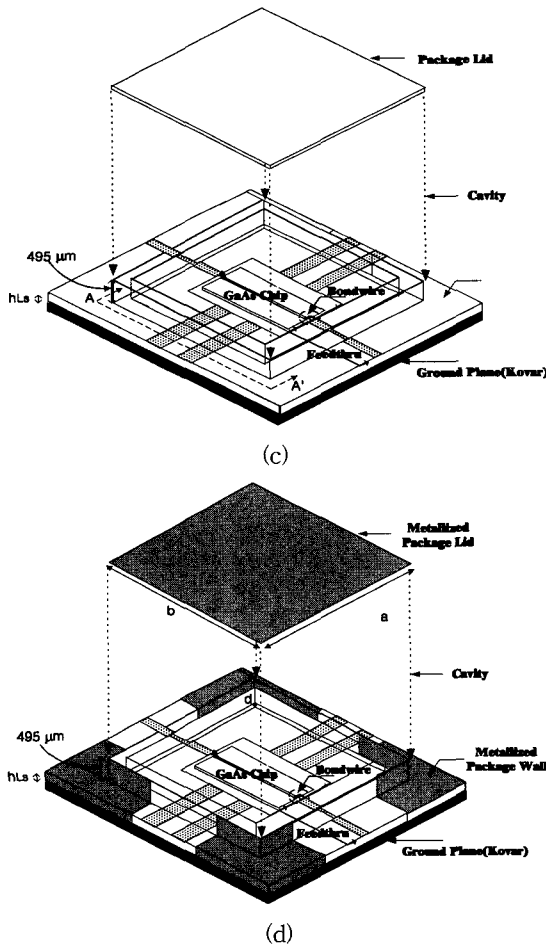


그림 2. (a) 일반적인 세라믹 패키지의 평면도; (b) 일반적인 세라믹 패키지의 측면도 A-A'; (c) 차폐되지 않은 일반적인 세라믹 패키지; (d) 차폐된 세라믹 패키지 구조

Fig. 2. (a) Top view of conventional ceramic package; (b) Side view A-A' of conventional ceramic package; (c) Conventional ceramic package without EM(electromagnetic) shielding; (d) EM-shielded ceramic package structure.

외부와 차폐된 세라믹 패키지 특성을 해석하기 위한 패키지 구조를 그림 2에 개략적으로 도시하였다. 그림 2(a)와 2(b)에서는 $165\ \mu\text{m}$ 두께(h_{Ls})의 세라믹 기판($\epsilon_r=5.1$)과 $100\ \mu\text{m}$ 두께의 GaAs($\epsilon_r=12.9$)를 $80\ \mu\text{m}$ 의 높이(h_b)로 이중 본드와이어 연결한 일반적인 세라믹 패키지의 평면도와 측면도이다. GaAs 칩 위의 본딩 패드는 $100\ \mu\text{m} \times 100\ \mu\text{m}$ 이며 GaAs의 $50\ \Omega$ 선폭(W_G)은 $75\ \mu\text{m}$ 로 설계하였다. 그리고 패드와 GaAs의

가장자리까지 거리(g)는 $25\ \mu\text{m}$ 이며 패키지의 세라믹 기판과 GaAs의 간격은 일반적인 밀리미터와 대역의 실장을 고려하여 $100\ \mu\text{m}$ 로 가정하였다^[12]. 그림 2(c)와 그림 2(d)에서는 차폐되지 않은 일반적인 세라믹 패키지 구조와 차폐된 세라믹 패키지 구조를 각각 도시하였다. 그림 2(c)에서는 패키지 뚜껑과 패키지 가장자리의 벽이 일반적인 세라믹으로 이루어져 있으나, 그림 2(d)는 패키지의 가장자리와 세라믹 패키지 뚜껑이 금으로 입혀져 있는 차폐된 세라믹 패키지 구조를 나타내고 있다. 패키지의 급전(feed-thru)부분은 microstrip - stripline - microstrip 구조로 구성되어 있다. 이때 사용된 세라믹의 유전율(ϵ_r)은 5.1이며, 유전체 손실($\tan \delta$)은 0.0013이다^[13,14]. 또한 급전 부분의 $50\ \Omega$ 선폭을 맞추기 위해서 microstrip 선로와 Stripline 선로의 선 폭을 각각 $282\ \mu\text{m}$, $180\ \mu\text{m}$ 로 설계하였다.

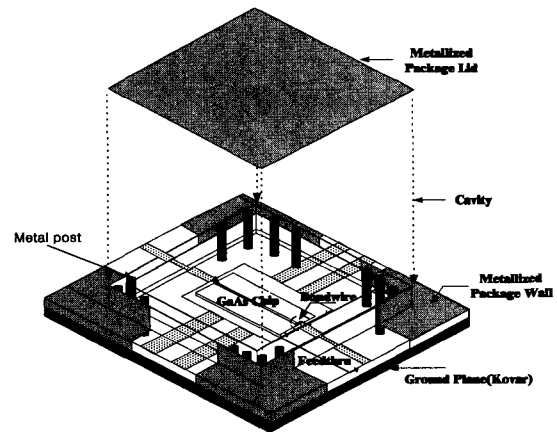


그림 3. 금속봉을 이용한 차폐된 패키지 구조
Fig. 3. Shielded package structure using metal posts.

그림 3은 전자기적으로 차폐된 세라믹 패키지에서 발생하는 공진 현상을 억제하기 위하여 본 논문에서 제안한 구조를 나타내고 있다. 제안된 세라믹 패키지는 패키지의 벽 사이에 금속봉을 가지고 있으며, 금속봉의 직경과 간격은 각각 $300\ \mu\text{m}$ 와 $500\ \mu\text{m}$ 이며 금속봉 사이의 간격은 금속봉 하나 이상이 삽입될 수 있는 공정 가능한 간격으로 설정되어 있다. 또한 높이가 $715\ \mu\text{m}$ 인 금속봉은 접지 평면인 코바에서부터 차폐된 세라믹 패키지 뚜껑까지 연결되어 있다.

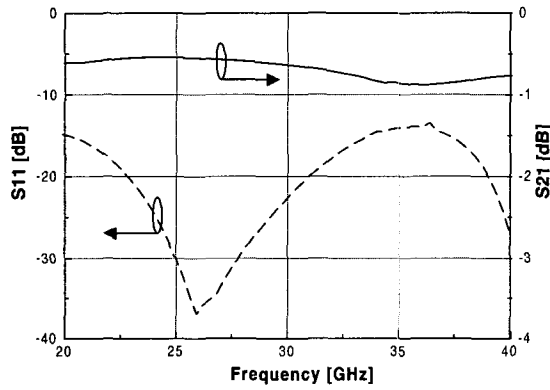
(2) 해석 방법

마이크로파 및 밀리미터와 대역에서의 정확한 광대

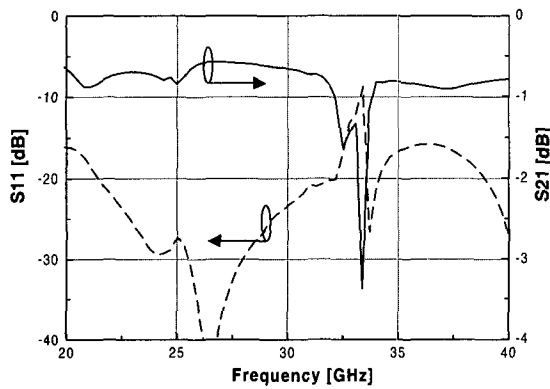
역 해석을 위하여 유한 요소법을 사용하는 상용 시뮬레이션 툴을 사용하였다^[15]. 본 논문에서는 전체 산란계수 크기의 변화율이 3 %이내에 수렴하도록 유한 요소 mesh생성을 반복 수행하였으며, 입력단과 출력단을 제외한 경계면에서의 방사효과를 고려하기 위해 기판 두께의 약 5배 이상 떨어진 지점에 흡수경계조건(ABC : Absorbing Boundary Condition)을 적용하여 실제 현상과 근접한 경계조건이 되도록 설정하였다. 또한 해석시 사용되는 물질 값들에 대한 조건은 실제 사용되어지고 있는 패키지 구조와 공정 가능한 파라미터로 설정하였다.

III. 해석 결과

1. 해석 결과



(a)

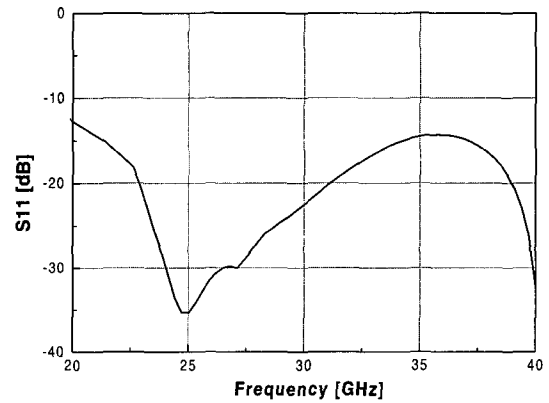


(b)

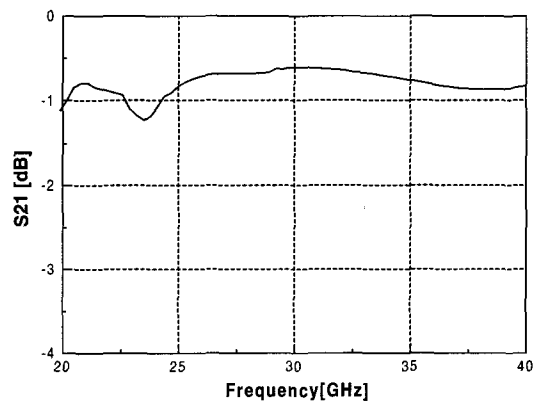
그림 4. (a) 차폐되지 않은 세라믹 패키지의 S-파라미터; (b)차폐된 세라믹 패키지의 S-파라미터
Fig. 4. (a) S-parameter of None EM(electromagnetic) shielding conventional ceramic package; (b) S-parameter of electromagnetic shielding ceramic package.

그림 4(a)와 4(b)는 각각 20~40 GHz까지 차폐되지 않은 세라믹 패키지와 차폐된 세라믹 패키지(그림2(c))에 대한 S-파라미터를 나타낸 그림이다. 그림4(a)를 살펴보면 차폐되지 않은 세라믹 패키지는 삽입손실이 해석한 전체 주파수 대역에서 1 dB이하이다. 그러나 그림 4(b)의 차폐된 세라믹 패키지를 해석한 결과 33.4 GHz에서 삽입손실이 3.38 dB로 떨어지면서 공진 현상이 발생함을 확인할 수 있다.

그림 5는 본 논문에서 제안된 구조(그림 3)에 대한 해석 결과를 나타낸 그림이다. 그림 5(b)에서 살펴보면 33.4 GHz에서 발생한 공진 현상이 억제된 것을 확인할 수 있다. 또한 세라믹 패키지의 주요한 사용 영역인 20~40 GHz까지 공진이 발생하지 않는 것을 확인할 수 있다.



(a)



(b)

그림 5. 금속 봉을 이용한 차폐된 패키지 구조 해석 결과; (a)반사손실; (b)삽입손실
Fig. 5. Shielded package structure analysis result using metal posts; (a)Retrun loss; (b) Insertion loss.

3. 결과 비교 및 고찰

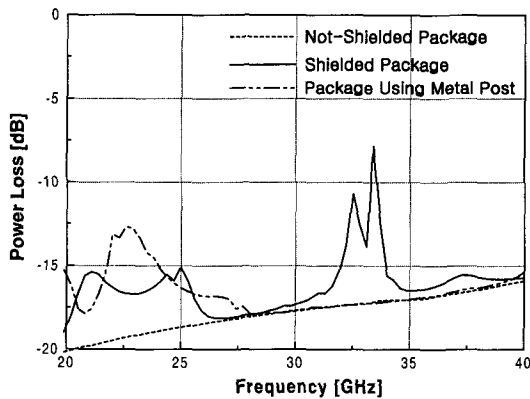


그림 6. 세라믹 패키지 구조에 대한 전력손실
Fig. 6. Power loss for ceramic package structure.

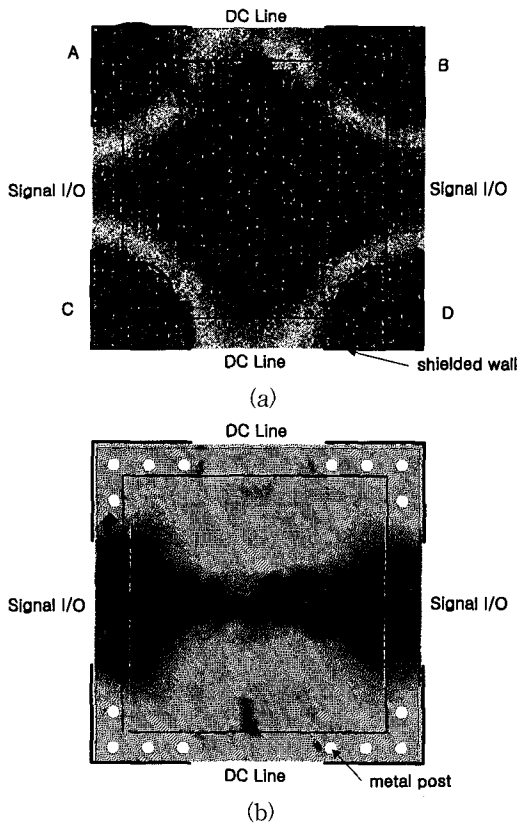


그림 7. (a) EM shielding 세라믹 패키지의 33.4 GHz 에서 패키지 내부의 전계 분포 (b) 금속봉을 이용한 세라믹 패키지의 33.4 GHz에서 패키지 내부의 전계 분포

Fig. 7. (a) Electric field distribution within EM shielding Ceramic package structure at 33.4 GHz. (b) Electric field distribution within EM shielding Ceramic package structure using metal filled metal post at 33.4 GHz.

그림 6은 차폐되지 않은 세라믹 패키지, 차폐된 세라믹 패키지, 그리고 금속봉을 갖는 차폐된 세라믹 패키지에 대한 전력 손실을 비교하여 나타내고 있다. 그림 6의 결과로부터 제안된 구조가 기생 공진 현상을 효과적으로 제거할 수 있음을 확인할 수 있다.

차폐된 세라믹 패키지에서 기생 공진 현상의 원인을 설명하기 위해 공진 주파수 33.4 GHz에서의 패키지 내부 전계 분포를 그림 7에 도시하여 나타내고 있다. 그림 7(a)는 일반적인 차폐된 세라믹 패키지의 경우를 보여주고 있으며, 그림에서 나타내고 있듯이 공진 주파수에서 패키지 내부에 정재파(standing wave)가 형성됨을 확인할 수 있다. 특히, 패키지 내부의 네 모서리(A, B, C, D)부근에서 전계의 세기가 상대적으로 크게 나타나며, 이는 공진 모드(mode)의 주요 원인이 네 모서리에 있다는 것을 나타내고 있다. 따라서 본 논문에서는 패키지 내부의 네 모서리 부근에 금속 봉을 사용함으로써 주요 공진 모드의 크기를 효과적으로 감소시킬 수 있었다. 그림 7(b)는 이와 같이 네 모서리 부근에 금속 봉이 사용된 패키지에서의 전계 분포를 나타내고 있으며, 결과적으로 본 논문에서 제안된 구조에 대한 해석 결과를 도시하고 있다. 그림 7(b)에서 알 수 있듯이 기존의 차폐된 패키지 구조에서 형성되었던 공진 모드가 사용 주파수 대역에서 효과적으로 제거되었음을 확인할 수 있다.

III. 결 론

본 논문에서는 20~40 GHz 대역에 걸쳐 차폐된 세라믹 패키지를 해석하였다. 해석 결과 33.4 GHz에서 공진이 발생하였고 이러한 차폐된 세라믹 패키지에서 발생한 공진을 억제하기 위해서 본 논문에서는 패키지 내부의 모서리 부근에 금속봉을 사용한 구조를 제시하였다. 제안된 구조를 해석한 결과, 일반적인 세라믹 패키지의 상용대역인 20~40 GHz에서 공진 현상을 효과적으로 억제시킬 수 있었다. 따라서 본 논문에서 제안된 공진 억제 방법은 일반적인 밀리미터파 대역에서 칩을 실장하는 경우 및 모듈 개발에 효과적으로 활용될 수 있으리라 기대된다.

참 고 문 헌

[1] I. D. Robertson, MMIC Design, IEEE, London,

- UK, 1995.
- [2] L. P. B. Katehi, "The role of EM modeling in integrated packaging," *IEEE AP-S Dig.*, pp. 1005-1008, July. 1993.
- [3] Hao-Hui Chen and Shyh-Jong Chung, "Analysis of a Partially Sealed Package for Microstrip-Line Circuits," *IEEE Trans. on Microwave Theory and Techniques*, Vol. 46, No. 12, pp.2124-2130, DEC. 1998.
- [4] Robert W. Jackson and Zhaoyang Wang, "Circuit Based Model for Coupling Between MMICs in Multi-Chip Assemblies," *IEEE MTT-S Digest*, No. III, pp. 1371-1380, 1997.
- [5] Jong-Gwan Yook, Linda P. B. Katehi, Rainee N Simons, and Kurt A. Shalkhauser, "Experimental and Theoretical Study of Parasitic Leakage/Resonance in a K/KA-Band MMIC Package," *IEEE Trans. on Microwave Theory and Techniques*, Vol. 44, No. 12, pp. 2403-2410, DEC. 1996.
- [6] Tsugumichi Shibata, Shunji Kimura, Hideaki Kimura, Yuhki Imai, Yohtaro Umeda, Yukio Akazawa, "60GHz-Bandwidth Distributed Baseband Amplifier IC in a Package Optimized for Isolation," *IEEE International Solid-State Circuit Conference*, 1994.
- [7] James Schellenberg, "High-Efficiency, Packaged Ka-Band MMIC Operating at 24 Volts," *IEEE MTT-S Digest*, Vol. 2, pp. 577-580, 1998.
- [8] T. Satoh, T. Shimura, S. Ichikawa, A. Betti-Berutto, C. Poledrelli, Y. Furukawa, Y. Hasegawa, S. Kuroda and J. Fukaya, "A Compact PA MMIC Module for K-Band High-Speed Wireless Systems," *IEEE MTT-S Digest*, Vol. III, pp. 1333-1336, 2000.
- [9] George E. Ponchak, Donghoon Chun, Jong-Gwan Yook, and Linda P. B. Katehi, "Experimental Verification of the Use of Metal Filled Via Hole Fences for Crosstalk Control of Microstrip Lines in LTCC Packages," *IEEE Trans. on Advanced Packaging*, Vol. 24, No. 1, pp. 76-80, FEB. 2001.
- [10] 조남태, 심광보, 이선우, 구기덕, "고주파용 저온 동시소성 세라믹(LTCC) 칩 커플러 제조 : I. 전극형성에 대한 결합제 분해공정의 영향," *Journal of the Korean Ceramic Society*, Vol. 36, No. 6, pp. 583-589, 1999
- [11] Rao R. Tummala, Eugene J. Rymaszewski, Alan G. Klopfenstein, *Microelectronics Packaging Handbook*, CHAPMAN & HILL Corporation.
- [12] S. Nelson, M. Youngblood, J. Pavio, B. Larson, R. Kottman, "Optimum microstrip interconnects," *Proc IEEE MTT-s Dig.*, Boston, MA, pp. 1071-1074, 1991.
- [13] A. Fathy, V. Pendrick, G. Ayers, B. Geller, Y. Narayan, B. Thaler, H. D. Chen, M. J. Liberatore, J. Prokop, K. L. Choi, M. Swaminathan, "Design of Embedded Passive Components in Low-Temperature Cofired Ceramic on Metal(LTCC-M) Technology," *IEEE MTT-S Digest*, Vol. III, pp. 1281-1284, 1998.
- [14] Dipak Ceramic Package, Dielectric Laboratories, INC.
- [15] HFSS (High Frequency Structure Simulator), ver 7.0, Ansoft

저 자 소 개

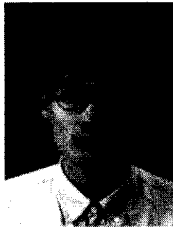


徐在玉(正會員)

1976년 3월 22일생. 2001년 : 호남대학교 전자공학과 졸업(학사). 2001년~현재 : 아주대학교 전자공학부 대학원 석사과정 재학. <주 관심분야 : 밀리미터파대역 패키지 및 HMIC 설계, 밀리미터파대역 패키징 기법>

李海英(正會員) 第 36卷 D編 第 9號 參照

현재 아주대학교 전자공학부 교수



金鎮良(正會員)

1976년 2월 22일생. 1999년 : 아주대학교 전자공학부 졸업(학사). 2001년 : 아주대학교 전자공학부 대학원 졸업(공학석사). 2001년~현재 : 아주대학교 전자공학부 대학원 박사과정 재학. <주 관심분야 : 밀리미터파대

역 HMIC 설계 및 패키징 기법>