論文2002-39TC-2-3

고품질 본드와이어 집적형 트랜스포머

High-Quality Bondwire Integrated Transformer

宋 炳 旭 *, 李 海 英 *

(Byung-Wook Song and Hai-Young Lee)

요 약

본 논문에서는 고품질 본드와이어 집적 트랜스포머를 제안하고 제작하였다. 본드와이어 트랜스포머는 본드와이어의 넓은 단면적으로 인하여 도체손실이 작으며 수직적인 구조로 인해 기판효과를 감소시킬 수 있으므로 적은 기생 캐패시턴스 값을 갖는다. 또한 자동화된 와이어 본딩장비로 쉽게 제작 가능하다. 제작된 본드와이어 트랜스포머의 전기적 특성을 나선형 트랜스포머 비교하였다. 고품질 본드와이어 집적 트랜스포머는 RFIC와 MMIC의 MIXER, 평형 증폭기, VCO, LNA등 다양한 회로에 적용되어 전체 성능향상에 기여할 것으로 기대된다.

Abstract

In this paper, a high-quality integrated transformer using bondwires is proposed and fabricated. The bondwire transformer inherently has low conductor loss due to wide cross-section and small parasitic capacitance because the vertical placement of the bondwire loop separates from substrate and effectively reduces the substrate effects. It can be fabricated easily by used of the modern automatic wirebonding technology. The electrical characteristics of the fabricated transformers are compared with those of the spiral transformer. It is expected that the bondwire transformer can improve the performance for RFIC and MMIC applied to a variety of application, for example, Mixer, Balanced Amplifier, VCO, and LNA.

I. 서 론

최근 무선 이동통신의 비약적인 발전과 더불어 고속화, 고집적화, 경량화 및 저가격화가 가능한 고집적 정보통신용 반도체 소자의 개발의 연구가 활발히 진행되고 있다. 이러한 추세에 맞춰 단말기 아날로그 부에서는 여러 개의 RF/IF 칩셋으로 이루어진 RF/IF IC 칩수를 줄이기 위한 연구노력을 하고 있으며 궁극적으로 SOC(System-On-Chip)를 추구하는 방향으로 전개되고 있다. 이는 반도체 칩 내부에 사용되는 수동소자의 고성능화 및 소형화를 기본 전제로 하여 발전되고 있다.

이러한 수동소자들 중에서 트랜스포머 (Transformer)는 임피던스 정합, Signal coupling, Phase shifting 등에 널리 이용되고 있으며[1], RF front-end의 핵심 부품인 LNA(Low Noise Amplifier)와 VCO에서도 트랜스포머를 적용한 논문들이 다수 발표되고 있다[2~5]. 특히 LNA의 경우 차동 입력단의 matching을 위하여 인덕터 대신에 트랜스포머를 적용하여 공통모드 시에는 인덕턴스를 감소시키고 차동모드 시에는 인덕턴스를 증가시킨 논문도 발표되었다.[6,7]. 현재 응용되고 있는 트랜스포머의 종류로는 2개의 나선형 (Spiral) 인덕터가 상

* 正會員, 亞洲大學校 電子工學部)
(Department of Electronics Engineering, Ajou Univ.)

※ 본 연구는 동국대학교 밀리미터파 신기술 연구센터를 통한 한국과학재단의 우수연구센터 지원금에 의하여 수행되었습니다.

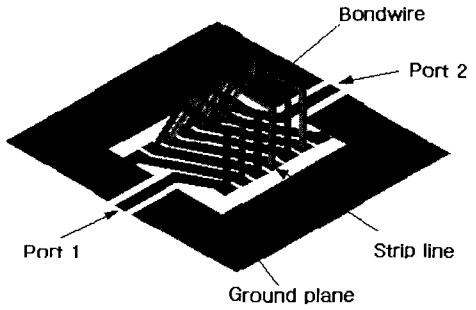
接受日字:2001年11月30日, 수정완료일:2002年1月10日

호 결합하는 형태인 평면 나선형 트랜스포머와 다층구조 형태인 나선형 트랜스포머가 있다[8]. 기존의 평면 나선형 트랜스포머의 경우 실리콘과 같은 높은 전도도를 갖는 기판 위에 제작될 시 기판손실이 크고, 동일한 면적에 결합계수를 높이기 위해 턴 수를 증가시키기 위해서는 도선의 폭이 좁아지기 때문에 도체저항의 증가로 인한 도체손실이 발생하게 된다[8]. 또한 트랜스포머 중심부를 연결하기 위해 추가적인 현가 공정 (Air bridge)을 사용하므로 제작원가가 상승되는 단점을 지니고 있다[9,10]. 다층구조로 형태의 나선형 트랜스포머의 경우 상층과 하층사이에 각각의 회전구조가 위치하므로 높은 자기결합이 이루어진다. 그러나, 이러한 구조는 상층과 하층사이의 연결에 많은 Via를 필요로 하므로 기생회로 성분을 증가시킨다. 또한 다층구조로 제작되기 때문에 여러 개의 마스크가 요구되는 단점을 지니고 있다[11].

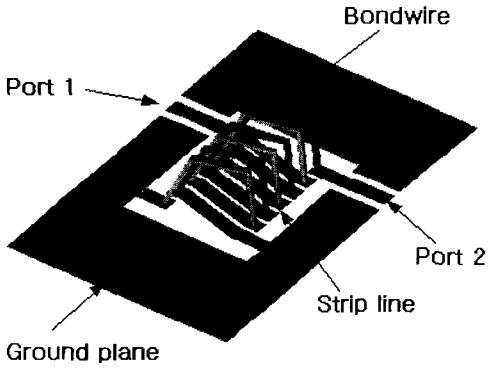
본 논문에서는 기존의 온 칩(On-chip) 나선형 트랜스포머의 전기적 특성과 제작상의 단점을 극복하기 위하여 반도체 공정에서 전기적 신호의 연결선으로 널리 이용되고 있는 본드와이어를 이용한 집적 트랜스포머를 제안하고 제작 및 해석하였다. 이 구조는 본드와이어의 대부분이 손실이 없는 공기 중에 위치하므로 정전용량 및 유전 손실을 줄일 수 있어 고주파특성이 우수하다. 또한, 여러 개의 마스크가 요구되는 다층 구조로 구성되는 트랜스포머에 비해 공정이 간단하고, 본드와이어의 높은 재연성으로 인해 현재 널리 보급되어 있는 자동 와이어 본딩 장비를 이용하여 대량생산이 적합한 방식이다[9,10].

제안된 고품질 본드와이어 집적 트랜스포머의 전기적 해석을 위하여 완전 수치 해석법 (Full-wave analysis)인 유한요소법 (Finite Element Method; FEM)을 이용하여 20 GHz 까지 해석하였고 나선형 트랜스포머와 본드와이어를 이용한 집적 트랜스포머의 전기적인 특성을 비교하였다. 또한, 실제 GaAs 기판상에 Inverting 구조와 Non-inverting 두 구조를 제작하여 측정하였고 그 결과를 FEM으로 해석한 결과와 비교하였다. 트랜스포머의 양 끝단에 캐패시터를 달아 적절한 값을 조절하면서 해석하였을 때 최소 삽입손실이 본드와이어 집적 트랜스포머의 경우 나선형 트랜스포머에 비해 약 2 dB 이상 작으며, 1~3GHz 대역에서 평탄한 1 dB full-width 대역폭을 가짐을 확인하였다. 제안된 고품질 본드와이어 집적 트랜스포머는 기존의 나선형 트랜스포머에 비해 적은 도체손실과 제작상의 간편함으로 LNA, VCO, 평형 증폭기, Mixer 등 다양한 RF front-end에 적용되어 시스템 성능 향상에 기여할 것으로 기대된다.

Ⅱ. 구조 및 해석방법



(a) Far-end coupling 구조
(a) Far-end coupling structure.



(b) Near-end coupling 구조
(b) Near-end coupling structure.

그림 1. 본드와이어를 이용한 집적 트랜스포머
Fig. 1. Integrated transformers using bondwires.

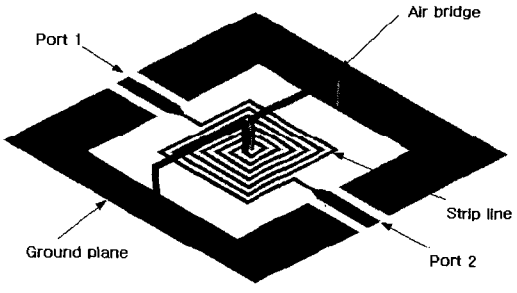


그림 2. 평면 나선형 트랜스포머
Fig. 2. Planar spiral transformer.

그림 1과 그림 2는 본 논문에서 제안한 본드와이어를 이용한 집적 트랜스포머와 일반적인 나선형 트랜스포머 구조를 나타내고 있다. 그림 1의 본드와이어를 이용한 집적 트랜스포머는 635 ㎛ 두께의 GaAs (εr = 12.9) 기판 위에 선폭이 80 ㎛인 스트립라인을 면적이 80 × 80 ㎛인 본딩패드들과 연결한 후, 본드와이어 사이의 간격을 100 ㎛ 로 유지하면서 와이어 본딩한 구조이다. 본드와이어의 직경은 약 25 ㎛이며 와이어 높이는 350 ㎛로 설정하였다. 그림 1의 (a)는 Far-end coupling 구조로써 양쪽 port에서부터 본드와이어가 상호 감기는 방향이 반대인 구조이며, (b)는 Near-end coupling 구조로써 양쪽 Port에서부터 본드와이어가 상호 감기는 방향이 동일한 구조이다. 또한, 그림 2는 기존의 평면 나선형 트랜스포머로 635 ㎛ 두께의 GaAs 기판 위에 스트립라인의 선 폭과 간격을 20 ㎛로 유지하면서 상호 세 번 감은 구조이다. 또한 구조적으로 실제 제작 시 On wafer probe 측정을 위해 양쪽 Port면에 CPW (Coplanar waveguide) 구조를 적용하였다. 본드와이어를 이용한 트랜스포머의 경우 입력과 출력 이외의 Port들은 CPW의 Ground면에 접지 시켰고, 나선형 트랜스포머는 트랜스포머의 중심부로부터 Air bridge를 이용하여 접지 시켰다.

2. FEM을 이용한 구조 해석방법

그림 1과 2에 보인 본드와이어를 이용한 집적 트랜스포머와 나선형 트랜스포머는 FEM 방식을 이용하는 상용 시뮬레이션 툴[12]을 사용하여 20 GHz 까지의 주파수 범위 내에서 해석을 수행하였으며, 입력단 (Port 1)과 출력단 (Port 2)을 제외한 경계면에서의 방사효과를 고려하기 위해 기판 두께의 약 5배정도 떨어진 지점에 흡수경계조건 (Absorbing Boundary Condition; ABC)을 적용하여 실제현상과 근접한 경계조건이 되도록 설정하였다.

3. PEM을 이용한 본드와이어와 금속 선로의 교류저항 비교

일반적인 트랜스포머를 기판 위에 제작 시에는 금속화 공정(Metallization process)을 이용하여 가능한 한 두껍게 금속 선로를 제작하여 도체 손실을 줄일 수 있다. 하지만, 일반적인 MMIC 공정에서는 1~4 ㎛의 금속화 공정을 이용하므로 금속 두께를 임의적으로 증가시키기가 어렵다[13]. 또한, 금속 두께의 증가는 제작비용이 상승되는 원인이 된다. 그림 3은 본드와이어와 금속 선로를 나타낸 그림이다. 본드와이어와 금속 선로의 교류저항을 계산하기 위하여 재질이 금인 길이 1 ㎜의 본드와이어와 금속선로를 설정하였다. 본드와이어의 직경은 25.4 ㎛ 이고 금속 선로는 본 논문에서 해석한 나선형 트랜스포머의 금속 선로와 같은 폭 20 ㎛ 두께 1 ㎛로 설정하였다. 이 두 구조는 광대역 교류저항을 계산할 수 있는 현상적 도체손실 등가기법(Phenomenological Loss Equivalence Method; PEM)을 이용하여 해석하였다[13]. 그림 4는 PEM 방식을 이용한 본드와이어와 금속 선로의 교류저항을 나타내었다. 그림에서 볼 수 있듯이 10 GHz까지 해석한 주파수 대역에서 본드와이어의 교류저항이 금속 선로에 비해 매우 낮음을 알 수 있다. 이는 본드와이어의 단면적이 506.7 ㎛^{2} 인데 비해 금속 선로의 단면적은 70 ㎛^{2} 이다. 따라서, 본드와이어의 단면적이 금속 선로의 단면적에 비해 훨씬 크므로 본드와이어를 이용한 트랜스포머가 금속 선로만으로 이루어진 트랜스포머에 비해 도체손실이 상대적으로 작음을 예측할 수 있다. 따라서, 회로에 적용 시 적은 도체손실로 인한 높은 Q factor를 갖는 장점이 있다.

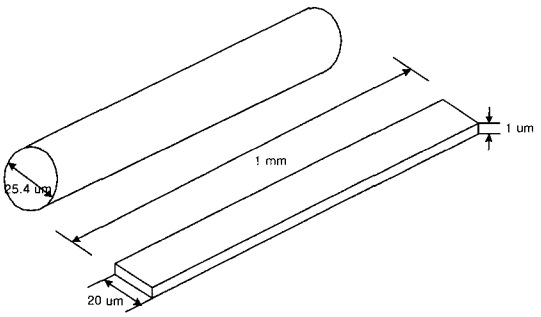


그림 3. 본드와이어와 금속 선로의 비교
Fig. 3. Comparison of bondwire and metal strip.

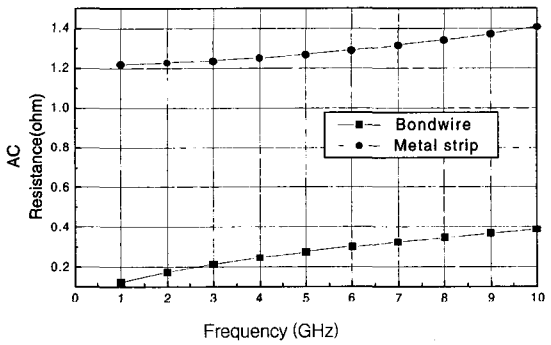


그림 4. 본드와이어와 금속 선로의 교류저항 비교.
Fig. 4. Comparison of AC resistance between bondwire and metal pattern.

Ⅲ. 제작공정 및 구조

1. 제작공정

그림 5는 본드와이어를 이용한 집적 트랜스포머의 전체 공정 흐름도를 나타낸 것이다. 우선 최종 설계된 본드와이어 트랜스포머의 Cr 마스크를 제작한 후 반도체 공정을 이용하여 GaAs 기판에 적합한 PR Coating을 하게 된다. 이때 Lift-off 에 적합한 감광막을 형성하기 위해 AZ5214E 감광막을 이용한 상전환 공정을 이용하였다.

우선 기판에 AZ5214E로 PR Coating을 한다. PR Coating후 Soft-baking 과정을 거쳐 PR에 남은 잔여 솔벤트를 제거한다. 그 다음 제작된 Mask를 PR Coating 한 위에 놓고 정렬(Align) 한 후 2.5초 정도의 Pre-exposure 과정을 거치게 된다. 이때 빛을 받은 부분에 PR 내에 약간의 연결고리를 형성하게 된다. 다음으로 Reverse-baking을 수행하게 된다. 이 Reverse-baking은 전에 빛을 받은 부분의 PR의 연결고리를 더욱 단단히 결합하게 해준다. 다음으로 Flood exposure 과정을 거치게 되는데 이때 빛을 안 받은 부분은 연결고리가 느슨하게 되어 현상 시에 그 부분이 사라지게 되어 결국은 빛을 받은 부분만 패턴이 형성되게 된다. PR 패턴의 형성 후 GaAs 기판 위에 남아 있는 잔여 Oxide를 제거하기 위해 Oxide etching을 수행하게 된다.

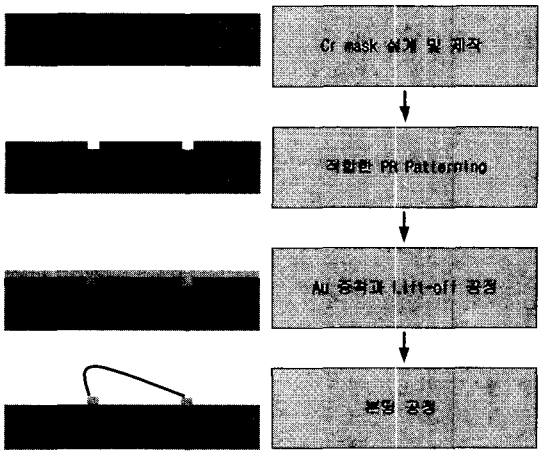
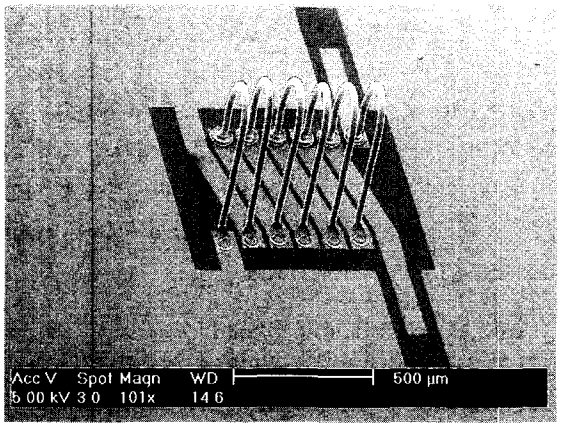


그림 5. 본드와이어 트랜스포머의 제작 흐름도
Fig. 5. Flowchart of fabricated bondwire transformer.

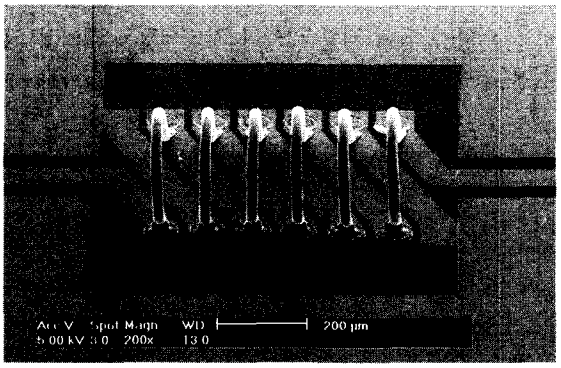
다음으로 금속 증착을 위해 PR 패턴 위에 티타늄(Ti)을 증착시킨다. 이는 금속이 기판에 잘 증착 되게 하기 위한 사전 공정이다. 티타늄을 증착 시킨 후 원하는 두께의 금을 증착 시킨다. 이때에 초당 적절한 양의 금을 증착 시켜야 두껍게 금을 올릴 때 안정적인 패턴이 형성된다. 금을 증착 한 후 Lift-off 공정을 이용하여 아세톤으로 남아있는 PR을 제거하면 원하는 금속 패턴이 형성되게 된다.

2. 제작된 본드와이어 트랜스포머

그림 6은 본 논문에서 제안한 본드와이어를 이용한 집적 트랜스포머의 제작된 구조를 나타낸 사진이다. 그림 6.(a)는 Non-inverting 본드와이어 트랜스포머 이고, 그림 6.(b)는 Inverting 본드와이어 트랜스포머의 구조를 나타낸다. 이 구조는 635 ㎛ 두께의 GaAs 기판 위에 80 ㎛×80 ㎛의 본딩 패드사이를 높이가 350 ㎛의



(a) Non-inverting 타입의 본드와이어 트랜스포머
(a) Non-inverting bondwire transformer.



(b) Inverting 타입의 본드와이어 트랜스포머
(b) Inverting bondwire transformer.

그림 6. 제작된 본드와이어 트랜스포머
Fig. 6. Fabricated bondwire transformer.

본드와이어로 와이어 본딩한 구조이다. 각 본드와이어 사이의 간격은 제작상의 신뢰성을 보장하기 위하여 자동 와이어 본딩머신으로 100 ㎛ 간격으로 본딩 되었다. 제작에 사용된 본드와이어는 직경이 1 *mil* (25.4 ㎛)이며 재질은 금인 와이어를 사용하였다. GaAs 기판 위에 제작된 금속 패턴은 기판과 금속 패턴의 접착을 좋게 하기 위하여 0.2 ㎛ 두께로 증착 시킨 티타늄(Ti) 위에 1 ㎛ 두께의 금을 증착 시킨 후, Lift-off 공정을 이용하여 패턴을 형성하였다[14].

그림 7은 간략화된 Non-inverting과 Inverting 구조를 나타낸 것이다. 그림에서 볼 수 있듯이 Non-inverting 구조는 각 port의 접지 되는 부분의 위치가 동일한 구조이며, Inverting 구조는 각 port의 접지 되는 부분의 위치가 반대에 놓여진 구조이다[15,16].

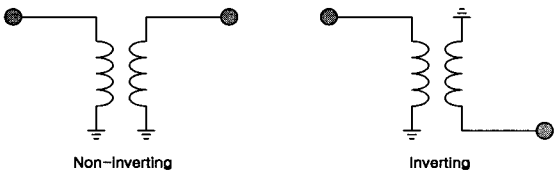


그림 7. Non-inverting 과 Inverting의 구조
Fig. 7. Structures of non-inverting and inverting.

3. 제작된 나선형 트랜스포머

그림 8은 제작된 나선형 트랜스포머로써 본드와이어 트랜스포머를 제작한 635 ㎛ 두께의 GaAs 기판 상에 0.2 ㎛ 두께로 증착시킨 티타늄(Ti) 위에 1 ㎛ 두께의 금을 증착 시킨 후, Lift-off 공정을 이용하여 패턴을 형성하였다. 구조를 살펴보면 스트립라인의 선 폭과 간격을 동일하게 20 ㎛로 유지하면서 상호 세 번 감은 구조이다. 또한, 각 Port의 끝단은 트랜스포머의 중심부로부터 본드와이어를 이용하여 접지 시켰다. 제작된 나선형 트랜스포머는 Non-inverting 구조로써 각 port의 접지 되는 부분의 위치가 동일한 구조이다.

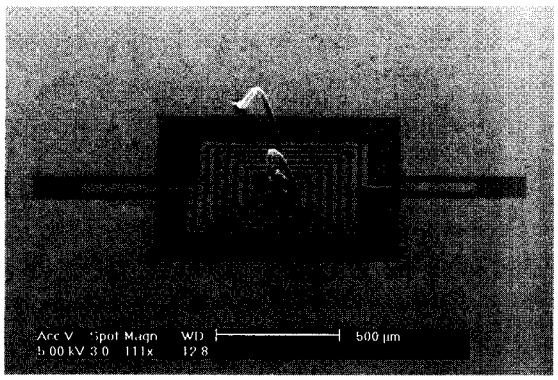


그림 8. 제작된 나선형 트랜스포머
Fig. 8. Fabricated spiral transformer.

Ⅳ. 측정 및 해석 결과

1. 측정방법

제작된 본드와이어 집적 트랜스포머와 나선형 트랜스포머는 Vector Network analyzer에 CPW microwave probe를 연결하여 2-port S-파라미터를 추출하였다. 실제측정 전에 ISS(Impedance Standard Substrate)를 이용하여 Probe port 끝에서 1~20 GHz까지의 주파수 범위에서 Calibration을 하였다. Calibration은 측정 주파수 전 대역에 대해서 수행되었다. Calibration 결과 삽입손실의 오차는 ±0.02 dB 반사손실은 −50 dB 이내가 되도록 설정하였다.

2. 해석 결과

(1) Non-inverting 본드와이어 트랜스포머와 나선형 트랜스포머의 특성

그림 9와 10은 Non-inverting 타입의 본드와이어 트랜스포머와 나선형 트랜스포머의 삽입손실과 반사손실을 비교한 그림이다. 실선은 측정결과를 나타낸 것이고 점선은 FEM을 이용한 해석결과이다. 그림에서 알 수 있듯이 측정결과와 해석 결과가 잘 일치함을 알 수 있다. 삽입손실의 경우 FEM을 통한 해석 결과의 값이 약간 크게 나온 이유는 해석 시에는 해석의 간소화를 위해 도체를 완전도체(Perfect conductor)로 설정하였기 때문이다. 또한 Non-inverting 타입의 나선형 트랜스포머와 본드와이어 트랜스포머 모두 각각 3.2 GHz와 6 GHz에서 공진이 발생됨을 알 수 있다. 이는 Inductive coupling과 Capacitive coupling이 서로 상쇄되는 지점이다. 이러한 공진이 발생되는 원인으로는 턴간 사이에 존재하는 캐패시턴스 때문이다[17].

Non-inverting 타입의 경우 그림 10에서 보는바와 같이 각 Port 끝의 접지 되는 위치가 같기 때문에 Near-end coupling이 발생한다. 따라서, 1차측의 Voltage gradient가 같은 위치의 인접한 2차측과 같으므로 턴간 사이의 캐패시턴스는 전압 차를 가지고 있지 않다. 결국 1차측의 위상이 변하지 않고 2차측으로 나오게 된다. 하지만 트랜스포머의 길이에 따라 좀 더

복잡한 양상을 띠게 된다[17].

그림 11의 전송선로를 나타낸 그림을 보면 한쪽 끝이 접지 된 전송선로 구조의 경우 전송선로의 길이가 $\frac{\lambda}{4}$ 될 때의 주파수에서 자기공진이(Self-resonance) 일어나게 된다. 따라서 공진 주파수 이후에는 Capacitive coupling이 주요하므로 원하는 주파수에 따른 트랜스포머의 적절한 길이도 중요하게 된다.

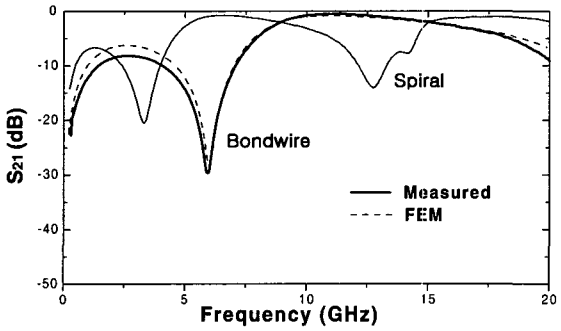


그림 9. Non-inverting 타입의 본드와이어 트랜스포머의 삽입손실

Fig. 9. Insertion losses of non-inverting bondwire transformer.

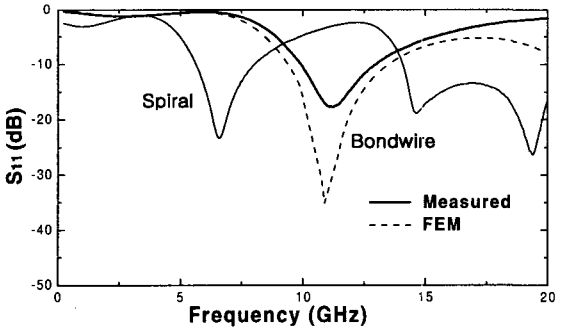


그림 10. Non-inverting 타입의 본드와이어 트랜스포머의 반사손실

Fig. 10. Return losses of non-inverting bondwire transformer.

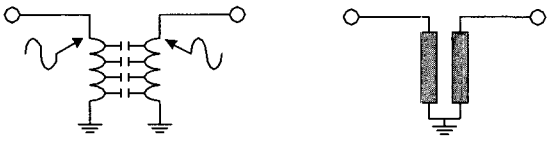


그림 11. Non-inverting 형태의 턴 간 캐패시턴스의 효과

Fig. 11. The effect of the interwiding capacitance of non-inverting configuration.

나선형 트랜스포머의 경우 본드와이어를 이용하여 각 port의 끝을 접지 시켰기 때문에 본드와이어 트랜스포머에 비해 같은 턴 수라도 길이가 약간 더 길다. 하지만, 이와 같은 길이 차를 고려하더라도 나선형 트랜스포머의 공진 주파수가 훨씬 낮은 이유는 나선형 트랜스포머의 경우 전체 면적이 기판 위에 위치하므로 기판과의 기생 캐패시턴스가 발생한다. 반면 본드와이어를 이용한 트랜스포머의 경우 본드와이어 대부분이 손실 없는 공기 중에 위치하므로 기생 캐패시턴스의 영향이 상대적으로 적다.

그림 12는 Non-inverting 타입의 본드와이어 트랜스포머에 대한 상호 인덕턴스를 나타낸 그림이다. 측정된 S-파라미터를 가지고 Z 파라미터로 변환하여 인덕턴스 값을 추출하였다. 그림에서 보는 바와 같이 Non-inverting 타입의 경우 상호 인덕턴스 값이 양(positive) 값을 가지므로 각 턴간에 전류 방향이 서로 같음을 알 수 있다. 또한 1 GHz에서 약 1.4 nH의 상호 인덕턴스 값을 갖는다.

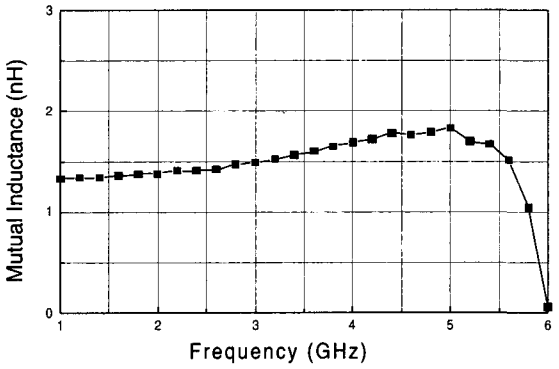


그림 12. Non-inverting 타입의 본드와이어 트랜스포머의 상호 인덕턴스

Fig. 12. Mutual inductance of non-inerting bondwire transformer.

2. Inverting 본드와이어 트랜스포머의 특성

그림 13은 Inverting 타입의 본드와이어 트랜스포머의 S-파라미터를 나타낸 그림이다. 그림에서 실선은 측정결과를 나타낸 것이고 점선은 FEM을 이용한 해석결과를 나타낸 것이다. Inverting 타입의 본드와이어 트랜스포머는 Non-inverting 타입에 비교하여 저주파수 대역에서 공진이 발생되지 않음을 볼 수 있다. 이는 그림 14에서 보듯이 Inverting 구조의 경우 각 port 끝의

접지 되는 위치가 반대 위치에 놓여 있기 때문에 Far-end coupling이 발생한다. 따라서, 1차측의 Voltage gradient가 같은 위치의 인접한 2차측과 다르므로 턴간 사이의 캐패시턴스는 전압 차를 가지게 된다[17].

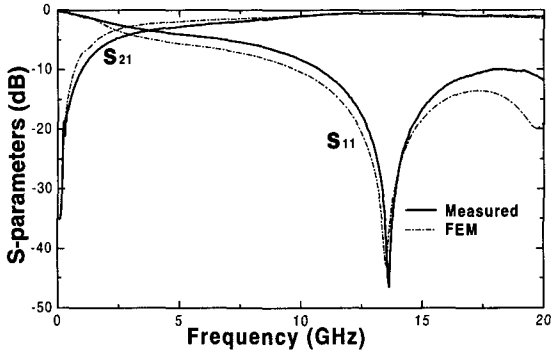


그림 13. Inverting 타입의 본드와이어 트랜스포머의 S-파라미터

Fig. 13. S-parameters of inverting bondwire transformer.

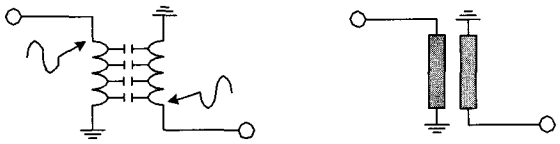


그림 14. Inverting 형태의 턴 간 캐패시턴스 효과

Fig. 14. The effect of interwinding capacitance of inverting configuration.

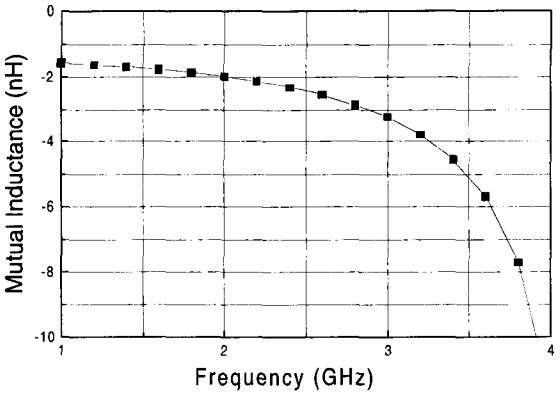


그림 15. Inverting 본드와이어 트랜스포머의 상호 인덕턴스

Fig. 15. Mutual inductance of inverting bondwire transformer.

결국 1차측의 위상이 180도 바뀌어 2차측으로 나오게 된다. 하지만 이 구조 역시 트랜스포머의 길이에 따라 좀 더 복잡한 양상을 띠게 된다. 그림 15는 Inverting 타입의 본드와이어 트랜스포머의 상호 인덕턴스를 나타낸 그림이다. Non-inverting 경우에서와 마찬가지로 측정된 S-파라미터를 Z-파라미터로 변환하여 인덕턴스 값을 추출한 결과이다. 그림에서 볼 수 있듯이 Inverting인 경우 상호 인덕턴스가 음(negative)의 값을 갖는 것을 알 수 있다. 즉, 각 턴간에 흐르는 전류의 방향이 서로 반대이다. 따라서 공진 되기 이전에 각 port에서의 전압이 서로 반대임을 알 수 있다. Inverting 타입의 본드와이어 트랜스포머의 경우 상호 인덕턴스가 1 GHz에서 약 -1.5 nH의 값을 갖는다.

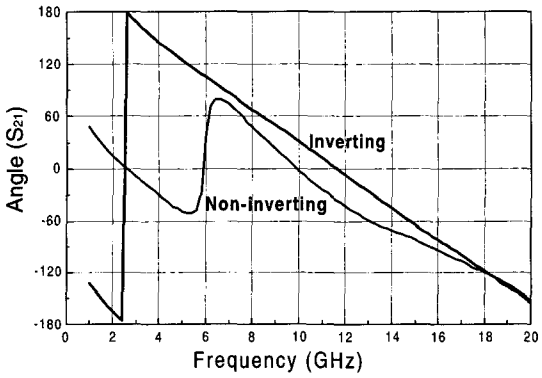


그림 16. Non-inverting과 Inverting 타입의 본드와이어 트랜스포머의 위상 비교

Fig. 16. Comparison of angles between non- inverting and inverting bondwire transformer.

그림 16은 Non-inverting과 Inverting 타입의 본드와이어 트랜스포머의 S21 에 대한 위상을 비교한 그림이다. 약 3 GHz 이전까지는 거의 180도에 가까운 위상차를 보이다가 공진이 되는 6 GHz 까지 점점 위상 차가 180도에서 벗어남을 확인 할 수 있다. 이는 주파수가 올라갈수록 Capacitive한 coupling의 영향 때문에 Non-inverting 타입과 Inverting 타입의 대칭성이 점점 깨어지기 때문이다.[18~20]. 그림에서 볼 수 있듯이 Non-inverting인 경우 6 GHz 부근에서 위상이 거의 180도 가까이 변화함을 확인 할 수 있다. 이는 6 GHz 부근에서 유도성 결합과 용량성 결합이 상쇄되는 지점이기 때문이다. 따라서 Non-inverting인 경우 6 GHz 이상에서 용량성 결합이 주요하므로 Inverting의 경우와 비슷한 위상 변화를 보이게 된다.

3. Capacitive tuning

트랜스포머의 경우 저주파 대역에서 삽입손실이 크다. 그러한 이유로는 트랜스포머의 각 턴의 Inductive한 리액턴스가 매우 낮기 때문이다. 따라서 50 Ohm 시스템에 적용될 경우 큰 반사손실을 갖게된다. 그림 17은 턴 수에 따른 Inverting 본드와이어 트랜스포머의 S-파라미터를 나타낸 그림이다. 그림에서 보는 바와 같이 3턴과 4턴의 삽입손실을 비교해보면 4턴의 삽입손실이 3턴에 비해 측정범위의 저주파 대역에서 상대적으로 낮음을 알 수 있다. 이는 턴 수의 증가에 따른 Inductive한 리액턴스(Reactance)의 증가로 반사손실이 3턴에 비해 적기 때문이다. 3 GHz에서 3턴이 경우 -4 dB의 삽입손실을 가진다. 반면 4턴의 경우 3 GHz에서 약 -3.2 dB의 삽입손실을 가진다. 그러나 턴 수의 증가는 결국 트랜스포머의 점유면적이 증가되며 여전히 삽입손실이 크다.

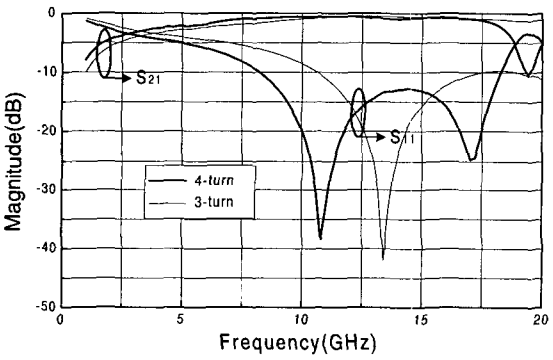


그림 17. 턴 수에 따른 Inverting 본드와이어 트랜스포머의 S-파라미터

Fig. 17. S-parameters of inverting bondwire transformer according to numbers of turn.

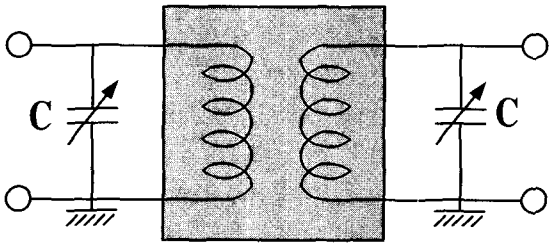


그림 18. Capacitive tuning을 위한 등가회로

Fig. 18. Equivalent circuit model for capacitive tuning.

따라서 삽입손실과 반사손실을 개선하기 위해 그림 18과 같은 Capacitive한 tuning 방법을 고려하였다. 각 단에 병렬로 캐패시터를 달아 적절히 캐패시턴스 값을 조절하여 원하는 주파수에서 삽입손실을 감소시킬 수 있다. 그림 19는 Inverting 본드와이어 트랜스포머의 양단에 캐패시터를 0.4 pF, 1 pF, 3 pF을 각각 달아 해석한 결과이다. 그림에서 볼 수 있듯이 캐패시터 값을 증가시킴에 따라서 삽입손실이 측정 대역의 저주파 대역에서 감소함을 알 수 있다.

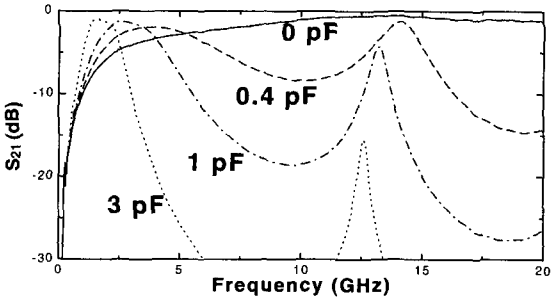


그림 19. Inverting 본드와이어 트랜스포머의 Capacitive tuning 후의 삽입손실

Fig. 19. Insertion losses of inverting bondwire transformer after capacitive tuning.

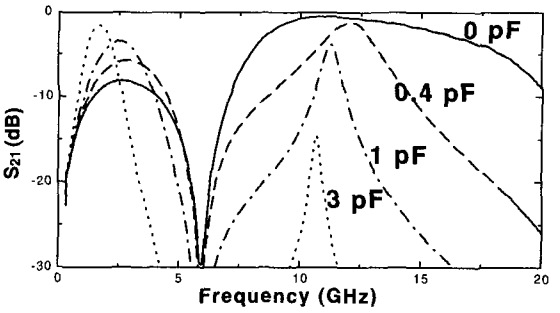


그림 20. Non-inverting 본드와이어 트랜스포머의 capacitive tuning 후의 삽입손실

Fig. 20. Insertion losses of non-inverting bondwire transformer after capacitive tuning.

이는 저주파 대역에서 캐패시턴스 값을 증가시킬 수록 반사손실이 감소함을 의미한다. 하지만, 캐패시터 값이 증가 될수록 최소 삽입손실이 되는 지점은 저주파 쪽으로 더 이동하며 삽입손실의 대역폭도 좁아짐을 알 수 있다. 그림 20은 Non-inverting 본드와이어 트랜스포머의 Capacitive tuning 후의 삽입손실을 나타낸 것이다. Inverting 경우와 같이 양단의 캐패시터 값을 증가시킬수록 최소 삽입손실이 공진점 이하에서 감소하

며 측정대역의 저주파 대역으로 이동됨을 확인할 수 있다. 그러나, 공진점 이상에서는 오히려 삽입손실이 캐패시터 값을 증가시킬 수록 증가함을 알 수 있다. 그림 21은 Capacitive tuning 후 나선형 트랜스포머와 본드와이어 트랜스포머의 최소 삽입손실(Minimum insertion loss)을 비교한 그림이다. 각각 3턴과 4턴을 갖는 나선형 트랜스포머와 본드와이어 트랜스포머를 해석하였다. 측정된 S-파라미터를 가지고 양단에 동일한 값의 캐패시터를 연결한 후 다양한 캐패시터 값을 변화시켜 해석한 결과이다.

그림에서 보는 바와 같이 최소 삽입 손실에 있어 본드와이어 트랜스포머가 나선형 트랜스포머에 비해 최소 2 dB 이상의 적은 삽입 손실을 가짐을 알 수 있다. 이러한 이유로는 Capacitive tuning 후에는 각각의 캐패시턴스 값에 따라 특정 주파수에서 매칭되는 효과를 가져오므로 그림에서 보듯이 최소 삽입 손실은 순수하게 각 구조의 도체 손실이라 할 수 있다. 앞서 PEM 방식으로 해석한 경우처럼 본드와이어의 도체손실이 금속선로에 비하여 적으므로 Capacitive tuning 후 최소 삽입손실이 훨씬 적음을 알 수 있다.

그림 22는 Capacitive tuning 후 각각의 주파수에서 1 dB full-width 대역폭을 계산한 결과이다. 1 dB Full-width 대역폭은 다음과 같이 계산 될 수 있다.

$$BW=\frac{\Delta f}{f}\times 100\ (\%)$$

여기서 f는 Capacitive tuning 한 후 최소 삽입 손실을 가질 때의 주파수이고, Δf는 그 주파수에서 양쪽으로 1 dB 떨어졌을 때의 주파수 범위를 나타낸 것이다. 그

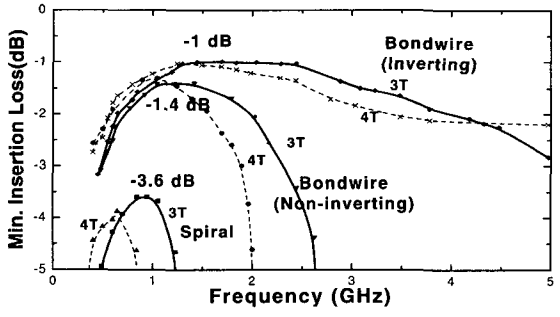


그림 21. Capacitive tuning 후의 나선형 트랜스포머와 본드와이어 트랜스포머의 최소 삽입손실

Fig. 21. Minimum insertion losses of spiral and bondwire transformers after capacitive tuning.

림 22에서 보는 바와 같이 본드와이어 트랜스포머의 경우 특히 1~3 GHz 대역에서 평탄한 1 dB full-width 대역폭을 가짐을 확인할 수 있다.

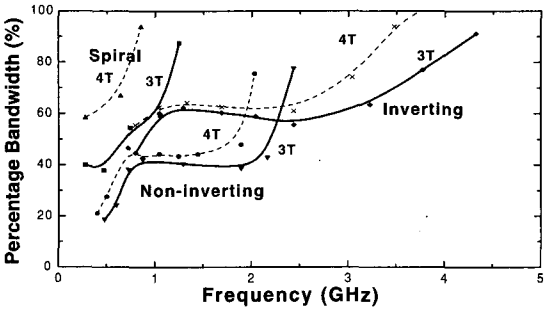


그림 22. 나선형 트랜스포머와 본드와이어 트랜스포머의 1 dB full-width 대역폭

Fig. 22. 1 dB full-width bandwidth of spiral and bondwire transformers.

또한 Inverting 본드와이어 트랜스포머의 경우 50 % 이상의 1 dB full-width 대역폭을 가짐을 알 수 있다. 그러나 나선형 트랜스포머의 경우 넓은 대역폭을 가지나 주파수 범위가 적다. 이러한 이유로는 나선형 트랜스포머가 낮은 Q-factor 값을 가지기 때문이다.

V. 결 론

본 논문에서는 본드와이어를 이용한 새로운 구조의 고품질 집적 트랜스포머를 제안하였다. 제안된 트랜스포머는 FEM을 이용하여 해석하였고 실제 GaAs 기판상에 제작하여 그 특성을 비교하였다. 나선형 트랜스포머의 경우 선 폭과 간격을 20 ㎛로 유지하면서 세 번 감은 구조이며, 본드와이어를 이용한 집적 트랜스포머는 양쪽 Port 끝단의 접지된 부분의 위치가 같은 Non-inverting 구조와 접지 되는 위치가 반대인 Inverting 구조에 대해 해석하고 측정하였다.

해석결과 나선형 트랜스포머의 경우 3 GHz 부근에서 공진이 발생됨을 확인하였고, 본드와이어를 이용한 집적 트랜스포머는 Non-inverting 구조인 경우 나선형 트랜스포머의 특성과 비슷하게 약 6 GHz 부근에서 공진이 발생되며 상호 인덕턴스의 극성이 양(Positive)의 값임을 확인하였다. Inverting 구조인 경우는 전 대역에 걸쳐 공진이 발생되지 않았으며, 음(Negative)인 상호 인덕턴스를 갖게됨을 확인하였다. 또한, 본드와이어를

이용한 집적 트랜스포머 구조는 본드와이어의 대부분이 손실이 없는 공기 중에 위치하므로 전체구조가 기판 위에 놓여 있는 나선형 트랜스포머에 비해 상대적으로 정전용량 및 유전 손실을 줄일 수 있는 구조이다. 따라서 양 끝단에 캐패시터를 달아 적절한 값을 조절하면서 해석하였을 때 최소 삽입손실이 본드와이어 트랜스포머의 경우 나선형 트랜스포머에 비해 약 2 dB 이상 작으며, 1~3 GHz 대역에서 평탄한 1dB full-width 대역폭을 가짐을 확인하였다. 또한 Inverting 본드와이어 트랜스포머의 경우 50 % 이상의 1 dB full-width 대역폭을 갖음을 알 수 있었다.

본드와이어를 이용한 집적 트랜스포머는 반도체 패키징에 일반적으로 이용되는 와이어 본딩 기술을 이용하여 쉽게 구현될 수 있다. 따라서, 제안된 본드와이어를 이용한 트랜스포머는 나선형 트랜스포머에 비해 적은 도체손실과 제작상의 간편함으로 LNA, VCO, Balanced Amplifier, Mixer등 다양한 RF front-end에 적용되어 시스템 성능 향상에 기여할 것으로 기대된다.

참 고 문 헌

[1] Sunderarajan S. Mohan, C. Patrick Yue, Maria del Mar Hershenson, S. Simon, and Thomas H. Lee, "Modeling and Chracterization of On-Chip Transformers", *IDEM 98*, pp.531-pp.534,1998.

[2] John R. Long, Miles A. Copeland, "A 1.9 GHz Low-Voltage Silicon Bipolar Receiver Front-end for Wireless Personal Communication Systems", *IEEE Journal Of Solid-State Circuits*, Vol. 30 No. 12, pp 1438-1448, December, 1995.

[3] Werner Simburger, Hans-Dieter Wohlmuth, et al, "A Monolithic Transformer Coupled Amplifier with 59 % PAE at 0.9 GHz", *IEEE Journal Of Solid-State Circuits*, Vol. 34 No. 12, pp 1888-1999, December, 1999.

[4] John G. McRory, Gordon G. Rabjohn, et al, "Transformer Coupled Stacked FET Power Amplifiers", *IEEE Journal Of Solid-State Circuits*, Vol. 34 No. 2, pp 157-161, February, 1999.

[5] S. A. Jamison, A. Podell, et al, "Inductively Coupled Push-pull Amplifiers for Low Cost Monolithic Microwave ICs", *IEEE GaAs IC Symposium*, PP. 91-93, 1982.

[6] Jianjun J. Zhou, and David J. Allstot, "Monolithic Transformers and Their Application in a Differential CMOS RF Low-Noise Amplifier", *IEEE Journal Of Solid-State Circuits*, Vol. 33, No. 12, pp 2020-2027, December, 1998.

[7] Jianjun J. Zhou, David J. Allstot, "A Fully Integrated CMOS 900MHz LNA utilizing Monolithic Transformers", *IEEE International Solid-State Circuits Conference*, PP. 132-133, 1998.

[8] David C. Laney, Lawrence E. Larson, Paul Chan, John Malinowski, David Harame, Seshadri Subbanna, Rich Volant, and Michael Case, "Lateral Microwave Transformers And Inductors Implemented In A Si/SiGe HBT Process", *IEEE MTT-S Int. Microwave Symp. Dig.*, pp 855-858, 1999.

[9] S.-J. Kim, Y.-G. Lee, S.-K. Yun and H.-Y. Lee, "Novel High-Q Bondwire Inductors for RF and Microwave Monolithic Integrated Circuits", *IEEE MTT-S International Microwave Symposium Digest*, pp. 1621-1624, June. 1999.

[10] Y.-G. Lee, S.-K. Yun, H.-Y. Lee, "Novel High-Q Bondwire Inductor for MMIC", *International Electron Device Meeting Technical digest*, pp. 548-551, Dec. 1998.

[11] I. D. Robertson, MMIC Design, *IEE Circuit and Systems Series 7*, 1995.

[12] HFSS (High Frequency Structure Simulator), ver 7.0, Ansoft.

[13] H.-Y. Lee, "Wideband characterization of a typical bonding wire for microwave and millimeter-wave integrated circuits", *IEEE Trans. Microwave Theory and Tech.*, vol. MTT-43, No. 1, pp. 63-68, Jan. 1995.

[14] B.-W. Song, S.-J. Kim and H.-Y. Lee, "Vertical Integrated Transformer Using Bondwires for MMIC's", *IEEE MTT-S*

International Microwave Symposium Digest, pp. 1341-1344, June. 2000.

[15] G. E. Howard, J. Dai, Y.L. Chow, and M.G. Stubbs, "The Power Transfer mechanism of MMIC spiral transformers and adjacent spiral inductors", *IEEE MTT-S Int. Microwave Symp. Dig.*, pp.1251-1254, 1989.

[16] Yorgos K. Koutsoyannopoulos, "Systematic Analysis and Modeling of Integrated Inductors and Transformers in RF IC Design", *IEEE Transactions ON Circuits and Systems-II Analog and Signal Processing*, Vol. 47, No. 8, August 2000.

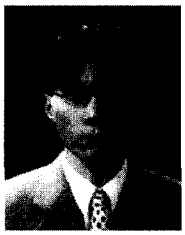
[17] G. G. Rabjohn, "Monolithic Microwave Transformers", M. Engineering. thesis, Carleton University, April 1991.

[18] John R. Long, "Monolithic Transformers for Silicon RF IC Design", *IEEE Journal Of Solid-State Circuits*, Vol. 35 No. 9, pp 1368-1382, September, 2000.

[19] John R. Long, Miles A. Copeland, "The Modeling, Characterization, and Design of Monolithic Inductors for Silicon RF IC's", *IEEE Journal Of Solid-State Circuits*, Vol. 32 No. 3, pp 357-369, March, 1997.

[20] Dickson T.S. Cheung, John R. Long, et al, "Monolithic Transformers for Silicon RF IC Design", *IEEE BCTM 6.1*, pp.105-108, 1998.

저 자 소 개



宋 炳 旭(正會員)

1973년 6월 25일생. 1999년 : 아주대학교 전자공학부 졸업(학사). 2001년 : 아주대학교 전자공학부 대학원 졸업(공학석사). 2001년~현재 : 아주대학교 전자공학부 대학원 박사과정 재학. <주관심분야 : 고주파용 수동소자 개발 및 RFIC>

李 海 英(正會員) 第 36卷 D編 第 9號 參照

현재 아주대학교 전자공학부 교수