

특집

MMIC 기술 동향 및 설계 기술

이재현

충남대학교 전파공학과

요약

무선통신 및 센서 분야의 수요 증가로 관심이 확대되고 있는 밀리파 무선서비스용 MMIC (Monolithic Microwave Integrated Circuit) 기술동향 및 설계에 대하여 기술한다. 밀리파 무선서비스로는 자동차 레이다, HDR(High Data Rate) 무선 LAN(Local Area Network), LMDS(Local Multipoint Distribution Service) 등이 있다. 이런 서비스에 필요한 MMIC는 저렴하고 고집적율을 가지며 고성능이고, 새롭게 등장하는 서비스로의 설계 변경이 용이하여야 한다. 본 논문에서는 이를 위한 MMIC 동향과 설계기술을 논한다.

I. 서론

준 밀리파(quasi-millimeter wave)와 밀리파 주파수에서 LMDS, 고정 위성 서비스, 디지털 점대점 무선 서비스 등의 상업용 무선서비스가 증가하고 있다. 수요증가에 따른 증산을 위하여 일차적으로는 MMIC의 생산수율을 증가시키는 노력을 하고 있다. GaAs pHEMT(Pseudomorphic High Electron-Mobility Transistor) 전력 MMIC 기술은 23~26GHz 대역에서 2W를 얻는 등 장족의 진보를 하였으나, 무선서비스 품질 향상을 위하여 4W급 출력이 요구되고 있다.^[1] 저잡음증폭기 역시 0.1~0.15μm 게

이트 pHEMT를 사용한 것이 상용화되어 있으며, 현재는 LMDS 대역(22~42GHz)에서 2 dB 이하의 잡음지수를 갖는다. 하지만, die가 크기 때문에 이득밀도(gain density)는 크지 않으며, 당연히 비용도 증가하게 된다. 상업용 무선서비스를 위하여 전력증폭기, 저잡음증폭기, 그리고 다른 모든 MMIC 부품들은 낮은 가격, 취급의 용이성, 양산시 신뢰성, 광대역성 등이 요구받고 있다. 또한 조립성, 운반성 등에서도 개선의 여지가 있다. 그리고, 기존 밀리파 MMIC의 크기를 더 축소시킬 필요도 있다. 기존 MMIC는 선로간 불필요한 결합을 피해야 하기 때문에 집적도가 낮다. 설계 과정도 선로의 불연속 때문에 복잡하여 비교적 개발기간이 오래 소요된다. 또한, 새로운 서비스가 등장할 때마다 새로운 소자를 개발하는 비용과 개발에 따른 위험을 감소시킬 수 있는 새로운 MMIC 설계가 필요하기도 하다. 그리고 조립 비용도 많이 들기 때문에 밀리파 장비 비용이 증가한다. 따라서, 저렴한 밀리파 장비를 구현하기 위하여 안테나, RF 회로, IF 회로를 포함하는 all-in-one 밀리파 MMIC 개발이 필수적이다.

한편 우주분야에도 MMIC 기술이 널리 사용되고 있다. MMIC는 고성능, 소형, 경량, 고 신뢰도를 갖기 때문에 중계기 또는 센서용으로 적합한 기술이다. 특히, 위성탑재용 능동위상배열안테나(APAA, Active Phased-Array Antenna) T/R(Transmitter/Receiver) 모듈용으로 높은 재현성 및 성능의 균일성을 얻기 위하여 MMIC 기술이 필요하다. 하지만 감마선 시험을 통하여 우주환경에서 수명을 확인하여야 한다.

MELCO(Mitsubishi ELectric COrporation)의 MMIC는 우주환경에서 100년 이상의 수명을 가지며, RF 성능 저하는 10^7 rad dose까지는 관측되지 않았다고 한다.^[2]

국내에서는 이동통신, 지능형교통시스템 등의 비교적 낮은 주파수에 대한 MMIC 기술은 상당한 경쟁력을 확보하고 있는 것으로 알려져 있기 때문에, 본 논문에서는 아직 기술적으로 개선 여지가 있는 20GHz 이상의 무선서비스에 필요한 MMIC 기술에 대하여 기술한다.

II. MMIC 기술 동향

넓은 주파수 스펙트럼, 고속 데이터, 소형 하드웨어, 무간섭 시스템 구성이 가능하기 때문에 밀리파에 대한 흥미가 증가하고 있다. 이런 분야에 적합한 주파수 대역 중 하나가 60GHz이다. 대기 중에서 산소 흡수 특성을 지니며 특별한 용도가 정해지지 않은 주파수 대역이기 때문이다. 이

용 분야는 이동 광대역 셀룰라 시스템, 고정 무선 광대역 접속 시스템, 무선 LAN, 무선 차량 및 교통 정보 시스템이다. 이 분야를 연구하는 주요 기관은 다음과 같으며(미국 제외), 주로 회로 설계, 시스템 설계, 안테나, 패키징, 연결 등에 대하여 연구하고 있다.^[3]

이런 서비스에 필요한 MMIC는 저렴하고 고집적율을 가지며 고성능이고, 새롭게 등장하는 서비스로의 설계 변경이 용이하여야 한다. MCM (MultiChip-Module) 조립과 단일 칩 집적화가 이에 대한 해결책이 될 수 있을 것이다. 작은 금 기둥을 이용하는 flip-chip MMIC 기술과 웨이퍼 표면에 polyimide 또는 BCB(Benzo-CycloButene) 다층 구조를 이용한 3-D(Dimension) MMIC 기술 등에서 추가적인 기술 진보만 이루어진다면 효과적인 상용화가 가능할 것이다. 이들 기술들이 완성되어 필요에 따라 서로 결합되면, 준 밀리파 및 밀리파 주파수에서도 낮은 비용으로 기능 모듈을 생산할 수 있을 것이다.

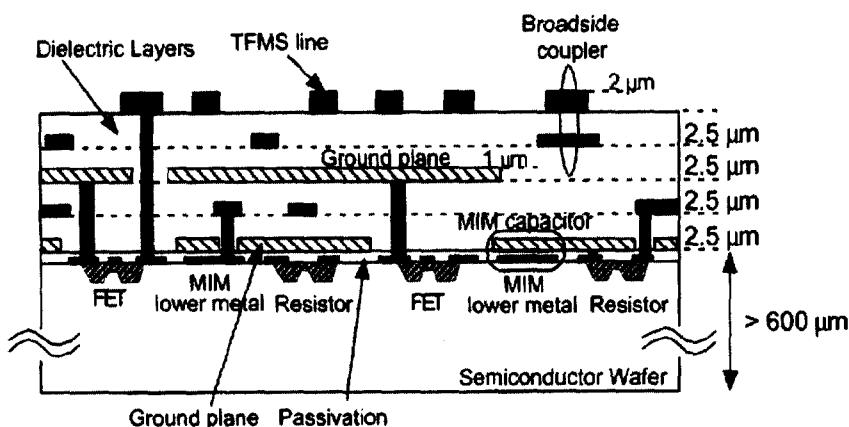
A. Flip-Chip MMIC

Flip-chip 본딩은 소자 연결시 부정합을 제거 할 수 있어서 밀리파 주파수에서 매우 효과적이다. Flip-chip 조립을 하기 위하여 MMIC는 coplanar일 필요가 있다. 주파수가 증가하면 불요 전송모드를 억제하기 위하여 coplanar 도파관 크기를 감소시켜야 한다. 그러므로 작은 고밀도 본딩 구조가 적절하다. 최근의 76GHz 대역 자동차 레이다용 flip-chip MMIC는 금 기둥을 이용한다.^[1] 금 기둥은 반도체 공정의 최종 단계에서 MMIC 웨이퍼 표면 위에 생성된다. Flip-chip MMIC의 패키징은 MMIC 위에 금속 덤개를 덮기만 하면 된다. Flip-chip 마운트는 밀리파 주파수에서 매우 적은 손실을 나타내며 반복적으로 동일하게 소자를 연결할 수 있다.

B. 3-D MMIC

3-D MMIC 기술이 고집적 MMIC를 구현하는 효과적인 방법중의 하나이다. 3-D MMIC 기

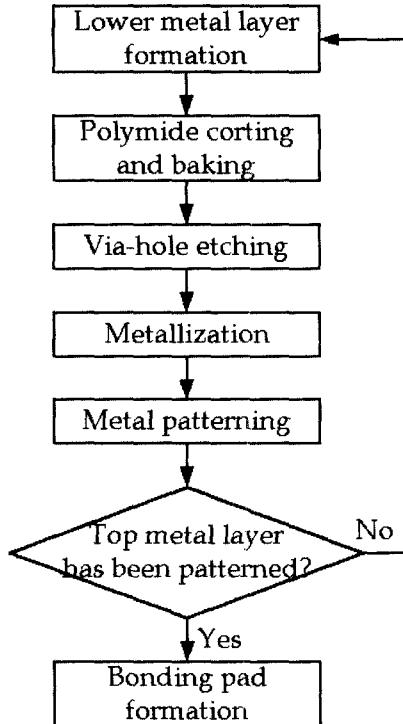
기 관	국 가
University of Surrey	U.K.
Helsinki University, Nokia	Finland
Ferdinand Braun Institute, Alcatel-SEL	Germany
France Telecom, Thomson-CSF Detaxis, OPTO	France
NMRC, Farran Technologies Ltd.	Ireland
NEC Corporation, NTT DoCoMo, Central Research Laboratory (CRL), Fujitsu Laboratories Ltd., Kansai Electronics Research Laboratories, NEC Corporation, Tohoku University	Japan
Chalmers University of Technology, The Royal Institute of Technology, The Swedish Defence Research Agency (FOI), Ericsson Microwave Systems AB	Sweden



〈그림 1〉 기본적인 3-D MMIC의 구조
〈Figure 1〉 A basic 3-D MMIC structure.

술을 기본으로 하는 masterslice 기술은 제조 비용과 TAT(turn-around time)을 감소시킬 수 있다. 얇은 polyimide 또는 BCB층을 GaAs 기판 표면 위에 쌓은 3-D MMIC는 하나의 칩에 여러 가지 기능을 종합화할 때 효과적이다. NEC는 최근 $60\text{ }\mu\text{m}$ gold bump를 이용한 60 GHz 무선용 adaptor 모듈과 76 GHz 자동차 모듈을 개발하였다. 이들은 LTCC(Low Temperature Co-fired Ceramic) 다층 패키지로, MMIC를 구현하기 위하여 열-압착하여 $20\text{ }\mu\text{m}$ 로 하였으며, bump는 알루미나 기판 위에 형성된다. Polyimide층을 사용한 3-D MMIC는 NTT에서 1996년에 처음으로 발표하였고 1999년 3-D MMIC 60 GHz 주파수 하향변환기를 개발하였다.^[1]

〈그림 1〉은 기본적인 3-D MMIC 구조이며 〈그림 2〉는 공정 흐름도이다. $2.5\text{ }\mu\text{m}$ 두께의 유전체 필름(polyimide 또는 BCB)층과 $1\text{ }\mu\text{m}$ 두께의 금속(top metal은 $2\text{ }\mu\text{m}$ 두께)으로 이루어진다. 주요 부분은 TFMS(Thin-Film Micro-Strip) 선로이다. TFMS 선로는 최대 두께가 $10\text{ }\mu\text{m}$ 에 불과한 얇은 기판을 사용하기 때문에 선폭과 간격이 좁다. 3-D MMIC에서는 3-dB 결합도를 갖는 broadside 결합기도 구현할 수 있다. 다음과 같은 특징을 갖고 있어 여러 가지 중요한 이점이 있다.



〈그림 2〉 3-D MMIC 구조 공정 흐름도
〈Figure 2〉 Process flow of 3-D MMIC structure.

- 1) 좁은 선폭 및 간격
 - 2) 적층 구조
 - 3) 접지면에 의한 수동소자와 기판의 분리
- 특징 1)과 2)에 의하여 높은 집적도, 소형성,

〈표 1〉 TFMS 선로, Microstrip 선로, Coplanar 도파관 선로의 특성 비교 (특성 임피던스 $Z_0=50\Omega$).〈Table 1〉 Comparison of TFMS line, Microstrip line, and Coplanar waveguide (characteristics impedance $Z_0=50\Omega$).

$f=60\text{GHz}$	TFMS $h=10\mu\text{m}$, $w=22\mu\text{m}$	Microstrip $h=100\mu\text{m}$, $w=75\mu\text{m}$	CPW $g=16\mu\text{m}$, $w=20\mu\text{m}$
Guided wavelength, λ_g [mm]	2.96	1.72	2.03
Electrical length of 90-degree bend [degree]	2.3	14.7	9.4
Reflection coefficient $ S_{11} $ of 90-degree bend	0.0122	0.141	0.0294
Electrical length of via pad size [degree]	2.4–3.6	31.4–41.9	—
Inductance of via-hole [pH]	1.8	14	—
Loss per wavelength [dB/ λ_g]	1.7	0.46	1.68

높은 수준의 MMIC 설계 유연성을 지닌다. 또한 특징 1)에 의하여 기생성분이 없는 설계를 할 수 있다. 불연속을 무시할 수 있어서 설계가 간단하기 때문이다. 따라서, 회로설계에서 layout까지 일관된 설계 흐름이 가능하다. 〈표 1〉은 TFMS 선로의 장점을 나타낸 것이다. 일반적인 MMIC 설계에서는 무시할 만한 값인 -40 dB 의 선로간 결합량을 이웃한 선로 길이를 $\lambda_g/16$ 로 하고 간격을 $45\mu\text{m}$ 로 하면 얻을 수 있다. 이 간격은 다른 전송선으로 얻을 수 있는 크기에 비하여 매우 작다. 특징 3)으로부터는 저 저항 Si 웨이퍼로 제작된 $0.1\mu\text{m}$ 급 CMOS 및 SiGe HBT와 같은 고성능 Si 소자를 사용하여 밀리파 Si MMIC를 구현할 수 있다. 또한, masterslice 설계를 할 수 있기 때문에 개발 때마다의 bulk process는 필요 없다. 상기한 특징들로부터 집적도를 3배 이상 증가시킬 수 있으며 평면형 MMIC에 비하여 제조 TAT를 반 이하로 줄일 수 있다. 제작 비용은 기존 MMIC의 $1/3$ 수준이다. Si 소자를 사용하면 비용을 GaAs 소자의 $1/10$ 이하로 줄일 수 있다. 더 큰 웨이퍼를 사용할 수 있으며 Si의 경우 GaAs에 비하여 제조 비용이 낮기 때문이다. 칩의 동일면에 접지 금속과 전송선로가 존재하는 구조로 인하여 flip-chip 본딩이 가능하다. Flip-chip 본딩은 재현성 있는 밀리파에서 소자간 연결을 위하여 필요하다.^[4]

III. MMIC 설계 기술

A. 제조 공정

제조공정으로 프랑스 OMMIC의 D01PH를 예로 들면, 고성능 pHEMT 소자용으로 double delta doped layer 구조를 가지며 높은 항복전 압과 높은 드레인 전류밀도를 나타낸다. 게이트는 낮은 게이트 저항을 얻기 위하여 버섯 구조를 갖는다. 직류 특성은 파라메터 분석기로 측정한다. 최대 전류밀도는 700 mA/mm , 최대 트랜스 콘덕턴스(transconductance) g_m 는 700 mS/mm 이다. f_T 와 f_{max} 는 각각 100 과 180 GHz 이다. 스위치, 혼합기, 감쇄기 등의 회로는 $I_{ds}-V_{ds}$ 특성곡선의 드레인-소스간 전압이 낮은 비포화 부분을 이용한다. 이 영역에서 소자는 게이트 전압 제어 저항으로 동작한다. 최소 R_{ds} 는 $1.0\Omega\text{-mm}$ 이다. 바이어스의 함수로 HEMT 크기에 따라 S-파라메터 및 노이즈 파라메터는 벡터 회로망 분석기(Vector Network Analyzer)와 on-wafer 잡음 파라메터 측정 시스템으로 측정한다. 이와같은 측정으로부터 대신호 모델과 바이어스에 따라 변화하는 노이즈 모델을 추출하여 파운드리(foundry) 모델을 보상한다.

pHEMT 소자는 T/R 모듈의 고이득, 고효율, 저잡음 성능을 얻기 위하여 매우 유용하다. MELCO의 고출력 pHEMT는 AlGaAs/

InGaAs/AlGaAs의 double heterojunction과 게이트 길이 0.2 μm 인 T형 Al 게이트로 구성된다. 게이트 폭이 600 μm 인 경우 1dB 이득 억압점에서의 출력은 24.4 dBm이고 PAE (Power Added Efficiency)는 18 GHz에서 57%이다. 저잡음 pHEMT는 AlGaAs/InGaAs/GaAs의 single heterojunction과 게이트 길이 0.15 μm 인 T형 Al 게이트로 구성된다. 35 GHz에서 최소 잡음지수는 0.9 dB이며 이때 이득은 8 dB이다.^[2]

B. IF 및 광대역 증폭기

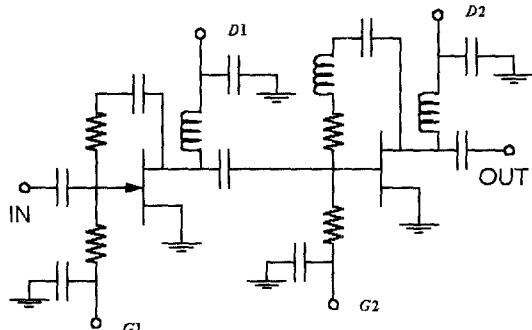
광대역, 범용, 중간 출력, 저전압 증폭기 설계에서는 MMIC 선택이 중요하며 및 저항성 케환 회로를 이용하는 것이 좋다. 접지된 게이트와 저항성 케환 구성을 사용한다. 이득, 이득 평탄도, 입력 및 출력 정재파비, 잡음지수, 선형성, 출력 전력밀도, 직류 전력 소비량, 회로면적과 같은 주요 파라메터를 고려하여야 한다. 게이트와 드레인 사이에 케환용 저항을 연결한다. g_m 의 전압제어 전류원만을 갖는 간단한 트랜지스터 모델을 고려하여, $S_{11}=S_{22}=0$ 라고 가정할 때 g_m , 케환 저항 R_f , 특성임피던스 Z_0 , 증폭기 이득 S_{21} 간의 아래 관계를 유도할 수 있다.

$$R_f = g_m Z_0^2$$

$$S_{21} = \frac{Z_0 - R_f}{Z_0} = 1 - g_m Z_0$$

매우 간략화된 식이지만, 단일 단 케환 증폭기에서 얻을 수 있는 이득을 나타낸 것이다. 시뮬레이션 때는 잡음원을 포함하는 완전한 등가회로 모델을 이용한다. 설계규격에 따라 증폭기 단수를 결정한다. 예를 들어 최소 이득 20 dB, 주파수 영역 2-20 GHz, 잡음지수 3 dB라면 일반적으로 2개의 트랜지스터를 사용한다. 게이트와 드레인에서 직류 프로브를 사용할 수 있다면, 이득, 출력, 잡음지수와 같은 파라메터들 간의 바이어스를 실험적으로 최적화할 수 있다. 일반적인 케환 증폭기 회로는 <그림 3>과 같다.

케환 회로는 직렬 연결된 저항과 캐패시턴스로



<그림 3> 케환 증폭기의 회로도

<Figure 3> Circuit diagram of the feedback amplifier

구성된다. 동작주파수 대역의 높은 부분에서 증폭기 이득을 증가시키기 위하여 <그림 3>의 두 번째 단과 같이 케환경로에 인덕터를 추가한다. 드레인은 인덕터를 통하여 전원에 연결된다. 게이트는 비교적 큰 저항을 통하여 전원이 공급된다. 입력과 출력은 결합 캐패시턴스를 통하여 직류 성분이 격리된다. 입력과 출력의 CPW 프로브 및 바이어스 공급용 패드가 있어서 증폭기의 on-wafer 특성 측정이 가능하다. 소자의 소신호 파라메터를 cold-FET 방법으로 측정한다. 또한, 트랜지스터의 잡음 파라메터는 여러 가지 바이어스 조건에서 측정된다. 잡음 측정으로부터 추출한 Pospieszalski 파라메터, 드레인 온도 T_D , 게이트 온도 T_G 의 초기값으로부터 gradient 방법을 이용하여 최적화된 파라메터들을 구할 수 있다. 최적화된 값이 구해지면 비선형 curve fitting을 이용하여 드레인 전류밀도의 함수로 T_G 와 T_D 에 대한 식을 얻을 수 있다. T_G 에 대해서는 선형성을 가정하고, T_D 에 대하여 전류밀도 offset을 갖는 쌍곡선 특성을 가정하면 잡음 파라메터의 가장 정확한 예측을 얻을 수 있다.^[3]

MMIC 특성은 벡터 회로망 분석기와 on-wafer 잡음 파라메터 측정 시스템을 이용하여 측정할 수 있다. 입력전력과 드레인 공급전압에 대한 출력전력을 harmonic balance simulation과 주파수마다의 실험적 검증을 통하여 조사할 수 있다. 1-dB 억압점 전력은 일정 크기의

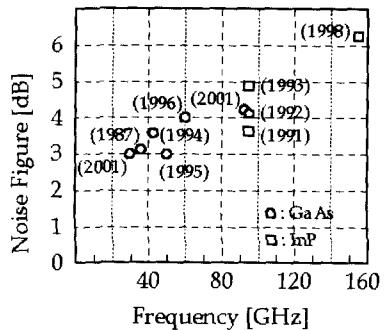
V_{DD} 까지는 급격하게 증가하다가 그 이상을 넘어서면 증가량이 감소한다.

C. 저잡음증폭기

입력에 스터브를 사용하여 Γ_{opt} 정합을 한다. 출력단은 정합 스터브를 사용하여 정합한다. 게이트와 드레인의 바이어스에 따른 변화를 보기 위하여 각각에 전원을 인가한다. 전기적으로 안정화시키기 위하여 게이트와 드레인의 바이어스 선로에 저항을 연결한다. 사용할 수 있는 모든 바이어스 조건에서 증폭기가 안정적인지를 측정으로 확인한다. 이득은 드레인 전류가 증가함에 따라 증가한다. 증폭기가 모든 바이어스 조건에서 unconditionally stable인가를 확인한다. 이것은 증폭기의 입력과 출력이 어떠한 형태의 수동 종단임피던스를 갖는 경우에도 증폭기가 안정적으로 동작하는 것을 의미한다.

K 대역 LMDS용 저잡음증폭기도 구동증폭기와 전력증폭기와 마찬가지로 광대역 특성과 선형성이 요구된다. 비용 절감을 위하여 LMDS 대역에서 낮은 저잡음지수와 높은 이득밀도가 요구된다. 설계 및 제작 기술은 성숙되어 있지만 이득밀도와 대역폭은 아직도 개선되어야 한다. Fujitsu는 19~33GHz에서 동작하는 MMIC를 개발하였다.^[1] 0.15 μm 게이트 pHEMT ($f_r=75\text{GHz}$, $f_{max}=150\text{GHz}$)을 이용하였다. 집중소자 (lumped-element) 방식으로 설계하였다. 두 개의 80 μm 게이트 폭을 갖는 pHEMT를 직렬 바이어스 구조로 결합하였다. 임피던스 정합회로는 spiral 인덕터, 저항, MIM 캐패시터로 구성된다. 두 번째 단의 소스 전류는 첫 번째단 pHEMT의 드레인으로부터 공급 받는다. 임피던스 정합용으로 인덕터-저항 회로를 사용하였다. 출력은 저항적으로 임피던스 정합되어 출력 정합을 위한 면적을 줄일 수 있으며 광대역 동작을 얻을 수 있다. 기관전류가 매우 낮기 때문에 OIP₃가 20 dBm로 우수한 선형성을 얻는다. 전전지로 운용되는 시스템에서는 직류 전력 소비가 중요한 변수이다.

K 대역 저잡음증폭기의 주요 공급처는 UMS (United Monolithic Semiconductors)로 알



〈그림 4〉 일반적인 밀리파 다단 증폭기/수신기 모듈의 잡음지수 특성

〈Fig.4〉 State-of-the-art of noise-figure characteristics for millimeter-wave multistage amplifier/receiver modules.

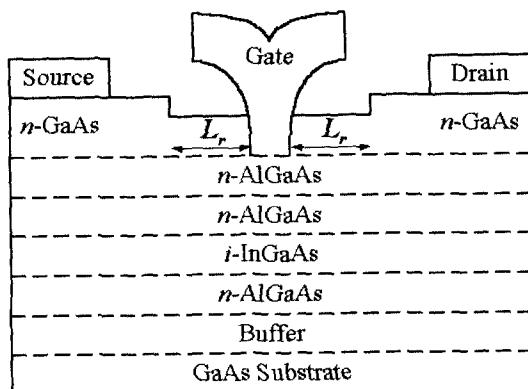
려져 있으며 대표적인 MMIC의 잡음지수는 2 dB이다. 0.25 μm 게이트 pHEMT를 사용한다. Fujitsu는 0.15 μm 게이트 pHEMT를 사용하여 동일 이득에서 1.8 dB 잡음지수를 얻었다. 다른 회사들은 시장용 저잡음증폭기를 아직 출시하지 않고 있다.^[1]

MELCO는 저 잡음지수, 고 이득, 저 반사를 동시에 달성하기 위하여 각 단에 서로 다른 소스 인덕터를 사용하였다. 밀리파 위성탑재 증폭기용으로 높은 신뢰성을 갖는 저손실 패키지가 필요하다. 저손실 도파관 인터페이스를 갖는 hermetically sealed 밀리파 패키지를 개발하였다. 일반적인 밀리파 다단 증폭기/수신기 모듈의 잡음지수 특성은 다음과 같다.

D. 전력증폭기

Fujitsu는 1997년에 23~26GHz 서비스용 패키지 전력증폭기 모듈이 개발되었다. 초단은 구동증폭기 MMIC, 두 번째 단은 2W 전력증폭기 MMIC를 사용하여, 이들을 칩 캐패시터와 연결 보드를 사용하여 die 본딩을 하였다. 이와같이 패키지된 형태는 칩 형태에 비하여 이용자가 사용하는 것이 용이하고 신뢰할 수 있다. 이것은 최근의 시장 요구사항을 반영한 것이다.

Fujitsu가 LMDS용으로 개발한 전력 pHEMT는 〈그림 5〉와 같다. Buffer 층, n-AlAgAs/i-



〈그림 5〉 LMDS 전력증폭기용 pHEMT 구조
 <Figure 5> Structure of a pHEMT applied to the LMDS PA development.

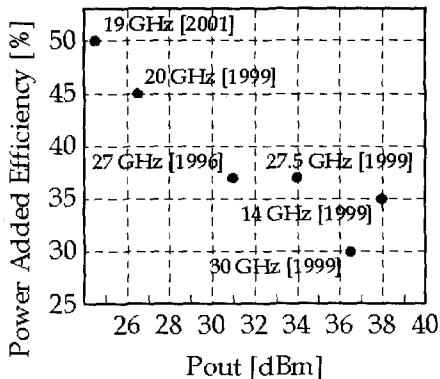
InGaAs/n-AlGaAs double heterostructure, n-AlGaAs Shottky층, n-GaAs 덮개층으로 구성된다. 이를 총은 4 인치 GaAs 기판에 MOCVD (Metal-Organic Chemical Vapor Deposition)에 의하여 성장되었다. GaAs 기판 두께는 열 저항을 감소시키기 위하여 $28\ \mu\text{m}$ 로 얇게 하였다. 게이트 메탈은 높은 신뢰성을 위하여 WSi/Au로 하였다. 게이트 길이(L_g)는 $0.25\ \mu\text{m}$ 로 하여 준 밀리파 대역에서 높은 이득을 갖도록 하였다. 이 게이트는 surface depletion 영향을 감소시키기 위하여 덮개 층을 오목하게 하였다. 이 오목한 부분의 길이(L_r)는 on-저항(R_{on})과 게이트-드레인 항복전압(BV_{gd})을 결정하는 중요한 변수이다. 요구되는 출력 전력과 K 대역 주파수에서 최고 효율을 나타내는 최적의 L_r 값이 존재한다.

구동증폭기는 LMDS 서비스의 모든 대역을 포함할 수 있도록 광대역으로 설계할 필요가 있다. 적절한 이득을 얻기 위하여 여러 단의 사용하게 되며, 이때 각 단의 게이트 폭을 점진적으로 증가시키면 LMDS 서비스에서 가장 중요한 선형동작 영역이 증가된다. 주파수 영역에서 입력 반사손실을 좋게 하기 위하여 입력단에 distributed 증폭기를 사용한다. 정확한 distributed 소신호 FET 모델, 게이트 및 드레인 단에서의 능동 load-pull 측정 데이터, 설계시 광범위한

EM 시뮬레이션을 통하여 설계값과 측정값이 잘 일치하는 소자를 제작할 수 있다. MMIC 제작 공정으로는 격리용 ion implantation, alloyed ohmic contact, air-bridge, MIM 캐패시터, via hole, plated heat-sink 기술 등을 사용하였다. Fujitsu의 구동증폭기를 예로 들면, 주파수 17-30GHz 범위에서 1dB 억압점 출력($P_{-1\text{dB}}$)은 24dBm 이상, 이득($G_{-1\text{dB}}$)은 18dB, $P_{-1\text{dB}}$ 에서 PAE는 15% 이상이다.

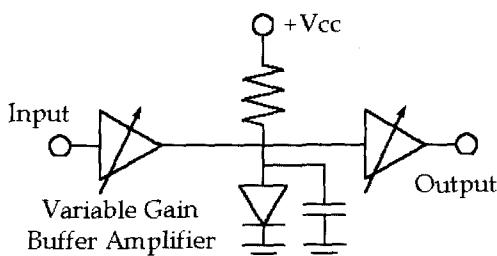
Fujitsu는 22-26GHz에서 1dB 억압점 출력이 2W인 전력증폭기 MMIC를 개발하였다. 3단 (게이트 폭은 입력단- $1600\ \mu\text{m} \times 2$, 중간단- $1400\ \mu\text{m} \times 4$, 최종단- $1200\ \mu\text{m} \times 8$)으로 구성되며, 이 게이트 폭은 최고 전력 성능과 높은 선형성을 나타내기 위하여 최적화된 값이다. 1W 전력증폭기 두 개를 칩에서 결합시켰다. 출력 전력 결합기의 삽입손실은 0.9dB 이하이다. 칩 두께를 $28\ \mu\text{m}$ 로 얕게 하였기 때문에 칩 크기는 더 작아질 수 있었고 채널과 케이스 사이의 열 저항을 가능한 한 줄일 수 있었다. Fujitsu의 전력증폭기는 주파수 22-26GHz 범위에서 1dB 억압점 출력은 34dBm, 이득은 13dB, PAE는 25% 이상이다. 전력 모듈은 cavity 크기 및 lid와 MMIC 표면 사이의 거리를 최적화 시켜 cavity 공진을 소거 할 수 있도록 설계되었다. 이때, 전력모듈은 주파수 23-26GHz 범위에서 1dB 억압점 출력은 33-34dBm, 이득은 $29 \pm 2\text{dB}$, PAE는 $18 \pm 2\%$ 이다. $P_{-1\text{dB}}$ 의 온도에 따른 변화는 $-0.01\text{dB}/^\circ\text{C}$ 이다.

LMDS 및 점대점 시장용 K 대역 전력증폭기는 주로 $0.25\ \mu\text{m}$ 게이트 pHEMT 공정으로 제작되며, Triquint, Richardson, TX, Fujitsu Quantum Devices(FQD) Limited에서 생산되고 있다. $P_{-1\text{dB}}$ 가 1W인 경우를 비교하면 칩 상태로 Triquint의 PA가 FQD 것보다 우수하다. Triquint 전력증폭기 MMIC의 장점은 이득이 높고 IP3(third-order intercept point)가 크며 die 면적이 작다는 것이다. pHEMT의 flatter g_m 특성과 회로 설계 기법 때문이다. 설계는 EM simulation을 이용하고, dry-etched



〈그림 6〉 K 대역 다단 pHEMT 증폭기 MMIC용 출력 전력에 대한 효율 특성

〈Figure 6〉 State-of-the-art of efficiency versus output power characteristics for K-band multistage p-HEMT amplifier MMICs.



〈그림 7〉 K 대역 LNZ MMIC
〈Figure 7〉 K-band LNZ MMIC

vias 위에 MIM 캐패시터를 생성한 공정이다. FQD 전력증폭기의 장점은 매우 얇은 웨이퍼로 die 면적을 상당히 감소시킨다. 또한 시장 수요를 만족시키기 위하여 구동증폭기와 하나의 패키지 조립된다.

MELCO는 pHEMT 기술을 이용하여 K 대역 위성탑재 APAA T/R 모듈용 중간 출력 전력 MMIC 증폭기를 개발하였다. 칩의 소형화는 모듈 크기 및 칩 비용을 감소시키기 위하여 중요하기 때문에 입력 및 중간단 정합회로에서 집중소자를 사용한다. 〈그림 6〉은 K 대역 다단 pHEMT 증폭기 MMIC의 출력전력에 대한 효율 특성을 나타낸 것이다. 수요가 증대되고 있는 인터넷, 멀티미디어 통신시스템과 같은 HDR 디

지털 통신의 경우 저 왜곡 및 고 효율 전력증폭기가 필요하다. MELCO는 선형화기 MMIC를 개발하여 저 왜곡 전력증폭기에 사용하였다. 선형화기를 부착하여 IMD3를 20 dB 개선하였다.

E. 주파수 변환기

저항성 혼합기 (resistive mixer)는 Maas에 의하여 GaAs MESFET으로 X 대역용이 처음으로 1987년에 개발되었다. 하지만 InP HEMT를 사용하면, GaAs 기반의 소자에 비하여 훨씬 낮은 LO 전력으로 더 낮은 변환손실을 갖는 저항성 혼합기를 제작할 수 있다. LO 신호는 게이트에 인가되어 HEMT의 드레인-소스 저항을 변조시킨다. RF 신호가 드레인에 가해지면, 드레인 전류는 주파수 차이 $f_{LO} - f_{RF}$ 에 대응하는 주파수 성분을 갖게 된다. 이 신호는 개방 스터브로 이루어진 변환손실은 저항 파형을 조정하여 최소화 될 수 있다. 이것은 특정 LO 전력에서 이루어지기 때문에, 이 값을 게이트 바이어스 전압을 최적화하여 얻는다. 이 혼합기는 저잡음 고이득 증폭기와 함께 주파수 하향변환기 (downconverter)를 구성할 때 유용하다. 상당히 넓은 주파수 대역을 커버할 수 있으며 변환손실의 변화도 작다.

증폭기가 사용되는 주파수변환기에 공급되는 전력도 주요 변수이다. 이때 사용되는 증폭기의 효율은 20% 정도이기 때문에 낮은 LO 전력 요구가 중요하다. 게이트 폭을 2배 증가시키면 대역폭은 약 50% 증가하지만, 전력 소비량은 동일이득에 대하여 2배 이상 증가한다. 결국은 이득이 없기 때문에, 직류 전력 소비량이 중요한 변수라면 저항성 혼합기를 선택하는 것이 적절하다. 대부분의 서비스에서 0~5 dBm의 낮은 LO 전력으로 효과적인 변환을 할 수 있다.

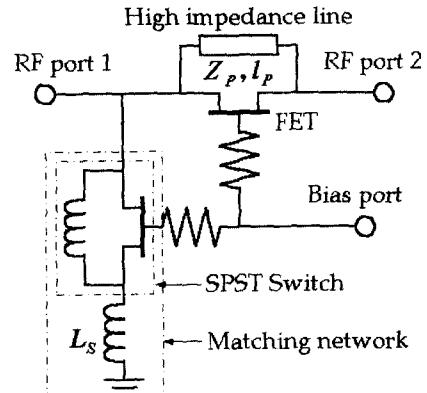
F. 주파수 체배기

밀리파 대역에서 LO를 발생시키는 대안이 될 수 있다. 기본 주파수 발진기를 사용하는 것 대신에, 낮은 주파수의 발진기를 설계하고 주파수 체배한다. 60 GHz 대역을 목표로 한다면, 30-60 GHz 2체배기, 8-32 GHz 4체배기, 16-32 GHz

2체배기 등이 있다. 30-60GHz 2체배기를 생각한다면, 기본적으로 두 개의 트랜지스터를 사용할 수 있다. 첫 번째 것은 고조파 발생용이고, 두 번째 것은 증폭용이다. 짧은 전송선로로 드레인을 단락시켜 기본 주파수를 억압한다. 회로면적을 줄이고, 전력소비를 낮추고, 원하지 않는 고조파를 억압하는 중요하다. 8-32GHz 주파수 4체배기는 주파수 2체배기를 직결하면 얻을 수 있다.

주파수 체배기는 전력을 많이 소비하게 되는데 이를 해결하기 위하여 트랜지스터의 게이트 폭을 최소화시키고, 최소 게이트 폭을 갖는 후치 증폭기를 사용한다. 또 다른 방법으로 저항성 FET/HEMT 2체배기를 설계한다. 저항성 혼합기와 유사한 구조로 게이트와 드레인에 동일한 신호를 공급하여 변환효율을 최대화시키는 위상차를 갖게 한다. 곱해진 입력 신호가 대역통과여파기를 통하여 드레인에서 추출되며, 4~5dB의 변환손실이 기대된다.

LMDS와 다른 무선서비스의 경우 사용 주파수 대역이 넓기 때문에 서비스 전 대역을 커버하는 발진기나 VCO를 만드는 것이 어렵다. Gunn 다이오드를 사용하는 일반적인 tunable 도파관 발진기는 비싸다. 주파수 할당 대역 넓고 요구되는 낮은 위상 잡음 레벨이 낮기 때문에 K 대역 monolithic VCO를 개발하는 것은 현실적이 아니다. 그러므로, 일반적인 해결책은 더 낮은 주파수의 VCO와 PLL을 결합하여 체배기를 사용하는 것이다. 4체배기는 6 dB/octave의 비율로 위상 잡음 레벨을 증가시킨다. 반면에 MMIC 형태와 유전체 공진기의 결합된 직접 발진기는 각각 14 dB/octave와 19 dB/octave의 비율로 위상잡음레벨을 증가시킨다. 이것이 K 대역 통신 시스템에서 국부 발진기용으로 체배기를 사용하는 이유이다. 9.5/38GHz pHEMT 체배기 MMIC를 Fujitsu가 개발하였다.^[1] 위상 잡음 레벨을 20 dB 개선시키기 위하여 기본 발진기용으로 Si BJT(Bipolar Junction Transistor) 또는 GaAs HBT(Heterojunction Bipolar Transistor) 사용할 수 있다.



〈그림 8〉 정합된 embeded FET 천위기의 구조도

〈Figure 8〉 Schematic diagram of the novel matched embedded FET phase shifter configuration.

G. VCO

VCO 역시 중요한 소자이나 Hittite^{만이} LMDS용 VCO를 발표하였다. 중요한 것은 저렴한 비용으로 더 낮은 위상잡음 수준을 얻는 것이다. MMIC 기반의 VCO를 출시하는 것은 어려운 일로, 현재는 저렴한 microwave VCO와 discrete 소자의 multiplier chain을 이용하여 개발된 것들이다.

H. 천위기 MMIC

최근에 APAA 또는 MBA(Multi-Beam Antenna)가 위성탑재용 안테나 시스템으로 널리 제안되고 있다. 빔 조향을 위하여 많은 수의 천위기가 사용된다. 따라서, 이들 시스템에 사용되는 천위기는 칩 크기가 작고 고성능을 요구한다. MELCO는 칩 크기를 줄이기 위하여 low bit section^{만으로} 정합된 embedded-FET 천위기 구조를 사용한다.

대형 개구면 APAA에서는 넓은 주파수 영역에서 가변 지연 특성을 구현하기 위하여 VDL (Variable Delay Line) 모듈이 필요하다. MELCO는 switch-bank MMIC와 MIC (Microwave Integrated Circuited) 지연선로를 LTCC 다층 패키지에 마운트 하였다.

IV. 결 론

준 밀리파(quasi-millimeter wave)와 밀리파 주파수에서의 상업용 무선서비스가 증가하고 있다. 상업용 무선서비스를 위하여 전력증폭기, 저잡음증폭기, 그리고 다른 모든 MMIC 부품들이 낮은 가격, 취급의 용이성, 양산시 신뢰성, 광대역성 등이 요구되고 있다. 한편 우주분야에도 고성능, 소형, 경량, 고 신뢰도를 갖는 MMIC 기술이 위성탑재용 APAA 모듈에 널리 사용되고 있다. 하지만, 효과적인 서비스를 위하여 이득밀도와 증폭기 출력을 높일 필요가 있다. 또한 밀리파 이상의 주파수에서 MMIC 칩을 사용자들이 편리하게 활용할 수 있도록 조립을 용이하게 할 필요가 있다. 이를 위하여 밀리파 패키지 기술 또는 일체형 MMIC 기술을 개발할 필요가 있다.

참 고 문 현

- (1) Tokumitsu, T., "K-band and millimeter-wave MMICs for emerging commercial wireless applications," IEEE Transactions on Microwave Theory and Techniques, Volume 49, Issue 11, Page(s) 2066-2072, Nov. 2001.
- (2) Takagi, T., Yamauchi, K., Itoh, Y., Urasaki, S., Komaru, M., Mitsui, Y., Nakaguro, H., and Kazekami, Y., "MMIC development for millimeter-wave space application," IEEE Transactions on Microwave Theory and Techniques, Volume 49, Issue 11, Page(s) 2073-2079, Nov. 2001.
- (3) Zirath, H., Fager, C., Garcia, M., Sakalas, P., Landen, L., and Alping, A., "Analog MMICs for millimeter-wave applications based on a commercial 0.14- μ m pHEMT technology," IEEE

Transactions on Microwave Theory and Techniques, Vol. 49, Issue 11, Page(s) 2086 -2092, Nov. 2001.

- (4) Nishikawa, K., Kamogawa, K., Pierinas, B., Tokumitsu, M., Sugitani, S., Toyoda, I., and Araki, K., "Three-dimensional MMIC technology for low-cost millimeter-wave MMICs," IEEE Journal of Solid-State Circuits, Volume 36, Issue 9, Page(s) 1351-1359, Sept. 2001.

저자 소개



李宰鉉

1959년 10월 10일생, 1982년 2월 인하대학교 전자공학과(공학사), 1985년 2월 한국과학기술원 전기 및전자공학과(공학석사), 1993년 2월 한국과학기술원 전기및전자공학과(공학박사), 1991년 2월~2001년 2월 : 한국전자통신연구원 무선방송기술 연구소 책임연구원, 2001년 2월~현재 : 충남대학교 정보통신공학부 조교수, <주관심 분야 : 위성초고주파통신시스템, 초고주파부품, 정자파>