

論文2002-39TC-8-1

개선된 순차적 복호 기법을 적용한 CDMA/TDD 시스템의 성능 분석

(CDMA/TDD system using improved sequential decoding algorithm)

曹城喆*, 權東昇*, 趙慶錄**

(Seong Chul Cho, Dong Seung Kwon, and Kyoung Rok Cho)

요 약

본 논문에서는 인터넷이나 멀티미디어 서비스 등 고속 패킷 전송에 적합한 CDMA/TDD 시스템과 빠른 복호 및 재전송 요구가 가능한 순차적 복호 기법에 관하여 고찰하였다. 또한 순차적 복호 기법 중 FANO 알고리즘의 단점인 재방문 횟수를 줄이기 위하여 경쟁경로를 도입하는 개선된 FANO 알고리즘을 제안하였다. 그리고 다중경로 채널에서 이러한 순차적 복호 알고리즘이 적용된 CDMA/TDD 시스템의 성능을 분석하였다.

Abstract

In this paper, we considered the CDMA/TDD system suitable for high-speed packet data transmission such as Internet and multimedia services, and a sequential decoding scheme which enables fast decoding and retransmission requirement. In addition, we proposed an improved FANO algorithm, which adopts the competition path in order to reduce the number of revisit nodes. The conventional FANO algorithm suffered from the drawback of much more revisit nodes. Furthermore, we analyzed the performance of the CDMA/TDD system with the sequential decoding scheme we proposed over multipath channel.

Keywords : Sequential decoding, FANO, CDMA/TDD, 3GPP, Convolutional Code

I. 서 론

차세대 이동통신 시스템에서 주된 서비스인 인터넷 서비스나 멀티미디어 서비스를 제공하고자 하는 경우에 고속 패킷 전송이 이루어져야 한다. 이러한 서비스를

위한 고속 패킷 전송의 특징은 데이터 전송이 불연속적이며, 상향링크와 하향링크에 있어서 데이터 트래픽 구조가 비대칭성을 나타낸다는 것이다. 따라서 이러한 서비스를 효율적으로 제공하는 방식이 절실히 요구되는데, 현재 가장 효율적인 방식은 IMT-2000용 TDD(Time Division Duplex) 방식으로 거론되고 있다^[1-2]. 3GPP의 TDD 방식은 CDMA를 기반으로 한 방식이지만 타임 슬롯의 적절한 할당을 통해 이러한 비대칭적 트래픽을 효율적으로 처리할 수 있으며 FDD(Frequency Division Duplex) 방식에 비해 다양한 서비스에 능동적으로 대처할 수 있는 장점을 가지고 있다. 그러므로 본 논문에서는 TDD 시스템의 물리계층 채널 및 프레임 구조, 대역 확산 및 변복조 방식 등에 대하여 고찰하였다.

* 正會員, 韓國電子通信研究院
(Electronics and Telecommunications Research Institute)

** 正會員, 忠北大學校 情報通信工學科
(Chungbuk Nat' l Univ. Dept. of Information and Communication Engineering)

接受日字:2001年11月21日, 수정완료일:2002年6月20日

현재 활발히 논의되고 있는 고속 데이터 전송을 위한 HSDPA(High Speed Downlink Packet Access)에 있어서 효율적인 데이터 전송을 위하여 H-ARQ(Hybrid ARQ) 기법이 충분히 검토되고 있다. 따라서 채널 복호 기법에 있어서도 빠른 복호를 수행하여 오류가 많은 프레임이라고 판단되면 과감히 복호를 중단하고 재전송을 요구하는 기법이 주목되어 진다. 이에 본 논문에서는 빠른 복호 및 재전송 요구가 가능한 순차적 복호 기법 중 FANO 알고리즘에 관하여 고찰하였으며, 이 알고리즘의 단점으로 나타나는 재방문 횟수를 줄이기 위하여 경쟁 경로를 도입하는 개선된 FANO 알고리즘을 제안하였다. 그리고 이러한 알고리즘을 CDMA/TDD 시스템에 적용하여 그 성능을 분석하였다.

II. CDMA/TDD 시스템

TDD 방식 물리채널의 기본적인 구조는 10ms의 길이를 가지는 무선 프레임으로 이루어진다. 하나의 무선 프레임은 15개의 타임슬롯으로 구성되며 각각의 타임슬롯은 2560칩으로 이루어져 있다. 그림 1에 기본적인 물리 채널 구조를 도시하였다^[3].

물리 채널은 할당된 무선 프레임 내의 타임슬롯을 통해 전송되는 버스트로 이루어져 있으며, 버스트의 주기는 하나의 타임슬롯이다. 몇 개의 버스트가 동일 타임슬롯에 동시에 전송될 수 있는데 이때, 동일 타임슬롯에 전송되는 버스트들은 서로 다른 OVVSF(Orthogonal Variable Spreading Factor) 채널 코드를 사용하여 구별하게 된다. 이와 같이 TDD 방식은 기존의 FDD 방식에서는 얻을 수 없던 채널 할당의 유연성을 가지고 있으며, CDMA와 TDMA방식의 장점을 모두 취할 수 있는

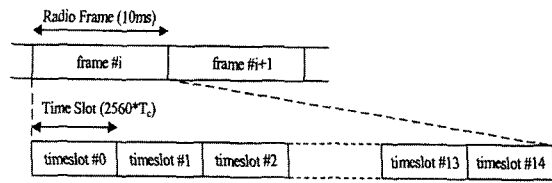


그림 1. TDD 방식의 물리 채널 구조
Fig. 1. Physical channel signal format in TDD mode.

구조를 가지고 있다.

채널 추정을 위하여 FDD 방식에서 파일릿 심볼을 사용하는 것처럼 TDD 방식에서는 미드엠블을 사용한다. 미드엠블은 256칩과 512칩 두 종류가 있는데, 이들은 코드 길이 456칩 또는 192칩의 복소수열로 이루어진 기본 미드엠블 코드를 주기적으로 확장하여 만든 코드이다. 이처럼 구성된 미드엠블에는 128종류가 있는데 이는 128개의 셀을 구분할 수 있음을 의미한다. 트래픽 버스트에서 미드엠블은 데이터 필드와는 달리 확산이나 채널화 과정을 거치지 않고 버스트의 데이터 필드 사이에 위치한다.

데이터 변조로는 QPSK방식을 사용하는데, 데이터 변조기를 통과한 신호는 1, -1, j, -j의 복소값을 가진다. 그림 2에 송신기 구조에 관하여 도시하였다.

부화화된 신호를 대역 확산하고 채널화 하기 위하여 복소 심볼로 매핑한다. 이처럼 매핑된 심볼들이 최대 길이 16의 실수 값을 가지는 직교 채널코드로 확산된 후, 셀마다 고유한 암호화 코드에 의해 스크램블링 된다. 이 암호화 코드는 복소수의 값을 가지며 실수축과 허수축을 교번하는 주기 16칩을 가지는 복소수 열이다. 이와 같은 시퀀스가 512칩 또는 256칩의 미드엠블과 다중화 되어 I채널과 Q채널로 전송되게 된다.

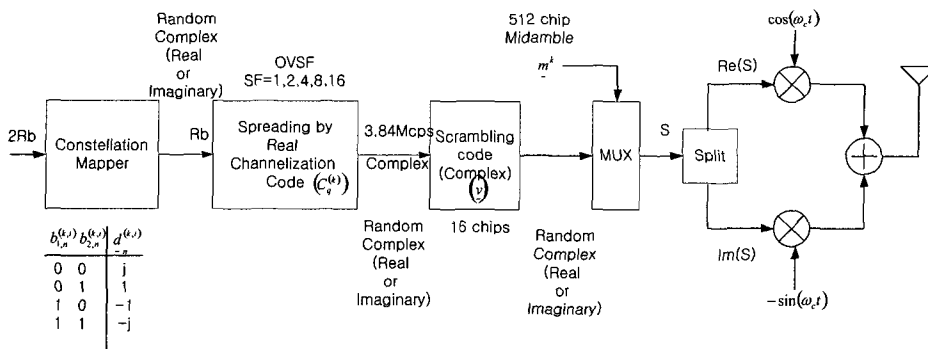


그림 2. 송신기 블록도
Fig. 2. Block diagram of transmitter.

III. 순차적 복호 기법

Wozencraft와 Reiffen이 1961년에 최초로 길쌈 부호에 대한 복호 알고리즘을 제안하였다^[4]. 이러한 복호 알고리즘이 순차적 복호 알고리즘이며, 현재 약간씩 다른 몇 개의 순차적 복호 알고리즘이 존재한다. 그 가운데 크게 두개의 알고리즘이 있는데, 하나는 FANO 알고리즘이고^[6], 다른 하나는 Zigangirov-Jelinek 또는 스택 알고리즘이다^[6-7]. 지금까지 잘 알려진 비터비 알고리즘이 최적 알고리즘인 반면, 순차적 복호 알고리즘은 길쌈 부호의 복호에 있어서 유사 최적 기법이다. 그럼에도 불구하고 순차적 복호 알고리즘이 각광을 받고 있는 이유는 성능에 따른 복호기의 복잡도가 단지 선형적으로 증가

하기 때문에 구속장이 큰 강력한 채널 부호를 사용할 수 있다는 것이다. 본 논문에서는 순차적 복호 기법중 FANO 알고리즘에 대하여 고찰하였으며, 그 성능 개선을 위하여 개선된 FANO 알고리즘을 제안하였다.

기존의 FANO 알고리즘은 각 상태에서 포워드 노드에 대한 부분 경로 메트릭과 임계값을 비교하여 복호 위치기를 포워드로 움직일 것인지 백워드로 움직일 것인지를 결정한다. 만약 그 상태에서 모든 경로가 검색되었음에도 불구하고 메트릭이 임계값 조건에 벗어난다면 임계값을 재 설정하고 복호를 수행한다.

순차적 복호 기법에서 사용되는 메트릭은 FANO에 의해 제안되었는데 다음 식과 같다^[5].

$$M(r_i^{(n)} | y_i^{(n)}) = \log_2 \left[\frac{P(r_i^{(n)} | y_i^{(n)})}{P(r_i^{(n)})} \right] - R$$

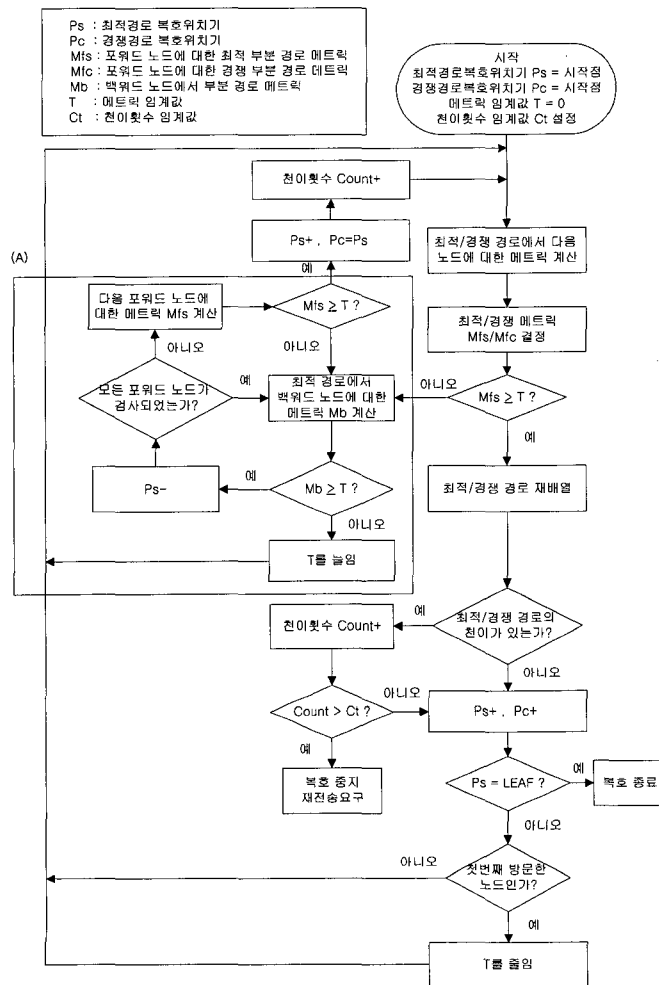


그림 3. 개선된 FANO 알고리즘의 순서도
Fig. 3. Flow chart of improved FANO algorithm.

여기에서 y 는 j 번째 전송되어질 블록의 i 번째 비트이고, r 은 그에 대응하는 수신 비트이다. 또한 R 은 코딩율이며, $P(r)$ 은 수신 심볼 r 의 확률값이다.

순차적 복호에 있어서 계산량은 채널 조건에 따라 다양하게 나타나는데 일반적으로 좋은 채널 환경인 경우 비터비 알고리즘에 비해 현저히 적은 계산량으로 빠른 복호를 수행할 수 있지만, 열악한 채널 환경에서는 평균 계산량보다 훨씬 더 많은 계산을 수행하여야만 복호가 완료될 수 있다. 하지만 이처럼 복호가 완료된다 하더라도 그 프레임은 에러가 발생할 확률이 높아지게 된다. 따라서 이러한 문제점을 해결하기 위하여 일정 임계값 이상 계산을 수행하게 되면 복호를 강제로 종료시킨 후 재전송을 요구하는 타임아웃 알고리즘이 적용되어진다¹⁸⁾. 하지만 이러한 타임아웃 알고리즘은 시간 임계값 설정 외에는 기존의 FANO 복호 알고리즘과 동일하므로 여전히 임계 시간동안 재 방문 노드가 빈번히 발생하게 된다.

이러한 문제점을 해결하고자 제안한 알고리즘에서는 경쟁 경로를 도입하였다. 본 논문에서 제시한 경쟁 경로를 갖는 개선된 FANO 알고리즘에 대하여 그림 3에 순서도를 도시하였다. 제안한 알고리즘에서는 원점으로부터 두개의 경로를 저장해야 하므로 두개의 복호 위치기를 정의하였다. 하나는 최적 경로를 지정하는 최적 경로 복호 위치기 P_s 이며, 다른 하나는 경쟁 경로를 지정하는 경쟁 경로 복호 위치기 P_c 이다. 원점에서 두개의 포워드 노드에 대한 FANO 메트릭을 계산하여 큰 값을 최적 부분 경로 메트릭 Mfs 라 하고, 작은 값을 경쟁 부분 경로 메트릭 Mfc 라 한다. Mfs 가 이미 설정된 메트릭 임계값 이상이 되면 그 포워드 노드까지의 경로를 최적 경로라 하고 이 노드에 최적 경로 복호 위치기를 위치시킨다. 이때 다른 포워드 노드까지의 경로는 경쟁 경로가 되며 이 노드에는 경쟁 경로 복호 위치기를 위치시킨다.

그 후, 이 두 지점에서 각각 포워드 노드에 대한 메트릭을 계산하게 되면 모두 4개의 메트릭을 구할 수 있으며, 이 4개의 메트릭 가운데 가장 큰 값을 최적 부분 경로 메트릭 Mfs 라 하고, 두번째로 큰 값을 경쟁 부분 경로 메트릭 Mfc 라 한다. 위에서 설명한 것과 마찬가지로 Mfs 가 메트릭 임계값 이상이 되면 그 포워드 노드까지의 경로를 최적 경로, 그리고 Mfc 를 구한 노드까지를 경쟁 경로라 한다. 이와 같이 복호 위치기를 포워드 노드로 옮기게 되었다면 이 상태에서 최적 경로와 경쟁

경로를 설정하고 이 경로 메트릭과 각 경로의 위치를 저장 매체에 저장하도록 한다. 따라서 어떤 임의의 상태에서 포워드 노드에 대한 메트릭을 구한 결과, 최적 경로에서 구한 메트릭이 경쟁 경로에서 구한 메트릭보다 열등한 경우 백워드 노드로의 천이 없이 곧 바로 경쟁 경로에서 구한 노드로 최적 복호 위치기를 옮기고 최적 경로 및 경쟁 경로를 재설정 함으로써 재방문 노드를 현저히 줄일 수 있게 된다.

지금까지 Mfs 가 메트릭 임계값 이상이 되는 경우를 살펴보았다. 하지만 Mfs 가 메트릭 임계값에 미치지 못한다면 최적 경로에서 백워드 노드에 대한 메트릭 M_b 를 계산하여 그 값이 메트릭 임계값 이상이 되는지 여부를 판별하게 된다. M_b 가 메트릭 임계값 보다 작다면 메트릭 임계값을 재설정하고 최적 경로에서 포워드 노드에 대한 메트릭을 계산하여 지금까지 설명한 과정을 반복하게 된다. 하지만 M_b 가 메트릭 임계값보다 크다면 최적 경로 복호 위치기를 백워드 노드로 옮기고 그 상태의 모든 포워드 노드에 대한 메트릭이 메트릭 임계값과 비교되었는지 여부를 판별한다. 즉, 최적 경로 복호 위치기가 그 상태의 모든 포워드 노드를 거쳐 갔는지를 확인하여 모든 포워드 노드를 확인하였다면 다시 백워드 노드에 대한 메트릭을 계산하여 메트릭 임계값과 비교하게 되며, 그렇지 않다면 거쳐가지 않은 포워드 노드로 최적 경로 복호 위치기를 옮기고 그 포워드 노드에 대한 메트릭을 메트릭 임계값과 비교하게 된다. 이 값이 메트릭 임계값 이상이 되면 이 노드로 최적 및 경쟁 경로 복호 위치기를 옮기고 원점에서 시작했던 것처럼 복호를 수행하게 된다. 하지만 이 값이 메트릭 임계값에 미치지 못한다면 다시 백워드 노드에 대한 메트릭을 구하고 이를 메트릭 임계값과 비교하는 과정을 반복하게 된다.

정리해 보면, 최적 메트릭 Mfs 가 메트릭 임계값 보다 작은 경우는 기존의 FANO 알고리즘과 거의 동일한 처리를 하게 된다. 이는 그림 3에 도시된 순서도의 (A) 부분에 해당된다. 반면 최적 부분 경로 메트릭 Mfs 가 메트릭 임계값 보다 큰 경우는 앞서 살펴본 것처럼 최적 경로 외에 경쟁 경로가 도입됨으로써 각 경로에서 구한 포워드 노드 메트릭에 따른 경로의 천이가 가능하기 때문에 재방문 노드의 횟수가 현저히 줄어들어 빠른 복호가 가능하게 된다. 뿐만 아니라 이러한 최적 경로와 경쟁 경로간의 천이, 즉 각 경로의 포워드 노드에 대한 메트릭에 있어서 상호 우열의 천이가 발생하는 경우에 그

천이 횟수를 미리 설정한 특정 임계 천이 횟수와 비교하여 임계값을 초과하게 되면 복호를 강제로 중단하고 재전송을 요구함으로써 열악한 채널환경에서 복호 계산량을 제한하며 더불어 성능 향상을 도모하였다.

IV. 모의실험

CDMA/TDD 시스템에 적용한 FANO 알고리즘의 성능분석을 위하여 모의실험에 사용한 파라미터는 표 1과 같다. 본 모의실험에서는 TDD 방식의 가장 기본적인 요소만을 고려하였다.

ARQ는 고려하지 않으며, 일정 임계 시간동안 복호가 종료되지 않으면 그 프레임은 오류로 처리하였다. FANO 알고리즘에서 임계값을 조절하는 델타는 20으로 가정하였으며, TDD 시스템에 있어서 전력제어 및 프레임

표 1. 모의실험용 파라미터
Table 1. Parameters for simulation.

| Parameters | Value |
|---------------------------|---|
| Slot Format | Burst Type 1 |
| TFCI / TPC / Guard Period | No / No / No |
| Spreading Factor | 16 |
| Channel Model | Fading Channel (Jakes' Model) |
| Velocity | 10km/h, 60km/h |
| Oversampling | 1sample/chip |
| Channel Coding | K=9, Convolutional Code (561, 753)octal |
| Coding Rate / Block Size | 1/2, 128bits |

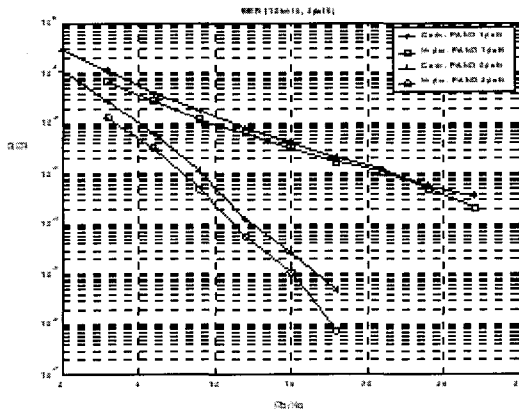


그림 4. TDD 시스템에서 FANO 알고리즘의 BER 성능(v=10km/hr)
Fig. 4. BER of FANO algorithm in TDD mode(v=10km/hr).

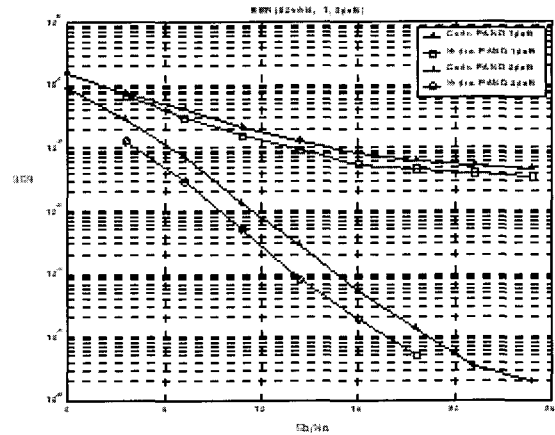


그림 5. TDD 시스템에서 FANO 알고리즘의 BER 성능(v=60km/hr)
Fig. 5. BER of FANO algorithm in TDD mode(v=60km/hr).

임 동기는 완벽하다고 가정하였다.

TDD 시스템에 적용된 FANO 알고리즘과 개선된 FANO 알고리즘의 BER 성능을 그림 4와 그림 5에 도시하였다. 그림 4는 이동속도 10km/h인 상황에 최대 3개의 다중경로를 가정하였으며, 그림 5는 이동속도 60km/h인 상황에 역시 최대 3개의 다중경로를 가정하였다.

그림에서 볼 수 있는 것처럼 다중경로를 이용하여 좀 더 나은 BER 성능을 얻을 수 있는 경우에 제안한 FANO 알고리즘의 부호화 이득이 더 크게 나타남을 확인할 수 있었다. 채널 환경이 10km/h 또는 60km/h의 단일 경로인 경우는 다이버시티 효과의 부재 및 채널 추정 오류로 인하여 그 성능 자체가 제대로 발휘되지 못하므로 채널 부호화로 얻을 수 있는 효과가 크지 못하다. 이러한 이유로 기존의 FANO 알고리즘이나 제안한 FANO 알고리즘이 거의 비슷한 성능을 나타내었다.

V. 결 론

제안된 기법은 경쟁 경로의 도입으로 인하여 재 방문 노드의 횟수를 현저히 줄여 복호 시간을 단축하는 효과가 있을 뿐만 아니라 BER 측면에서도 성능 향상을 도모하였다. 또한 제안된 FANO 알고리즘은 기존의 타임 아웃 알고리즘과 유사하게 최적 경로와 경쟁 경로의 천이 횟수를 검토하여 복호를 강제 중단시킴으로써 많은 비트 오류를 가지는 수신 스트림에 있어서 복호시 과도

한 시간 지연이 발생하는 현상을 방지하는 효과가 있다. 이처럼 강제 중단된 수신 스트림에 대해서 재전송을 요구함으로써 낮은 비트 오류율의 우수한 성능을 획득할 수 있다.

이러한 효과를 바탕으로 구속장이 긴 강력한 길쌈부호를 사용하고 재전송 시 적절한 코드 조합 기법을 사용한다면 양호한 채널 환경 뿐만 아니라 열악한 채널 환경에서도 낮은 비트 오류율을 획득할 수 있을 것으로 기대되는 바 실시간 처리를 요구하지 않는 고속 데이터 전송 시스템 및 H-ARQ 기법 등에 적절히 사용될 수 있을 것으로 기대된다.

참 고 문 헌

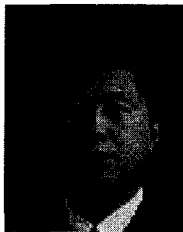
- [1] M. Haardt, A. K. R. Koehn, S. Oestreich, M. Purat, V. Sommer, and T. Ulrich, "The TD-CDMA based UTRA TDD mode," IEEE J. Select. Areas Commun., vol. 18, no. 8, pp. 1375-1385, Aug. 2000.
- [2] T. Ojanpera and R. Prasad, "An Overview of Air Interface Multiple Access for IMT-2000/UMTS," IEEE Commun. Mag., Sept. 1998.
- [3] 3GPP Technical Specification 25.221 V.4.0.0, "Physical Channel and Mapping of Transport Channels onto Physical Channels(TDD)"
- [4] J. M. Wozencraft and B. Reiffen, Sequential Decoding, MIT Press, Cambridge: Mass., 1961.
- [5] R. M. Fano, "A Heuristic Discussion of Probabilistic Decoding," IEEE Trans. Inform. Theory, vol. IT-9, pp. 64-74, Apr. 1963.
- [6] K. Zigangirov, "Some Sequential Decoding Procedures," Problemi Peredachi Informatsii, vol. 2, pp. 13-15, 1966.
- [7] F. Jelinek, "Fast Sequential Decoding Using a Stack," IBM Journal of Research and Development, vol. 13, Nov. 1969.
- [8] R. E. Kahn, S.A. Gronemeyer, J. Burchfiel, and R.C. Kunzelman, "Advances in packet radio technology," proc. of the IEEE vol. 66, pp. 1468-1496, Nov. 1978.

저 자 소 개



曹城喆(正會員)

2000년 : 전남대학교 컴퓨터공학과 석사. 2000년~현재 : 한국전자통신연구원 근무. 2001년~현재 : 충북대학교 정보통신공학과 박사과정. <주관심분야 : 이동통신시스템, 채널부호화, 모뎀>



權東昇(正會員)

1985년 : 연세대학교 전자공학과 졸업. 1987년 : 연세대학교 본대학원 전자공학과 석사. 1988년~현재 : 한국전자통신연구원 근무. 1997년~현재 : 연세대학교 전파공학과 박사과정. <주관심분야 : 이동통신시스템,

모뎀, 전파전파>



趙慶錄(正會員)

1977년 : 경북대학교 전자공학과 공학사. 1989년 : 일본 동경대학교 전자공학과 공학석사. 1992년 : 일본 동경대학교 전자공학과 공학박사. 1979~1986 : (주)금성사 TV연구소 선임연구원. 1992~1992 : (재)산업

과학기술연구원 주임연구원. 1992~현재 : 충북대학교 정보통신공학과 교수. <주관심분야 : 통신시스템, VLSI 시스템 설계, 고속 마이크로프로세서>