

GaAs MESFET을 이용한 MMIC SPST 스위치 설계

준회원 이명규*, 정회원 윤경식*, 형창희**, 김해천**, 박철순***

Design of MMIC SPST Switches Using GaAs MESFETs

Myoung-Kyu Rhee* *Associate Member*, Kyung-Sik Yoon*, Chang-Hee Hyoung**,
Hae-Cheon Kim**, Chul-Soon Park*** *Regular Members*

요 약

본 논문에서는 동작주파수 범위가 DC에서부터 3GHz인 MMIC SPST(Single Pole Single Throw) 스위치를 설계 및 제작하였다. 스위치 회로 설계에 앞서 성능을 정확히 예측하기 위하여 스위치 소자의 소신호 및 대신호 모델이 필요하며, 새로이 제안된 스위치 소자의 소신호 등가회로 모델 파라미터들은 측정된 S-파라미터로부터 최적화 기법을 사용하여 추출하였다. 이때 예측된 초기값과 경계구간을 사용함으로써 최적화 기법이 가지고 있는 문제점을 보완하였다. 대신호 모델은 측정된 DC 데이터로부터 경험식의 파라미터들을 추출함으로써 전류원을 모델링하였고, 드레인-소오스간 바이어스 전압을 변화시켜 측정한 S-파라미터로부터 채널 커패시턴스 값을 추출함으로써 전하 모델을 도출하였다. 이를 초고주파 회로 시뮬레이터에 적용하여 일반적인 직렬-병렬구조의 SPST 스위치와 격리도를 개선한 SPST 스위치를 설계하였으며, 개선된 SPST 스위치 경우 3GHz의 동작주파수에서 0/-3V의 컨트롤 전압을 인가하여 측정한 결과 삽입손실은 0.302dB, 격리도는 35.762dB, 입출력 VSWR은 각각 1.249와 1.254이며, P1dB는 약 15.7dBm이다.

ABSTRACT

In this paper, the MMIC SPST switches operating from DC to 3GHz were designed and implemented. Prior to the design of switches, the small and large-signal switch models were needed to predict switch performance accurately. The newly proposed small-signal switch model parameters were extracted from measured S-parameters using optimization technique with estimated initial values and boundary limits. In the extraction of large-signal switch model parameters, the current source was modeled by fitting empirical equations to measured DC data and the charge model was derived from extracted channel capacitances from measured S-parameters varying the drain-source voltage. To design basic series-shunt SPST switches and isolation-improved SPST switches, we applied this model to commercial microwave circuit simulator. The improved SPST switches exhibited 0.302dB insertion loss, 35.762dB isolation, 1.249 input VSWR, 1.254 output VSWR, and about 15.7dBm P1dB with 0/-3V control voltages at 3GHz.

I. 서론

최근 몇 년 동안 레이더 시스템과 특히 이동통신

분야의 발전으로 인하여 스위치의 수요가 급격하게 증가하였다. 그동안에는 작은 삽입손실(insertion loss)과 큰 격리도(isolation)를 갖는 PIN 다이오드 스위치가 주로 사용되었으나 PIN 다이오드를 이용한

* 고려대학교 전자 및 정보공학부 (corresponding author : ksyoon@korea.ac.kr), ** 한국전자통신연구원 무선통신회로팀

*** 한국정보통신대학원대학교

논문번호 : 010383, 접수일자 : 2001년 12월 10일

※ 본 연구는 고려대학교 특별연구비에 의하여 수행 되었으며, IDEC의 설계도구 지원에 의하여 연구 되었음.

스위치에 비해 FET 스위치는 시스템 온 칩 (System-on-a Chip)이 가능하고 넓은 주파수 특성과 간단한 바이어스 회로, 그리고 전력소모가 적으며, 스위칭 속도가 빠른 장점을 가지고 있다.

MMIC(Monolithic Microwave Integrated Circuit)로 스위치를 제작하는 경우 HMIC(Hybrid Microwave Integrated Circuit)와는 다르게 제작 후 미세조정이 어렵다. 이로 인하여 생산비용과 개발주기가 증가되므로 시장에서 경쟁력을 확보하기 위해서는 칩을 제작하기 전에 설계한 MMIC 스위치의 성능을 검증하고 이를 최적화하기 위한 시뮬레이션이 요구되며, 칩 제작 후 미세조정을 최소화하고 시뮬레이션의 정확성을 개선하기 위해서는 신뢰할 수 있는 MESFET 스위치 소자의 소신호 및 대신호 모델이 필요하다. 기존의 신호 증폭용 MESFET의 대신호 모델이 존재함에도 불구하고 스위치 모델이 필요한 이유는 신호 증폭용 대신호 모델의 경우 공통-소오스 측정 환경에서 모델링이 이루어지기 때문에 이를 시뮬레이터에 적용하여 공통 게이트 구조를 갖는 스위치를 설계할 경우 그 정확성과 신뢰도가 떨어질 여지가 많다.^[1]

본 논문에서는 GaAs MESFET을 이용한 통신용 MMIC 스위치를 효과적으로 설계 및 제작하기 위하여 먼저 측정된 DC 데이터와 S-파라미터로부터 스위치 소자의 소신호 및 대신호 모델 파라미터를 추출하는 과정과 결과에 대하여 설명하고, 이를 이용하여 SPST 스위치를 설계한 결과와 실제 칩 제작 후 성능 측정 결과에 대하여 설명한다.

II. 소신호 등가회로 모델 파라미터 추출^[2]

기존의 스위치 소자의 소신호 등가회로 모델^{[3]-[8]}은 스위치의 ON/OFF 상태에 따라 자기 다른 등가회로 모델로 근사시키는 방법이 대부분이다. 본 논문에서 제안된 GaAs MESFET 스위치 소자의 등가회로 모델은 그림 1과 같이 스위치의 ON/OFF 상태에서 동일하게 적용할 수 있으므로 소신호 모델 파라미터 추출이 용이하다. 여기서 R_{iso} 는 바이어스를 위해 게이트 단자에 연결된 큰 값을 갖는 저항 성분이며, C_{ps} 와 C_{pd} 는 소오스와 드레인 단자에서의 측정용 패드로 인한 기생 커패시턴스이다. 또한 C_{bs} 와 C_{bd} 는 각각 소오스, 드레인 단자와 후면 금속 사이에 존재하는 기생 커패시턴스 성분이며, $R_s, L_s, R_d, L_d, R_g, L_g$ 는 각각 소오스, 드레인, 게이트 단자의 저항과 인덕턴스 성분으로 이들은 모두 바이어

스에 독립적인 외인성 파라미터(extrinsic parameters) 성분이다. 반면 R_i 와 C_{is} 는 쇼키 다이오드의 등가저항과 커패시턴스로, 채널 저항 R_{ds} 와 채널 커패시턴스 C_{ds} 와 더불어 바이어스에 의존하는 값을 갖는 진성 파라미터(intrinsic parameters) 성분이다.

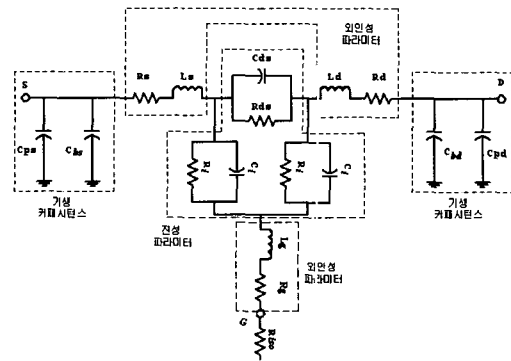


그림 1. 스위치 소자의 소신호 등가회로 모델

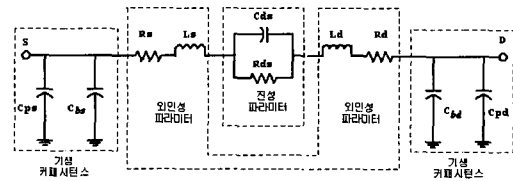


그림 2. Riso로 인한 스위치의 소신호 등가회로 모델

그러나 R_{iso} 는 수 $k\Omega$ 의 큰 값이므로 게이트단은 오픈으로 보일 것이며 이로 인하여 R_i 와 C_{is} 는 각각 R_{ds} 와 C_{ds} 로 합성되어 스위치 소자의 소신호 등가회로 모델은 그림 2와 같이 2-포트 회로로 나타낼 수 있다. 식(1)은 이를 Y-파라미터로 나타낸 것이다.

$$Y_{total} = \begin{bmatrix} Y_{11} & Y_{12} \\ Y_{21} & Y_{22} \end{bmatrix} = \begin{bmatrix} 1/Z + iw(C_{ps} + C_{bs}) & -1/Z \\ -1/Z & 1/Z + iw(C_{pd} + C_{bd}) \end{bmatrix} \quad (1)$$

여기서

$$\begin{aligned} Z &= R_s + R_g + iw(L_s + L_g) + \frac{R_{ds}}{1 + iwR_sC_{ds}} \\ &= R_s + R_g + \frac{R_{ds}}{1 + (wR_sC_{ds})^2} + iw \left[L_s + L_g - \frac{R_{ds}^2 C_{ds}}{1 + (wR_sC_{ds})^2} \right] \end{aligned} \quad (2)$$

이다.

2.1. 소신호 파라미터 추출

스위치의 소신호 등가회로 모델은 외인성 파라미터와 진성 파라미터가 직렬로 연결된 구조로 직접

추출법(direct method)을 사용하여 파라미터를 추출하는 것은 불가능하기 때문에 수치적 최적화 기법을 사용하여 추출하였다. 추출과정은 그림 3과 같이 우선 측정 S-파라미터로부터 식(1)을 이용하여 기생 커패시턴스를 직접 추출한 후, 측정값과 모델값 사이의 오차에 대해 외인성 파라미터의 민감도가 큰 ON 상태에서 최적화 기법을 사용하여 외인성 파라미터를 추출하였다. 이때 예측된 최적화 변수의 초기값과 경계구간을 사용함으로써 국부적 최소값과 같은 최적화 기법의 문제점을 개선하였다. 외인성 파라미터 추출 후, 진성 파라미터 R_{ds} 와 C_{ds} 는 각각 식(3)과 식(4)과 같이 외인성 파라미터와 주파수에 관한 함수로 나타낼 수 있으므로 추출 가능하다.

$$R_{ds} = f_1(ext, w) = [\text{Re}[Z] - (R_s + R_d)] [1 + (wA)^2]$$

$$C_{ds} = f_2(ext, w) = \frac{A}{R_{ds}} \quad (3)$$

여기서

$$\frac{wR_{ds}^2 C_{ds}}{1 + (wR_{ds} C_{ds})^2} = w(L_s + L_d) + \text{Im}[Y_{112}]$$

$$\frac{R_{ds}}{1 + (wR_{ds} C_{ds})^2} = -\text{Re}[Y_{112}] - (R_s + R_d)$$

$$A = R_{ds} C_{ds} = \frac{w(L_s + L_d) - \text{Im}[Z]}{w[\text{Re}[Z] - (R_s + R_d)]} \quad (4)$$

이다.

추출된 파라미터 값들은 식(1)을 통해 다시 S-파라미터로 변환되어 측정 S-파라미터와의 오차가 최

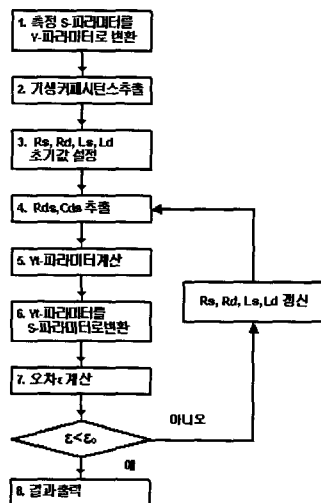


그림 3. 소신호 모델 파라미터 추출 과정 흐름도

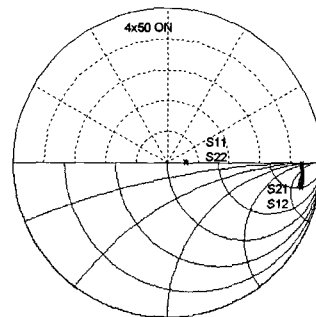
소가 되도록 갱신된다. OFF 상태에서도 외인성 파라미터가 바이어스에 상관없이 일정한 값을 갖는 성질을 이용하여 ON 상태에서 추출한 외인성 파라미터를 de-embedding함으로써 진성 파라미터 R_{ds} 와 C_{ds} 를 추출할 수 있다.

2.2. 소신호 파라미터 추출 결과

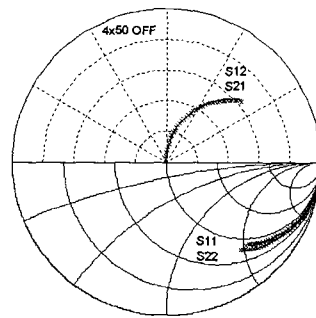
GaAs MESFET 스위치의 소신호 등가회로 모델 파라미터 추출을 위해 ETRI GaAs 0.5 μ m E/D MESFET library 공정으로 스위치 소자를 제작하였으며, 파라미터 추출 결과는 표 1에 정리되어 있다. 그림 4(a)와 (b)는 크기가 4x50 μ m인 스위치 소자의 ON/OFF 상태 측정 S-파라미터와 모델 S-파라미터를 비교한 것이다.

표 1. 소신호 모델 파라미터 추출결과

		R_{ds} (Ω)	C_{ds} (fF)	R_s (Ω)	R_d (Ω)	L_s (pH)	L_d (pH)	C_{gs} (fF)	C_{gd} (fF)	Error (%)
1x50	ON	27.13	30.16	14.98	14.88	48.13	48.13	10.82	9.718	1.028
	OFF	24.11k	19.01							1.478
2x50	ON	74.67	188.3	7.426	7.426	67.04	67.04	15.12	10.06	1.251
	OFF	21.94k	34.46							1.175
4x25	ON	14.98	200.8	8.591	8.591	49.91	49.91	13.39	8.248	1.187
	OFF	19.72k	37.46							1.405
4x50	ON	7.619	407.7	3.302	3.302	54.41	54.41	15.78	10.16	1.613
	OFF	18.59k	83.75							0.886
4x75	ON	4.406	606.5	2.38	2.38	55.3	55.3	15.45	11.62	2.624
	OFF	18.28k	92.15							1.008
6x50	ON	4.722	608.1	2.506	2.506	52.28	52.28	17.68	12.24	1.882
	OFF	18.23k	91.92							0.9228
8x50	ON	3.872	838.7	1.838	1.838	47.93	47.93	18.32	16.13	2.856
	OFF	17.59k	129							1.193
8x100	ON	1.488	1723	2.897m	2.897m	58.56	58.56	27.88	23.47	2.704
	OFF	23.92k	257.4							1.887



(a) ON 상태



(b) OFF 상태

그림 4. 4x50 μ m ON/OFF 상태에서의 측정 S-파라미터(x)와 모델 S-파라미터(-) 비교

III. 스위치 소자의 대신호 모델

일반적으로 화합물소자의 대신호 모델은 물리적 모델보다는 경험적 모델을 주로 사용하는데, 경험적 모델은 소자의 단자특성을 소자의 설계변수나 물리 변수로부터 예측하기보다는 경험식이나 맞춤함수를 사용하여 측정된 전기적 특성을 빠르고 정확히 재현하기 때문이다. 본 연구에서는 시뮬레이션 시간이 상대적으로 빠른 맞춤함수 모델을 이용하여 대신호 모델을 구현하였으며, 본 연구에 사용된 대신호 등가회로 모델은 그림 5와 같다.

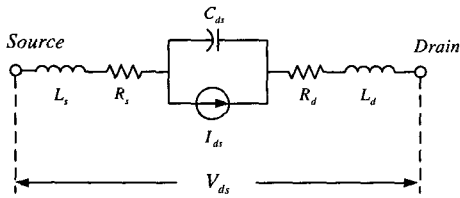


그림 5. 스위치 소자의 대신호 등가회로 모델

3.1 전류원 모델

전류원 모델 파라미터들은 측정된 DC 데이터를 경험식으로 최적화시켜 추출하였으며, 이때 사용된 ON/OFF 상태의 드레인 전류식은 스위치 소자가 ON일 때 포화영역에서의 오차를 최소화하기 위해 기존의 전류식[8]을 개선한 식(5)와 식(6)을 각각 사용하였다.

$$I_{ds} = \begin{cases} \beta(-R_{iso}I_{gs} + \phi_B - V_T)^2 \tanh(\alpha V_{ds}) + \lambda_1 V_{ds} & V_{ds} \leq -\phi_B \\ \beta(V_{gs} - V_{ds} - V_T)^2 \tanh(\alpha V_{ds}) & -\phi_B \leq V_{ds} \leq 0 \\ \beta(V_{gs} - V_T)^2 \tanh(\gamma V_{ds}) + \lambda_2 V_{ds} & 0 \leq V_{ds} \end{cases}$$

$$I_{gs} = \begin{cases} 0 & -\phi_B \leq V_{ds} \\ I_{SG} \{ \exp[\kappa_f (V_{gs} - V_{ds} - \phi_B)] - 1 \} & V_{ds} \leq -\phi_B \end{cases} \quad (5)$$

$$I_{ds} = \begin{cases} \beta(-R_{iso}I_{gs} + \phi_B - V_T)^2 \tanh(\alpha V_{ds}) & V_{ds} \leq V_{gsp} - \phi_B \\ \beta(V_{gsp} - V_{ds} - V_T)^2 \tanh(\alpha V_{ds}) & V_{gsp} - \phi_B \leq V_{ds} \leq V_{gsp} - V_T \\ 0 & V_{gsp} - V_T \leq V_{ds} \leq V_B \\ I_{SD} \{ \exp[\kappa_r (V_{ds} - V_B)] - 1 \} & 0 \leq V_{ds} \\ 0 & V_{gsp} - \phi_B \leq V_{ds} \\ I_{SG} \{ \exp[\kappa_f (V_{gsp} - V_{ds} - \phi_B)] - 1 \} & V_{ds} \leq V_{gsp} - \phi_B \end{cases} \quad (6)$$

여기서 β 는 트랜스 컨덕턴스이고, ϕ_B 는 build-in potential, V_T 는 문턱 전압, I_{SG} 는 순방향 게이트 전류 파라미터이며, I_{SD} 는 드레인 항복 전류 파라미터,

I_{gs} 는 순방향 바이어스 게이트 전류, I_{gp} 는 역방향 게이트 항복 전류, V_{gs} 와 V_{isp} 는 각각 ON/OFF 상태일 때 게이트-소오스간 전압이다. V_B 는 OFF 상태일 때 드레인 항복전압이며, $\alpha, \gamma, \kappa_f, \kappa_r$ 는 전압 스케일링을 위한 파라미터들이다. 기존의 제안된 전류식의 경우 스위치 ON 상태에서 포화영역이 상수항으로 수렴하지만 실제 소자의 전류-전압 특성을 측정하면 그림 6과 같이 전류가 드레인-소오스간의 전압에 의존성을 보이므로, 새로이 스케일 파라미터 λ_1 와 λ_2 를 추가하여 포화영역의 기울기를 조절하였다. 표 2는 게이트 폭이 $4 \times 50 \mu\text{m}$ 인 스위치 소자의 대신호 모델 파라미터를 추출한 결과이다. 그 결과 평균 오차가 0.87%로 측정값과 잘 일치하는 것을 볼 수 있으며, 그림 6은 소자의 ON/OFF 상태에서 모델된 전류-전압 특성곡선을 측정 데이터와 비교한 그림이다.

표 2. 전류원 모델 파라미터 추출결과

Parameters	Value
PhiB	7.841677E-01
alpha	1.138156E+00
beta	8.524514E-03
gamma	1.460942E+00
Kf	1.433612E-01
Kr	5.938465E-03
Vt	-2.431149E+00
Riso	1.000000E+04
Isp	4.918345E-05
Isd	1.463498E+00
Vb	1.687570E+00
Vgs0	0.000000E+00
Vgsp	-3.000000E+00
λ_1	4.071865E-03
λ_2	5.314357E-04
Error	8.707275E-03

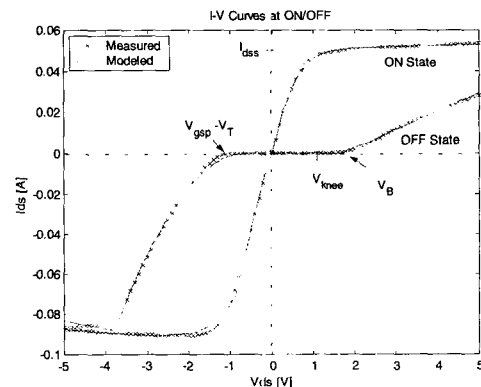


그림 6. $4 \times 50 \mu\text{m}$ ON/OFF 상태에서의 측정 전류-전압곡선(x)과 모델 전류-전압곡선(-)

3.2 커패시턴스 모델

커패시턴스 모델은 스위치 소자의 ON/OFF 상태에서 V_{ds} 를 변화시켜가며 측정된 S-파라미터로부터

소신호 모델 파라미터를 추출하는 방법과 동일한 방법으로 각 바이어스 상태의 채널 커패시턴스 C_{ds} 를 추출하였고, 이를 V_{ds} 에 대한 경험식으로 최적화하였다. 도출된 경험식은 적분된 형태의 전하 모델로 시뮬레이터 상에 적용되기 때문에 불연속점 발생시 시뮬레이션 오류가 발생할 여지가 있으며 이를 방지하기 위해 커패시턴스 C_{ds} 의 경험식을 여러 구간으로 나누어 최적화하지 않고 식(7)과 같이 단일형태의 hyperbolic tangent 함수로 최적화하였다.

$$C_{ds}(V_{ds}) = -A \cdot \tanh(B \cdot (V_{ds} + C)) + D \quad (7)$$

그림 6을 보면 OFF 상태에서 V_{ds} 가 -4V이하 일 경우 전류-전압 특성곡선의 기울기는 거의 0이 된다. 이것은 전류원 모델의 내부 저항 값이 매우 큰 값을 갖는다는 것을 의미하며, 이때 S-파라미터는 OFF 상태의 S-파라미터와 유사한 패턴이 되어야 한다. 그러나 실제로 이 조건에서 S-파라미터를 측정해보면 그림 8(a)와 같이 ON 상태와 유사한 패턴의 S-파라미터가 측정되는데, 이것은 커패시턴스 모델을 고려하지 않은 결과로 소오스가 접지된 상태에서 V_{ds} 가 게이트 단의 OFF 전압인 -3V보다 더 음의 값을 갖게 되면 드레인-게이트간은 순방향 바이어스 상태가 되어 공핍층이 감소하고, 이로 인하여 커패시턴스 C_{ds} 가 증가되어 임피던스가 감소하기 때문이다. 표 3은 ON/OFF 상태에서의 커패시턴스

모델 파라미터 추출 결과를 정리한 것이다.

표 3. 4x50 μ m ON/OFF 상태에서의 커패시턴스 모델 파라미터 추출결과

Parameters	ON	OFF
A	9.66729123462E-11	8.75324682190E-11
B	4.93427170000E+00	1.92142468726E+00
C	1.30012100000E-02	2.69124684100E+00
D	9.67371527548E-11	8.67288827640E-11
Error	1.73%	1.56%

3.3 대신호 모델 검증

본 연구에서 추출된 대신호 모델을 검증하기 위해 Agilent사의 ADS를 이용, 방정식 기반 비선형 모델 컴퍼넌트인 SDD (Symbolical Defined Device)^[9]에 적용 후 시뮬레이션 한 결과와 측정된 S-파라미터를 그림 7과 그림 8에서 비교하였다. 그림에서와 같이 각 바이어스 상태 및 0.5~26.5GHz 범위의 측정 주파수 대역에서 측정값과 모델값이 비교적 잘 일치함을 볼 수 있다.

IV. SPST 스위치 설계

그림 9는 스위치의 소신호 성능을 예측하기 위하여 스위치 소자의 ON/OFF 상태 등가회로 모델을 각각 간략화 한 것이다. ON 상태에서 C_{ds} 로 인한 임피던스는 R_{on} 에 비해 무척 큰 값을 갖게 되므로 무시할 수 있으며, 외인성 저항성분 R_s 와 R_d 는 진

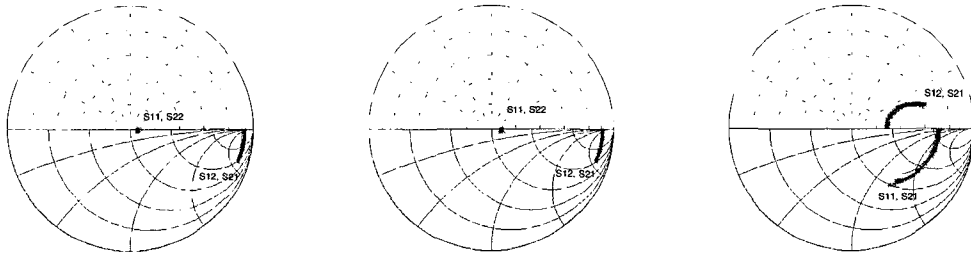
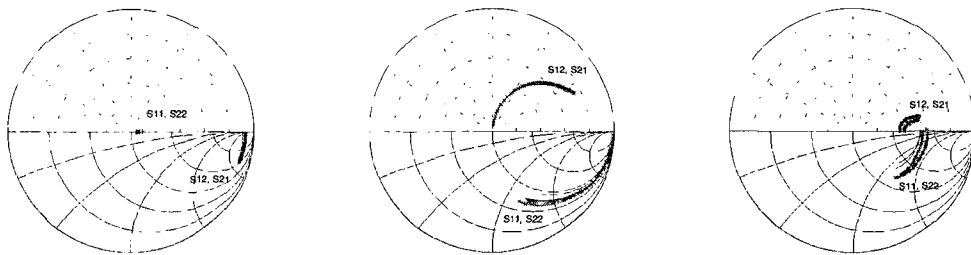


그림 7. 4x50 μ m 스위치 소자의 ON 상태 측정 S-파라미터(x)와 모델 S-파라미터(-)



(a) $V_{ds}=-5V$ 일 때 (b) $V_{ds}=0V$ 일 때 (c) $V_{ds}=5V$ 일 때

그림 8. 4x50 μ m 스위치 소자의 OFF 상태 측정 S-파라미터(x)와 모델 S-파라미터(-)

성 저항성분 R_{ds} 와 함께 R_{on} 으로 나타낼 수 있다. OFF 상태에서 R_{ds} 는 C_{ds} 로 인한 임피던스보다 작으므로 무시할 수 있고, C_{ds} 는 외인성 인덕턴스와 함께 C_{off} 로 나타낼 수 있다. 이 간략화 된 소신호 등가회로 모델을 이용하여 그림 10(a)와 같은 일반적인 직렬-병렬구조 SPST 스위치의 ON/OFF 상태 회로는 각각 그림 10(b)와 (c)로 대체하여 나타낼 수 있으며, 이들의 등가회로 모델을 간단한 2-포트 해석을 통해 스위치의 소신호 성능 파라미터를 식(8)과 식(9)로 나타낼 수 있다.

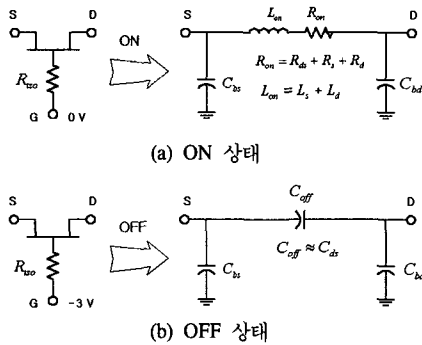


그림 9. 간략화된 스위치 소자의 등가회로 모델

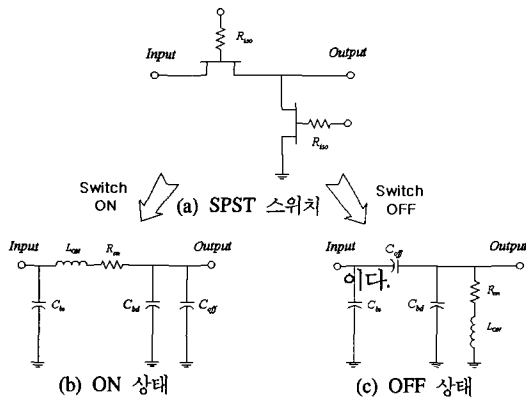


그림 10. 간략화된 SPST 스위치의 등가회로 모델

$$IL = 10 \log_{10} \left| \frac{1}{S_{21}} \right|^2 = 20 \log_{10} \left| \frac{2 + Z_2(Y_3 + Y_4) + Z_2/Z_0 + Z_0(Y_1 + (Z_2 Y_1 + 1)(Y_3 + Y_4)) + Y_1 Z_2}{2} \right| \quad (8)$$

여기서

$$Y_1 = i\omega C_{ps}, Z_2 = R_{on} + i\omega(L_s + L_d),$$

$$Y_3 = i\omega C_{pd}, Y_4 = i\omega C_{off}$$

이다.

$$IS_{22} = 10 \log_{10} \left| \frac{1}{S_{22}} \right|^2 = 20 \log_{10} \left| \frac{2 + Z_2(Y_3 + Y_4) + Z_2/Z_0 + Z_0(Y_1 + (Z_2 Y_1 + 1)(Y_3 + Y_4)) + Y_1 Z_2}{2} \right| \quad (9)$$

여기서

$$Y_1 = i\omega C_{ps}, Z_2 = \frac{1}{i\omega C_{off}},$$

$$Y_3 = i\omega C_{pd}, Y_4 = \frac{1}{R_{on} + i\omega(L_s + L_d)}$$

이다.

그림 11은 식(8)과 (9)를 이용하여 일반적인 직렬-병렬구조 SPST 스위치의 소자 게이트 폭 변화에 따른 스위치 소신호 특성 contours를 나타낸 그림이다. 본 논문에서는 삽입 손실이 0.4dB가량 되도록 직렬 스위치 소자의 게이트 폭을 800 μ m로 선택하고, 격리도가 20dB가량 되도록 병렬 스위치 소자의 게이트 폭을 200 μ m로 선택하여 스위치를 설계하였다.

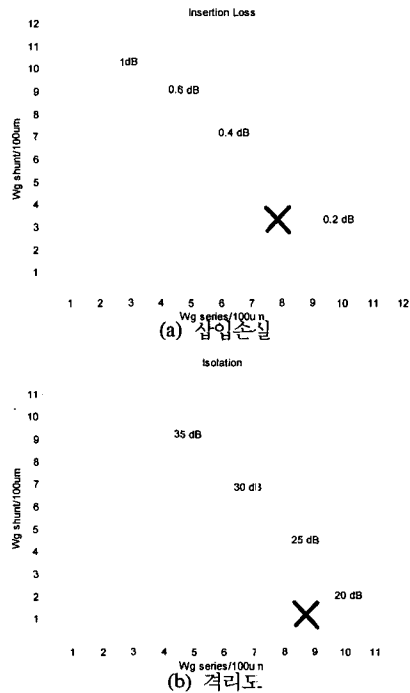


그림 11. 직렬-병렬구조 SPST 스위치의 소신호 특성 contours

표 4. 일반적인 직렬-병렬구조 SFST 스위치의 시뮬레이션 결과

freq	Insertion_Loss	Isolation	Input_VSWR	Output_VSWR
500MHz	-0.267	-35.318	1.086	1.086
1.000GHz	-0.236	-30.735	1.099	1.100
1.500GHz	-0.236	-27.712	1.128	1.128
2.000GHz	-0.242	-25.428	1.158	1.160
2.500GHz	-0.252	-23.618	1.192	1.195
3.000GHz	-0.255	-22.115	1.229	1.233
3.500GHz	-0.257	-20.813	1.267	1.272
4.000GHz	-0.302	-19.919	1.307	1.313

그러나 측정 프로브의 허용전류가 100mA이하로 제한되어 8x100 μ m 소자의 포화전류 측정이 불가능하였다. 따라서, 4x50 μ m 소자를 표준소자로 선택하

여 이의 전류-전압 특성을 측정하여 대신호 모델 파라미터를 추출하였다. 그러므로 $8 \times 100 \mu\text{m}$ 은 $4 \times 50 \mu\text{m}$ 소자를 병렬로 4개 연결하여 시뮬레이션하였다.

병렬 스위치 소자의 경우 $4 \times 50 \mu\text{m}$ 소자를 사용하여 시뮬레이션 하였으며, 시뮬레이션 결과는 표 4에 정리되어있다.

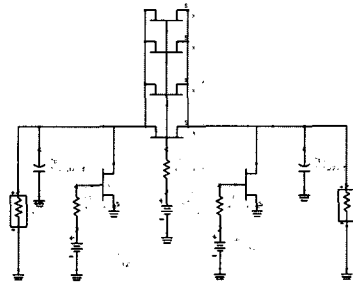


그림 12. 격리도를 개선한 SPST 스위치

그림 12는 일반적인 직렬-병렬구조 SPST 스위치의 격리도를 개선하기 위해 입력단에 병렬로 $4 \times 50 \mu\text{m}$ 스위치 소자를 추가로 연결한 SPST 스위치이다. 추가로 연결한 스위치 소자로 인해 OFF 상태에서 C_{off} 가 증가하여 병렬 임피던스는 작아지게 되고, 입력된 신호는 출력단으로 전달되지 못하고 병렬로 연결된 소자로 도통된다. 또한, 이러한 구조는 출력단에 스위치 소자를 병렬로 추가시킨 구조에 비해 격리도가 더 우수한데 그 이유는 스위치가 OFF 상태일 때 신호가 직렬 스위치 소자를 통과하기 전에

대부분의 신호가 입력단과 병렬로 연결된 ON 상태의 병렬 스위치 소자로 도통되기 때문이다. 격리도를 개선한 SPST 스위치의 시뮬레이션 결과는 표 5에서 보는바와 같이 삽입손실은 0.045dB 나빠진 반면, 격리도는 약 13.15dB 향상되었다.

표 5. 격리도를 개선한 SPST 스위치의 시뮬레이션 결과

freq	insertion_Loss	Isolation	Input_VSWR	Output_VSWR
500 MHz	-0.269	-49.107	1.096	1.096
1.000 GHz	-0.242	-44.470	1.125	1.124
1.500 GHz	-0.247	-41.317	1.169	1.166
2.000 GHz	-0.262	-38.920	1.218	1.215
2.500 GHz	-0.294	-36.981	1.272	1.263
3.000 GHz	-0.311	-35.345	1.329	1.323
3.500 GHz	-0.343	-33.919	1.389	1.382
4.000 GHz	-0.381	-32.647	1.452	1.443

V. 측정 결과

칩 제작 후 스위치 회로의 성능을 측정한 결과 일반적인 직렬-병렬 구조의 SPST 스위치 경우 3 GHz에서 삽입손실은 0.326dB, 격리도는 19.259dB, 입출력 VSWR은 각각 1.103과 1.125이며, 격리도가 개선된 SPST 스위치의 경우 그림 13에서와 같이 삽입손실은 0.302dB, 격리도는 35.762dB, 입출력 VSWR은 각각 1.249와 1.254이며, P1dB는 약 15.7 dBm, 출력 IP3는 약 24dBm이다. 여기서 측정 결과와 시뮬레이션 결과간 발생한 오차의 주요원인은 첫째, 실제 게이트 전압은 스위치 소자의 입력단에 큰 신호가 인가시 고정되지 않고 변화함에도 불구하고 본 논문에서 사용된 대신호 모델의 경우 이러한 영향을 고려하지 않았다. 둘째, 게이트 폭이 800

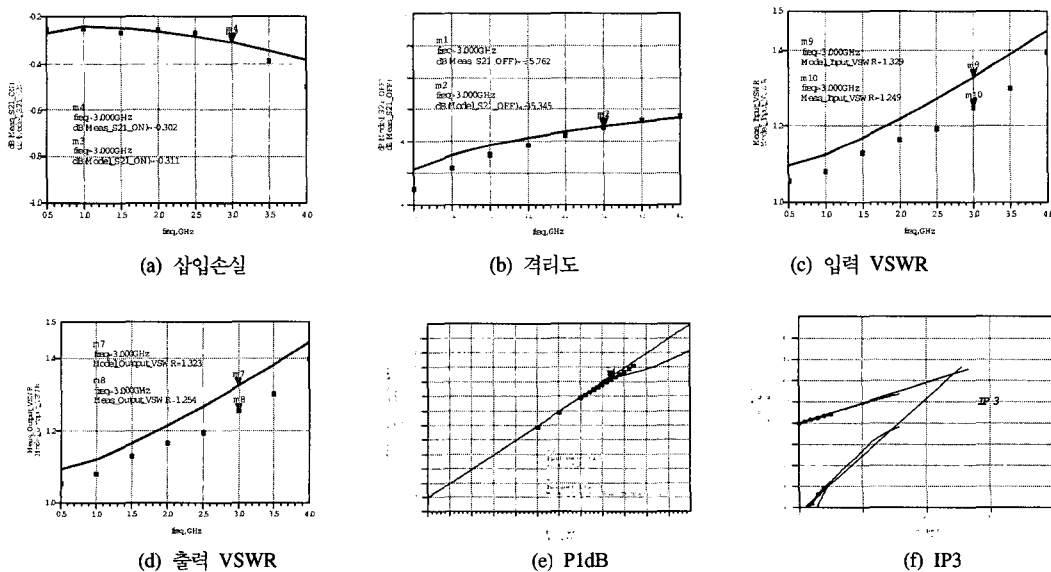


그림 13. 격리도를 개선한 SPST 스위치의 측정 결과(x)와 시뮬레이션 결과(-)

μm인 스위치 소자의 경우 그림 14에서와 같이 실제 칩 제작에 사용된 소자는 8x100μm의 소자를 사용한 반면, 시뮬레이션은 4x50μm의 소자를 병렬로 연결하여 설계했기 때문에 발생한 오차라 추측된다.

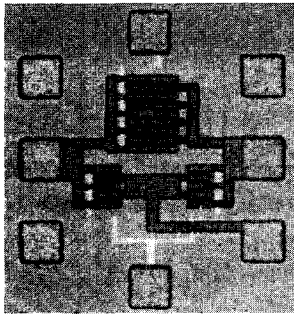


그림 14. 격리도가 개선된 SPST 스위치 칩 사진

VI. 결론

본 논문에서는 GaAs MESFET을 이용한 SPST 스위치를 제작하기에 앞서 우선 먼저 스위치의 성능을 정확히 예측할 수 있는 스위치 소자의 소신호 및 경험적 대신호 모델을 도출하였다. 먼저 스위치의 ON/OFF 상태에서 측정된 S-파라미터로부터 제안된 소신호 등가회로 모델 파라미터를 최적화 기법을 사용하여 추출하였으며 이때, 예측된 초기값과 경계값을 사용함으로써 최적화의 문제점을 보완하였다. 대신호 모델의 경우, 전류원 모델과 커패시턴스의 전하 모델로 구성되며, 전자의 경우 스위치의 ON/OFF 상태에서 측정된 전류-전압 특성곡선을 경험식으로 근사시킴으로써 모델링하였고, 후자의 경우 스위치의 ON/OFF 상태에서 각각 소오스-드레인 간의 전압을 변화시켜 측정된 S-파라미터로부터 커패시턴스를 추출하여 모델링하였다.

본 논문에서 기술한 스위치 소자의 소신호 및 대신호 모델 파라미터 추출 기술은 소자의 공정과 상관없이 적용가능하며, 설계에 사용된 스위치 소자의 항복전압 및 핀치오프 전압을 개선하면 스위치의 전력 전달능력과 선형성이 향상되어^[3] 레이더 시스템에서의 위상 변위기와 이동전화 단말기의 T/R 스위치 등 통신 시스템의 핵심부품으로 활용될 수 있을 것으로 기대된다.

참고 문헌

[1] J. A. Pla, W. Struble, "Nonlinear Model for

Predicting Intermodulation Distortion in GaAs FET RF Switch Devices", *IEEE MTT-S Digest*, pp. 641-644, 1993.

- [2] 이명규, 윤경식, 형창희, 김해천, "GaAs MESFET 스위치의 소신호 모델 파라미터 추출", 대한통신학회 하계학술대회 논문집, pp. 637-640, 2001.
- [3] Yalcin Ayasli, "Microwave Switching with GaAs FETs", *Microwave Journal*, pp. 61 -74, November 1982.
- [4] Mitchell B. Shifrin, Peter J. Katzin, and Y. Ayasli, "Monolithic FET Structures for High Power Control Component Applications", *IEEE MTT*, pp. 2134-2141, 1989.
- [5] M. J. Schindler, T. E. Kazior, "A High Power 2-18 GHz T/R Switch", *IEEE MTT -S Digest*, pp. 119-122, 1990.
- [6] F. McGrath, C. Varmazis, "Novel High Performance SPDT Power Switches Using Multi-Gate FET's", *IEEE MTT-S Digest*, pp. 839-842, 1991.
- [7] Amos Ehoud, Lawrence P. Dunleavy, "Extraction Techniques for FET Switch Modeling", *IEEE MTT*, pp. 1863-1867, August 1995.
- [8] Hiroshi Mizutani, Masahiro Funabashi, "Compact DC-60 GHz HJFET MMIC Switches Using Ohmic Electrode-Sharing Technology", *IEEE MTT*, pp. 1597-1603, November 1998.
- [9] "Custom Modeling with Symbolically-Defined Devices", *ADS 1.3 Circuit Simulation manual*, Agilent Technologies, ch. 17, 1999.

이명규(Myoung-Kyu Rhee)

준회원



1999년 2월 : 고려대학교 응용전자공학과 학사

1999년~2000년 : 맥슨전자(주)

2002년 2월 : 고려대학교 대학원 전자정보공학과 석사

2002년 2월 ~ 현재 : 현대 큐리텔

<주관심 분야> 초고주파 회로 설계

윤 경 식(Kyung-Sik Yoon) 정회원



1971년 : 서울대학교 공과대학
공학사
1977년 : Univ. Louis Pasteur de
Strasbourg D.E.A
1988년 : Univ. of Utah 전자공
학 박사
1978년~1982년 : 한국해양연구
소 해양기기실 실장

1988년 9월~현재 : 고려대학교 전자 및 정보공학부 정
교수

<주관심 분야> 초고주파소자 모델링, 초고주파 회로 설
계

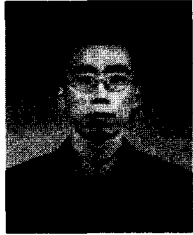
신연구원 책임연구원.

1987년 ~ 1989년 : 미국 AT&T Bell Laboratories at
Murray Hill(Visiting Scientist)

1999년 ~ 현재 : 한국정보통신대학교 부교수

<주관심 분야> : 초고주파집적회로

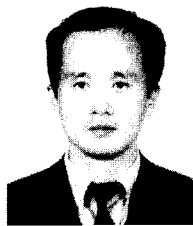
형 창 희(Chang-Hee Hyoung) 정회원



1992년 : 광운대학교 전자공학과
입학
1996년 : 광운대학교 전자공학과
대학원 입학
1998년 : 한국정보통신대학원 대
학교 박사과정 입학
1999년 : 한국전자통신연구원

<주관심 분야> 무선통신용 초고주파집적회로설계

김 해 천(Hae-Cheon Kim) 정회원



1982년 2월 : 서울대학교 금속
공학과 학사
1984년 2월 : 한국과학기술원
재료공학과 석사
1992년 12월 : Institute of Tech-
nology 재료공학 박사
현재 : 한국전자통신연구원 반도체
체원천기술연구소 초고주
파소자팀 팀장

<주관심분야> : GaAs, InP 기반의 화합물
반도체를 이용한 RFIC 연구

박 철 순(Chul-Soon Park) 정회원



1980년 2월 : 서울대학교 금속공
학과 학사
1982년 2월 : 한국과학기술원 재
료공학 석사
1985년 2월 : 한국과학기술원 재
료공학 박사
1985년 ~ 1999년 : 한국전자통