



EUV Lithography 개요 및 기술 개발 현황

김용주, 박도영, 진윤식, 강도현, 전영환 / 한국전기연구원

서론

2010년경에는 반도체 소자가 현재 사용하는 소자에 비해 용량이 64배(1 Gbit → 64 Gbit) 이상이 될 것으로 전망되며, 이를 위해 300mm 웨이퍼에서 선폭 50nm를 달성할 수 있는 Extreme ultraviolet lithography(EUVL) 장비가 유일한 기술 방식이라고 EUV-LLC를 비롯한 여러 관련 기관에서 2001년 2월에 공표되었다.

국내에서는 lithography 관련으로 1990년대에 ETRI에서 광학 분야와 stage 분야 등에서 요소 기반기술에 대한 연구를 수행한 경험이 있으며, 삼성과 LG 등의 산업체 연구 기관에서 PDP 공정용 lithography와 LCD 공정용 lithography의 개발 경험이 있다. 또한 EUV 광원에 관한 연구를 KAIST와 포항공대 등에서도 꾸준히 연구하여 왔으며 방사광 가속기를 이용한 metrology 연구도 포항가속기연구소에서 진행하여 왔다. 한국전기연구원은 2000년 1월부터 국책연구 사업으로 EUV Lithography 개발을 위하여 국내외 기술 조사 사업, 시스템 설계 연구, EUV 광원 개발 연구, 자기 부상식 stage 개발 연구 등을 수행하고 있다.

국가적으로는 현실성 있는 미래산업으로 부각되고 있는 nano산업에서 국가경쟁력을 확보하기 위하여 2001년 7월 “나노 기술 종합 발전 계획”을 수립하여 “나노급 리소그래피 장비 개발” 과제를 추진하고 있다. 이에 따라 EUV lithography 기반기술인 레이저 광원 기술, 초정밀 광학기술, 초정밀 구동 및 제어기술, 초정밀 계측기술, 다층막 초정밀 코팅기술 등에 대한 기술 개발 투자가 정부 주도로 이루어지고 이에 대한 파급효

과도 상당히 클 것으로 예상하고 있다.

본 고에서는 일본, 미국, 유럽의 EUVL 기술개발 동향 그리고 이와 관련된 전망에 대하여 분석한다. 또한 국내의 기술 개발 현황도 소개한다.

Lithography 장비 기술의 현황

Lithography 장비 기술의 Roadmap

그림 1은 ITRS가 전망한 선폭과 lithography에 대한 roadmap을 나타내고 있다. 2001년 현재는 ArF (파장 193 nm) lithography가 선폭 90 nm의 DRAM 양산 공정에 투입되고 2005 년경에는 F2(파장 157 nm) lithography가 선폭 65 nm의 DRAM 양산 공정에 투입될 것으로 예측하고 있다. 2010년경에는 DRAM/MPU의 공정에 13.4 nm의 파장을 가지는

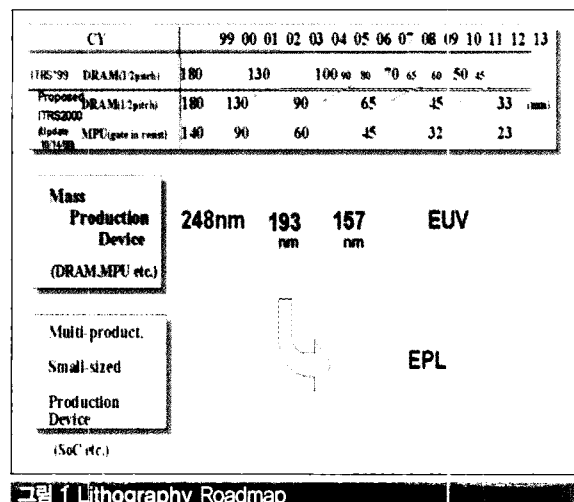


그림 1 Lithography Roadmap



기획 시리즈 ①

EUV lithography가 채택되어 선폭 45 nm의 양산 공정에 사용될 것으로 예측하고 있다. 한편으로는 SoC(System on Chip)과 같은 소량의 주문형 반도체 생산에는 EPL(Electron Projection Lithography)이 사용될 것으로 예측하고 있다.

Optical Lithography의 개요

그림 2는 ArF stepper의 구성도를 나타내고 있다. ArF excimer laser에서 발생된 laser 광은 illumination system을 통하여 reticle을 통과하여 마스크 패턴의 형상을 stage 표면에 위치한 wafer위에 축소 노광하는 과정으로 구성된다. 이때 laser 광은 reticle을 비롯하여 각종 광학시스템을 구성하는 optical lens를 투과한다. wafer는 청정 분위기에서 공기 부상 상태로 laser interferometer에 의해 정밀 제어된다.[4] ArF는 파장이 193 nm이며 다음 식 (1)과 같이 파장이 짧을수록 해상도가 높아진다.

$$R = \frac{k_1 \cdot \lambda}{NA} \quad (1)$$

R=해상도(Resolution), k_1 =공정상수, NA= 개구수(Numerical Aperture), λ : 파장

따라서 보다 작은 선폭인 65 nm의 달성을 위해서 차세대 optical lithography는 ArF laser보다 파장이 짧은 157 nm F2 excimer laser를 광원으로 사용한다. 또한 보다 작은 선폭을 얻기 위하여 여러 가지 기술이 개발되었으며 최근에는 PSM(Phase Shifting Mask), OPC(Optical Proximity Correction) 등의[5] 해상도 향상 기술(RET: Resolution Enhancement Technology)을 많이 사용하고 있다. 하지만 기존의 렌즈와 레지스트를 사용할 수 없어 파장 157 nm의 빛을 투과시키는 optical lens는 특수 재질인 CaF2로 만들어야 하며 현재의 기술로는 어려운 공정으로 제작된다. 더구나 선폭을 더욱 작게 하기 위해서는 보다 짧은 파장을 통과시키는 특수 lens의 개발이 필요하나 현재로서는 이러한 lens의 개발은 불가능하다. 따라서 50 nm이하의 선폭을 달성하기 위하여 optical lithography를 대체할 수 있는 새로운 개념의 lithography가 필요하게 되었다.

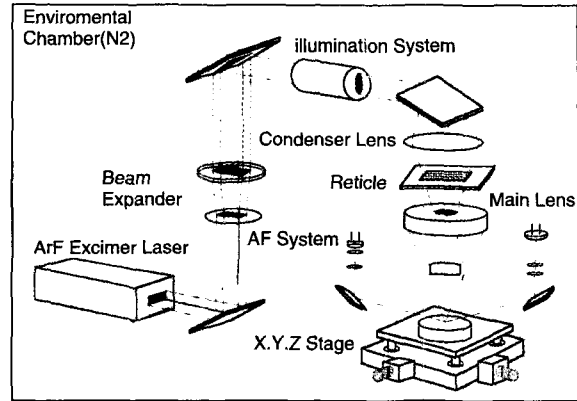


그림 2 ArF Stepper 구성도

EUV Lithography 기술의 개요

그림 3에서 보는 바와 같이 EUV 광은 VUV(Vacuum Ultra Violet) 파장보다 짧고 X 선보다는 긴 파장 대역에 속해 있다. EUV lithography에서 이용되는 파장은 13.4 nm이며 photon energy는 약 100 eV이다. 참고로 silicon L absorption edge는 photon energy가 99.2 eV이며 12.5 nm의 파장에 해당한다.[6]

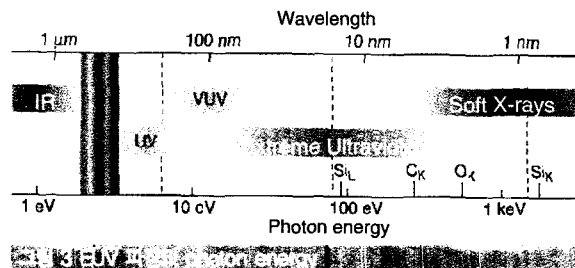


그림 3 EUV 광의 파장과 photon energy

EUVL은 기존의 optical lithography와는 그림 4에서 보는 바와 같이 그 개념이 다르다. YAG laser beam이 gas jet assembly에서 분출된 Xenon cluster target(압력 10-15 bar의 기체)에 집광되어 플라즈마를 발생하며 이때 13.4 nm의 EUV가 발생된다. EUV 광의 발생 과정에서 여러 가지 오염 물질이 발생되며



Xenon gas를 순환시키는 과정에서 오염물질을 제거한다. 이 오염 물질은 시스템의 수명을 단축시키므로 이에 대한 해결책을 찾는 연구가 집중적으로 수행되고 있다. Condensing optics(mirror)에 의하여 집광한 후에 reticle stage의 reticle(mirror)에서 반사되어 projection optics(mirror, 4X, $k_1 = 0.52$)를 통하여 wafer stage상에 있는 wafer 표면에 투사된다. EUV projection system에 사용되는 반사 mirror들은 EUV 광에 대한 반사율을 높이기 위하여 수십 층의 Si/Mo 다층막을 coating하여 사용한다. Optics 시스템에서 EUV 광의 반사 효율을 높이는 문제도 많은 연구가 필요한 분야이다.[7] Environment chamber는 짧은 EUV 광의 효율적인 투과를 위하여 기존의 optical lithography에서는 채택되지 않았던 진공을 유지하고 있다. 따라서 공기 부상식 stage보다 자기 부상식 stage가 사용된다.[8][9] 아직은 wafer 상의 EUV power(22.6 mW)가 낮아 이를 높이기 위한 연구도 계속 진행되고 있다.

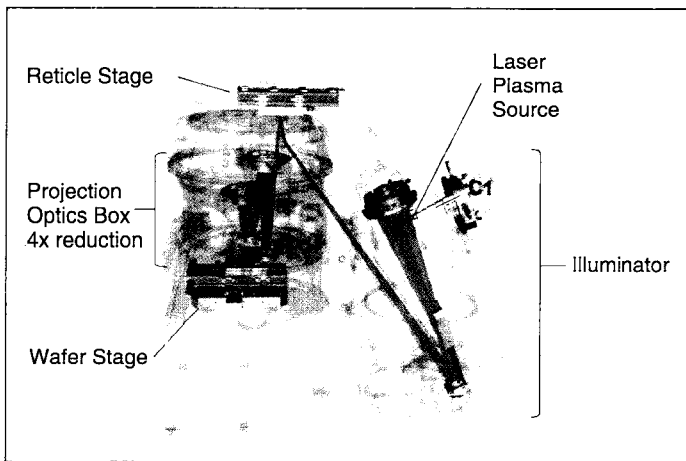


그림 4 EUV scanner의 개략도 (Courtesy of EUV LLC)

국외 기술 개발 현황

미국의 기술 개발 현황

미국은 이미 90년대 초부터 국방부지원으로 새로운 반도체 분야에 연간 3억불 이상을 투자하였다. 91년부터

96년까지 DOE에서 EUVL 기반기술에 약 3천만불 지원하였으며, 97년에 3개 국립연구소(Sandia NL, Lawrence Livermore NL, Lawrence Berkeley NL)가 EUVL의 상용화 적용을 위해 Intel, AMD, Motorola로부터 3년간 2억달러를 지원 받아 1 단계 연구를 끝내고 2001년 4월에 50 nm급 해상도를 가진 EUVL α -tool을 개발하였다. 2000년 12월에 독일의 Infineon, 네덜란드의 ASML이 미국 주도의 EUVL 개발 콘소시움에 합류하였다. 앞으로 EUVL 필수 요소기술 개발에 약 10억불 투자 예정이며, 5년 이내에 상용화 제품을 개발하고 10년 이내에 상품화 개발을 목표를 세우고 있다.

또한 EUV Consortium으로 Intel, AMD, Motorola, Micron, 그리고 Infineon 등이 참여하여 EUV-LLC (Extreme Ultra Violet Limited Liability Company)를 설립하였다. Mask 개발 consortium을 별도로 구성하고 있으며 tool 개발을 위하여, laser 개발은 TRW, nozzle 개발은 AES, stage 개발은 ISI(Ultratech), optics는 Tinsley(SVG)와 Carl Zeiss, coating에는 Osmic과 Veco 등의 기업이 지원하고 있다.[10]

유럽의 기술 개발 현황

네덜란드의 ASML이 중심이 되어 독일 Carl Zeiss, 네덜란드 Phillips, 영국 Oxford Instruments 등 총 8개 기업이 EUVL 연구개발에 참여하고 있다. 98년부터 3년간 EUVL의 기반기술 개발을 위한 EUCLIDES program을 European Commission의 일부 지원을 받아 수행하고 있다. EUV 광원으로 레이저 플라즈마 방식과 방전 플라즈마 방식의 두 가지 방법에 대해 동시 연구를 수행하고 있다. 2001년 1 월까지의 기술 개발 현황은 다음과 같다. EUVL에 소요되는 핵심 요소 기술을 개발 완료하였으며, α tool에 대한 개념 설계를 대부분 끝내고, 상세 설계 인력을 증강시키고 있는 단계이다. 2004년까지 α tool을 개발하고 2005년까지 β tool을 그리고 2007년까지 γ tool을 개발하기 위한 계획이 수립되어 있다. 또한 이와는 별도로 프랑스를

31



중심으로 PREUVE program이 진행되고 있다.

일본의 기술 개발 현황

96년부터 일본정부 지원으로 ASET (Association of Super-advanced Electronics Technologies) 주도하에 proximity X-ray lithography(XPL) project를 수행하였으나 타당성이 없어 98년 종료하였으며, 98년 10월부터 NEDO가 전액 지원하여 ASET 주도로 2007년까지 9개년 계획을 수립하여 Fujitsu, Hitachi, Nikon, NEC 등의 산업체와 연구소 및 학계로는 NTT, Himeji Institute of Technology (HIT), Osaka대, Tohoku대 등이 참여하여 EUVL 연구를 진행하고 있다. 1 단계인 2001년까지 5 천만불의 연구비가 투자되었으며 현재 2 단계 계획을 추진 중에 있다.

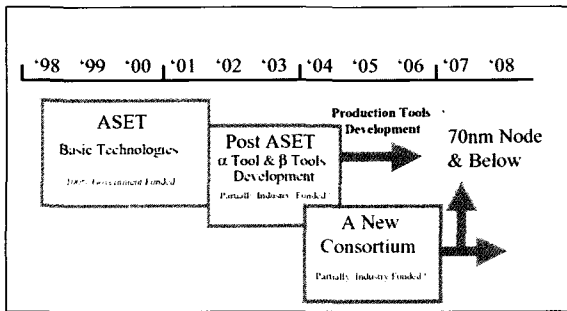


그림 5 일본의 EUV lithography 개발 계획

향후 연구 과제

미국, 유럽, 일본 등에서는 그림 6에서 보는 바와 같이 지금까지 실험실 수준의 기술에서는 해결하였지만 상용화를 위하여서는 보다 많은 신뢰성과 성능 향상이 필요한 high power EUV source, contamination control 그리고 multilayer coated optics의 3 대 핵심 기술에 대하여 집중적으로 연구를 수행할 계획으로 있다.

국내 기술 개발 현황

한국전기연구원은 자기부상제어시스템을 개발하여 자기부상 열차의 적용실적 및 선형전동기 개발 실적을 보유하고 있으며, magnet bearing 연구 개발과 200 nm급 자기부상 2축 stage 개발 실적을 보유하고 있다.

고출력 파워레이저인 2kW급 CO₂ 레이저, 그리고 200W급 Nd:YAG레이저, 엑사이머 레이저 등을 개발한 실적이 있다. 또한 lithography용 13.4nm EUV 발생장치 개발 연구를 수행 중이다. 최근에는 2000년부터 국책사업으로 EUVL 핵심 요소 기술 개발 사업을 진행하고 있다.

한국과학기술원은 창의적 연구 진흥 사업으로 “결맞는 x 선 연구” 사업의 일환으로 EUV 측정을 위한 spectrometer의 개발과 gas target에 대한 레이저 플라즈마 형성 및 발광과장에 대한 연구를 수행 중이다.

포항공대와 방사광 가속기 연구소는 방전 펄스 플라즈마를 이용한 EUV 및 soft x-ray 발생연구, soft x-ray 반사체를 위한 다층막 제작 및 특성연구 수행 실적을 보유하고 있다.

한국표준과학연구원은 고출력 레이저 시스템의 구성, 레이저 플라즈마에 의한 x 선 광원 개발 등의 연구를 수행한 실적이 있다.

한국전자통신연구원의 반도체신기술연구소는 16M/64M DRAM 연구사업 중 ‘반도체종합공정연구’로서 KrF 레이저 광원을 이용한 lithography 핵심기술과 foundry 기술개발 실적을 보유하고 있다. 또한 ArF stepper 시스템 개발 실적과 리소그래피 광학계, 스테이지 및 제어계 연구 개발 경험이 있다.

한국기계연구원은 PDP장비 개발 및 정밀 위치제어 기술개발과 electron-beam에 의한 lithography 연구 실적이 있다.

산업체 연구로는 삼성 정밀 기기 연구소에서 LCD

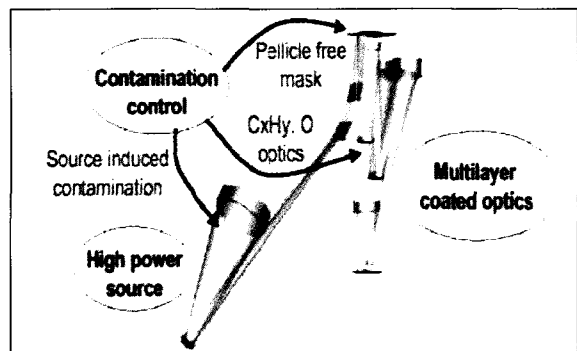


그림 6 EUV lithography의 향후 연구 과제



용으로 lithography를 양산 제작한 경험이 있으며, LG 생산 기술 연구소는 PDP 용 lithography와 X 선 mask 를 제작한 경험이 있다.

EUVL 연구 개발 내용

EUVL 연구 분야 및 기술 분류는 다음과 같다.

- [1] System integration 및 engineering 기술 개발
 - [2] Illuminator subsystem 개발
 - [2.1] Laser source 개발
 - [2.2] Gas target EUV source 개발
 - [2.3] Condenser optics 설계 및 개발
 - [2.4] Illuminator subsystem 기계적 설계 및 제작
 - [3] Projection subsystem 개발
 - [3.1] Projection 광학시스템 설계 및 개발
 - [3.2] 각종 부대 계측 시스템 설계 및 개발
 - [3.3] Multilayer coating 기술 개발
 - [3.4] Projection optics box 기계적 설계 및 제작
 - [4] Stage subsystem 개발
 - [4.1] 자기부상 reticle stage 개발
 - [4.2] 자기부상 wafer stage 개발
 - [4.3] 계측 및 초정밀 위치제어시스템 개발
 - [4.4] Stage system 개발 및 성능검증
 - [5] Environmental subsystem 개발
 - [5.1] Reticle stage, condensing optics, wafer stage integration 기술 개발
 - [5.2] Main chamber 및 illuminator enclosure integration 기술 개발
 - [5.3] 진공제어 기술 개발
 - [5.4] 불순물 제어 기술 개발 및 시스템 개발
 - [5.5] Environmental subsystem 기계적 설계 및 제작
- 그리고 EUVL을 이용한 선폭 50 nm 이하의 반도체 제조 공정 개발 및 mask 개발 등이 추가로 필요하다. 또한 lithography와 etching 장비 등과의 network interface 시스템 개발도 필요하다.



국내의 독자적인 능력으로 EUVL을 개발하기에는

연구비, 연구기간, 연구능력이 모두 부족한 상태이다. 반도체 소자의 최대 생산국이며 반도체 장비의 최대 수요국인 한국과 일본이 International Consortium을 구성하여 EUVL을 개발한다면 양국의 세계적인 기술 제패는 물론 lithography의 세계 시장도 지배할 수 있을 것이라 전망된다. 또한 이 과정에서 각 기술 분야별로 참여하는 국내 산업체에게는 세계 첨단 기술이 국가 산업 기술로 이전되는 실질적인 혜택이 예상된다.

[참고 문헌]

- [1] Peter Gwozd, "Semiconductor Processing Technology", SEMICON West 2000.
- [2] "Lithography Challenges and Opportunities", SEMICON West 2000.
- [3] Peter Gise and Richard Blanchard, "Modern Semiconductor Fabrication Technology", San Jose State University, 1999
- [4] Harry J. Levinson, "Principles of Lithography", PM97, SPIE Press, 2001
- [5] Alfred Kwok-Kit Wong, "Resolution Enhancement Techniques in Optical Lithography", Vol. TT47, SPIE Press, 2001
- [6] David Attwood, "Soft X-Rays and Extreme Ultraviolet Radiation", Cambridge University Press, 1999
- [7] Daniel A. Tichenor 외 12 인, "EUV Engineering Test Stand", Proceedings of SPIE, Emerging Lithographic Technologies IV, Vol. 3997, pp. 48-69, 28. Feb.-1 March, 2000
- [8] John B. Wmosky 외 9 인, "Wafer and Reticle Positionings system for the Extreme Ultraviolet Lithography Engineering Test Stand", Proceeding of SPIE, Emerging Lithographic Technologies IV, Vol. 3997, pp. 829-839, 28. Feb.-1 March, 2000
- [9] Won-Jong Kim, "High Precision Planar Magnetic Levitation", Doctoral Thesis, MIT, 1997
- [10] 한국전기연구원, "International Tutorial Lecture on EUVL Technology", 대한 전기학회 하계학술대회, 2001