

BGA/CSP 불량 분석

김정관

Failure Analysis for BGA/CSP Solder Joints

Jeong-Kwan Kim

1. 서 언

전자기기 산업의 급속한 발달에 따라 패키지의 실장 방법도 시각적으로 외관관찰이 가능한 QFP(Quad Flat Package)나 SOP(Small Outline Package)와 같은 주변 리드형 실장기술로부터, 외관관찰이 불가능한 BGA(Ball Grid Array), CSP(Chip Scale Package / Chip Size Package), 그리고 FC-BGA(Flip Chip BGA)와 같은 솔더 볼을 이용한 볼 단자형 면실장으로 발달해 가고 있다.

현재, IC 패키지의 발전 동향을 살펴보면 Fig. 1에 나타난 바와 같이, 종래의 QFP, SOP실장으로 부터, 소형화는 CSP Family를 중심으로, 다핀화는 BGA Family를 중심으로, 그리고 1,000핀을 넘는 미래형 패키지는 FC-BGA를 중심으로 괄목할만한 발전을 더해가고 있다.

그 중에서도 BGA/CSP의 실장기술은 앞으로의 실장 기술을 이해하는데 있어서 가장 기초가 되는 패키징 기술로서, 본 고에서는 BGA/CSP실장기술의 개요와 불량분석 방법에 관하여 기술함으로써 BGA/CSP실장의 기초를 이해하는데 미력이나마 도움이 되고자 한다.

2. BGA/CSP 실장기술 개요

2.1 패키지의 종류와 특징

BGA/CSP는 외부 접속용 단자가 볼상으로 형성되어 있으며 패키지의 바닥면에 격자형태로 솔더 볼이 붙어 있는 구조로 되어있는, 리드가 없는 표면 실장형 패키지로서 그 내부는 대개 와이어 본딩(Wire bonding)에 의해 접합되어 있다. BGA/CSP의 실장방법은 PCB(Printed Circuit Board)에 설치되어있는 패드(Pad) 위에 솔더 페이스트(Solder paste)를 인쇄하고, 그 위에 패키지를 탑재하여 일반 Reflow 爐內에서 가열하여

패키지와 기판을 접속시키는 비교적 간단한 방법이다. 그러나, 실제 실장공정에 있어서는 여러 가지 인자가 복합적으로 불량요인으로 작용하여 불량발생을 유발시키게 되므로, 이러한 불량발생을 배제한 고신뢰성 제품을 창출해 내기 위해서는 패키징기술을 비롯한 전반적인 패키지 제조공정을 습득하여야 하며, 그 중에서도 칩과의 접속기술에 대한 이해가 필요하다. BGA/CSP/FC의 구분은 칩의 크기나 볼 피치, 볼 수 및 볼 직경에 따라 용도별로 구분하고는 있으나, 그 내부의 접속 구조를 보면 다음과 같은 여러 가지 접속기술을 적절하게 조합하여 사용하고 있음을 알 수 있다. 칩(Chip)과의 접속기술은 크게 Interposer가 있는 경우와 없는 경우로 대별할 수 있다.

Interposer가 있는 경우에는 Wire bonding방식, Beam lead방식, TAB(Tape Automated Bonding), THB(Through-Hole Bonding), Bump접속방식 등이 있으며, Interposer가 없는 경우에는 Flip Chip방식이 전형적인 예로 Barrier metal이나 Solder ball 등을 형성하여 실장하는 여러 가지 공법이 존재한다. 패키지의 종류는 업체별로 상당한 수에 달하므로 본 장에서 그것을 전부 기술하는 것은 무리라고 사료되어 Fig. 1을 참조하여 대표적인 예를 몇 가지 들어 패키지

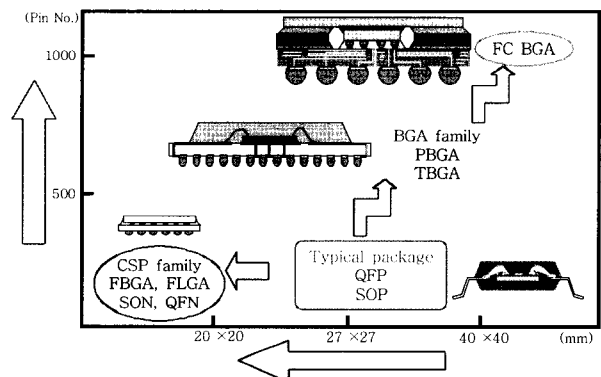


Fig. 1 Microelectronic packaging trend

종류 및 특징에 대하여 간단히 기술하고자 한다.

CSP는 Chip size와 같거나 거의 같은 크기의 패키지의 총칭으로서 외형에 리드가 돌출되어 있지 않은 Bare chip에 가까운 크기의 패키지를 말하며, CSP Family는 여러 가지 종류의 CSP를 기존 패키지의 파생품으로 간주하고 BGA, LGA, SON, QFN Type 등으로 분류하여 하나의 군으로 만든 것이다. CSP Family는 종래 QFP와 비교하여 대폭적인 소형화가 가능하며 특히 디지털 비디오카메라, 휴대전화 등의 휴대기에 적합한 패키지이다. 더 작게 할 수는 없는가 하는 인간의 욕망을 만족이라도 시키듯 CSP Family는 휴대기기 전반을 중심으로 Chip size를 겨냥한 궁극의 소형타입의 패키지로써 자리잡아가고 있다.

CSP Family의 종류는 현재 시장에서 가장 보편적으로 상용화되고 있는 FBGA(Fine Pitch BGA), FLGA(Fine Pitch LGA)를 비롯하여, SON(Small Outline Non-leaded package)이나 QFN(Quad Flat Non-leaded package) 등과 같은 종래의 주변 단자형 패키지에서 Lead를 제거한 Leadless 패키지가 상용화되고 있다.

CSP Family는 Chip방향에 따라 Face-up 및 Face-down방식을 채택하고 있고, Interposer의 재질 또한 Tape, 세라믹, 플라스틱, Molding재 등 여러 가지 재질을 사용하고 있기 때문에 반도체 업체별로 수많은 종류의 CSP가 존재한다. 따라서 실무자가 그 수많은 CSP종류 중에서 특정 CSP를 선택하여 사용하는 데는 상당한 어려움이 있다. 일반적으로 대응 피치경, 薄型化를 고려할 경우의 부착높이, 그리고 Real chip size화로 고속동작에 대응하는가 등을 고려하여 필요 적절하게 CSP를 선정하여 사용할 것을 권장한다.

BGA Family는 고기능, 다핀화를 목적으로 한 패키지의 군으로서 게임기나 산업용기에 범용적으로 사용되고 있다. 다핀화 할 경우에 발생하기 쉬운 전기적 특성이나 열 저항 등을 고려하여 설계한 고기능화 패키지이다. BGA Family의 종류는 일반적으로 널리 사용되고 있는 PBGA (Plastic BGA), TBGA (Tape BGA) 등이 있으며, 그 외에 일본전기의 ABGA (Advanced BGA) 등이 있다.

일반적으로 PBGA는 Chip으로부터의 열이 Die pad 하면의 PCB에 설치된 Thermal via와 Solder ball을 통하여 실장기판측으로 달아나기 때문에 종래의 QFP 실장에 비해 방열특성이 좋고 가격이 싸기 때문에 널리 사용되고 있다.

FC-BGA는 현재 시판되고 있는 패키지 중에서도 초고속화와 초다핀화가 가능한 패키지이다.

FC-BGA의 실장기술은 Flip Chip기술에서부터 출발되었으며, Flip Chip기술은 역사가 오래되어 1960년대부터 IBM이 개발하여 컴퓨터에 적용하여 사용했었다. Bump재료로서는 주로 Au나 Solder가 사용되며, 형성방법으로는 전기도금, 증착, 솔더 페이스트의 인쇄 및 Ball이나 Wire 등을 사용하고 있다. 대표적인 공법으로는 C4공법 (Controlled Collapse Chip Connection) / CCB(Controlled Collapse Bonding), SBB공법 (Stud Bump Bonding), GBS공법 (Gold Bump Soldering), GGI공법 (Gold to Gold Interconnection), ACF/P공법 (Anisotropic Conductive Film/Paste), MBB공법 (Micro Bump Bonding) 등이 있다. FC-BGA는 이러한 역사를 바탕으로 현재에는 슈퍼컴퓨터를 비롯한 네트워크 관련 기기를 중심으로 1,000Pin을 넘는 초다핀 Type의 미래 지향성 패키지로 성장해가고 있다.

Flip Chip BGA의 구조는 Chip상에 Bump를 격자상(Area array)으로 재 배선하여 Bump를 형성하고, Flip Chip형식으로 접합한 BGA로서, Chip 중앙부로부터의 직접 給電도 가능하다. 요구되는 Pin수가 1,000핀을 넘는 경우에는 FC-BGA의 대응이 적절하며, Chip설계상 패드를 격자상으로 배치하지 않으면 Chip 크기가 불필요하게 크게 되어버리는 경우에도 FC-BGA의 사용이 권장된다. 성능면에서는 대단히 우수한 패키지이지만 제조면에서도 상당한 어려움이 있고 고가인 것이 단점이다.

2.2 패키지의 실장 프로세스

Fig. 2는 BGA/CSP의 일반적인 실장 프로세스를 나타낸다.

실장공정은 비교적 간단하여 PCB위에 설치된 패드(Pad) 위에 솔더 페이스트를 도포하고, 그 위에 솔더 볼이 밑으로 향하도록 패키지를 마운트(Mount) 한 후에 Reflow 爐內에서 서서히 가열한 후 냉각하면 된다. 그러나 실장공정은 비교적 간단하나 각 단계별로 주의를 요하지 않으면 제품의 신뢰성을 보장하기 어렵게 되므로 다음 사항에 유의할 필요가 있다.

먼저, PCB는 습기가 없는 곳에서 잘 보관하여야 하고, 銅 표면의 산화를 고려하여 장기간 방치하여서는 안되며, 특히 패드부위를 손으로 만지거나 하면 부식의 원인이 되어 솔더의 젖음성을 방해하게 되므로 주의를 요한다.

솔더 페이스트를 PCB상에 도포하는 방법으로는 스크린 인쇄법, 실린지 도포법, 핀 전사방법 등이 있으나, 스크린 인쇄법(Screen printing)이 가장 보편적인 방

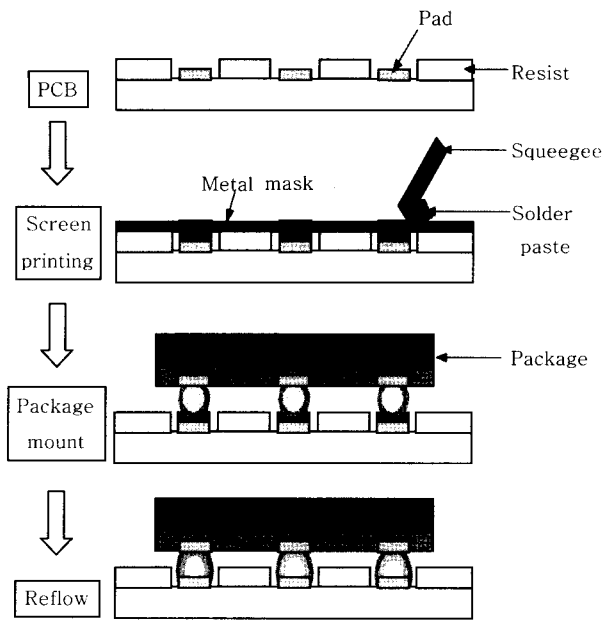


Fig. 2 Reflow process of BGA/CSP

법으로 널리 통용되고 있다. 스크린 인쇄의 기본적인 목표는 인쇄의 해상도, 인쇄두께, 그리고 기판의 패드와 어느 정도의 精度를 가지며 연속 인쇄시의 편차를 얼마만큼 적게 할 수 있는가에 달려있다. 따라서, 스크린 인쇄시에는 스퀴지(Squeegee)의 압력과 속도가 중요한 인자로 작용하게 되며, 솔더 페이스트의 경우에는 솔더 페이스트에 함유된 솔더 분말, 플럭스, 바인더재에 따라 점도가 달라지게 되어 인쇄성 및 납땜성을 좌우하게 된다. 스크린 인쇄 조건에 따라 과납, 미납, Bridge 등의 납땜 불량률이 생기게 되므로 인쇄 조건을 선정하는데 있어서 주의를 요한다.

일반적으로 스크린 인쇄시에는 마스크를 사용하게 되는데, 인쇄정도나 내구성을 고려해야 할 경우에는 메탈 마스크(Metal mask)를 많이 사용한다. 메탈마스크 설계에 있어서는 단자피치, 개구경, 메탈마스크 두께를 동시에 고려해야 하며, 통상 메탈마스크 두께가 120-150 μm 범위에서 양호한 인쇄성이 얻어진다고 알려져 있으나, 사용환경에 맞게 적절한 메탈마스크 두께를 설정하는 것이 중요하다.

물질의 표면은 내부와는 달라서 자신의 표면적을 최소화하려는 힘인 표면장력이 작용하게 되며 용융 솔더의 표면에도 이러한 표면장력이 작용하게 되어, 이 힘은 자동으로 솔더의 실장 위치를 결정해주는 구동력이 되기도 한다. 이렇게 표면 실장형의 부품이 Reflow시에 용융 솔더의 표면장력에 의해 소정의 위치에 빠르게 솔더링되는 자기정렬 효과를 셀프얼라인먼트 효과(Self alignment effect)라고 한다. BGA/CSP Family의 경우에는 어느 정도 실장 위치의 벗어남이 있어도 셀프

얼라인먼트 효과가 기대되는 패키지이다. 일반적으로 실장정도의 1/3까지 셀프얼라인먼트 효과가 작용한다고 알려져 있으며, 실장시 BGA/CSP의 외형을 기준으로 실장하는 경우도 있으나 高精度가 요구되는 경우에는 솔더 볼을 정확히 인식하여 실장할 것을 추천한다.

패키지의 실장에 있어서 가장 중요한 영향을 미치는 것은 Reflow조건이다. Reflow조건에 따라 솔더 볼 내에 Void가 발생되기도 하고 PCB의 휨에 의해 솔더 볼이 들뜨게 되어 접합불량이 발생하기도 하므로, Reflow 조건을 설정할 때는 장비에 맞는 최적의 온도 프로파일을 설정하는 것이 가장 중요하다.

이러한 실장공정을 거치면서 Fig. 2에서 알 수 있는 바와 같이 솔더 볼이 PCB의 패드 위에 젖음으로 인하여 솔더 볼의 직경은 커지게 되고 상대적으로 솔더 볼의 높이는 작아지게 된다. 또한, PCB의 휨에 의한 영향으로 실장 전후에 있어서의 솔더 볼의 형상이 국부적으로 변화하게 된다. 일례로, BGA의 경우 약 600 μm의 솔더 볼의 높이가 약 350-400 μm 정도로 작아지게 되고, CSP의 경우 약 300 μm의 솔더 볼의 높이가 약 230 μm 정도로 작아지게 된다.

따라서, 실장후의 접합신뢰성을 확보하기 위해서는 솔더 볼의 형상에 대한 사전 검사와, PCB의 패드크기와 패키지 패드 크기와의 관계 및 패드의 청정도, 공급 솔더 페이스트의 양, Reflow시의 온도프로파일의 최적 설정 등에 대한 검증이 필요하다.

2.3 BGA/CSP 혼재실장 및 수리방법

BGA/CSP의 혼재 실장에 있어서는 실장온도의 최적화가 가장 큰 문제이며, 실제 공정에 있어서도 PCB의 표면온도, 그리고 각 BGA/CSP의 표면온도와 하면에 위치한 솔더 볼의 온도를 고려해야 한다. Reflow시의 패키지 표면과 솔더 볼과의 온도 차이는 패키지의 크기에 따라 발생하기도 하고 BGA의 경우에는 PCB의 적층수와 내부 패턴의 실장밀도에 따라 온도차가 크게 발생하게 되어, Reflow시의 솔더 볼의 온도가 패키지 전체보다도 낮아지게 되는 경우도 있다. 이러한 점은 일반 SMD실장과는 크게 차이가 나는 점이므로 상당한 주의를 요한다. 소형 Reflow 爐內에서의 PCB의 표면온도(246℃)와 BGA하부에 위치한 솔더 볼의 온도(205℃)와의 온도차이는 30-40℃까지도 발생하게 된다. 또한, 동일 BGA/CSP 패키지 내에서도 최외곽에 위치한 솔더 볼과 중앙부에 위치한 솔더 볼사이에도 온도차가 발생하게 되므로, 패키지 전체의 온도를 고려해서 솔더 볼 전체가 균일하게 용융되도록 Reflow조건을 설정하는 것이 중요하다. 일반적으로 적외선방식과

열풍방식을 병용하여 사용하거나 열의 흡수와 방출을 고려하여 특수 코팅재를 코팅하여 사용하기도 한다.

혼재 실장에서는 각 패키지의 내열온도 범위내에서 충분한 접합성이 얻어지도록 Reflow의 솔더링조건 설정, 즉 컨베어 스피드나 온도프로파일 등의 조정이 필요하다.

BGA/CSP와 같은 패키지 형태는 실장 불량률이 적은 패키지 형태이기는 하지만 실제 현장에서 불량이 발생할 경우에는 거기에 대응할 수 있는 수리기술이 필요하다. 이러한 수리기술을 Rework작업이라 하며 업체 별로 상당한 Know how를 가지고 Rework장비를 개발하고 있다.

Fig. 3은 BGA/CSP의 Rework장치 예를 나타낸 것이다.

Rework방법은 간단하여 불량 BGA를 가열하여 제거한 후에 PCB상에 남아있는 여분의 솔더를 제거하고 새로운 Solder ball을 붙이면 된다. 그러나, Rework작업을 행할 때에는 다음과 같이 상당한 주의를 요한다.

BGA/CSP는 솔더 접속부가 패키지의 하면에 위치하고 있으므로 패키지전체를 가열하여 솔더볼을 떼어낼 필요가 있다. 그렇게 함으로써 패키지만을 국부적으로 가열하는 것보다 PCB에 인가되는 국부적인 힘이 작아지게 되며, Rework의 작업효율도 향상된다. 또한, 부품의 내열성을 고려하여 Rework시 부품의 내열온도를 넘지않는 범위 내에서 가열하는 것이 중요하며, Rework시의 솔더 공급은 전용 지그를 사용하여 행하는 것이 좋다. 특히 CSP의 경우에는 소형·경량이므로 고온가스의 흐름에 따라 부품의 탑재가 잘못 정렬될 우려가 있으므로, 부품의 정확한 탑재 및 신뢰성 있는 확실한 접합을 위해서라도 패키지의 솔더 볼과 PCB의 전극위치의 벗어남이 없는 Rework장치의 선택이 요구된다.

작업 시에 PCB를 고온으로 가열하면 도체부의 銅箔

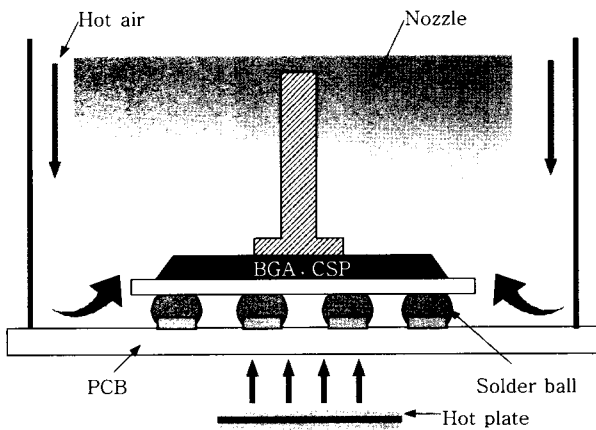


Fig. 3 Rework process of BGA/CSP

과 基材와의 밀착강도가 저하하게 되므로 실장횟수를 가능한 한 적게 하는 것이 바람직하며, 또한 국부적인 가열은 배선패턴의 박리원인이 되므로 주의를 요한다. PCB에는 과도한 힘을 가하지 말고, 銅표면이나 금속표면을 손으로 만지면 부식의 원인이 되어 솔더의 젖음성을 방해하는 요인이 되므로 주의를 요한다.

Rework작업에 의해 떼어낸 BGA/CSP의 솔더 볼의 재생은, 패키지에 과도한 열 스트레스가 가해지는 것에 의해 패키지의 신뢰성을 보증할 수 없게 되므로, Rework한 패키지의 재사용은 가능한 한 피하는 것이 좋다.

3. BGA/CSP 불량 분석 방법

BGA/CSP 불량은 크게 원자재 불량과 공정불량으로 나눌 수 있다.

원자재 불량은 패키지와 PCB의 불량이 대부분이며, 패키지불량의 경우에는 패키지내부에서 발생하는 IC불량과 패키지외부에서 발생하는 솔더볼 불량, 그리고 PCB불량의 경우에는 수분이나 이물질에 의한 패드의 산화나 오염, 힘에 의한 불량이 대부분을 차지한다.

공정불량은 실장공정중에 작용하는 외부 스트레스에 의한 영향이 종합적으로 작용하게 된다고 생각할 수 있으며 몇가지 사례를 들어 설명하도록 한다.

3.1 원자재 불량 분석

3.1.1 패키지 내부 IC불량

불량원인을 규명하기 위해서는 샘플의 외관관찰 및 분석, 그리고 샘플을 파손시키지 않는 범위내에서의 비파괴검사가 우선적으로 행하여진다. 외관관찰은 주로 육안검사나 실체현미경에 의한 검사가 행하여지며, 리드의 변형이나 패키지외형의 크랙, 그리고 패키지나 단자부의 오염이나 변색, 이물질의 부착 등을 분석한다. 비파괴적 해석방법은 주로 전기적 특성검사와 비파괴적 내부관찰이 행하여 진다. 전기적 특성검사시에는 우선 카탈로그에 기재되어 있는 특성항목을 숙지하고 LSI테스터나 오실로스코프 등을 사용하여 특성을 평가하거나 전원전압이나 온도마진특성을 취하기도 한다. 비파괴적 내부관찰에는 주로 X-Ray분석이나 초음파탐상장치를 사용하여 패키지를 개봉하지 않은 상태에서 와이어본딩부의 단선, 보이드발생, 박리현상 등과 같은 패키지내부의 이상을 관찰한다. 이 단계에서 가장 중요한 것은 불량발생 부위가 반도체 칩부위인가 아니면 반도체 칩 이외의 주변 접속상태나 패키징상태에 의한 것인가를 명확히 하여야 한다는 것이다.

상기 절차를 통해 불량발생부에 대한 추정이 끝나면 불량원인을 규명하기 위한 절차가 필요하다. 이때는 패키지를 개봉하게 되는데 수지타입의 경우에는 산에 의한 디캡방식을 주로 사용하며 불량발생 추정부위까지 단면을 연마하여 분석하는 방법도 있다. 패키지 개봉후의 반도체 칩내부의 불량발생 부위의 관찰에는 주로 고배율의 금속현미경이나 SEM 등이 사용되며 원소분석에는 주로 EDS를 사용한다. 그러나 패키지 개봉후에도 내부관찰만으로는 불량원인을 규명하기 곤란한 경우가 있다. 이러한 경우에는 배선의 전위파형 관찰, 이상전류에 의한 발열관찰, 전계이상에 의한 공빈층 차이의 관찰 등을 행하기 위해 다시 패키지 내부의 전기적 특성을 평가하여야 한다. 배선의 전위파형을 관찰하기 위해서는 접촉식 프루브나 비접촉식 EB테스터 (Electron Beam)를 사용하며 전위파형을 관찰함으로써 전위적 이상부위를 찾아 고장 발생부위를 추정할 수 있다. 이상전류에 의한 발열의 관찰에는 액정의 온도에 의한 편광을 이용하는 액정법을 이용하여 핫스팟을 찾아냄으로써 고장 발생부위의 추정이 가능하다. 전계이상에 의한 공빈층 차이의 관찰에는 OBIC (Optical Beam Induced Current)에 의해 검출이 가능하다.

현장에서의 실제 반도체 불량 발생 유형을 보면 반도체 부품 및 시스템에서 규정하고 있는 절대 최대정격을 초과하여 제품의 오동작 및 파괴를 유발하는 스트레스 불량 (EOS Damage), 시스템 보드 문제로 인한 불량이나 Recovery가 되는 소프트 Fail (양품성), Function Vector Coverage가 되지 않아 양품으로 판정된 불량 (미선별), 시스템 제조공정이나 운반, 보관 및 취급부주의에 의한 정전기 불량 (ESD), 패키지 제조 불량 (Assembly), 웨이퍼 공정 불량 (FAB), 그리고 기타불량으로 나눌 수 있다. 그 중에서도 EOS불량이 차지하는 비중이 가장 크며 EOS불량은 시스템의 다운, 장비의 파손 및 열화, 데이터전송의 오류, 통신에러, 원인불명의 동작불량 등의 심각한 문제를 발생시킨다. 그러나 실제 반도체 부품을 파괴하는 스트레스원들은 무수히 많이 존재하므로 모든 EOS불량 원인을 정확히 규명하여 대책을 수립하는데는 상당한 어려움이 따른다. 따라서 본고에서는 반도체내부에 일반적으로 발생되는 기초적인 불량유형에 대하여 몇가지 사례를 제시하고자 한다.

Fig. 4에 초음파 분석 사례를 나타낸다. 사진의 왼쪽 부분에서 빨간색으로 표시되는 부분과 오른쪽의 단층사진 결과 흰색으로 표시되는 부분에 Delamination이 있는 것으로 추정된다.

Fig. 5에 Melt and Burnt에 대한 사례를 나타낸

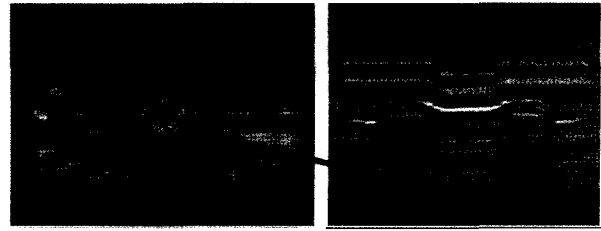


Fig. 4 Acoustic micro imaging

다. 사진 A는 핀 주위부, B는 패드부위, 그리고 C는 Power Line에 있어서의 Burnt 관찰사진을 각각 나타내고 있다.

Fig. 6에 Wire Bonding부의 Open사례를 나타낸다. 이러한 경우에는 원자재성 뿐만 아니라 사용환경 중에서도 외부 충격에 의하여 나타날 수 있으므로 충분한 주의를 요하며, 미리 Wire Bonding부에 대한 강도평가를 실시하여 신뢰성을 확보해 둘 필요가 있다.

3.1.2 패키지 외부 불량

일반적으로 원자재 상태에서의 패키지측에 실장된 솔더볼의 강도는 제품의 실장 신뢰성을 크게 좌우되게 되므로 실장전에 패키지 상태에서의 BGA/CSP에 부착된 솔더 볼의 강도를 평가하는 방법이 유용하다. 패키지 단품의 솔더 볼의 강도 평가방법은 볼의 직각방향으로 힘을 가하는 Shear test와 볼 방향으로 힘을 가하는 Pull test 방법이 일반적이나, Shear test의 경우에는 솔더가 접합계면으로부터 완전히 박리되지 않고 접합계면에 남게 되므로 접합불량을 정확히 판단하기 어렵고 표면처리 조건변화에 따른 강도 차이를 알 수 없다는 단점이 있다. 따라서 솔더 볼의 강도평가 방법으로는 Pull test 방법을 권장하나 Pull test 방법 역시 솔더 볼의 손상을 고려한 새로운 강도평가 방법이 요구된다.

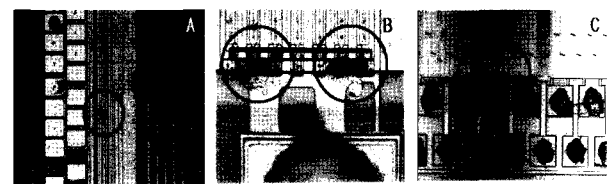


Fig. 5 Melt and Burnt

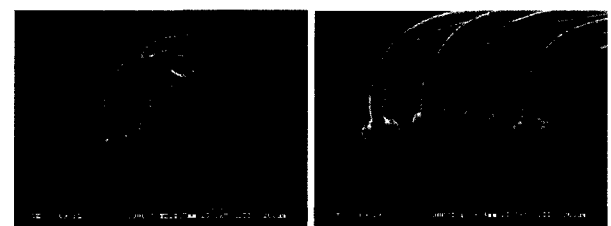


Fig. 6 Wire bonding open

실장 기술의 발달과 더불어 검사용 소켓도 DIP등의 쓰루홀 타입의 소켓에서부터 QFP와 같은 리드형 타입, 그리고 BGA/CSP와 같은 볼 단자형 패키지용의 소켓으로 개발이 가속화되고 있다. 소켓의 용도는 일반적으로 패키지의 검사를 위해 사용되어 왔으며 BGA/CSP 타입의 경우에는 대부분 패키지에 접합되어 있는 솔더 볼과 소켓부분과의 접촉에 의해 검사가 행해지고 접촉 방식에 따라 여러 가지 종류의 소켓이 용도에 맞게 개발되어지고 있다. 소켓방식의 검사방법은 패키지의 내부와 외부불량을 동시에 검사할 수 있다는 장점이 있으나, 디바이스가 狹피치화됨에 따라 디바이스를 검사하기 위한 소켓도 狹피치화의 요구가 높아지게 되어 제조 기술상의 문제와 제조코스트 절감 등이 문제시 되고 있다. 또한 검사 시에 솔더 볼이 입는 손상의 개선, 기계적 강도 및 접촉 신뢰성의 향상 등이 향후 과제로 대두되고 있다.

3.1.3 PCB 불량

PCB의 패턴 부식은 회로의 열전도성 및 전기전도도를 저하시키고 Fig. 7과 같이 부식이 진전될 경우 결국에는 패턴의 오픈성 불량으로 나타나게 된다. 이러한 부식의 주원인은 PCB의 에칭액이나 플럭스 세정 후의 잔류물이 원인으로 동판 부식시험, 염소 함유량시험, PCB 통전시험 등을 통한 개선이 요구된다.

또한 일반적으로 빌드업 기판(Build-up PCB)의 경우 절연층의 두께는 30-50 μ m정도로 상당히 두께가 얇기 때문에 PCB 내부의 적층부에 잔재하는 습도와 적당한 온도가 조합되어 일정 시간이 지난 후 도체 층간에서 동의 덴드라이트 조직이 형성되는 동 마이그레이션(Copper Migration) 현상이 발생하는 경우도 있으므로 주의를 요한다.

3.2 공정 불량 분석

3.2.1 X-ray 검사

솔더 볼의 내부 접합상태에 대한 관찰이 불가능하기 때문에 BGA/CSP와 같은 볼 단자형 패키지의 등장과 함께 각광을 받고 있는 것이 X-Ray 검사기술이다.

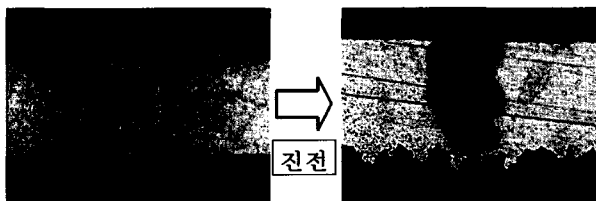


Fig. 7 Corrosion of PCB pattern

X-Ray 검사기술은 테스트 기판을 수직으로 투과한 X선의 강도를 화상처리하여 검사하는 방식의 투과형 X-Ray 검사기술과, CT스캔을 이용한 횡단면 X-Ray 검사기술이 있다. X-Ray 검사기술을 이용하면 Fig. 8에 나타낸 바와 같이 솔더의 과잉이나 부족, 보이드, 브리지 등의 결함을 검사할 수 있다. 그러나 장비가 고가이며 불량 분석에 있어서 가장 중요한 솔더 접합계면에서 발생하는 미세 크랙의 검사가 불확실하다는 것이 단점이라 할 수 있다. 상기의 X-Ray검사에 의해 검출된 결함들은 패턴설계, 부품탑재기의 精度, 크림솔더의 밀도, 리플로 온도조건 등이 원인으로 발생하기도 하지만 대부분 크림솔더의 인쇄량(도포량)을 조절하면 어느 정도 개선이 가능하다.

그 외의 비파괴 검사방법으로는 실리콘이 적외선을 투과하는 성질을 이용하여 패키지의 불량을 해석하는 적외선 검사방법과 접촉식 Probe를 사용하여 통전상태를 확인하는 전기적 검사방법이 있다. 전기적 검사방법은 종래의 ICT(In-Circuit Test)기술로 부터 디바이스 내부의 회로를 이용하는 바운더리 스캔(Boundary Scan)을 채용하는 방식으로 개발이 가속화되고 있다.

3.2.2 실장 정도

BGA/CSP와 같은 볼 단자형 패키지의 경우에는 어느 정도 실장위치의 벗어남이 있어도 용융 솔더의 표면장력에 의해 스스로 정렬되는 셀프얼라인먼트 효과가 기대된다. 그러나 종래 리드형 패키지와는 달리 BGA/CSP와 같은 외부응력 해소기능이 없으므로 실장정도가 크게 벗어나 응력집중이 발생하게 되면 크랙 발생을 유발시키게 되므로 각별한 주의를 요한다. 200사이클의 열 충격시험에서 BGA측과 PCB측의 접합부 전면에 걸쳐 크랙이 발생한 실례도 있다.

3.2.3 Void 발생

보이드 발생은 실장공정에서 나타나는 결함으로 제품의 직접적인 불량과는 무관하다. 그러나 솔더 내부에

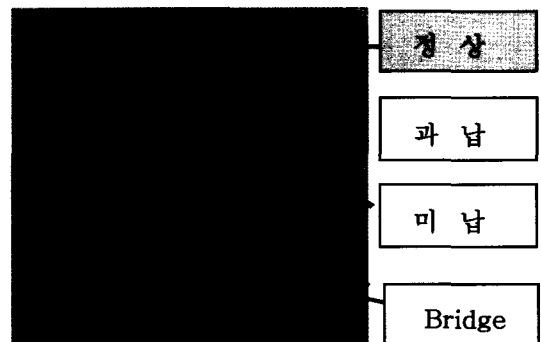


Fig. 8 X-ray inspection

잔재하는 보이드는 외부 스트레스와 응력집중으로 인해 발생하는 크랙과 직접적인 연관이 있으므로 가능한 한 보이드의 발생을 억제하는 것이 바람직하다. 보이드의 발생 부위는 크게 BGA측과 PCB측에 발생하는 보이드로 나눌 수 있으며 특히, BGA측과 PCB측의 패드면에 발생하는 보이드는 접합면적을 작아지게 함으로써 크랙 발생의 직접적인 원인이 되므로 주의를 요한다. 보이드의 발생은 리플로 온도조건을 조절하면 어느 정도 개선이 가능하다. 상세한 내용은 표면실장기술(2001.7/8호, 140-143)을 참조하기 바람이며 본 고에서는 보이드의 개선사례와 보이드의 분석방법에 대해서만 간략하게 기술하고자 한다.

일반적으로 온도프로파일은 크게 예열부, 본 가열부, 그리고 냉각부의 3단계로 나누어지며 각 단계별로 예열 온도 및 시간, 최고 가열온도, 융점이상의 가열시간 등에 대한 검증이 요구된다.

Fig. 9에 나타난 것은 예열온도 및 시간, 최고 가열 온도에 대한 검증을 행한 후 솔더융점 이상의 가열 시간을 10s단위로 변화시켜가며 (60~100s) 샘플을 제작하여 분석한 사례로 Reflow 시간에 따른 전체 보이드 발생율과 보이드 직경과의 관계를 나타낸다.

패키지측과 PCB측에 발생하는 전체 보이드는 리플로우 시간 80s에서 가장 적게 발생됨을 알 수 있으며, 그때의 보이드 직경의 산포 역시 가장 작음을 알 수 있다. 본 결과로부터 솔더볼 내부에 잔재하는 가스가 솔더볼 밖으로 탈출할 충분한 시간적 여유를 가지는 Reflow 시간은 80s정도가 최적임을 알 수 있다.

이러한 보이드의 분석은 Fig.10에 나타난 바와 같이 X-Ray검사에 의하여 2차원 또는 3차원적으로 분석이 가능하며 패키지의 단면을 금속현미경으로 분석하여도 보이드의 깊이와 직경에 대한 정보를 얻을 수 있다.

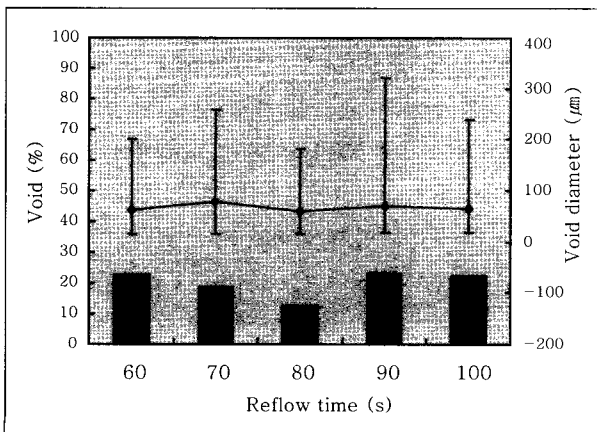


Fig. 9 Effect of reflow time on void

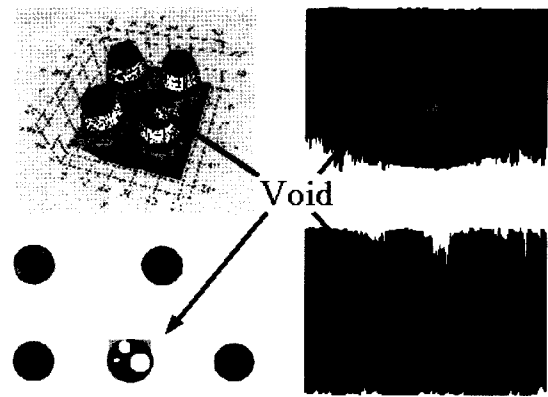


Fig. 10 Void inspection

3.2.4 휨 스트레스

PCB의 휨 발생의 원인은 보관관리 미흡으로 인한 흡습의 영향과 고온에서 장시간 가열함으로써 발생하는 열 영향이 대부분이며 PCB제조 공정에서 발생한 것이 실장 시에 재발하는 경우도 있으므로 사전에 PCB휨에 대하여 검토해 볼 필요가 있다.

설계적인 측면에서 BGA/CSP실장에 있어서 휨을 최소화하기 위해서는 패키지의 실장위치가 중요한 인자로 작용하게 되므로 PCB내에서 휨이 발생되기 어려운 장소에 패키지를 배치하는 것이 기본이다. 예를 들면 나사를 체결하는 체결부위, PCB의 코너부위나 중앙부위 등은 모두 패키지가 외부 스트레스를 받기 쉬운 장소이므로 이러한 위치에는 가능한 한 패키지의 배치를 피하는 것이 좋다. 또한 휨 스트레스에 가장 큰 영향을 미치는 열 영향을 배제하기 위해 패키지의 주위에는 큰 부품을 실장하지 말아야 한다.

Fig. 11에 나타난 바와 같이 휨 스트레스에 의하여 가장 큰 영향을 받는 인자는 솔더 볼의 높이이다. BGA측과 PCB측에 Fig. 11과 같이 휨이 발생되었을 경우 패키지의 중앙부와 외곽부는 각각 휨 스트레스에 의한 영향으로 높이차가 발생하게 된다. 높이차가 발생하게 되면 패키지의 중앙부에 위치한 솔더 볼은 압축을

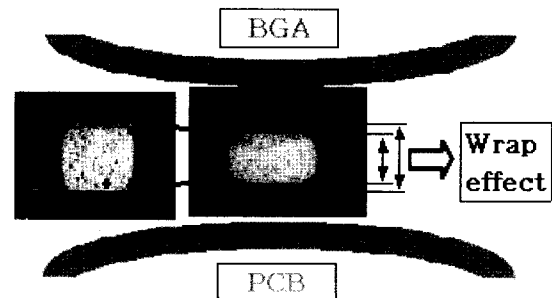


Fig. 11 Effect of warp stress

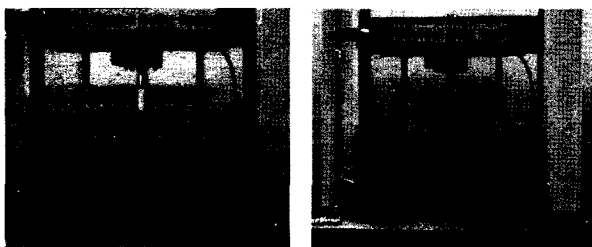
력을 받게 되고 외곽부에 위치한 솔더 볼은 인장응력을 받게 되어 이러한 부위에 외부응력이 작용하게 되면 크랙이 발생하게 된다. 솔더 볼의 높이에 의한 휨의 평가는 일반적이기는 하나 오차가 발생하는 경우도 있으므로 주의가 필요하다. 예를 들면 휨이 크면 솔더 볼의 높이차도 큰 것이 일반적이거나 그와 반대로 휨이 작용하는 경우도 있다.

3.2.5 접합부 박리강도

현장에서 가장 간편하게 솔더 접합부를 평가하기 위해서 일반적으로 행하는 시험법이 강제 박리 시험이다. 강제 박리 시험은 인위적인 힘을 가하여 패키지측과 PCB측에 접합된 솔더 볼을 강제로 박리시킨 후에 그 박리된 파면을 보고 솔더 볼의 접합성을 평가하는 방법이다. 일반적으로 박리 파면에 대한 평가는 패드부가 박리되면 양호한 접합이 이루어졌다고 판단하고 합금층과 솔더와의 계면부에서 박리되면 실장조건이 양호하지 않은 것으로 판단한다. 그러나 강제 박리 시험은 정확한 강도의 평가가 어렵고 강제적으로 박리시키므로 재현성이 없다는 단점이 있다. 이러한 단점을 보완하여 자체 개발한 장비를 Fig. 12에 나타낸다. 본 장비는 박리강도를 재현성 있게 평가할 수 있으며 특히 표면처리나 실장조건의 차이에 따른 패키지의 강도를 정확히 측정할 수 있다. 본 장비를 이용한 박리강도 평가 사례를 Fig. 13에 나타낸다. Fig. 9와 동일하게 솔더용접 이상의 가열 시간을 10s단위로 변화시켜가며 샘플을 제작하여 평가한 사례로 Reflow 시간 80s에서 박리강도가 최대임을 알 수 있다. 또한 본 장비는 휨량을 정량적으로 평가할 수 있다. 일정하중, 일정변위, 반복시험 등에 대한 데이터를 리얼타임으로 처리가능하며 추가 장비를 사용하면 휨이 발생할 경우에 PCB와 부품에 가해지는 응력값의 측정이 가능하다.

3.2.6 크랙 발생

크랙 발생의 원인은 BGA와 PCB측의 패드설계, 패드의 재료선정 및 표면처리 상태를 비롯하여 실장 시에



PCB의 휨 Test BGA의 박리강도 Test

Fig. 12 PCB Universal Testing Machine

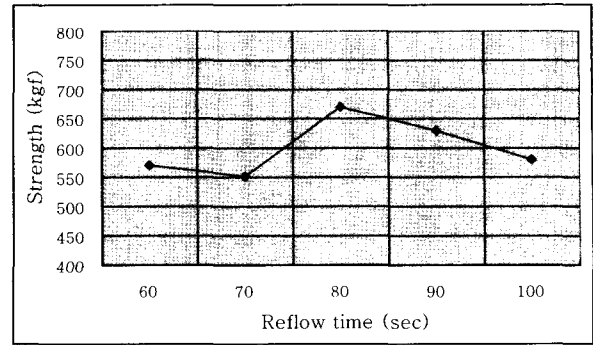


Fig. 13 Effect of reflow time on strength

발생되는 보이드, BGA나 PCB측에서 발생하는 휨, 실장 오차로 인한 결함, 그리고 실장 후에 조립공정이나 사용환경에서 받게 되는 외부 스트레스가 종합적으로 작용하여 발생하게 된다.

QFP와 같은 종래 리드형 패키지는 리드부에서 온도에 의한 열 스트레스, 휨, 외부 충격 등으로부터 IC를 보호해 준다. 그러나, BGA/CSP와 같은 볼 단자형 패키지의 경우에는 이러한 스트레스를 완화시켜주는 리드부가 없으며 더욱이 솔더의 접합면적이 작아지게 되므로 외부 스트레스에 대하여 상당히 취약하다. 따라서 패키지에 일단 미세한 크랙이라도 발생하게 되면 크랙은 상기와 같은 내부 결함들로 인해 점점 진전되게 되고 결국에는 패키지와 PCB와의 전기적 신호를 차단하여 제품을 사용불능의 상태로 만드는 치명적인 불량으로 발전하게 된다.

크랙 발생은 작업자의 단순한 부주의로 인하여 발생하는 경우도 많은데 일례로 패키지의 전기적 검사를 들 수 있다. BGA/CSP의 경우 내부 접합부에 대한 검사가 어렵기 때문에 전기적 검사를 행하는 것이 일반적이다. 전기적 검사 시에는 패키지 가까이에 설치된 테스트 핀에 Probe를 접촉시켜 검사하게 되는데 이때, PCB측에 과중한 로드가 걸리게 되면 PCB에 휨이 발생하게 되고 이로 인해 패키지에 실장된 솔더 접합부에 크랙이 발생하게 된다.

일반적으로 크랙 발생 부위를 분석한 결과 패키지측에 크랙이 발생하면 패키지 제조 메이커의 책임이며 PCB측에 크랙이 발생하면 PCB 제조 메이커측에, 그리고 솔더 볼에 크랙이 발생하면 실장상태가 불량인 것으로 판정한다. 너무나 당연한 이야기같이 느껴질지 모르겠지만 간단하면서도 어려운 것이 크랙의 발생 원인을 정확히 규명하는 것이다.

크랙의 분석방법은 파괴와 비파괴로 나누어 몇 가지 방법이 있으며 단면을 분석하는 방법이 가장 보편적이며 정확한 정보를 얻을 수 있다. 그러나 현장에서 신속

히 크랙 발생 여부를 확인하고자 할 경우에는 전기적 검사나 솔더 볼을 측면에서 관찰하는 측면 관찰용 스코프를 많이 사용한다.

또 다른 비파괴 분석방법으로 접속 저항치를 측정하여 평가하는 방법이 있으며, 이 방법은 열 충격이나 진동 등 여러 가지 신뢰성 시험을 병행하면서 리얼타임으로 솔더 볼의 크랙 여부를 확인할 수 있다는 장점을 가지고 있으나 특정 패키지에 한하여 사용이 가능하다는 제약이 받고 있다.

4. 맺 음 말

이상 BGA/CSP실장기술의 개요와 불량분석 방법에 관하여 간략하게 기술하였으나 미흡한 점이 많다고 사료된다. 제품의 품질에 대한 신뢰성은 동일한 최적조건 하에서 동일한 제품을 생산할 때만이 얻어질 수 있다. BGA/CSP 실장을 정확하게 이해하여 사용 환경에 맞는 분석 및 검사를 통한 공정표준화로 불량을 사전에 방지하는 것이 무엇보다도 중요하다.

이제는 디바이스, 패키지, 그리고 실장후의 접합성을 동시에 고려한 종합적인 분석을 행하지 않으면 패키지에

에 돌발적으로 발생하는 불량을 단시간에 해결하기 어렵다. 현장에서의 실무자에게 있어서는 불량에 대비한 신속한 해결책이 가장 급선무일 수도 있으나 제품의 신뢰성을 향상시키기 위해서는 지속적인 신뢰성 시험을 통한 사전 예방이 무엇보다 중요하다고 사료된다. 신뢰성시험은 장기간에 걸친 투자와 노력이 요구되므로 일반적으로 기피하는 경향이 있으나 장기적인 제품의 품질보증과 향후에 발생 될 불필요한 실패비용 등을 고려한다면 반드시 행해져야 할 일련의 과제라 할 수 있다. 또한 신뢰성 시험에서 얻은 데이터는 제품의 양/불량을 판단하기 위한 결과로서 이용하기 보다는 불량을 유발시키는 고장모드를 해석하기 위한 기초 데이터로 이용하여 향후에 발생될지도 모르는 문제점을 신속히 해결할 수 있는 예방책으로서 활용하여야 할 것이다.



- 김정관(金正官)
- 1965년생
- 삼성전자(주) CS경영센터 신뢰성연구소
- BGA/CSP, Pb-free, Optical packaging
- e-mail: soldking@samsung.co.kr