

## 요 약

최근 고성능/고집적 RF 소자 및 시스템들의 경박 단소화 추세에 따라 RF 무선 통신 분야에도 초소형 미세 가공 기술인 MEMS 기술이 크게 주목받고 있다. 이에 본 고에서는 RF 부품 및 시스템을 MEMS 기술로서 실장하는 RF MEMS 패키지 기술에 대하여 간단히 살펴보았다. 우선, 실리콘 기반의 MEMS 패키지가 우수한 열 전달 특성과 저 손실의 고주파 특성으로 인해 RF 시스템의 실장에 매우 적합함을 확인하였다. 또한, MEMS 기술을 이용함으로써 RF 회로와 패키지 제작 공정이 동시에 이루어질 수 있도록 하는 일괄처리공정에 대하여 소개하였다.

## I. 서 론

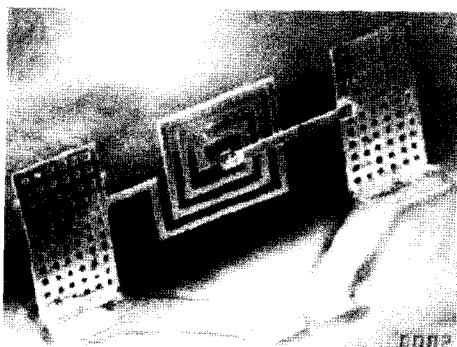
불과 50여년전, 실리콘 혁명이라 불리어지는 트랜지스터(transistor)의 개발은 전 세계의 모든 생활 환경을 급속도로 변화시켜왔다. 특히 반도체 산업은 성장 속도가 지수 함수적으로 증가하였으며, 이와 같은 효과로 고성능의 다기능 시스템들이 더욱 값싸고 작아지게 되었다. 그러나 기존의 반도체 집적 기술만으로는 고성능/다기능 시스템들의 경박단소화에 그 한계성을 지니고 있었으며, 이러한 한계성을 극복하기 위한 새로운 핵심 기술로 등장하게 된 것이 MEMS(Micro Electro Mechanical Systems) 기술이다<sup>[1]</sup>. 1970년대 후반부터 소개된 이 MEMS 기술은 기본적으로 반도체 공정 기술에 근간을 두고 있으며, 현재에는 기계/자동차 분야를 비롯하여 군

수, 의료분야에까지 그 적용범위가 점점 확대되고 있는 실정이다<sup>[2]</sup>. 더욱이 수년 전부터는 세계적으로 관심이 집중되고 있는 초고주파 및 밀리미터파 대역용 무선 통신 시스템 개발에까지 이용되어지고 있으며, 이를 소위 RF(Radio Frequency) MEMS 기술이라 일컫는다<sup>[3]~[6]</sup>.

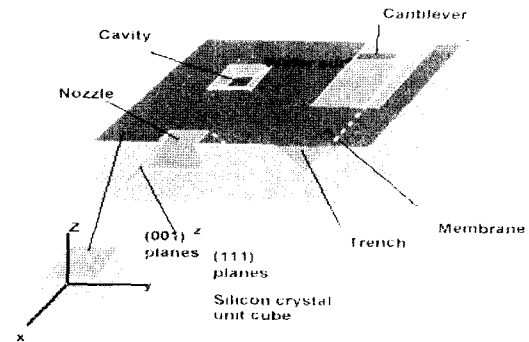
최근 RF MEMS 기술은 저 전력용 고성능/다기능 RF 소자 및 시스템의 소형화뿐만 아니라, 일괄처리 공정(batch fabrication)을 통한 대량생산까지도 가능하게 할 수 있는 기술로 주목받고 있다. 이와 더불어 미래의 단일 칩 무선통신을 위한 SOC(System on a Chip)를 구현할 수 있는 핵심 기술로 기대되고 있다. 그러나 현 단계의 RF MEMS 기술 수준은 공정개발 및 단일 부품개발 정도이고, 현재까지 연구된 대표적인 RF 부품들도 스위치, 가변 캐패시터, 고품질 인덕터, 위상 천이기, 여파기 등이 대부분이다<sup>[7]~[11]</sup>. 따라서 개발된 RF 부품들과 회로들의 단일화 및 집적화를 통한 One-chip 시스템 설계 기술개발이 해결해야 할 과제로 여전히 남아있다. 또한 RF MEMS 부품 및 시스템들은 외부 환경에 민감하기 때문에 패키징이 필수적이며, 이는 시스템 가격상승의 큰 요인이 된다. 이처럼 초고주파용 회로에 있어 패키지는 외부 환경으로부터 내부 회로를 보호함과 동시에 시스템들 사이의 전기적, 열적 통로로써의 기능을 한다<sup>[12]</sup>. 이와 같은 중요한 기능에도 불구하고 패키지 개발은 시스템 개발과는 별개로 여겨졌으며, 그 결과 패키지 성능에 의해 시스템 전체의 성능을 저하시키는 결과를 초래하였다<sup>[13]</sup>. 따라서 RF MEMS 소자 및 시스템의 개발과 함께 병행되어야

할 중요한 과제가 시스템에 적합한 고성능/저가격의 패키지 개발이라 할 수 있다.

현재 초고주파 및 밀리미터파 대역 시스템 패키지로써는 세라믹이 주로 사용되어지고 있으며, LTCC(Low Temperature Co-fired Ceramic) 공정을 이용하여 제작되었다. 세라믹 패키지는 급전선로의 고주파 전송특성이 우수하다는 장점을 가지고 있으나, 가공이 복잡하고 공정 가격이 높을 뿐만 아니라 재료자체의 열 전도율이 매우 낮다는 단점을 지니고 있다. 반면 AlN(Aluminum Nitride)는 비교적 열 전도율이 좋은 장점이 있으나, 재료의 표면이 고르지 못함으로써 고주파 손실이 크다는 단점을 가지고 있다<sup>[14]</sup>. 이 외의 해결책으로써 최근에 제안된 방법이 바로 실리콘을 이용한 RF MEMS 패키지 기술이다<sup>[14]·[18]</sup>. 이 RF MEMS 패키지 기술이란 한마디로 [그림 1]과 같은 RF 소자 및 시스템들을 [그림 2]와 같은 MEMS 기술을 사용하여 패키징하는 일련의 과정이라 할 수 있다. 제안된 실리콘 MEMS 패키지는 HRS(High Resistivity Silicon : 4~7k  $\Omega \cdot \text{cm}$ ) 기판을 사용함으로써 기존의 MEMS공정을 통한 정확한 미세 가공이 쉽고 열 전도율도 우수하다<sup>[14]·[19]</sup>. 또한 HRS 기판은 GaAs와 비견할만한 손실특성을 가지면서 가격이 저렴하다는 장점을 지니고 있다<sup>[20]</sup>. 따



[그림 1] RF MEMS 기술을 이용한 고품질 3-turn 나선형 인덕터(from Imperial College)

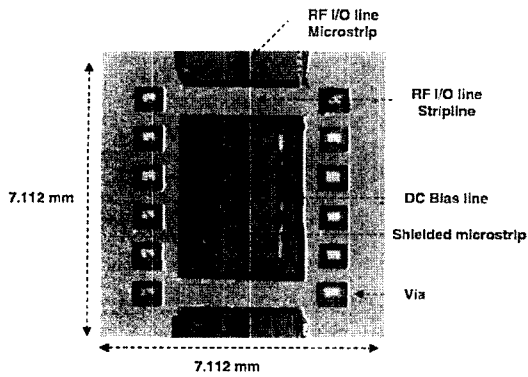


[그림 2] 실리콘 MEMS 패키지를 위한 bulk 미세 가공의 예

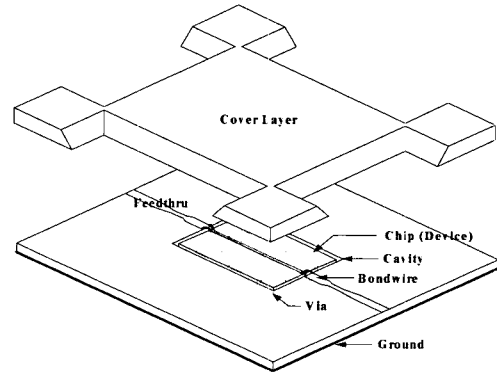
라서 실리콘 MEMS 패키지 기술은 고성능/저가격의 초고주파 및 밀리미터파 대역 시스템 패키징에 매우 적합한 기술이라 할 수 있다. 본 고에서는 실리콘을 이용한 RF MEMS 패키지 기술과 MEMS 패키지의 응용에 대하여 간략히 살펴보고자 한다. [그림 1]은 MEMS 기술을 이용하여 수직으로 세운 나선형 인덕터를 나타내고 있으며, [그림 2]는 MEMS 패키지 제작을 위한 실리콘 가공 예를 도시하고 있다.

## II. RF MEMS Package

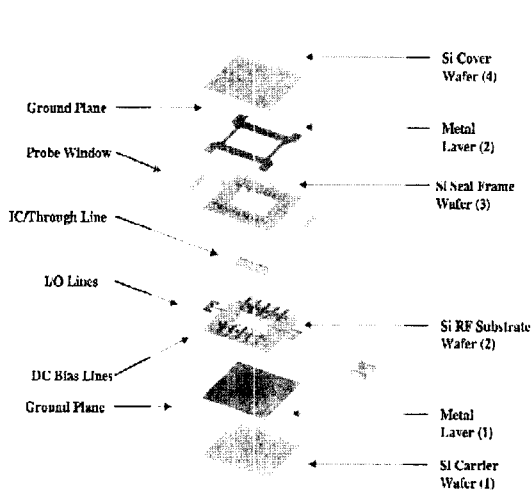
앞서 서론에서 언급한 것처럼, RF MEMS 패키지 기술이란 RF 시스템을 MEMS 기술을 사용하여 실장하는 일련의 과정이라 할 수 있다. 따라서 RF MEMS 패키지 기술개발을 위한 1차적인 과제는 RF 시스템 실장을 위한 MEMS 패키지 자체의 개발이라 할 수 있다. 본 장에서는 최근에 연구된 MEMS 패키지의 구조, 공정 및 고주파 특성을 간단히 소개하고자 한다. [그림 3]은 최근에 처음으로 제안된 실리콘 RF MEMS 패키지를 도시하고 있으며, [그림 4]는 제작된 패키지의 각 층별 이름과 기능을 나타내고 있다<sup>[14]</sup>. 그림에서 나타나 있는 것처럼 제작된



[그림 3] 실제 제작된 실리콘 MEMS 패키지(from University of Michigan at Ann Arbor)



[그림 5] 새로운 실리콘 MEMS 패키지 구조

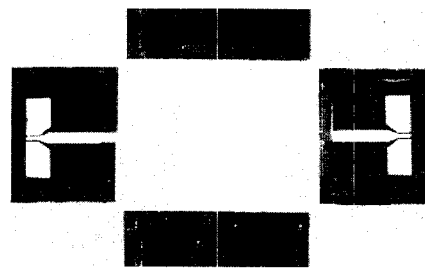


[그림 4] 그림 3에 도시한 패키지의 각 층별 기능

패키지는 총 4장의 실리콘웨이퍼와 2개의 금속 층을 가지고 있다.

이와 같은 패키지 구조의 경우에는 많은 웨이퍼를 사용함으로써 그 제작 공정이 다소 복잡하고 공정 가격도 상승하게 된다. 이에 본 고에서는 두 장의 HRS 기판만을 사용하는 간단하면서도 새로운 구조의 실리콘 MEMS 패키지를 소개하고자 한다.

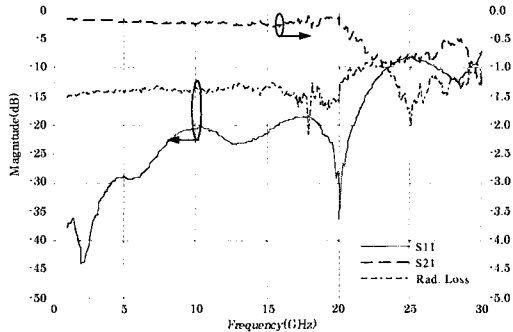
[그림 5]는 소개하고자 하는 MEMS 패키지의 구조이고, [그림 6]은 실제 제작된 패키지의 사진이다.



[그림 6] 제작된 실리콘 MEMS 패키지 사진

구조를 간단히 설명하자면, 두 장의 기판 중에서 위 기판은 패키지의 cover로써 외부와 내부 회로를 차단하고 에칭(etching)을 하여 패키지 급전부와 전원부를 인가할 수 있는 seal frame의 역할을 하도록 설계되었다. 또한 아래 기판은 RF 부품 또는 MMIC (Monolithic Microwave Integrated Circuit)와 같은 칩을 실장하고 본딩(bonding)할 수 있도록 내부에 캐비티(cavity)를 형성하였다. 이때 캐비티의 크기는 3 mm×4 mm이고 패키지 전체는 7 mm×8 mm의 크기를 갖도록 설계되었다.

이렇게 제작된 패키지의 내부에 [그림 3]에서 보여지는 것과 같은 마이크로스트립 Thru-line을 삽입하였고, On-wafer probing으로 패키지 특성을 측정하였다. 측정된 결과로부터 CPW(Coplanar Wave-



[그림 7] 그림 6 패키지의 고주파 특성

guide)대 마이크로스트립 전이 부분의 특성만을 De-embedding 하였으며, 그 결과를 [그림 7]에 나타내었다. 20 GHz 이상 영역에서 De-embedding에 작은 오차가 포함되어 있기는 하지만 30 GHz까지 전체적으로 우수한 패키지 특성을 나타내고 있다. 일반적으로 패키지의 크기나 전체적인 구조는 실장될 시스템의 용도와 크기에 따라 달라지게 되며, 따라서 패키지 제작 공정의 방법과 순서도 달라지게 된다.

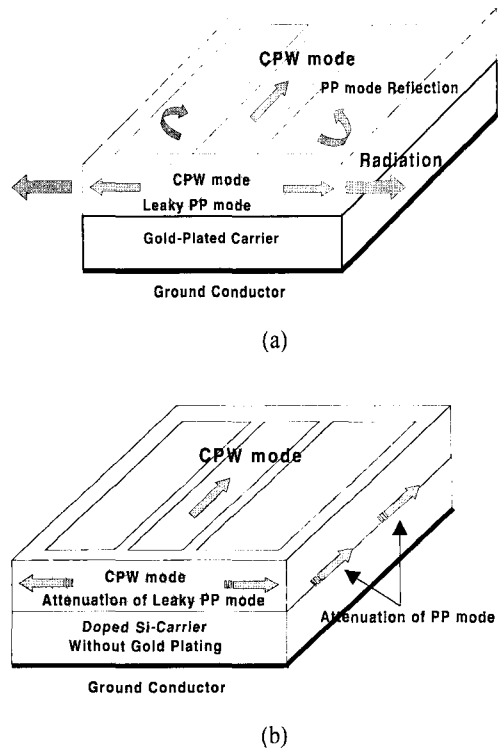
지금까지는 LTCC 공정을 사용하는 일반 세라믹 패키지와 같이 개별 MMIC 칩을 실장하기 위한 MEMS 패키지의 구조와 공정을 간략히 나타내었다. 그러나 실제 MEMS 패키지 기술의 가장 주요한 장점중의 하나는 일괄처리공정으로 패키지된 시스템을 생산할 수 있다는 것이다<sup>[14],[21],[22]</sup>. 즉 패키지와 실장 될 내부 시스템을 각각 따로 제작하여 후에 접합시키는 것이 아니라, 시스템과 패키지 제작 공정이 함께 이루어짐으로써 하나의 패키지된 시스템을 생산할 수 있게 된다. 다음 장에서 이러한 RF MEMS 패키지 기술의 응용 예를 간단히 살펴볼도록 하겠다.

### III. RF MEMS 패키지의 응용기술

#### 3-1 단일 MMIC 칩을 위한 패키지 응용

이번 장에서는 RF MEMS 패키지의 응용 예를 몇 가지 살펴보고자 한다. 우선 앞 장에서 소개된 새로운 실리콘 MEMS 패키지 기술을 응용한 밀리미터파 대역 MMIC의 패키징에 대하여 서술하고자 한다.

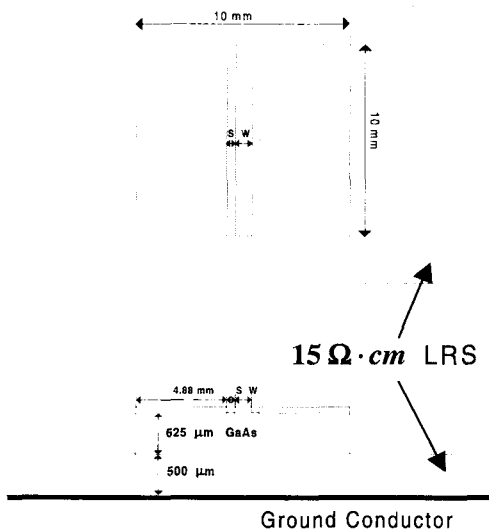
최근에는 flip-chip과의 호환성이 우수하고 웨이퍼 thinning을 위한 추가적인 후면공정(backside processing)이 필요 없는 CPW기반의 마이크로파 및 밀리미터파 집적회로 소자 개발이 증가하고 있는 추세이다<sup>[23]</sup>. 또한 앞서 언급한 것처럼 실리콘 기반의 MEMS 패키지가 고성능/저가격의 초고주파 및 밀리미터파 회로 패키지에 매우 적합하다는 것을 확인하였다. 이러한 관점에서, CPW MMIC의 MEMS 패키징은 고성능/저가격 소자 구현을 위한



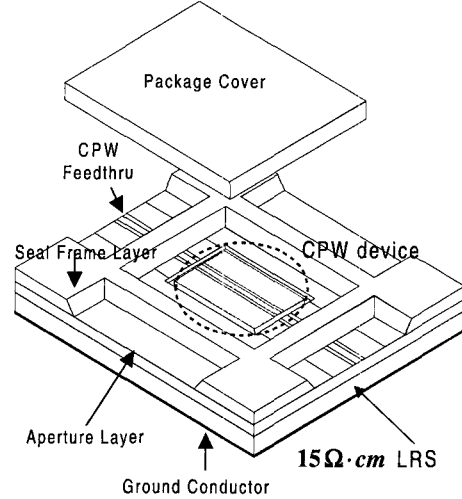
[그림 8] (a) CPW 소자의 기생현상, (b) 해결방법에 대한 개념도

이상적인 조합이라 할 수 있다. 그러나 CPW MMIC는 패키징시 누설전자파의 공진에 의한 방사현상과 같은 기생성분들이 성능을 저하시킬 수 있다는 문제점을 안고 있다<sup>[24],[25]</sup>. [그림 8](a)는 이와 같은 현상에 대한 개념을 도시하고 있으며, (b)는 이에 대한 해결방법을 나타내고 있다. [그림 8](a)는 CPW 소자의 후면에 바로 접지 캐리어(carrier)가 놓여있는 상태이고, (b)는 CPW 소자의 후면과 접지면 사이에 도핑(doping)된 실리콘 층을 삽입한 형태이다. 삽입된 실리콘 층은  $15\ \Omega \cdot \text{cm}$ 로 도핑되어 있으며, 이러한 실리콘 층의 손실특성을 이용하여 누설 전자파의 공진을 억제시킬 수가 있다<sup>[26]</sup>. [그림 9]는 실제 On-wafer probing 측정을 위하여 제작된 DUT (Device Under Test)를 도시하고 있다.

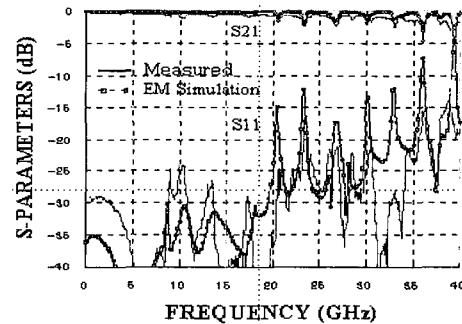
본 고에서는 이러한 원리로부터 [그림 5]에서 보여진 MEMS 패키지에 도핑된 실리콘 층을 추가로 삽입한 새로운 MEMS 패키지를 소개하고자 한다. [그림 10]은 도핑된 실리콘 층이 삽입된 MEMS 패키지를 나타내고 있다. 이때 커버 층과 seal frame 층은 [그림 5]에서 나타난 것처럼 하나의 웨이퍼로 가



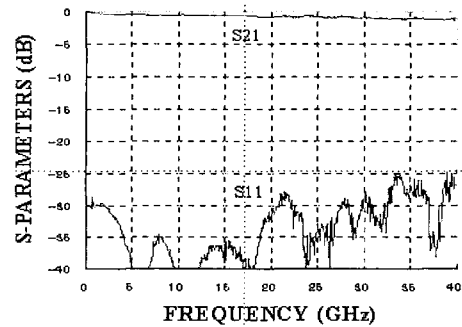
[그림 9] 제작된 CPW 구조



[그림 10]  $15\ \Omega \cdot \text{cm}$ 의 실리콘 손실층이 추가된 MEMS 패키지



(a)



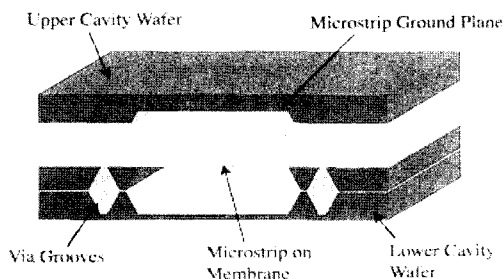
(b)

[그림 11] (a) 실리콘 손실 층이 없는 경우, (b) 손실 층이 있는 경우에 대한 CPW의 측정결과

공할 수 있으며, 따라서 3장의 실리콘웨이퍼로 제작될 수 있다. 패키지 커버 층과 seal frame 층 그리고 aperture 층은 HRS를 사용하며, 추가된 손실 층은 LRS(Low Resistivity Silicon)을 사용하게 된다. 또한 [그림 11]은 손실 층의 효과를 확인하기 위해 DUT(그림 9)를 측정 한 결과이다. [그림 11](a)는 손실 층이 없는 경우이고, (b)는 손실 층이 삽입되어 있는 경우이다. 결과적으로 실리콘 MEMS 패키지를 응용하여 회로의 성능을 저하시키지 않으면서 고성능/저가격의 시스템을 구축할 수 있다는 것을 확인하였다. 즉 새로이 소개되는 MEMS 패키지를 사용함으로써 고성능의 CPW MMIC소자와 저가 MEMS 패키지의 이상적인 조합을 가능하게 할 수 있다.

### 3-2 복합 회로의 단일 패키지화 기술

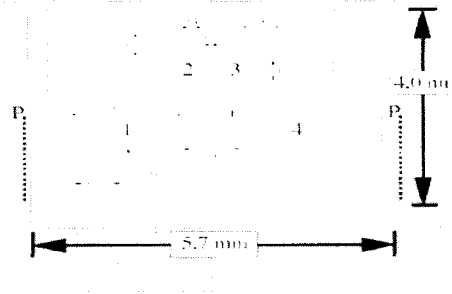
지금까지 소개된 MEMS 패키지는 개별 제작된 MMIC 칩이나 소자들을 실장하기 위한 것이라고 볼 수 있으며, 그러한 패키지의 응용 예에 대해서 나타내었다. 그러나 앞서 언급한 것처럼, MEMS 기술을 이용한 패키지 제작의 가장 큰 장점은 일괄처리공정이 가능하다는 것이다. 이는 회로의 제작과 패키징이 동시에 이루어진다는 것을 의미하며, 이렇게 제작된 회로를 '자체 실장된 회로(self-packaged circuits)' 또는 '초소형 실장된 회로(micropackaged



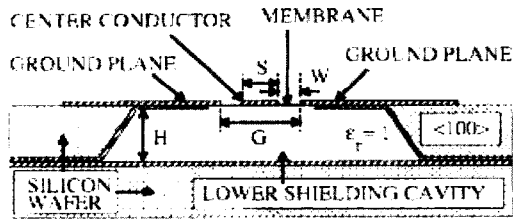
[그림 12] 자체 실장된(self-packaged) 마이크로스트립 구조

circuits)'라 한다<sup>[7], [9], [18]</sup>. [그림 12]는 이처럼 자체 실장된 회로의 간단한 예로써 저 손실 마이크로스트립 전송선로의 구조를 도시하고 있다. 그림에서 알 수 있는 것처럼 3장의 실리콘웨이퍼를 사용하여 전송선로의 구현과 이의 실장이 동시에 이루어짐을 확인할 수 있다.

이러한 개념은 1990년대 초에 이미 소개되었으며, 유전체 손실과 분산효과(dispersion)가 거의 없는 상태로 매우 광대역의 높은 주파수까지 TEM(Transverse Electromagnetic)파 전송이 가능하다는 큰 장점을 지니고 있다<sup>[9]</sup>. 더구나 [그림 12]에서 보여지는 것처럼 회로의 위/아래로 모두 차폐(shielding)가 가능하기 때문에 밀리미터파 대역의 인접한 평면 회로들 사이에서 특히 문제가 되는 혼신(cross-talk)현상도 최소화 할 수 있다. 또한 차폐된 패키지의 크기가 매우 작기 때문에 패키지 캐비티에 의한 공진현상을 효과적으로 억제할 수 있다<sup>[18]</sup>. 이와 같은 많은 장점들로 인해 최근에는 MEMS 기술을 이용하여 자체 실장된 공진기, 여파기, 커플러, 위상 천이기 등이 연구되고 제작되어지고 있다. 이 중의 한 예로, [그림 13]은 자체 실장된 60 GHz 대역 4-pole 대역 통과 여파기의 내부 구조를 나타내고



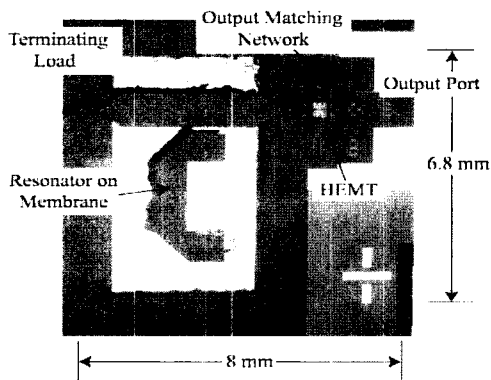
[그림 13] 자체 실장된(self-packaged) 60 GHz 4-pole 대역 통과 여파기 구조(from University of Michigan at Ann Arbor)



[그림 14] 그림 13의 CPW 급전선로 구조

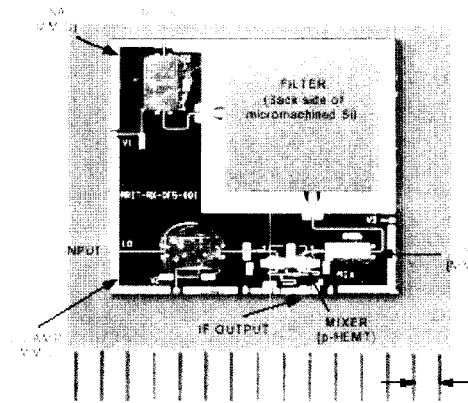
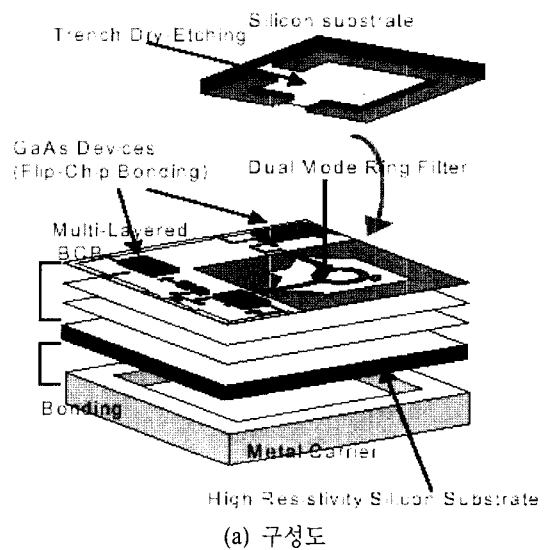
있다<sup>17)</sup>. 캐비티 내부의 급전선로와 각 공진기들은 모두 박막(membrane)위에 제작되어 있으므로 유전체 손실이 거의 없다. 따라서 설계된 여파기는 60 GHz의 높은 주파수 대역임에도 불구하고, 높은 품질도(quality factor)와 우수한 삽입손실 특성을 나타내게 된다. [그림 14]는 여파기(그림 13)의 급전선로 구조를 나타내고 있다.

현재에는 MEMS 기술을 이용하여, 이러한 RF 수동 회로의 실장 기술에서 더 나아가 능동회로까지도 함께 실장함으로써 하나의 시스템을 하나의 작은 패키지에 실장하기 위한 기술 개발이 진행되고 있다<sup>27)</sup>. [그림 15]는 이 같은 기술의 한 예라 할 수 있다. 더욱이 다층 BCB(benzocyclobutene)기판 위에

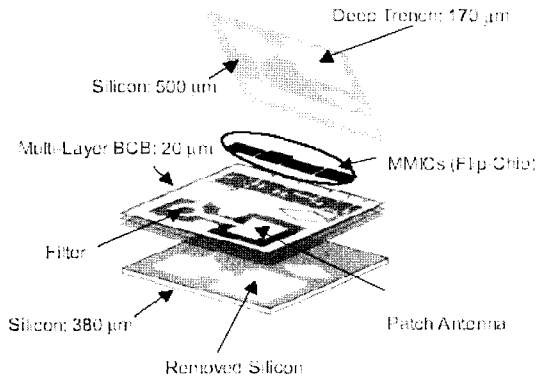


[그림 15] MEMS 기술을 이용하여 자체 실장된 20 GHz 대역 발진기 구조(from University of Michigan at Ann Arbor)

제작된 밀리미터파 집적회로를 MEMS 기술을 이용하여 실장한 연구 결과도 발표되어졌다<sup>22)</sup>. 또한, 능동 회로에 비해서 상대적으로 크기가 큰 안테나 혹은 필터들도 하나의 패키지에 실장할 수 있는 구조도 제안되었다<sup>22)</sup>. [그림 16]은 MEMS를 이용한 3차원 밀리미터파 집적회로의 구성도와 사진을 나타내고 있으며, [그림 17]은 [그림 16]의 구조를 하나의



[그림 16] MEMS 기술을 이용한 3차원 밀리미터파 집적회로(from Matsushita at Tokyo)



[그림 17] 그림 16 구조의 단일 패키지화를 위한 구성도(from Matsushita at Tokyo)

패키지에 실장하기 위한 구성도를 나타내고 있다. 그러나 MEMS 패키징 공정시 다양한 회로 및 부품들의 손상을 최소화할 수 있는 기술 개발도 함께 이루어져야 하며, 현재 부분적으로 진행 중에 있다<sup>[28]</sup>.

결국, 앞으로 하나의 실장된 시스템은 매우 작아지게 될 것이며, 이는 시스템의 소형화, 경량화라는 시대적 요구에 적합하다고 할 수 있다. 더 나아가 시스템 전체 가격의 50 % 이상을 차지하면서 성능을 저하시켰던 패키지가 고성능의 저가 패키지로 교체되어질 것이다. 따라서, 이러한 상황을 가능하게 만드는데 RF MEMS 패키지 기술이 주도적인 역할을 할 것으로 예상된다.

#### IV. 결 론

본 고에서는 초소형 미세 가공 기술인 MEMS 기술을 이용한 RF 회로의 실장 기술에 대하여 살펴보았다. 패키지 재료자체의 열 전달 특성, 고주파 손실 특성, 가공성 그리고 공정 가격 등을 비교하였을 때 HRS 기반의 MEMS 패키지가 기존의 LTCC공정의 세라믹 패키지에 비해 RF 회로 패키징에 더욱 적합함을 확인하였다. 또한, 본 고에서 새로이 소개된

MEMS 패키지의 구조에 실리콘 손실 층을 삽입함으로써 CPW MMIC의 실장시 발생할 수 있는 기생 공진현상을 효과적으로 제거할 수 있음을 확인하였다. 특히, MEMS 기술의 가장 큰 장점인 일괄처리 공정을 사용하여 제작된 '자체 실장된 회로(self-packaged circuits)'들의 몇 가지 예를 살펴보았으며, 실리콘 기반 패키지의 이러한 일괄처리공정은 공정 가격과 시스템 전체의 크기를 효과적으로 감소시킬 수 있음을 확인하였다. 따라서 최근의 고성능/고집적 RF 회로들의 경박단소화를 실현하기 위한 신기술로서 RF MEMS 패키지 기술이 주도적인 역할을 할 것으로 예상된다.

#### 참고문헌

- [1] Ljubisa Ristic and Mahesh Shah, "Trends in MEMS Technology", *WESCON*, pp. 64-72, 1996.
- [2] P. Dario, M. C. Carrozza, A. Benvenuto, and A. Menciassi, "Micro-systems in Biomedical Applications", *J. Micromech. Micro. Eng.*, pp. 235-244, 2000.
- [3] Linda P. B. Katehi, James F. Harvey, and Elliott Brown, "MEMS and Si Micromachined Circuits for High-frequency Applications", *IEEE Trans. Microwave Theory and Techniques*, vol. 50, no. 3, pp. 858-866, Mar. 2002.
- [4] Kenneth D. Cornett, "A Wireless R&D Perspective on RF/IF Passives Integration", *Bipolar/BiCMOS Circuits and Technology Meeting*, pp. 187-190, 2000.
- [5] P. B. Londy, D. Cros, P. G. Uillon, R. Rey, P. Charvet, B. Diem, C. Zanchi, and J. B. Quoirin, "Low Voltage High Isolation MEMS Switches", *IEEE Topical Meeting on Silicon Monolithic*



- 
- Integrated Circuits in RF Systems*, pp. 47-49, 2001.
- [6] Y. K Park, H. W Park, D. J Lee, J. H Park, I. S Song, C. W Kim, C. M Song, Y. H Lee, C. J Kim, and B. K Ju, "A Novel Low-loss Wafer Level Packaging of the RF MEMS Devices", *15th IEEE International Conference on Micro Electro Mechanical Systems*, pp. 681-684, 2001.
- [7] Pierre Blondy, Andrew R. Brown, Dominique Cros, and Gabriel M. Rebeiz, "Low-loss Micromachined Filters for Millimeter-wave Communication Systems", *IEEE Trans. Microwave Theory and Techniques*, vol. 46, no. 12, pp. 2283-2288, Dec. 1998.
- [8] Qun Wu Bumman Kim, "MEMS Technology Moves Increasingly Toward Microwave Applications", *Microwave&RF*, pp. 97-104, July 2001.
- [9] Thomas M. Weller, Linda P. B. Katehi, and Gabriel M. Rebeiz, "High Performance Microshield Line Components", *IEEE Trans. Microwave Theory and Techniques*, vol. 43, no. 3, pp. 534-543, Mar. 1995.
- [10] B. Pillans, S. Eshelman, A. Malczewski, J. Ehmke, and C. Goldsmith, "Ka-band RF MEMS Phase Shifters for Phased Array Applications", *IEEE Radio Frequency Integrated Circuits (RFIC) Symposium*, pp. 195-199, 2000.
- [11] Alexandros Margomenos, Dimitrios Peroulis, James P. Becker, and Linda P. B. Katehi, "Silicon Micromachined Interconnects for On-wafer Packaging of MEMS Devices", *IEEE Topical Meeting on Silicon Monolithic Integrated Circuits in RF Systems*, pp. 33-36, 2001.
- [12] D. S. Wein, "Advanced Ceramic Packaging for Microwave and Millimeter Wave Applications", *IEEE Trans. Antennas Propagation*, vol. 43, pp. 940-948, Sep. 1995.
- [13] Y. C. Shih, K. Kasel and L. Fong et. al, "A High Performance Quartz Package for Millimeter-wave Applications", *IEEE MTT-S Int. Symp. Dig.*, pp. 1063-1066, 1991.
- [14] Rashaunda M. Henderson, and Linda P. B. Katehi, "Silicon-based Micromachined Packages for High-frequency Applications", *IEEE Trans. Microwave Theory and Techniques*, vol. 47, no. 8, pp. 1563-1569, Aug. 1999.
- [15] Herbert Reichl and Volker Grosser, "Overview and Development Trends in the Field of MEMS Packaging", *14th IEEE International Conference on Micro Electro Mechanical Systems*, pp. 1-5, 2001.
- [16] C. B. O'Neal, A. P. Malshe, S. B. Singh, W. D. Brown, and W. P. Eaton, "Challenges in the packaging of MEMS", *International Symposium on Advanced Packaging Materials: Processes*, pp. 41-47, 1999.
- [17] Sung-Jin Kim, Young-Soo Kwon, and Hai-Young Lee, "Silicon MEMS Packages for Coplanar MMICs", *Asia-Pacific Microwave Conference*, pp. 664-667, 2000.
- [18] Rhonda Franklin Drayton, and Linda P. B. Katehi, "Development of Self-packaged High Frequency Circuits Using Micromachining Techniques", *IEEE Trans. Microwave Theory and Techniques*, vol. 43, no. 9, pp. 2073-2080, Sep. 1995.
- [19] Martin I. Herman, Karen A. Lee, Elzbieta A. Kolawa, Lynn E. Lowry, and Ann N. Tulintseff, "Novel Techniques for Millimeter-

- 
- wave Packages", *IEEE Trans. Microwave Theory and Techniques*, vol. 43, no. 7, pp. 1516-1523, July 1995.
- [20] A. C. Reyes, S. M. El-Ghazaly, and S. Dorn et. al, "Silicon As A Microwave Substrate", *IEEE MTT-S Int. Symp. Dig.*, pp. 1759-1762, 1994.
- [21] Rajeshuni Ramesham and Reza Ghaffarian, "Challenges in Interconnection and Packaging of Microelectromechanical Systems(MEMS)", *50th IEEE Electronic Components & Technology Conference*, pp. 666-675, 2000.
- [22] K. Takahashi, U. Sangawa, S. Fujita, M. Matsuo, T. Urabe, H. Ogura, and H. Yabuki, "Packaging Using Microelectromechanical Technologies and Planar Components", *IEEE Trans. Microwave Theory and Techniques*, vol. 49, no. 11, pp. 2099-2104, Nov. 2001.
- [23] T. Hirose, K. Makiyama, K. Ono, T. M. Shimura, S. Aoki, Y. Ohashi, Yokokawa, and Y. Watanabe, "A Flip-chip MMIC Design with Coplanar Waveguide and Transmission Line in the W-band", *IEEE Trans. Microwave Theory and Techniques*, vol. MTT-46, pp. 2276-2281, Dec. 1998.
- [24] C. C. Tien, C. C. Tzuang, S. T. Peung, C. C. Tien, C. C. Chang, and J. W. Huang, "Transmission Characteristics of Finite-width Conductor-backed Coplanar Waveguide", *IEEE Trans. Microwave Theory and Techniques*, vol. 41, pp. 1616-1624, Sep. 1993.
- [25] W. H. Haydl, "Resonance Phenomena and Power Loss in Conductor-backed Coplanar Structures", *IEEE Microwave and Guided Wave Letters*, vol. 20, no. 12, pp. 514-516, Dec. 2000.
- [26] S.-J. Kim, H.-S. Yoon, and H.-Y. Lee, "Suppression of Leakage Resonance in Coplanar MMIC Packages Using a Si Sub-Mount Layer", *IEEE Trans. Microwave Theory and Techniques*, vol. 48, pp. 2664-2669, Dec. 2000.
- [27] K. Takahashi, H. Ogura, and M. Sagawa, "Miniaturized Millimeter-wave Hybrid IC Technology Using Non-photosensitive Multilayered BCB Thin Films and Stud Bump Bonding", *IEICE Trans. Electron.*, vol. E82-C, no. 11, pp. 2029-2037, 1999.
- [28] Liwei Lin, "MEMS Post-packaging by Localized Heating and Bonding", *IEEE Trans. Advanced Packaging*, vol. 23, no. 4, pp. 608-616, Nov. 2000.

= 필자소개 =

김진양



1999년: 아주대학교 전자공학부 (공학사)  
2001년: 아주대학교 전자공학부 대학원  
(공학석사)

2001년~현재: 아주대학교 전자공학부  
대학원 박사과정 재학

[주 관심분야] 밀리미터파용 수동소자의  
최적화 기법, 밀리미터파 회로 모듈링

및 패키징 기법, MEMS 패키지 설계

이해영



1980년: 아주대학교 전자공학과 (공학사)  
1980년~1982년: 한국과학기술원 전기 및  
전자공학과 (공학석사)

1987년~1989년: Dept. of E.E Univ. of  
Texas at Austin (공학박사)

1990년~1992년: 금성중앙연구소(현 LG  
전자기술원) 책임연구원

1992년~현재: 아주대학교 전자공학부 교수

[주 관심분야] 밀리미터파 회로 모듈링 및 MEMS 패키징 기  
법, RFIC 및 MMIC 최적 설계, EMI/EMC를 고려한 초고  
속 PCB설계 기법