

다층 신경망에 의한 I-PD 제어계의 구성

Construction of the I-PD Control System by Multilayer Neural Network

고태언*

Tae-Eon Ko

요 약

많은 제어기법들이 이산시간영역제어계에서 제어성능을 개선하기 위해서 제안되고 있다. 이 제어기법들을 이용한 제어계에서 계의 응답특성은 제어기의 이득에 관계한다. 특히 외란이나 부하변동에 의해서 계의 응답이 변할 때 제어기의 이득을 재조정할 필요가 있다.

본 논문에서는 다층 신경망으로 I-PD제어기와 전치보상기를 설계하였다. I-PD제어기와 전치보상기의 이득이 자동적으로 역전파 알고리즘에 의해서 조정되도록 하였다. 제어계의 응답이 어떤 조건에 의해서 변할 때 I-PD제어기와 전치보상기의 이득들이 역전파 알고리즘에 의해서 자동적으로 조정되게 하였다. 이 I-PD제어기법을 지류 서보 전동기를 구동원으로 하는 위치제어계에 적용하여 제어기의 제어성능을 실험 결과로 타당성을 확인하였다.

Abstract

Many control techniques have been proposed in order to improve the control performance in discrete-time domain control system. In control system using these techniques, the response-characteristic of system is dependent on the gains of the controller. Specially, There is a need to readjust the gain of controller when the response of system is changed by disturbance or load fluctuation.

In this paper, I-PD controller and pre-compensator are designed by multilayer neural network. The gains of I-PD controller and pre-compensator are adjusted automatically by back propagation algorithm when the response characteristic of system is changed under a condition. Applying this control technique to the position control system using a DC servo motor as a driver, the control performance of controller is verified by the results of experiment.

I. 서 론

고전제어기법인 PID제어기나 I-PD제어기는 산업현장에서 여러 잇점 때문에 많이 이용되고 있다.^{[1]-[2]} 그러나 PID제어기나 I-PD제어계에서 계의 동작 특성은 제어기의 이득에 관계하므로 제어계에 알맞게 이득을 조정할 필요가 있다. 특히 외란이나 부하변동에 의한 계응답 변동시 제어기의 이득을 재조정해야 하며 여기에 대해서 신경망을 이용하여 학습제어를 하는 연구들이 많이 보고되고있다.^{[3]-[4]} 이 신경망 학습 제어에서 목표 신호와 실제 출력과의 차를 평가 함수로 하여, 이것을 최소로 하는 학습 방법인 역전파(Back-propagation)알고리즘이 제안되어, 계층형 신경회로망에 의한 여러 가지 패턴

학습이 가능하게 되었다.^[5] 신경망을 이용하여 제어기를 설계할 경우 신경망의 출력이 제어대상의 입력이 되도록 학습되어야 하며, 학습신호로 지정할 제어입력을 정확히 알 수 없기 때문에 신경망을 이용한 제어기를 학습시키는 여러 방법들도 연구되고 있다.^{[6]-[7]}

신경망을 이용한 제어계에서는 정확히 알지 못하는 시스템의 동력학 방정식을 신경회로망을 사용하여 근사화 시킬 수 있으며 제어 관점에서 가장 널리 사용되는 신경회로망의 구조는 역전파 알고리즘을 이용하는 다층 신경회로망이다. 다층 신경회로망은 어떤 원하는 정확한 정도까지 비선형 함수를 근사화 할 수 있다.^{[8]-[9]}

본 논문에서는 I-PD제어기로 제어되는 제어계에서 I-PD제어기의 출력 즉 제어대상의 입력을 한번더 보상해

주기 위해서 전치 보상기를 사용한 I-PD 제어계를 구성한다. 이 I-PD 제어기와 전치 보상기를 2개의 은닉층을 갖는 신경망으로 구현하였다. 신경망 내부의 연결가중치는 제어기의 각 이득에 대응되도록 구성하였고 이 연결가중치가 역전과 학습 알고리즘에 의해서 수정되도록 하였다. 제한한 제어기를 직류 서보 진동기를 구동원으로 하는 위치제어기에 적용하여 제어성능을 실험결과로 입증하였다.

II. 신경망 학습 및 I-PD 제어기

1. 신경망의 학습

신경망 학습을 위한 구성도가 그림 1이다. 그림 1은 입력층의 출력에서 2개의 은닉층과 하나의 출력층까지를 도식한 2개의 은닉층을 갖는 신경망이다.

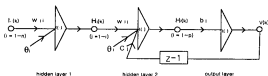


그림 1. 2개의 은닉층을 갖는 신경망
Fig. 1. Neural network with two hidden layers.

그림 1에서 i 번째 입력층 Unit의 출력을 $I_i(k)$ ($i=1 \sim n$), j 번째 은닉층 1 Unit의 출력을 $H_j(k)$ ($j=1 \sim r$), l 번째 은닉층 2 Unit의 출력을 $H_l(k)$ ($l=1 \sim p$), 출력층의 출력을 $V(k)$ 그리고 $V(k)$ 를 시간 지연시켜 은닉층 2에 귀환시킨 신호를 $V(k-1)$ 라 할 때 은닉층 1의 입력 net_i 와 출력 $H_i(k)$ 는

$$net_i = \sum_{j=1}^r W_{ij} I_j + \theta_i \quad (1-a)$$

$$H_i(k) = f(net_i) \quad (1-b)$$

이다. 식(1-a)에서 W_{ij} 는 입력층과 은닉층 1을 연결하는 연결강도이고 θ_i 는 은닉층 j 의 문턱값이다. 그리고 은닉층 2의 입력 net_l 과 출력 $H_l(k)$ 는

$$net_l = \sum_{j=1}^r W_{lj} H_j(k) + \theta_l + \sum_{k=1}^n c_k V(k-1) \quad (2-a)$$

$$H_l = f(net_l) \quad (2-b)$$

이다. 식(2-a)에서 W_{lj} 는 은닉층 1과 2를 연결하는 연결

강도, θ_l 는 은닉층 2의 문턱값이다. 그리고 c_k 는 출력 $V(k)$ 을 지연시킨 입력층과 은닉층 2의 연결강도이다. 출력층의 입력 net 와 출력 $V(k)$ 는

$$net = \sum_{l=1}^p b_l H_l(k) \quad (3-a)$$

$$V(k) = f(net) \quad (3-b)$$

이고 b_l 는 은닉층 2와 출력층을 연결하는 연결 강도이며 $f(\cdot)$ 는 활성화 함수이다. 연결강도 W_{ij} , W_{lj} , c_k 및 b_l 을 수정하기 위해서 다음의 역전과 알고리즘을 도입한다.

$$W_{ij}(k+1) = W_{ij}(k) - \eta_1 \frac{\partial E}{\partial W_{ij}} \quad (4-a)$$

$$W_{lj}(k+1) = W_{lj}(k) - \eta_2 \frac{\partial E}{\partial W_{lj}} \quad (4-b)$$

$$b_l(k+1) = b_l(k) - \eta_3 \frac{\partial E}{\partial b_l} \quad (4-c)$$

$$c_k(k+1) = c_k(k) - \eta_4 \frac{\partial E}{\partial c_k} \quad (4-d)$$

식(4)에서 η_1, η_2, η_3 및 η_4 는 상수이며 E 는 기준치 $R(k)$ 와 계응답 $Y(k)$ 간의 오차 $e(k) = R(k) - Y(k)$ 의 합수로 다음과 같다.

$$E = \frac{1}{2} (e(k))^2 \quad (5)$$

활성화 함수 $f(\cdot) = x$ 라 하고 제어대상을 선형이라 가정하여 식 (4)를 정리하면 다음과 같다

$$W_{ij}(k+1) = W_{ij}(k) + d_1 e(k) W_{ij}(k) I_j(k) b_j(k) \quad (6-a)$$

$$W_{lj}(k+1) = W_{lj}(k) + d_2 e(k) b_j(k) H_j(k) \quad (6-b)$$

$$b_l(k+1) = b_l(k) + d_3 e(k) H_l(k) \quad (6-c)$$

$$c_k(k+1) = c_k(k) + d_4 e(k) b_k V(k-1) \quad (6-d)$$

식 (6)에서 $W_{ij}(k+1)$ 은 $W_{ij}(k)$ 의, $W_{lj}(k+1)$ 는 $W_{lj}(k)$ 의 $c_k(k+1)$ 는 $c_k(k)$ 의, 그리고 $b_l(k+1)$ 는 $b_l(k)$ 의 수정량이고 d_1, d_2, d_3 및 d_4 는 상수다. $e(k)$ 가 0이 되지 않을 때 식(6)은 계산되고 $e(k)$ 가 0이면 수정이 완료된다. 위의 신경망을 실제의 제어기에 응용하기 위해서 다음의 I-PD 제어기로 제어되는 위치제어계를 도입한다.

2. I-PD 제어계의 구성.

I-PD제어기로 제어되는 제어계에서 I-PD제어기의 출력 즉 제어대상의 입력을 한번 더 보상하기 위해서 전치보상기를 사용한 제어계의 구성도가 그림 2이다.

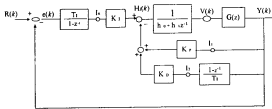


그림 2. I-PD 제어계의 구성도.
Fig. 2. Block diagram of I-PD control system

그림 2의 구성도에서 $R(k)$ 는 기준입력, $e(k)$ 는 기준입력과 제어계의 응답간의 편차신호, $H(k)$ 와 $V(k)$ 는 전치보상기의 입력과 출력, $Y(k)$ 는 출력, K_I 는 적분기의 이득, K_D 는 미분기의 이득, K_P 는 비례기의 이득, T_i 은 샘플링 시간, $V(k)$ 는 제어대상의 입력 그리고 $G(z)$ 는 제어대상이며 z^{-1} 는 지연연산자이다. 전치보상기는 1차 지연 요소로 다음과 같다.

$$\frac{V(k)}{H(k)} = \frac{1}{h_0 + h_1 z^{-1}} = \frac{\frac{1}{h_0}}{1 + \frac{h_1}{h_0} z^{-1}} \quad (7)$$

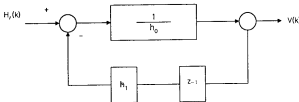


그림 3. 전치보상기 구성도.
Fig. 3. Block diagram of pre-compensator.

식(7)을 이용한 전치보상기의 구성도가 그림 3이다. 그림 2의 구성도에서 PD 출력단에 은닉층 1, 적분기의 출력단에 은닉층 2 그리고 전치보상기의 출력단에 출력층을 설정한 신경망 I-PD 제어계의 구성도가 그림 4이다.

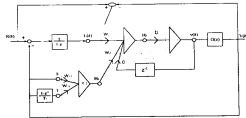


그림 4. 2개의 은닉층을 갖는 신경망에 의한 I-PD 제어계의 구성도.
Fig 4. Block diagram I-PD control system by neural network with two hidden layer.

그림 4에서 활성화 함수 $f(\cdot) = x$ 이므로 $V(k)$ 는 아래와 같다.

$$V(k) = b_1 W_{20} I_0 - W_{21}(W_{11} I_1 + W_{12} I_2) + c_1 V(k-1) \quad (8)$$

그림 2와 그림 4에서 계수 K_I , K_D 그리고 K_P 는

$$K_I = W_{20}, \quad K_P = W_{11} W_{21}, \quad K_D = W_{12} W_{21} \quad (9)$$

이고, 그림 3과 그림 4 전치보상기의 계수 h_0 , h_1 는

$$h_0 = \frac{1}{b_1}, \quad h_1 = c_1 \quad (10)$$

이다.

III. 위치제어계의 구성

1. 위치제어계의 구성

그림 4에서 제어대상 $G(z)$ 에 직류 서보 전동기를 사용하기 위해서, 연속시간영역에서 직류 서보 전동기에 전기적 시정수가 기계적 시정수보다는 적다는 조건에서 Z.O.H(Zero-Order-Holder)를 직류 서보 전동기의 전기자 전압 측에 인가하여 z-변환하면 다음과 같다.

$$\frac{W(z^{-1})}{V(z^{-1})} = \frac{a_2 z^{-1}}{1 - a_1 z^{-1}} \quad (11-a)$$

$$\frac{Y(z^{-1})}{V(z^{-1})} = \frac{a_3 z^{-1} + a_4 z^{-2}}{1 - (1 + a_1)z^{-1} + a_1 z^{-2}} \quad (11-b)$$

여기서 $V(z^{-1})$, $W(z^{-1})$ 그리고 $Y(z^{-1})$ 는 직류 서보 전동기의 전기자전압, 각속도 그리고 각위치이다. 그리고 계수 a_1, a_2, a_3 및 a_4 는 다음과 같다.

$$a_1 = \exp(-T_s / T_0) \quad (12-a)$$

$$a_2 = (1 + a_1) \quad (12-b)$$

$$a_3 = K(T_s - T_0(1 - a_1)) \quad (12-c)$$

$$a_4 = K(T_0(1 - a_1) - T_s a_1) \quad (12-d)$$

그리고 식 (12)에서 T_s 은 샘플링 시간이고, K 와 T_0 는 다음과 같다.

$$K = \frac{K_t}{FR_a + K_e K_r} \quad (13-a)$$

$$T_0 = \frac{FR_a T_m}{FR_a + K_e K_r} \quad (13-b)$$

식(13)에서 R_a 는 전기저항, K_e 는 역기전력상수, K_r 는 토오크상수, F 는 점성마찰계수 그리고 T_m 은 기계적 시정수 이고 식 (12)을 구성도로 도시하면 그림 5와 같다.



그림 5. 이산시간 영역에서 직류 서보 전동기의 구성도
Fig 5. Block diagram of the DC servo motor in the discrete-time domain

그림 5의 구성도에서 각위치의 미분이 각속도이므로 각위치 $Y(k)$ 를 미분하는 대신에 각속도 $W(k)$ 를 그림 4에서 미분기의 출력 I_2 로 이용하였다.

IV. 제어식

그림 5의 제어대상을 그림 4에 적용한 I-PD 제어계를 실험 하기 위하여 먼저 직류 서보 전동기를 차분 방정식으로 변환 시켜야 하므로 그림 5에서 직류 서보 전동기의 각속도 $W(k)$ 와 각위치 $Y(k)$ 에 대한 차분 방정식을 유도하였고, 그리고 그림 4의 I-PD 제어계에서 오차신호 $e(k)$, 적분기의 출력 $I_0(k)$, 신경망의 은닉층 1의 출력 $H_1(k)$ 와 은닉층 2의 출력 $H_2(k)$ 의 출력 $V(k)$ 는 다음과 같다.

$$e(k) = R(k) - Y(k) \quad (14-a)$$

$$I_0(k) = I_0(k-1) + T_s e(k) \quad (14-b)$$

$$H_1(k) = I_1(k)W_{11} + I_2(k)W_{12} \quad (14-c)$$

$$H_2(k) = I_0(k)W_{20} + H_1(k)W_{21} + c; V(k-1) \quad (14-d)$$

$$V(k) = H_2(k)b_j \quad (14-e)$$

위의 식에서 연결강도 $W_{11}, W_{12}, W_{20}, W_{21}, c, j$ 및 b_j 는 식 (6)에서 다음과 같이 수정된다.

$$W_{11}(k) = W_{11}(k-1) + d_1 e(k)W_{21}(k)b_j(k)I_1(k) \quad (15-a)$$

$$W_{20}(k) = W_{20}(k-1) + d_2 e(k)b_j(k)H_1(k) \quad (15-b)$$

$$W_{12}(k) = W_{12}(k-1) + d_1 e(k)W_{21}(k)b_j(k)I_2(k) \quad (15-c)$$

$$W_{21}(k) = W_{21}(k-1) + d_2 e(k)b_j(k)H_1(k) \quad (15-d)$$

$$b_j(k) = b_j(k-1) + d_3 e(k)H_2(k) \quad (15-e)$$

$$c_j(k) = c_j(k-1) + d_4 e(k)b_j(k)V(k-1) \quad (15-f)$$

식 (15)는 $e(k) \neq 0$ 이면 수정되고 $e(k) = 0$ 이면 수정이 완료된다.

V. 실험 결과 및 고찰

제안한 I-PD 제어계의 제어성능을 검토하기 위하여 그림 6과 같은 시스템을 구성하였다. 제어 시스템은 I-PD 제어기의 계수 연산 및 신경망의 학습을 고속으로 처리하기 위하여 DSP(TMS320C32)를 사용하였으며 DSP에서 연산된 출력은 DAC에서 아날로그양으로 변환되어 직류 서보 전동기의 구동회로에 인가되어 전동기를 구동하게 된다.

표 1. 직류 서보 전동기의 제정수
Table 1. Parameter of DC servo motor

변수	단위	값
전기자 저항	R_a	2.6 [Ω]
전기자 인덕턴스	L_a	0.18 [mH]
전기자 관성모멘트	J	3.87×10^{-7} [$kg \cdot m^2$]
역기전력 상수	K_e	0.00767 [$N \cdot m/A$]
토오크 상수	K_t	0.00767 [$N \cdot m/A$]
마찰 계수	F	12×10^{-4} [$kg \cdot m$]
기어비	K_g	70:1

서보 전동기의 위치는 $\pm 5[V]$ 로 인가된 전위차계에서 전압으로 검출되어 ADC에서 디지털양으로 변환되어 DSP에 인가하게 된다.

실험에 사용된 직류 서보 전동기의 제정수는 표 1과 같다.

직류 서보 전동기의 계수 a_1, a_2, a_3 및 a_4 는 표 1의 직류 서보 전동기의 제정수를 이용하여 식(12)와 식(13)에서 계산되도록 하였으며 샘플링 시간 T_s 은 1[msec]로 하였다.

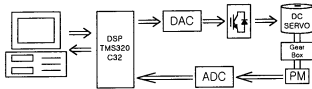


그림 6. 실험장치의 구성도

Fig. 6. The Block diagram of experimental system

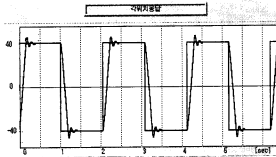


그림7. 전치보상기가 없는 I-PD 제어계 응답
($K_p=1.085, K_i=0.428, K_D=0.0063$)

Fig.7 Response of I-PD control system without pre-compensator
($K_p=1.085, K_i=0.428, K_D=0.0063$)

그리고 오차신호 $e(k)$, 적분기 출력 $I_a(k)$, 신경망 은닉층 1과 2의 출력 $H_1(k)$ 와 $H_2(k)$, 제어대상의 입력 $V(k)$ 는 식(14)에서 계산되도록 하였다. 여기서 기준 입력 $R(k)$ 는 직류 전압 $\pm 5[V]$ 로 하였다.

먼저 전치 보상기 없이 I-PD 제어기만으로 실험을 하였다. 이때 비례계수 $K_p=1.085$, 적분계수 $K_i=0.428$, 미분계수 $K_d=0.0063$ 으로 초기치를 설정하였다. 신경망 연결 강도의 초기치는 $W_{00}(0)=1.234, W_{11}(0)=0.023, W_{11}(0)=0.2, W_{12}(0)=1.2$ 그리고 $d_1=1, d_2=0.01, d_3=0.001, d_4=0.002$ 로 설정하였다. 전치보상기계수 $c_1(0)=0, b_1(0)=1$ 로 하였을 때 각위치 응답이 그림 7이다.

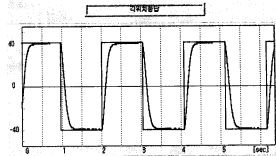


그림8. 전치보상기가 없는 I-PD 제어계 응답
($K_p=0.532, K_i=0.137, K_D=0.00063$)

Fig. 8 Response of I-PD control system without pre-compensator
($K_p=0.532, K_i=0.137, K_D=0.00063$)

각위치 응답특성곡선에서 설정치에 도달할 때까지 과도 응답 상태가 크고 정상상태에 도달하는 시간이 길어져 상당한 지연시간이 있음을 볼 수 있다.

과도응답 상태를 제거하고 제어계의 각위치 응답특성의 안정성과 추적성능을 개선하기 위하여 $K_p=0.532, K_i=0.137, K_d=0.00063$ 으로 설정하였을 때 계응답 특성 곡선이 그림 8이다.

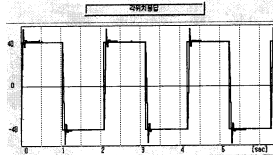


그림9. 제안한 제어계 응답
($c_1=0.124, b_1=0.462$)

Fig.9 Response of proposed control system
($c_1=0.124, b_1=0.462$)

각위치 응답특성에서 과도 응답은 완전히 제거되었으나 정위치 도달 시간이 길어져 지연시간이 개선되지 못하였다. 과도 응답이 제거되어 제어동작은 안정되었으나 정위치 추적성능이 개선되지 못하여 제어기로서의 성능이 완벽하지 못함을 알 수 있다.

각위치 응답특성에서 지연시간을 보상하기 위하여 신경망 I-PD 제어기에 전치 보상기를 접속한 그림 4의 제어계를 사용하였다. 신경망 연결강도와 K_p, K_i, K_D 는 그림 8에서와 같게 하고 전치보상기 계수 $c_1(0)=0.124, b_1(0)=0.462$ 로 하였을 때 각위치 응답특성 곡선이 그림 9이다.

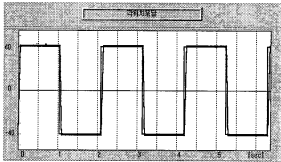


그림 10. 제안한 제어계 응답

($c_1=0.487$, $b_1=0.146$)

Fig. 10 Response of proposed control system

($c_1=0.487$, $b_1=0.146$)

정위치 도달시간이 단축되어 추적성능은 개선되었으나 오버슈트가 그림 7보다 증가하였다. 이 특성곡선은 전치보상기 계수 $c_1(0)$ 가 작을 때 오차보상이 적어서 과도상태가 아직 남아 그림 8보다 계응답 특성이 상당히 개선되었음을 보여준다.

그림8에서 $K_p(0)=0.534$ 일 때 과도응답이 제거되었으므로 이것을 제거하기 위해서 $K_p(0)=0.175$ 로 설정하고 오차보상을 크게 하고 지연시간 단축을 위해서 $c_1(0)=0.487$, $b_1(0)=0.146$ 으로 변화 시켰을 때 계응답 특성 곡선이 그림 10이다.

이 특성곡선에서는 과도응답이 완전히 제거되었으며 정위치 도달시간이 단축되어 추적성능이 개선되었다. 신경망 I-PD 제어기에 전치보상기를 사용하여 보상기 계수 c_1 와 b_1 를 적당히 선정하므로써 양호한 위치제어를 할 수 있음을 보여주어 제안한 제어기 성능이 양호함을 보여주었다. 설정위치 추적성능에 0.09초 정도의 지연시간을 나타낸 것은 기어비가 70:1 이기 때문에 기어의 백래쉬(Back-lash)로 보여진다.

VI. 결 론

본 논문에서는 직류 서보 전동기 제어 시스템의 정확한 위치제어를 위하여 다중 신경망 I-PD 제어기와 전치보상기를 이용한 제어계의 구성을 제안하였다. 제어계의 응답이 외란이나 부하변동에 의해서 변할 때 I-PD 제어기와 전치보상기의 계수들이 역전과 학습 알고리즘에 의해서 자동적으로 계응답의 오차가 최소화되도록 하였다. 제어에 고속처리 능력을 갖는 DSP를 이용하여 직류 서보 전동기를 구동원으로 하는 위치제어계에서 실험을 실시하였다.

신경망을 연결하는 연결강도를 수정하는 수정계수의 초기치를 적절히 설정해 줌으로서 계응답 특성에서 과도응답상태가 억제되었으며 전치보상기 계수를 조정함으로써

정위치 상승시간의 단축, 정확한 정위치 추적이 가능함을 보여주었다.

접수일자 : 2001. 12. 7 수정완료 : 2002. 1. 15

이 논문은 1999년도 동의대학교 학술연구비 지원을 받아 작성된 것임

참 고 문 헌

- [1] H. Butler, Ger Homderd, and Job von Amerongen, "Model Reference Adaptive of a Direct-Drive DC Motor", IEEE Control System Magazine Vol. 27, No 8, pp. 889-906, 1991.
- [2] Katsuhisa Endo, Yoshihisa, Ishida and Takashi Honda "Gain Adjustment of I-PD control system" T. IEE Japan. Vol. 113-C, No. 6, pp. 409-416, 1993
- [3] G. Lightbody and G. W. Irwin "Direct neural model reference adaptive control" IEE Proc-control Theory, Appl., Vol. 142, No. 1, pp. 31-43, 1995.
- [4] MYuan, AN.Poo and G.S.Hong "Direct neural control system: Nonlinear extension of adaptive control" IEE, Proc-control Theory, Appl, Vol. 142, No. 2, pp. 661-667, 1995
- [5] Rumlhart, D. E., Hinton, G. E. and Williams, R. J., "Learning Internal Representation by Error back-Propagation", Parallel Distributed Processing, Vol. 1, MIT Press, pp.318-362, 1986.
- [6] K. J. Hunt, D. Sbertero, R.Zbikowski and P.J. Gawthrop "Neural networks for control systems -A survey" Automatica, Vol. 28, No 6, pp. 1083-1112, 1992.
- [7] D.Psalts, A. Sideris and AA.Yamamura "A multilayered neural network controller" IEEE Control system Magazine, No 2 pp. 17-21, 1988.
- [8] Hornik, K., M. Stinchcombe, and H. White "Multilayer feedforward networks are universal approximators" Neural Networks, Vol. 2, pp.359-366, 1989
- [9] Gomi, H. and M. Kawato, "Neural Network control for a closed loop system using feedback error learning", Neural Networks, Vol. 6, pp. 933-946, 1993



교태연(Tae-Eon Ko)

正會員

1966년 부산대학 전기공학과 졸업

1994년 경남대학 전기공학과

(공학박사)

1996~현재 동의대학 전기공학과 교수

관심분야 : 전기기기 제어