

플라즈마 발생용 자동정합회로

최대규*, 원충연**

(* (주)뉴파워 플라즈마 대표, **성균관대 교수)

1. 서 론

1.1 기술개발의 필요성

최근 전세계 PC, 멀티미디어, 통신기기, FA 등의 발달로 반도체 Memory반도체는 Memory Chip의 수요가 폭증하고 있다. Memory 반도체는 우리나라 전체 수출량의 약 20%를 담당하며, 전세계 Memory Chip시장 판매량에서 1, 2위를 다투고 있으나 막상 반도체를 생산하는 장비는 선진국의 기술이전 회피 및 막대한 연구개발비, 설비투자비, 그리고 첨단 인력부족으로 전량 외국에 의존하고 있다.

이에 국가적으로 첨단산업의 육성차원에서 일부 반도체장비의 국산화가 추진되고 있으며, 반도체 장비 제작 약 300개 공정 중 Wafer 공정용 장비에 집중되고 있다.

Wafer 한 장이 만들어지기까지는 약 3개월간의 공정기간이 필요하다. 이 과정에서 Wafer의 불량률을 줄이면 반도체 수율 확대하고, 곧 경쟁력확대라고 말할 수 있으며 이를 좌우하는 가장 큰 요인은 Chamber내 Plasma의 안정성에 있다. Plasma를 생성하기 위하여 외부에서 전계와 자계를 인가하여 주는 전원장치가 필수적이며, 바로 이 전원장치의 안정성이 생성된 Plasma의 질을 좌우한다.

Chamber내의 Impedance를 CPU로 계산하여 자동 매칭을 이루면, 안정된 Plasma방전을 일으켜 Wafer에 손상이 가지 않도록 가공할 수 있고, 또한 재료공학, 섬유공학 등에 사용하는 피막코팅 및 요즘 공해 문제를 야기시키는 습식도금으로 바꿀 수 있다. 이에 따라 고신뢰도의 13.56MHz RF 전원장치 및 Auto Matching 시스템의 개발이 절실히 요구되고 있다.

그러므로 국제 반도체 장비의 선진기술 확보를 위해서는 Chamber 개발과 병행하여 RF 전원장치 및 Auto Matching 시스템의 개발은 필수적이며, 개발 실용화될 경우 전량 수입에 의존하는 전원장치를 수입대체 할 수 있고 반도체 관련장비 산업의 대외 경쟁력 강화와 수출증대를 도모할 수 있으며 건식코팅 등 주변산업에도 파급효과가 크리라 예상된다.

1.2 국내외 관련기술의 현황

1.2.1 국내 관련기술의 현황

고정주파수 13.56MHz RF 전원장치 및 Auto Matching 시스템은 반도체 제조 및 건식코팅시 Main 전원으로서 Chamber내에 Plasma를 생성한다. 발생된 Plasma는 에칭, 확산, 후처리 등에 주로 사용되고 있으며 그 수요 또한 급속신장하고 있으나 국내 반도체 업체들은 미국이나 일본의 장비 Maker로부터 전량 수입, 사용하여 반도체 장비 관련사업의 선진기술 확보에 어려움이 큰 바 고정주파수 13.56MHz RF 전원장치 및 Auto Matching 시스템의 필요성을 실감하게 되었다.

이러한 필요성으로 인하여 국내의 일부업체에서도 수년전부터 고정주파수 13.56MHz RF 전원장치 및 Auto Matching 시스템의 개발을 시도하였으나 반도체 공정상 필요한 24시간 연속 운영시 Power 변동이 없을 것, 타 장비들에 Noise를 유발하지 말아야 할 것, Wafer 교환시 아주 정확한 Chamber내의 Impedance를 계산하여 Auto Matching 시킬 것 등의 엄격한 품질요구에 미흡한 상태이며, 반도체 제조시 Wafer한장에 소요되는 시간과 경비가 엄청난 점을 감안할 때 고신뢰도의 RF 전원장치와 Auto Matching에 대응할 수 있는 고조

파 성분의 제거, 고효율 Power단 설계, Auto Matching Sensor 및 Control 기술개발은 아직전무한 실정이다.

국내에서 현재 사용되고 있는 RF 전원장치와 Matching은 300W, 600W, 1kW급의 수동 Matching을 사용하며, 학교 및 연구기관이나 건식코팅에 주로 사용하고 있으나, 반도체 제조시 요구되는 저 Noise, 출력 전력안정, 수율확대 등을 위해서는 1kW이상 고출력을 갖춘 고신뢰의 고정주파수 RF 전원장치와 CPU를 장착한 Auto Matching 기술개발이 필요하다고 사료된다.

1.2.2 국외 관련기술의 현황

전세계적으로 급속한 팽창 일로의 반도체 산업의 병행하여 RF 전원장치와 Auto Matching 시스템도 비약적으로 발전하고 있으며 그중 13.56MHz RF 전원장치는 1895년 마르코니의 무선통신 성공이후 부분적으로 사용되어오다 1932년 세계전파규정회의에서 공업용 주파수로 분류되어 통신 쪽보다는 반도체 장비인 Chamber의 Main전원으로 사용되어 왔으며 1920년대의 VLSI출현과 PC, 통신기기, 멀티미디어, FA 등의 수용급증에 따라 비약적인 성장과 더불어 그 수요가 계속 증가하고 있다.

한편, RF 전원장치 및 Auto Matching 시스템의 세계시장을 선도하고 있는 미국, 일본에서 고신뢰의 전원장치를 개발하기 위해 전원장치의 핵심부품인 고주파 전력 트랜지스터, 페라이트 코어, 진공가변커패시터 등의 부품 뿐 아니라 고주파 Filter, CPU를 첨가한 전원 Control 장치, AC DC Converter등에 막대한 투자를 하고 있으며 미국의 AE社와 일본의 DAIHEN社에서는 Chamber내의 Impedance를 CPU를 사용하여 계산하고 Missile 추적장치의 원리를 이용하여 Chamber내에 저충격, 고속 Matching을 실현한 시스템을 선보이고 있다.

건식코팅이나 반도체에서 요구되는 RF전원 및 Matching 시스템은 작업공정상 고도의 기술을 필요하기 때문에 위 두 회사에서 개발한 것과 같은 특징을 가진 장치들이 앞으로의 시장을 주도하리라 예상된다.

2. 본 론

반도체 가공 전 공정에서 Chamber와 전원장치를 결합하여 Plasma를 만든 다음 Wafer를 Etching, Deposition, Asher, Sputter 등 Wafer 프로세서용 처리장비사 차지하는 비중이 약 60%이다.

아래 그림 1은 전원장치와 Chamber를 결합해서 Sputter 장비를 구성한 것이다.

13.56MHz를 가진 전원장치에서 출력이 발생되면 Chamber를 비롯한 RF Generator의 후단의 Impedance가 50Ω이 되

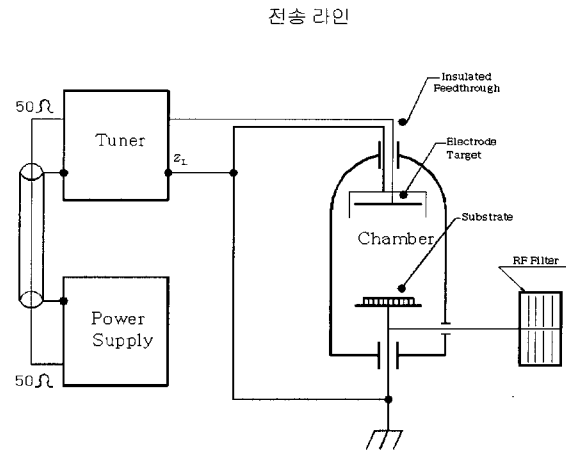


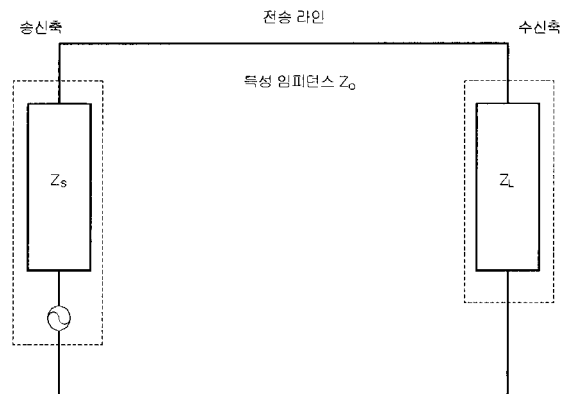
그림 1. Sputter 장비 구성도

도록 Auto Matching Network(Turner라고도 함)가 동작하여 10⁻⁸ Torr의 초진공으로 배기된 진공 Chamber내에서 불활성 Gas인 Ar을 유입시켜 10⁻³ Torr에서 Plasma방전에 의해 생긴 Ar⁺ Ion을 부전위를 가진 Cathode에 부착시킴 Sputter재료(Targer)에 충돌시켜서 생성된 Targer의 입자를 반대위치에 있는 Wafer(Substrate)의 표면에 부착시켜 박을 형성하는 것이 Sputter의 기본원리이다.

이제 Impedance Matcher(Turner)에 대하여 논할 것이다.

2.1 Impedance 정합이론

그림 2에서 보는 것과 같이 송신측의 전원장치와 수신측의 부하를 동축 Cable과 같은 전송라인으로 구성되어 있을 때



(임피던스 Z = 레지스턴스 r + 리액턴스 j × Q)
 ☆ 신호원 임피던스와 부하 임피던스를 특성 임피던스와 동일하게 하면 최대의 전송효율을 얻을 수 있다.

그림 2. 임피던스 매칭

수신측 Impedance Z_L 에서 소비하는 전력을 최대 하기 위해서는 어떻게 하는 것이 좋을까.

먼저 부하측 소비전력을 W_L , 송신측 저항을 R_S , 부하측 순저항을 R_L , 회로에 흐르는 전류를 i 라고 한다.

$$\begin{aligned} W_L &= i^2 R_L \\ &= \left(\frac{V}{R_S + R_L} \right)^2 \cdot R_L \\ &= V^2 \cdot \frac{R_L}{(R_S + R_L)^2} \\ &= \frac{V^2}{(R_S^2 / R_L) + 2R_S + R_L} \end{aligned}$$

여기서 Z_L 에 의해 미분하여 최대로 되도록 0으로 둔다.

$$\begin{aligned} -\frac{R_S^2}{R_L^2} + 1 &= 0 \\ R_S^2 &= R_L^2 \end{aligned}$$

이 식으로부터 $R_S = R_L$ 일때 전력을 최대로 전송할 수 있다.

즉, 입사파를 송신측에서 반사파를 없애도 수신측으로 최대의 에너지전송효율로 전송하기 위한 조건은 송신측(신호원)의 순저항 R_S 와 수신측(부하)의 순저항 R_L 과 동일하게 한다. 이와 같은 조작을 정합이나 임피던스 매칭이라고 한다.

실제 부하나 신호원의 Impedance는 순저항이 아닌, 리액턴스나 용량성 부하를 갖는 경우가 많다. 이 때에는 전압·전류를 절대치로 정합하고, 위상이 동상으로 되게 할 필요가 있다.

2.2 주로 사용하는 Impedance 정합회로와 Smith Chart 관계

여기서는 회로 해석적인 것보다는 실제 회로에서 많이 사용되어지고 있는 Matcher회로와 Chamber의 부하관계에 대하여 언급하면, Plasma를 방전하기 위한 RF Generator는 주파수 범위가 매우 다양하다. 주로 사용되어지고 있는 것이 13.56MHz이며, 출력은 600W~5kW까지 사용된다. 출력 Impedance는 $Z = 50 + j0 [\Omega]$ 으로 구성되어 있다.

하지만 Chamber의 Impedance는 저항부하 50[Ω]이 결코 아니며, 유도성이나 용량성 부하를 띠고 있기 때문에 어떠한 형태로든지 Impedance 정합기는 RF Generator와 Chamber 사이에 들어가야 한다.

그리고 이러한 Impedance계측을 보기 위해서는 Smith Chart 사용이 편리하며 아래에서는 여기에 대하여 언급하겠다.

Tuner Box

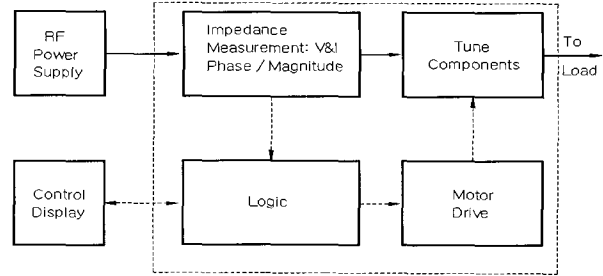


그림 3. Matching Network의 구조

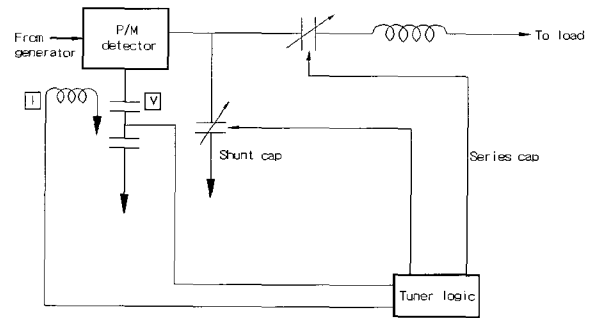


그림 4. Matching Network의 동작원리

Matching Network은 보통 그림 3과 같은 구조로 되어 있다.

RF Power로부터 들어오는 RF의 Voltage값과 Current값을 Checking하여 이 두신호를 비교한다. 즉 50 Ohm이 되려면 Voltage 파형과 Current 파형의 위상차가 "0"이어야 하고, 그 크기의 비가 $V : I = 50 : 1$ 이 되도록 한다. 위와 같이 위상차가 없고, 50:1이 된다는 의미는 Matching Network 입력 Impedance가 50 Ohm이라는 의미이다. 그러면 어떻게 위상과 크기를 조절하는가에 대하여 알아보자.

그림 4를 보면 Matching network의 입력단에 Phase/Magnitude Detector가 있다. Turner의 Logic회로에서는 P/M Detector에서 읽어들이는 위상차(Phase)신호를 이용하여 Turner의 Series Capacitor를 움직여 Phase가 "0"이 되도록 하고, 읽어들이는 신호 크기차(Magnitude)신호를 이용하여 Shunt Capacitor를 움직여 Magnitude가 50:1이 되도록 한다. 이것이 Matching Network에서 하는 일이다.

그러면 위와 같이 Matching을 할 때 Smith Chart상에서는 어떻게 추적할 것인가에 대하여 알아보자. 그림 5를 보면 Matching Network의 각각의 부품의 궤적도를 알 수 있다.

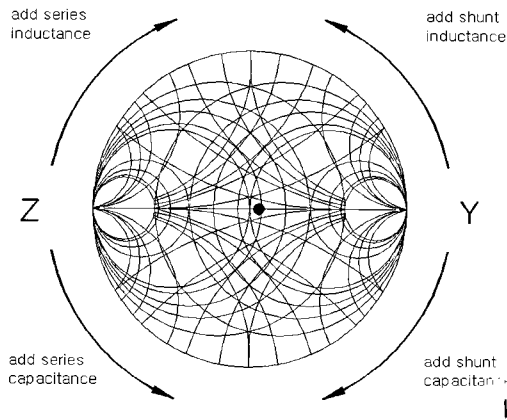


그림 5. Matching Network의 부품의 궤적도

즉 직렬로 추가할 경우에는 Inductor는 Impedance Chart를 따라 시계방향으로 움직이고, Capacitor는 반시계 방향으로 움직인다. 병렬로 추가할 경우에는 Inductor는 Admittance Chart를 따라 반시계방향으로 움직이고, Capacitor는 시계방향으로 움직인다.

2.3 Impedance 정합기의 구성

여기서는 CVD(화학증착) Chamber에서 사용 중인 Impedance Matcher의 회로와 실제구성사진 및 Smith Chart에 대하여 언급하면 다음과 같다.

그림 6의 Matcher회로는 RF Generator에서 공급하는 전압을 C_1 과 C_2 로 분압한 다음 C_1 에 Chamber가 병렬로 되어 있는 것으로 보아 출력단 Chamber Impedance가 $50[\Omega]$ 보다 낮을 것으로 추정할 수 있다. C_1 과 C_2 및 "L"이 가장 중요한 구성품이며 여기서 사용한 C_1 과 C_2 는 AVC(Air Variable Capacitor)로서 한쪽은 고정으로 되어있는 여러 개의 날개가 있고 일정한 거리를 유지하면서 고정날개 사이에 회전날개가 $0 \sim 80^\circ$ 로 겹치게 되어있는 구조의 가변 Capacitor이다. 그리고 $500pF$ 의 고정 Capacitor는 Ceramic 양쪽에 전극을 만들어 고정한 것으로서 보통 Ceramic Capacitor라고 부른다.

그림 7에서는 그림 6의 회로를 실제구성품으로 이루어진 사진이다. RF가 인가되면 M.P Sensor에서 신호를 인지 후 Controller에서 신호를 Motor를 동작시킬만큼으로 증폭한 다음 시계방향이나 반시계방향으로 Motor를 회전시키면 C_1 과 C_2 의 Capacitor값을 줄이거나 늘림으로써 matching을 가능하게 할 수 있다.

그림 8은 그림 6의 회로를 Smith Chart상으로 simulation 시킨 것으로 Chamber의 Impedance를 나타낸 것이다. 당초 추정된 바와 같이 $50[\Omega]$ 이내의 부하로서 대부분 용량성을

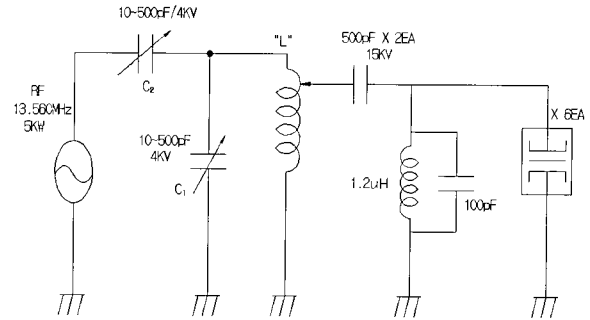


그림 6. Matcher 회로도

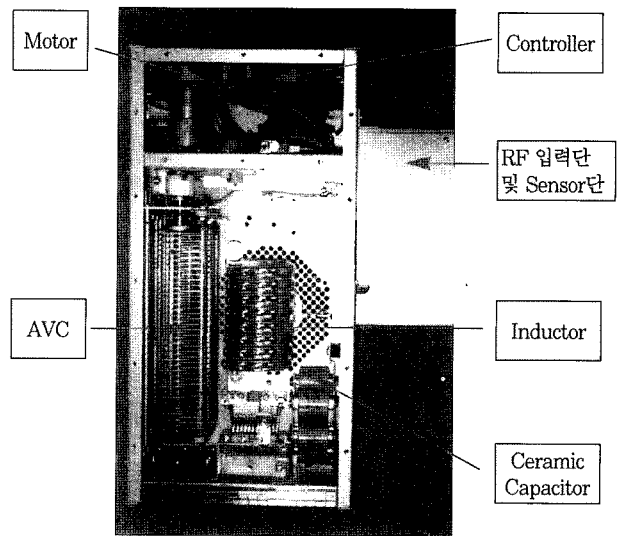


그림 7. Matcher 내부사진

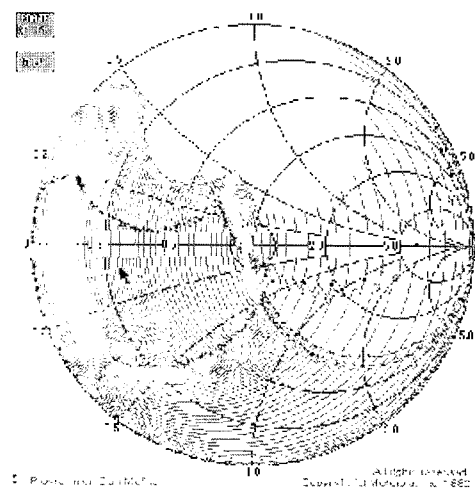


그림 8. Smith Chart

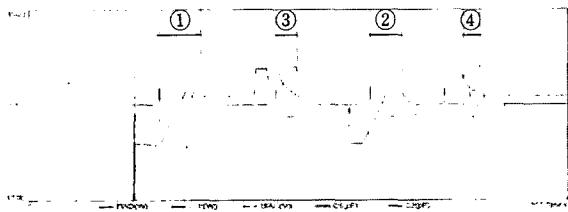


그림 9. Matcher 분석기

가진 Impedance Matcher에서는 유도성이 되어야 하며 이 역할을 "L"인 Inductor가 담당하고 있다.

그림 9는 Matcher의 성능을 분석하기 위해 특수제작된 검사장비이며 H/W와 S/W로 구성되어 있고, 아래 칼라에 의해서 구별되어진 것과 같이 인가전력(FWD), 반사파(Rev), 전극 Bias전압(Bias) 및 Capacitor(C_1 과 C_2)의 위치값을 한눈에 알아볼 수 있게 구성되어 있다.

시간에 따라 인가전력의 크기를 변화하면서 어느 정도의 반사파가 발생하는 것인지를 알아보는 것이다. 그리고 ①~④까지는 Cap위치에 따른 Matching Time을 나타낸 것이다.

순서	Cap 값		Matching Time(sec)
	C_1	C_2	
①	↑	↑	1.3
②	↑	↓	0.6
③	↓	↓	1.1
④	↓	↑	0.5

↑: Max값
↓: Min값

3. 결 론

실제 반도체 FAB에서 사용되어지고 있는 Matcher의 종류는 매우 다양하며 Ether, CVD, Asher 등에 주로 사용된다.

반도체를 가공하는 장비는 Maker들의 고유 특색이 있는 Plasma 발생방법을 가지고 있으며 이것이 그 회사의 가장 큰 Know-How이며 "Plasma Source"라고 부른다.

이러한 Plasma Source를 안정되게 하기 위해서는 그 Chamber에 가장 알맞은 Impedance Matcher를 설계하여 야만 오차가 가장 적고 양질의 Wafer를 생산해 낼 수 있는 것이다.

좋은 Impedance Matcher는 첫째 초에 반사파를 적게 하여 Plasma 발생시의 Damage를 최소화시켜야하며, 둘째 Plasma 방전 후 반사파가 "0"에 가깝게 Plasma를 유지시켜야 한다.

한편 Motor를 회전시키지 않고 고정 Impedance Matcher를 사용하고 RF Generator 주파수를 변화시키는 방법도 요

즘 사용되고 있다.

어느방향으로든지 가변주파수 RF Generator나 정교한 Motor 제어, Impedance Matcher 개발에 많은 관심과 노력이 필요할 것으로 생각된다. ■

〈 저 자 소 개 〉



최대규

1987년 서울산업대 전기과 졸업. 1993년 뉴파워 대표 및 부설연구소 소장. 1994년 RF Generator & Matcher 개발. 1996년 무전극 방전등 개발. 2000년 서울산업대 전기과 석사과정 수료. 2002년 성균관대 메카트로닉스 박사과정 수료중.

1999년 ~ 현재 (주)뉴파워 프리즈마 대표.



원충연

1955년 5월 10일생. 1978년 성균관대 전기공학과 졸업. 1980년 서울대 대학원 전기공학과 졸업(석사). 1987년 동 대학원 전기공학과 졸업(박사). 1991년 12월~1992년 12월 미국 테네시주립대학 전기공학과 방문교수. 1988년 3월~현재 성균관대 전기전자 및 컴퓨터 공학부 교수. 당 학회 편집이사.

재 성균관대 전기전자 및 컴퓨터 공학부 교수. 당 학회 편집이사.