

論文 7-1-8

플라잉 커패시터 멀티-레벨 인버터의 커패시터 전압 균형을 위한 캐리어 비교방식의 펄스폭변조기법

李相吉*, 姜岱旭, 李요한, 玄東石

The Carrier-based PWM Method for Voltage Balance of Flying Capacitor Multi-level Inverter

Sang-Gil Lee, Dae-Wook Kang, Yo-Han Lee, and Dong-Seok Hyun

요약

본 논문에서는 플라잉 커패시터 멀티-레벨 인버터의 가장 큰 문제점인 커패시터 전압 불균형을 캐리어 비교방식을 토대로 한 펄스 폭 변조 방식(PWM)을 이용하여 제어하는 새로운 PWM방법을 제안한다. 제안된 방법은 멀티-레벨 인버터로 확장이 용이한 캐리어 비교 방식의 PWM방법으로서 플라잉 커패시터 인버터에서 소자의 스위칭시 각 커패시터의 충·방전으로 인해 발생하는 전압불균형에 대해 상전압 리턴턴시와 선간전압 리턴턴시를 이용하여 커패시터 전압의 변화량을 일정주기에 대해 평균적으로 영으로 제어하게 된다. 또한 이 방법은 상전압 리턴턴시를 고르게 이용하여 소자의 스위치 손실과 도통 손실을 같게 하는 장점을 지닌다. 본문에서 플라잉 커패시터 인버터에서 발생하는 커패시터 전압 불균형에 대해 분석하고 이 인버터에 적합한 캐리어 비교방식의 PWM방법을 설명한다.

ABSTRACT

This paper proposes a new carrier-based PWM method to solve the most serious problem of flying capacitor multi-level inverter that is the unbalance of capacitor voltages. The voltage unbalance occurs due to the difference of each capacitor's charging and discharging time applied to Flying Capacitor Inverter. New solution controls the variation of capacitor voltages into the mean '0' during some period by means of new carriers using the leg voltage redundancy in the flying capacitor inverter. The solution can be easily expanded to the multi-level inverter. The leg voltage redundancy in the new method makes the switching loss of device equals to the conduction loss of device. This paper will examine the unbalance of capacitor voltage and the conventional theory of self-balance using phase-shifted carrier. And then the new method that is suitable to the flying capacitor inverter will be explained.

Key Words : carrier-based PWM, flying capacitor inverter, voltage redundancy, balance of capacitor voltages

1. 서론

*한양대학교 전기공학과 석사과정

E-mail : spookboy@hanmail.net

접수일자 : 2001. 8.20

1차심사요청일: 2001. 8.28 2차심사요청일: 2001.10.20

3차심사요청일: 2001.12.11 심사완료일 : 2002. 1.10

전력용 반도체 소자 제조 기술의 발전과 제어 시스템의 비약적인 진보에 힘입어 고성능 전력변환장치가 폭 넓게 개발되어 사용되어지고 있다. 그래서 최근 인버터 시스템의 고압화·대용화를 위한 토폴로지로서

멀티-레벨 인버터에 대한 관심이 집중되고 있다. 또한 최근에 유연송전시스템(FACTS, Flexible AC Transmission system)과 같은 효율적이고 유연한 전력계통의 운용 및 구성을 도모하기 위한 고압 전력기기의 개발 필요성과 전동기 구동 시스템이나 압연기와 같은 고압 대용량의 가변속, 가변 회전력 제어가 요구되는 산업 설비의 발달은 가변 주파수 및 직류-교류 변환을 위한 전력변환 장치인 고압 대용량의 인버터를 출현시켰다.

멀티-레벨 인버터는 다음과 같은 고압 대용량에 적합한 장점을 지니고 있다. N -레벨의 경우 기존의 범용 인버터인 2-레벨 인버터에 비해 전압을 $(N-1)$ 배 증가시킴으로서 전력변환장치를 대용량화 할 수 있으며 2-레벨 인버터보다 더 많은 전압 레벨을 가짐으로서 보다 정현적인 출력 전압 파형을 얻을 수 있다. 이로 인해 고조파 감소뿐 아니라 출력필터 설계시 필터의 크기를 작게 할 수 있고 스위칭 과도 상태 동안 발생하는 dv/dt 와 Surge 전압의 감소로 인하여 EMI (Electro-Magnetic Interference) 현상이 저감된다. 또한 2-레벨 인버터와 같은 샘플링 시간을 사용한다면 각 스위치들은 2-레벨 인버터에 비해 감소된 스위칭 주파수를 갖는 장점을 가진다. 이러한 멀티-레벨 인버터는 크게 3가지의 종류(다이오드 클램프 인버터, 캐스캐이드 인버터, 플라잉 커패시터 인버터)가 있으며 현재 3-레벨 다이오드 클램프 방식인 NPC(Neutral-Point Clamped) 인버터가 가장 널리 사용되고 있다.^{[1][2]} 그러나 이 방식은 4-레벨 이상에서 DC-링크를 구성하는 각 커패시터 전압 균형을 위한 제어방법이 매우 어려우며 부가적인 클램핑 다이오드 수가 $(N-1) \times (N-2)$ 로 증가하기 때문에 멀티-레벨로의 적용이 구조적으로 어려운 상황이다^[5].

이에 비해 플라잉 커패시터 방식은 부가적인 커패시터가 필요하고 다이오드 클램프 인버터 방식처럼 커패시터 전압제어가 필요하다는 단점을 가지고 있다.^{[3][7]} 그러나 이 커패시터들은 DC-링크 커패시터보다 용량이 작아도 되며 다이오드 클램프 인버터 방식과는 달리 한 레그에서 커패시터를 충·방전시키는 스위치 상태가 모두 존재하는 특성을 가지고 있기 때문에 일정 제어 주기 내에서 이 스위칭 상태의 인가시간을 같게 한다면 전압 불균형이 발생하지 않는다. 따라서 플라잉 커패시터 방식은 다이오드 클램프 방식보다 멀티-레벨로의 확장이 용이하다.

이러한 커패시터 전압 변동을 제어하기 위한 펄스폭 변조(PWM)방식으로서 Self-Balancing phase-

shifted PWM방식이 제안되었다. 이 방식은 캐리어를 phase shift시켜 한 레그의 충전과 방전 스위치상태의 인가시간을 같게 하여 커패시터 전압을 일정하게 유지시켰다. 그러나 Self-Balancing phase-shifted PWM방식은 두가지 단점을 가지고 있다. 첫째, 인접한 전압 벡터를 사용하지 않기 때문에 출력 선간 전압에 더 많은 고조파 성분을 포함하고 있다. 둘째, 샘플링 기간인 T_s 동안 항상 온이나 오프가 일어나기 때문에 각 스위치들은 2-레벨 인버터와 같은 $1/2T_s$ 의 스위칭주파수를 갖는다. 즉 phase-shift PWM방식은 2-레벨 인버터에 비해 멀티-레벨 인버터가 갖는 장점인 저감된 스위칭 주파수를 사용할 수 없게 된다^[4].

제안한 방법은 각 소자의 스위칭주파수와 전류분담을 같게 하기위해 출력 레그전압과 스위칭 시퀀스의 관계로부터 기존의 삼각파 캐리어를 재구성하였으며 새로운 캐리어들은 기존의 삼각파 캐리어를 분해하는 특성을 가진다. 다시 말해 새로운 캐리어들을 합치게 되면 기존의 삼각파 캐리어를 얻게 된다. 즉 삼각파 캐리어와 새로운 캐리어의 차이는 기준전압을 출력하기 위해 같은 전압벡터들을 사용하지만 이 전압벡터들을 구성하는데 있어 다른 스위치상태를 사용 했는지의 차이라 할 수 있다. 예를 들면, 3-레벨에서 PO_N 벡터를 구성하는데 있어 삼각파 캐리어 방식은 PO_1N 벡터만 사용하는데 반해 새로운 캐리어에 의한 방식은 PO_1N 벡터와 PO_2N 벡터를 둘다 사용하게 된다. 여기서 O_1 과 O_2 는 3-레벨 플라잉 커패시터 인버터에서 O 상태를 출력하기 위한 두 가지 스위치상태를 나타낸다. 두 방식 모두 같은 크기를 갖는 전압벡터를 출력하기 때문에 선간전압의 파형은 동일하게 되며 인접한 벡터들을 사용하여 기준전압을 구성하기 때문에 적은 고조파를 가지게 된다.

제안한 방법은 N -레벨의 경우 각 스위치들은 항상 $2(N-1)T_s$ 동안 한 번씩 온과 오프를 함으로서 $1/2(N-1)T_s$ 의 스위칭주파수를 갖게 되며 phase-shift PWM방식 보다 스위칭 주파수를 $(N-1)$ 배로 줄일 수 있는 장점을 가진다^[6].

각 커패시터의 전압균형을 이루기 위해 $2(N-1)T_s$ 동안 기준전압을 일정하게 유지시켰으며 이로 인해 이 시간동안 커패시터 전압의 충전량과 방전량이 평균적으로 같게 된다.

2. 플라잉 커패시터 멀티-레벨 인버터의 커패시터 전압 균형을 위한 캐리어 비교방식의 PWM기법

2.1 플라잉 커패시터 멀티-레벨 인버터

그림 1은 3-레벨 플라잉 커패시터 인버터의 한 레그에 대한 회로도이고 표 1은 출력 레그 전압과 그에 해당하는 스위치 상태와 스위치 시퀀스를 나타내고 있다. 플라잉 커패시터 인버터는 다이오드 클램프 인버터와 같은 크기의 DC-링크단을 가지지만 각 상에 이 DC-링크단과 분리된 플라잉 커패시터들을 통해서 중간 전압들을 발생시키게 된다. 이에 비해 다이오드 클램프 방식은 DC-링크 단에 연결된 클램핑 다이오드를 통해서 중간전압을 출력하므로 두 방식의 전압 불균형의 원인과 양상이 다르게 나타난다. 또한 이 두 인버터가 출력하는 레그 전압의 종류는 같으나 플라잉 커패시터 인버터는 이를 구성하는 다른 스위치상태가 존재하므로 전압불균형에 대해 다른 제어방식을 사용할 수 있다.

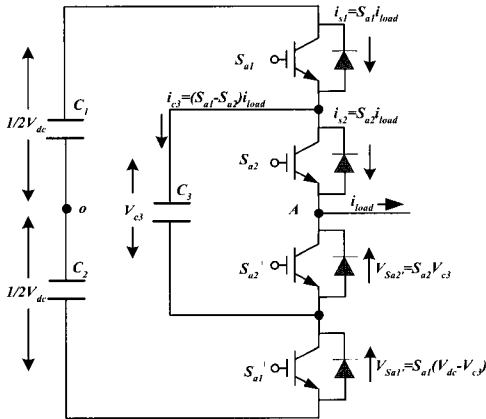


그림 1 3-레벨 플라잉 커패시터 인버터의 한 레그 회로도
Fig. 1 A leg circuit of 3-level flying capacitor inverter

스위칭함수를 S_{a1} 과 S_{a2} 로 나타내면 출력 전압은 식 (1)과 같이 주어진다.

$$V_{AO} = S_{a2} V_{c3} + S_{a1} (V_{dc} - V_{c3}) \quad (1)$$

대칭적 회로상에서 정상 상태시에 플라잉 커패시터 전류의 DC 성분이 '0'일 때 클램핑 전압은 DC-링크 전압의 절반을 유지하게 된다. 반면에 플라잉 커패시터에 의해 상호영향을 받음으로서 부하전류 변동이 생기게 된다. 유도된 플라잉 커패시터 전류변동 식은 식 (2)와 같다.

$$\Delta i_{c3} = \Delta i_{load} (S_{a1} - S_{a2}) \quad (2)$$

표 1 3-레벨 플라잉 커패시터 인버터의 출력 레그 전압과 스위치 상태 및 스위치 시퀀스

Table 1 The output leg voltage for the switch state and the switch sequence of 3-level flying capacitor inverter

| Output Leg Voltage(V_{AO}) | Switch State | Switch Sequence | |
|--------------------------------|--------------|-----------------|----------|
| | | S_{a1} | S_{a2} |
| $V_{dc}/2$ | P | 1 | 1 |
| 0 | O_1 | 1 | 0 |
| | O_2 | 0 | 1 |
| $-V_{dc}/2$ | N | 0 | 0 |

위 식 (2)는 클램핑 전압의 변동량을 수식화해서 보여주는 식이다. 이 식을 통해서 플라잉 커패시터에 양단에 걸리는 전압이 평형으로 유지되었는지를 확인 할 수 있다. 플라잉 커패시터 전압값 산정에 대해서 살펴보면 다음과 같은 식 (3) 또는 식 (4)로 표현될 수 있다.

$$\frac{1}{2} C_{dc} (V_{dcmax}^2 - V_{dcmin}^2) = \int_0^{T/4} Q_{var} \sin 2\omega t dt \quad (3)$$

$$C_{dc} = \frac{2Q_{var}}{\omega (V_{DCmax}^2 - V_{DCmin}^2)} = \frac{Q_{var}}{2\omega \epsilon V_{DC}^2} \quad (4)$$

여기서, V_{DCmax} 와 V_{DCmin} 는 각각 DC전압의 최대치와 최소치를 나타내며 Q_{var} 는 var rating, ω 는 주파수를 나타낸다. V_{DC} 는 DC전압의 평균값으로서, $V_{DC} = (V_{DCmax} + V_{DCmin})/2$ 와 같이 나타낼 수 있다. $\epsilon = (V_{DCmax} - V_{DCmin})/(2V_{DC})$ 로 표현된다.^{[3][4]}

표 1로부터 3-레벨의 경우 플라잉 커패시터 인버터는 윗 단의 두 개의 스위치에서 가질 수 있는 스위치 조합은 4가지이며 중간 레그 전압을 발생하는 스위치 상태는 두 개가 있다. 부하가 유도성이고 전류는 부하 쪽으로 흐른다고 가정하면 표 1에서 O_1 스위치상태는 플라잉 커패시터를 충전시키고 O_2 스위치상태는 플라잉 커패시터를 방전시키게 된다. 따라서 이 두 스위치 상태의 인가시간을 일정 제어 주기동안 같게 해준다면 커패시터의 전압변동을 평균적으로 영으로 제어해 줄 수 있다. 이에 비해 다이오드 클램프 방식은 중간전압을 출력하는 스위치상태는 오직 하나만 사용 가능하기 때문에 이로 인해 부하상태에 따라 DC-링크의 중성점 전압이 영향을 받게 된다. 따라서 멀티-레벨로 확장이 되면서 다이오드 클램프 방식은 부하상태에 따라 DC-링크 전압 불균형의 양상이 복잡해지고 제어영역이 줄어드는 단점을 가진다. 반면 플라잉 커패시터 방식은 커패시터 전압 균형을 위한 두 가지 스위치상태가 존

재하므로 이를 이용하여 DC-링크 전압의 균형을 보다 수월하게 이룰 수 있다.

2.2 플라잉 커패시터의 전압균형을 위한 새로운 캐리어 비교방식의 PWM방법

플라잉 커패시터 방식은 스위치의 온-오프의 시간에 따라 커패시터 전압이 변동하게 되므로 이를 제어하기 위해서는 일정한 전류제어주기동안 충전과 방전이 서로 교대로 발생하고 충전과 방전의 시간이 같도록 하는 스위칭 패턴이 요구된다. 이를 위해 제안한 방법은 플라잉 커패시터 인버터의 레그 전압에 존재하는 리턴던시(같은 레그 전압을 출력하지만 다른 스위치시퀀스를 갖는 스위치상태)를 이용하여 일정주기동안 커패시터 전압의 충전과 방전이 한번씩 발생하며 또한 충전과 방전시간을 동일하게 한다. 이를 통하여 일정시간 동안에 커패시터 전압의 변동량을 최소한으로 제어하게 된다. 또한 캐리어 비교방식의 형태를 갖기 때문에 멀티-레벨로의 확장이 용이한 특성을 가진다.

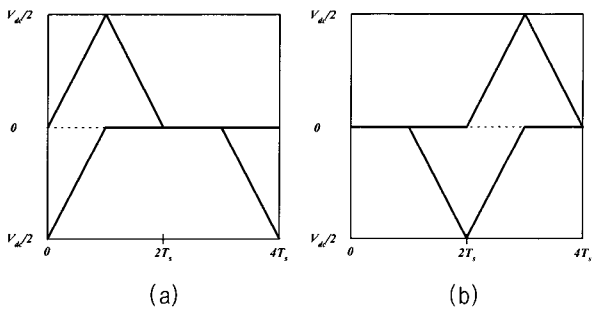


그림 2 새로운 캐리어웨이브 (a) S_{a1} (b) S_{a2}
 Fig. 2 New carrier-wave for (a) S_{a1} (b) S_{a2}

3-레벨에서 출력 레그 전압과 스위치 시퀀스의 관계로부터 기존의 삼각파 캐리어를 재구성하여 얻은 새로운 캐리어를 그림 2에 나타내었다. 그림 2(a)는 스위치 S_{a1} 에 대한 캐리어고 그림 2(b)는 스위치 S_{a2} 에 대한 캐리어다. 제안한 방법은 각 스위치들이 항상 $2(N-1)T_s$ 동안 한 번씩 온과 오프를 하기 때문에 N -레벨의 경우 전체적으로 $(N-1)$ 번의 온과 오프가 발생한다. 따라서 $2(N-1)T_s$ 동안 $(N-1)$ 번의 온과 오프가 발생하므로 평균적으로는 T_s 동안 한 번의 온 또는 오프가 일어나게 되며 이는 삼각파 캐리어를 사용했을 때와 동일하다. 즉 제안한 방식과 삼각파 캐리어 방식은 전체 스위칭 횟수 측면에서 동일하다.

그러나 제안한 방식을 사용할 경우 개별 스위칭주파

수는 $1/2(N-1)T_s$ 로 서로 같게 되지만 삼각파 캐리어 방식을 사용하게 되면 변조지수에 따라 스위칭주파수는 다르게 나타난다. 그림 2에서 기준전압이 영보다 클 경우와 작은 경우 모두 $4T_s$ 동안 S_{a1} 과 S_{a2} 는 한 번씩 온과 오프를 하므로 4번의 온 또는 오프가 발생하여 평균적으로 T_s 동안 한 번의 온이나 오프가 발생한다. 또한 각 스위치들은 $1/4T_s$ 의 스위칭주파수를 갖는 것을 알 수 있다.

그림 3은 커패시터 전압 균형을 설명하기 위해 캐리어와 기준전압 그리고 게이트 인가신호를 나타낸 그림이다. 그림 3에서 굵은 실선은 기준전압(V_{ref})을 나타내고 가는 실선은 캐리어 1을 나타내며 점선은 캐리어 2를 나타내고 있다. 새로운 캐리어는 기준전압의 크기에 따라서 다르게 선택되므로 그림에서 2가지 경우(첫째, 기준전압이 영보다 큰 경우와 둘째, 기준전압이 영보다 작은 경우)로 나누어 도시하였다. 여기서 변조지수(M_i)는 아래 식 (5)과 같이 최대 선형변조를 갖는 전압에 대한 기준전압의 비로 정의한다.

$$M_i = V_{ref} / (V_{dc} / \sqrt{3}) \quad (5)$$

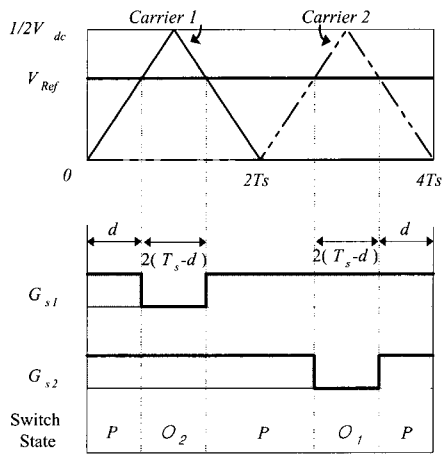
그림 3(a)는 기준전압이 영보다 큰 경우로 기준전압과 캐리어 1과의 비교에 의한 S_{a1} 에 대한 게이트 신호는 그림처럼 G_{s1} 로 나타내지며 캐리어 2에 의한 S_{a2} 에 대한 게이트 신호는 G_{s2} 로 나타내어진다. 두 게이트 신호에 의한 스위치상태는 그림에서처럼 $P-O_2-P-O_1-P$ 의 순서로 나타내지며 O_2 와 O_1 의 인가시간은 식 (6)에서 $2(T_s-d)$ 로 같아짐을 알 수 있다. 따라서 부하가 유도성이고 전류가 부하쪽으로 흐른다고 가정하면 O_2 상태는 플라잉 커패시터를 충전시키고 O_1 상태는 플라잉 커패시터를 방전시키므로 결국 $4T_s$ 의 주기동안 플라잉 커패시터의 전압변동량은 영이 된다.

$$\begin{aligned} (2 T_s - 0) - (d + d) &= (4 T_s - 2 T_s) - (d + d) \\ 2(T_s - d) &= 2(T_s - d) \end{aligned} \quad (6)$$

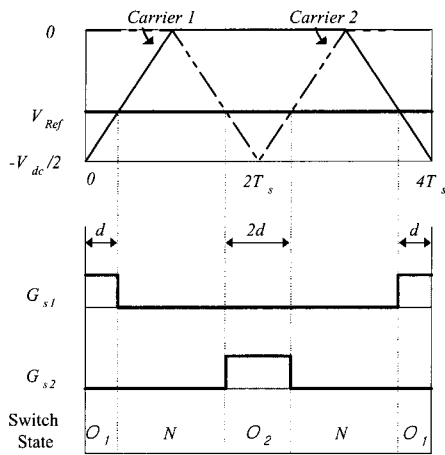
그림 3(b)는 기준전압이 영보다 작은 경우로 앞서 설명했던 방법에 의해 S_{a1} 과 S_{a2} 에 대한 게이트 신호를 얻을 수 있다. 두 게이트 신호에 의한 스위치상태는 $O_1-N-O_2-N-O_1$ 의 순서로 나타내지며 O_1 과 O_2 의 인가시간이 식 (7)에서처럼 $2d$ 로 얻어짐을 알 수 있다. 따라서 기준전압이 영보다 작은 경우도 플라잉 커패시터의 충전과 방전시간이 동일하게 인가되어 $4T_s$ 의 주기 동안 전압변동량이 영으로 나타남을 알 수 있다.

$$\begin{aligned}
 & 4 T_s - (2 T_s - 2d + 2d + 2 T_s - 2d) \\
 & = 4 T_s - (d + 2 T_s - 2d + 2 T_s - 2d + d) \quad (7) \\
 & 2d = 2d
 \end{aligned}$$

그림 4는 N -레벨로 일반화된 스위치 S_{ai} 에 대한 새로운 캐리어를 나타내고 있으며 다른 스위치에 대한 캐리어는 이를 각각 $2T_s, 4T_s, \dots, 2(N-1)T_s$ 씩 shift시켜 얻을 수 있다.



(a) 기준 전압이 영보다 큰 경우
(a) In case reference voltage is greater than zero



(b) 기준 전압이 영보다 작은 경우
(b) In case reference voltage is smaller than zero

그림 3 커패시터 전압 균형을 위한 새로운 캐리어 비교방식의 PWM방법

Fig. 3 The carrier-based PWM method for voltage balance of flying capacitor

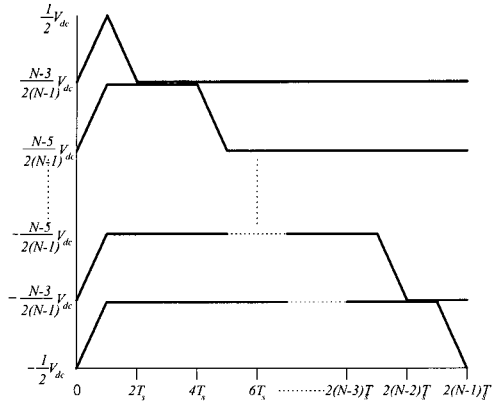
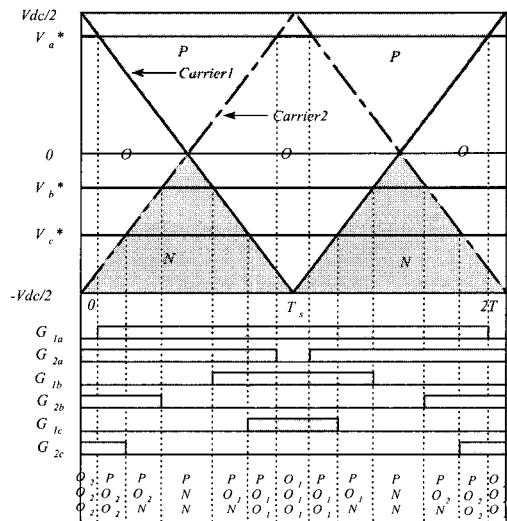


그림 4 N -레벨로 일반화된 스위치 S_{ai} 에 대한 새로운 캐리어
Fig. 4 The new carrier-wave for S_{ai} generalized to N -level

2.3 Phase-shift PWM방법과 제안한 PWM 방법의 비교

그림 5는 3-레벨에서 phase-shift PWM방법과 제안한 PWM방법을 비교하기 위해 3상에 대한 기준전압과 캐리어, 게이트 인가신호, 스위치상태들을 나타낸 그림이다. 캐리어의 상승시간을 T_s 로 동일하게 하여 비교하였다. 이 그림에서 phase-shift 방법은 $1/(2T_s)$ 의 스위칭주파수를 가지며 제안한 방법은 $1/(4T_s)$ 의 스위칭주파수를 갖는 것을 알 수 있으며 N -레벨인 경우 phase-shift 방법에 비해 $(N-1)$ 배 만큼 제안한 방법의 스위칭주파수가 감소하게 된다.



(a) phase-shift 방법
(a) phase-shift method

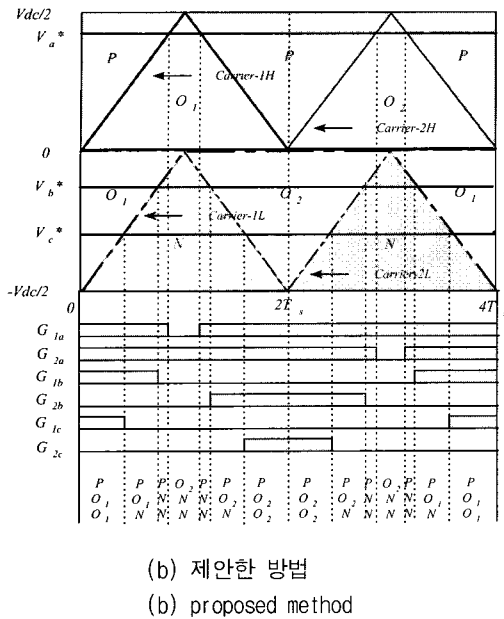


그림 5 PWM 방법 비교
Fig. 5 Comparison of PWM method

고압 스위치의 경우 큰 스위칭손실로 인해 스위칭주파수가 제한 받게 되며 이로 인해 phase-shift 방법 사용시 제어주기가 증가해야 되는 단점을 가진다. 제어주기의 증가는 샘플링 횟수의 감소를 의미하고 이는 기준전압과 인버터 출력전압과의 오차 즉 고조파 성분의 증가를 초래하게 된다. 이런 측면에서 제안한 방법이 가지는 저감된 스위칭주파수는 고압 대용량 인버터에 적합한 특성이라 할 수 있다. 그림 6은 그림 5의 기준전압과 이를 구성하는 전압벡터들을 공간전압벡터 도상에 표시한 그림이다. 기준전압은 동일하게 2번 영역에 위치하고 있으나 이를 구성하기 위해 선택된 전압벡터들은 다르게 나타나고 있음을 알 수 있다. 즉 phase-shift 방법은 세 개의 인접한 벡터들과 하나의 인접하지 않은 벡터들로 기준전압을 합성하는데 반해 제안한 방법은 인접한 벡터들로만 기준전압을 합성한다. PWM 방법은 벡터 인가 시간의 평균적인 개념에서 기준전압을 구성하는 것이므로 기준전압과 인가된 전압벡터의 차를 고조파전압벡터라 할 수 있다. 따라서 같은 스위칭주파수를 갖는 조건하에서 제안한 방법은 phase-shift 방법보다 더 적은 고조파 성분을 가지게 된다. 그러나 레벨이 증가하게 되면 두 방법의 모두 정현파에 가까운 출력전압을 가지게 되므로 고조파 성분의 차이는 거의 없게 된다.

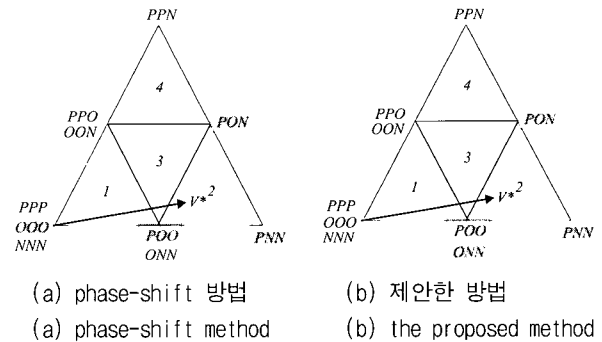


그림 6 공간전압벡터도
Fig. 6 Space voltage vector diagram

2.4 플라잉 커패시터 인버터의 초기 구동

3-레벨 플라잉 커패시터 인버터의 초기 구동은 다음과 같은 순서로 동작하게 된다. 먼저 그림 1에서 S_{a1} , S_{a2} , S_{a1}' , S_{a2}' 의 게이트 신호를 차단한 상태에서 S_{a1} 과 S_{a1}' 를 연결시키면 인버터 내부의 DC-링크의 커패시터 C_1 과 C_2 , 그리고 플라잉 커패시터 C_3 는 병렬 연결이 되며 이 때의 인버터는 병렬 커패시터를 가지는 3상 정류기가 된다. 내부 플라잉 커패시터 전압이 $1/2V_{dc}$ 가 되었을 때 S_{a1} 과 S_{a1}' 를 차단시키면 플라잉 커패시터는 $1/2V_{dc}$ 를 유지하게 되고 DC-링크는 계속 충전되게 된다. 멀티-레벨의 경우 가장 작은 전압을 가지는 안쪽의 플라잉 커패시터를 먼저 충전시키기 위해 내부의 두 스위치만 차단하고 나머지 스위치는 모두 연결상태를 유지해야 하며 충전이 끝나면 그 다음 스위치를 차단하여 단계적으로 안쪽의 커패시터를 충전한다.

3. 시뮬레이션 결과 및 특성 고찰

제안된 방법의 타당성을 검증하기 위해 $R-L$ 부하를 갖는 3상 5-레벨 플라잉 커패시터 인버터를 모델링하고 제안한 알고리즘을 5-레벨로 확장하여 시뮬레이션을 수행하였다. 시뮬레이션 조건은 다음 표 2와 같다. 여기서 가장 안쪽의 플라잉 커패시터가 C_1 이고 이를 기준으로 순서대로 C_2 , C_3 가 되며 C 는 DC-링크 커패시터이다.

그림 7은 5-레벨 플라잉 커패시터 인버터의 simulink diagram을 나타내며 그림 8은 출력선간전압, 그림 9는 부하전류, 그림 10은 각 상 커패시터 전압과 형을 나타낸다.

표 2 시뮬레이션 조건
Table 2 Simulation condition

| | |
|----------------------------------|-------------|
| V_{dc} | 800V |
| T_s | 125 μ s |
| Modulation index | 0.9 |
| Output frequency | 50Hz |
| DC-Link capacitance(C) | 1000F |
| Flying Cap. capacitance(C_1) | 250F |
| Flying Cap. capacitance(C_2) | 500F |
| Flying Cap. capacitance(C_3) | 750F |
| Load resistance | 10 |
| Load inductance | 10mH |

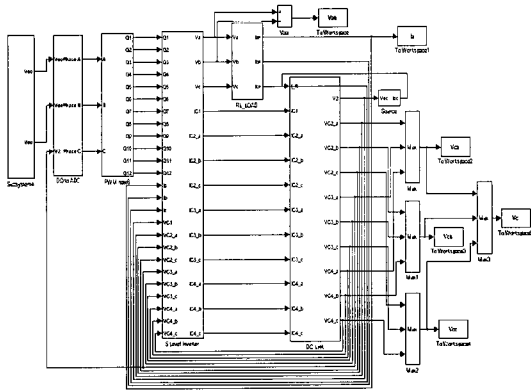
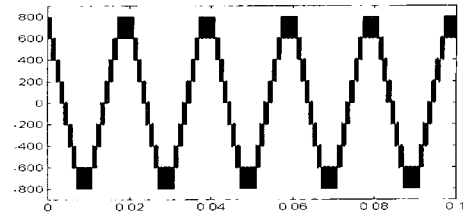


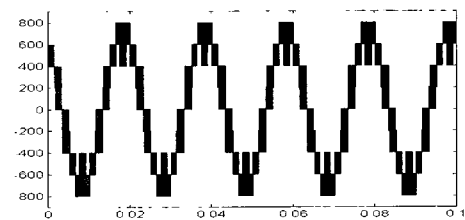
그림 7 5-레벨 플라잉 커패시터 인버터의 simulink diagram
Fig. 7 simulink diagram of 5-level flying capacitor inverter

그림 8에서 제안된 PWM방식과 리던던시를 고려하지 않은 PWM방식은 선간전압파형으로부터 인접한 벡터들을 사용하는 것을 알 수 있으나 리던던시를 고려하지 않을 경우 플라잉 커패시터들의 충전과 방전시간을 같게 만들 수 없으므로 이들 커패시터에 전압변동이 발생하여 선간전압의 레벨이 일정치 않음을 보여주고 있다. Phase-shift PWM방식은 인접하지 않은 전압 벡터들로 인하여 선간전압에 다른 레벨의 전압이 출력되고 있음을 알 수 있다.

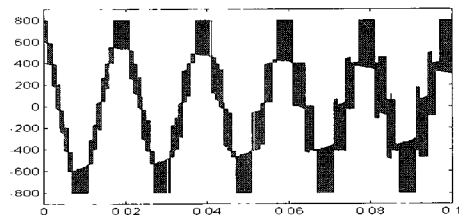
그림 9는 출력전류파형으로 Phase-shift PWM방식이 제안된 PWM방법보다 전류리플이 작게 나타나고 있는데 그 이유는 샘플링 주기인 T_s 를 125 μ sec로 동일하게 사용하였기 때문에 Phase-shift PWM방식은 4kHz의 개별 스위칭주파수를 갖는 반면 제안된 PWM 방법은 1kHz의 스위칭주파수를 갖기 때문이다.



(a) 제안된 PWM방식에 의한 선간전압 파형
(a) Line-to-line voltage by the proposed PWM method



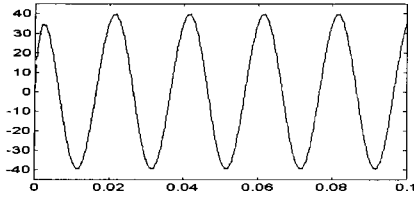
(b) Phase-shift PWM방식에 의한 선간전압 파형
(b) Line-to-line voltage by the phase-shift PWM method



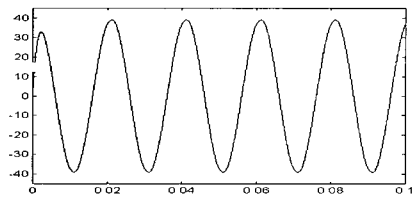
(c) 리던던시를 고려하지 않은 PWM방식에 의한 선간전압파형
(c) Line-to-line voltage by the PWM method not considering of redundancy

그림 8 5-레벨 플라잉커패시터 인버터의 출력선간전압 파형
Fig. 8 Output line-to-line voltage of 5-level flying capacitor inverter

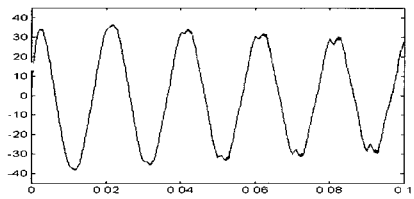
리던던시를 고려하지 않은 PWM방식은 커패시터 전압변동으로 인해 일정하지 않은 전류가 흐르게 된다. 그림 10은 각 상의 플라잉 커패시터 전압을 나타낸 파형으로 Phase-shift PWM방식이 전압변동량이 가장 안정적으로 제어되고 있음을 보여주고 있으며 제안된 방법도 안정적으로 커패시터 전압들이 제어되고 있음을 나타내고 있다. 두 방법에서 커패시터 전압리플의 차이 역시 개별 스위칭주파수의 차이에서 비롯된다. 그러나 두 방법의 커패시터 전압변동량의 차이는 4배의 스위칭주파수의 차이를 고려할 때 미소하다고 할 수 있다.



(a) 제안된 PWM 방식에 의한 부하전류 파형
(a) Load current by the proposed PWM method



(b) Phase-shift PWM 방식에 의한 부하전류 파형
(b) Load current by the phase-shift PWM method



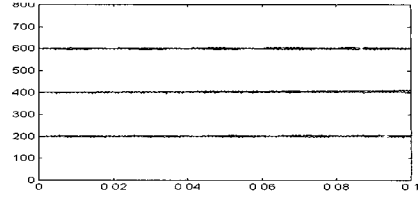
(c) 리던던시를 고려하지 않은 PWM 방식에 의한 부하전류 파형
(c) Load current by the PWM method not considering of redundancy

그림 9 5-레벨 플라잉 커패시터 인버터의 부하전류파형
Fig. 9 Load current of 5-level flying capacitor inverter

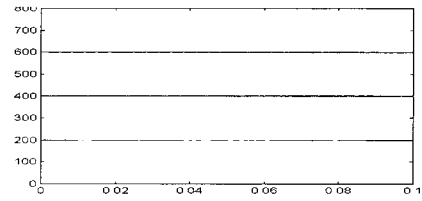
반면 리던던시를 고려하지 않은 PWM 방식은 부하 역률과 변조지수에 따라 커패시터 전압이 크게 변동하고 있음을 보여주고 있다. 그림에서 5개 전압들(DC-링크 전압(800V)과 영전압 그리고 세 개의 플라잉 커패시터 전압들)의 차이가 개별 소자들이 브로킹 해야 하는 전압이 되며 맨 위와 아래의 전압차가 초기 200V의 정상값에서 점차 증가하다가 소자의 브레이크 다운 전압을 넘게 되면 소자의 파괴에 이를 수 있는 것을 알 수 있다.

4. 결 론

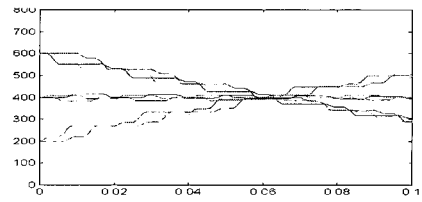
제안된 방법은 각 소자의 스위칭주파수와 전류분담을 같게 하기 위해 출력 레그 전압과 스위칭 시퀀스의 관계로부터 기존의 삼각과 캐리어를 재구성하였으며 새



(a) 제안된 PWM 방식에 의한 플라잉 커패시터 전압파형
(a) Flying capacitor voltages by the proposed PWM method



(b) Phase-shift PWM 방식에 의한 플라잉 커패시터 전압파형
(b) Flying capacitor voltages by phase-shift PWM method



(c) 리던던시를 고려하지 않은 PWM 방식에 의한 플라잉 커패시터 전압
(c) Flying capacitor voltages by the PWM method not considering of redundancy

그림 10 5-레벨 플라잉 커패시터 인버터의 플라잉 커패시터 전압 파형

Fig. 10 Each flying capacitor voltages in three-phase of 5-level flying capacitor inverter

로운 캐리어들은 기존의 삼각과 캐리어를 분해하는 특성을 가진다. 제안한 방법은 N -레벨의 경우 각 스위치들은 항상 $2(N-1)T_s$ 동안 한 번씩 온과 오프를 함으로서 $1/2(N-1)T_s$ 의 스위칭주파수를 갖게 되며 phase-shift PWM 방식 보다 스위칭 주파수를 $(N-1)$ 배로 줄일 수 있는 장점을 가지며 기준전압을 인접한 벡터들로만 구성하여 출력전압의 고조파성분을 작게 하는 장점도 가진다. 각 커패시터의 전압균형을 이루기 위해 $2(N-1)T_s$ 동안 기준전압을 일정하게 유지시켰으며 이로 인해 이 시간동안 커패시터 전압의 총전량과 방전량이 평균적으로 같게 되었다. 또한 시뮬레이션을 통해 phase-shift 방법보다 $(N-1)$ 배의 낮은 스위칭주파수를 사용하여 안정적인 커패시터 전압을 유지할 수

있었으며 정현과의 출력전류도 얻을 수 있음을 확인하였다. 따라서 제안된 방법은 고압 대용량의 플라잉 커패시터 멀티-레벨 인버터에 적합한 방식이다.

phase-shift PWM방식과 제안된 PWM방식 모두 플라잉 커패시터 전압을 일정하게 유지하는 Self-balancing 기능을 가지고 있기 때문에 초기상태나 운전중에 커패시터 전압에 변동이 생기면 변동된 전압을 계속 유지하게 된다. 따라서 보다 정확한 출력을 얻기 위해서는 전압변동시도 고려한 PWM방법 연구가 수행되어야 한다.

이 논문은 2000년 한양대학교 교내연구비 지원으로 연구 되었음.

참 고 문 헌

- [1] A. Nabae, I. Takahashi and H. Akagi, "A New Neutral-point-clamped PWM Inverter", *IEEE Trans. on Industrial Application*, vol. 17, no. 5, pp. 518~523, 1981.
- [2] C. Newton, M. Summer, "Neutral Point Control for Multilevel Inverter: theory, design and operational limitation", *Industry Applications Conference, 1997. Thirty-Second IAS Annual Meeting, IAS '97., Conference Record of the 1997 IEEE*, vol. 2, pp. 1336~1343, 1997.
- [3] X. Yuan, H. Stemmler and I. Barbi, "Investigation on the Clamping Voltage Self-Balancing of the Three-Level Capacitor Clamping Inverter", *IEEE-PESC Conf. Rec.*, pp. 1059~1064, 1999.
- [4] Y. Liang, C. O. Nwankpa, "A Power Line Conditioner Based on Flying capacitor multilevel Voltage Source Converter with Phase Shift SPWM", *Proceedings of IEEE Industry Applications Meeting*, vol. 4, pp. 2337~2343, 1999.
- [5] Y. H. Lee, R. Y. Kim and D. S. Hyun, "A Novel SVPWM Strategy Considering DC-link Balancing for a Multi-level Voltage Source Inverter", *IEEE-APEC Conf. Rec.*, pp. 509~514, 1999.
- [6] D. W. Kang, Y. H. Lee, B. S. Suh, C. H. Choi and D. S. Hyun, "An Improved Carrier-based SVPWM Method by the Redistribution of Carrier-wave Using Leg Voltage Redundancies in Generalized Cascaded Multilevel Inverter", *Journal of Power Electronics*, vol. 1, no. 1, pp. 36~47, April 2001.
- [7] 이민수, 성현제, 김인동, 노의철, 조철제, "플라잉 커패시터 멀티레벨 인버터 및 컨버터를 위한 스너버 회로", *전력전자학술대회 논문집*, pp. 448~451, 2000.

저 자 소 개

이상길(李相吉)

1973년 12월 5일생. 2000년 한양대 전기공학과 졸업. 2000년~현재 동 대학원 전기공학과 석사과정.



강대욱(姜岱旭)

1970년 6월 4일생. 1998년 한양대 전기공학과 졸업. 2000년 동 대학원 전기공학과 졸업(석사). 2000년~현재 동 대학원 전기공학과 박사과정.



이요한(李요한)

1970년 5월 31일생. 1993년 한양대 전기공학과 졸업. 1995년 동 대학원 전기공학과 졸업(석사). 2001년 동 대학원 전기공학과 졸업(공학박사). 2001년~현재 LG전자 디지털 어플라이언스 연구소 선임연구원.



현동석(玄東石)

1950년 4월 8일생. 1973년 한양대 전기공학과 졸업. 1978년 동 대학원 전기공학과 졸업(석사). 1986년 서울대 대학원 전기공학과 졸업(공학박사). 1984년~1985년 미국 토레도대학 교환교수. 1988년~1989년 원혜공과대학 교환교수. 현재 한양대 전자전기공학과 교수. 당 학회 회장 역임.

