

## 조셉슨 소자 기술의 전압표준 및 디지털 응용

김 규 태  
한국표준과학연구원 전기자기그룹

### 1. 조셉슨 전압표준

오늘날 전압 측정은 힘, 압력, 유량, 온도, 습도, 광도, 방사능 등의 다양한 신호 변환 및 계측 뿐 만 아니라 각종 인터넷, 멀티미디어 및 유무선 통신기술에도 광범위하게 활용되고 있다. 이러한 배경에는 아마도 편리하게 각종 전압 신호를 측정할 수 있는 다양한

ADC(analog-digital converter) 소자가 현대 반도체기술의 덕택에 대량 보급이 가능해진 것과 무관하지 않은 것으로 보인다. 그러나 전압 측정이 아무리 쉽고 편리하다고 하더라도, 신뢰성 있는 측정기준 즉 측정표준 및 교정서비스를 통한 효과적인 표준보급이 없었다면 엄밀한 과학적 기반을 토대로 발전해온 현대의 놀라운 신기술들은 성취가

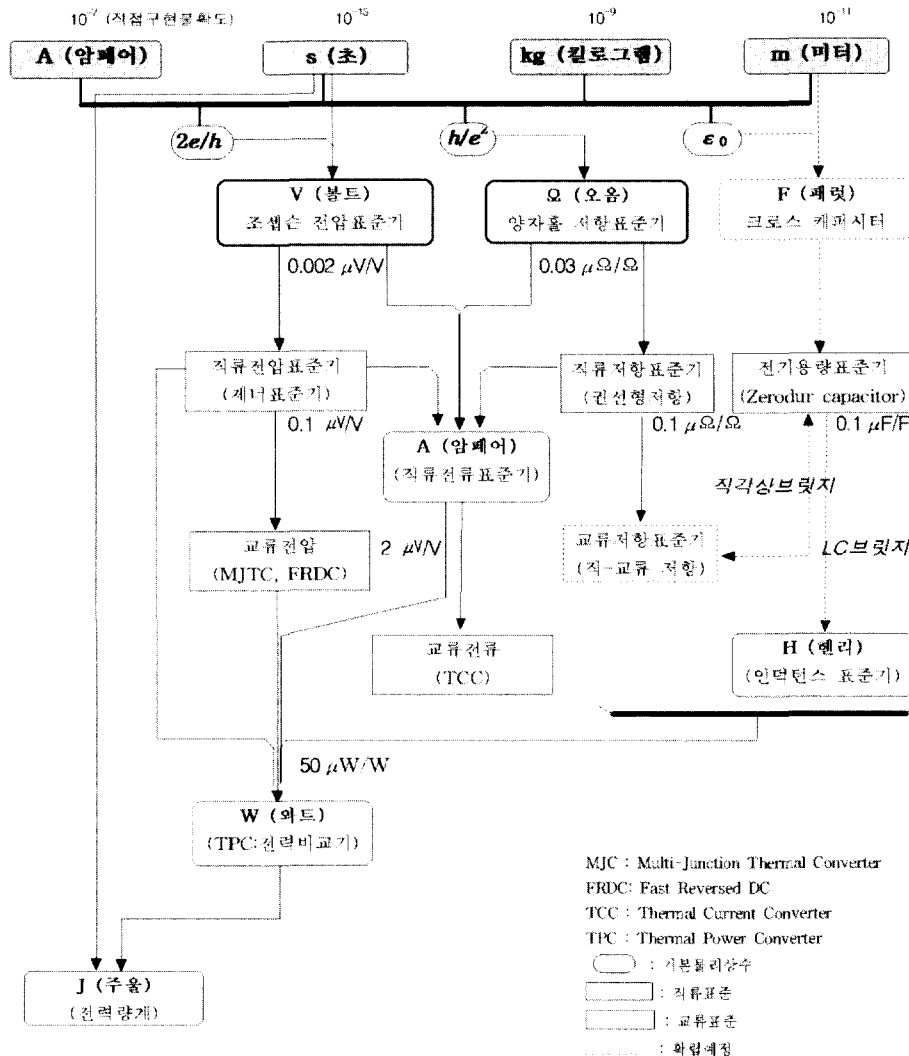


그림 1. 전기표준의 보급체계

## 초전도 디지털 전자소자 특집

불가능했을지도 모른다. 더하여 오늘날 항공 우주, 지질 탐사, 첨단 정보통신, 나노기술, 생명공학 등의 첨단 산업의 경우 요구되는 측정 정확도는 나날이 상승하고 있어 관련 제품의 각종 성능시험의 필수 요소인 전압 측정표준의 정확도 역시 빠르게 향상되지 않으면 안되게 되었으며, 이를 위해 측정표준기술 역시 지속적인 기술개발이 요구되고 있다. 조셉슨 전압표준은 그림 1의 국가 전기표준 소급체계에서 보듯이 전기분야 다양한 단위 표준들의 하부 기반 표준일 뿐 아니라 관련 교정 품질의 신뢰성 확보를 위한 필수 요소이며 국가 전기표준의 국제적 신뢰성을 인정받기 위한 핵심표준이다.

본 글에서는 조셉슨 소자의 기본기술을 조셉슨 전압표준 소자를 예로 들어 설명하고자 한다. 먼저 조셉슨 전압표준의 원리부터 살펴보기로 한다. 잘 알려진 대로, 두 초전도체 사이에 얇은 장벽이 삽입되어 형성되는 조셉슨 접합에서(그림 2) 두 초전도체 사이에 직류전압을 인가하면 전압에 비례하는 주파수를 갖는 교류진동이 발생한다. 여기에 주파수  $f$ 의 마이크로파를 동시에 가해주면 인가전압에 의한 조셉슨 진동이 외부 마이크로파  $f$  또는 그 고조파에 동조화 되려는 현상이 강하게 일어나서 인가전압에 해당하는 주파수에 가까운 고조파( $nf$ )에 조셉슨 진동의 위상이 묶여버리고 조셉슨 전압은 식 (1)로 표현되는 양자화된 전압상태에 머물게 된다. 이 위상잠김 상태에서는 외부 바이어스가 약간 변동하더라도 조셉슨 접합의 전압은 변하지 않은 채 전류만 변화하게 되어 오실로스코프로 전압-전류 특성곡선을 관측하면 수직(스코프 x-입력이 전압, y-입력이 전류일 경우) 선분모양의 조셉슨 스텝을 볼 수 있게 된다. (그림 3, 그림 4)

$$V_J(n, f) = n f / (2e/h) \quad (1)$$

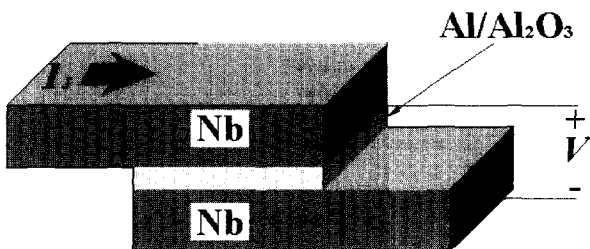


그림 2. 조셉슨 터널접합

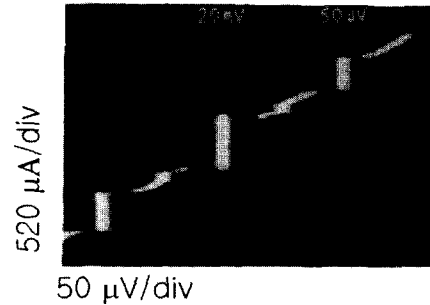
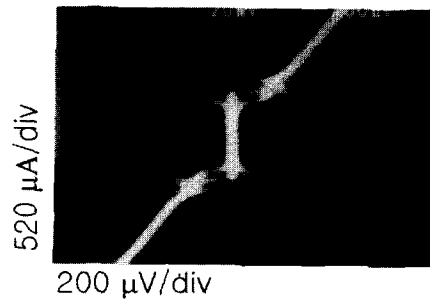


그림 3. 금속성장벽 조셉슨 접합의 전압-전류 특성. 위: 마이크로파를 가하기 전. 아래: 75 GHz 마이크로파를 가한 후.

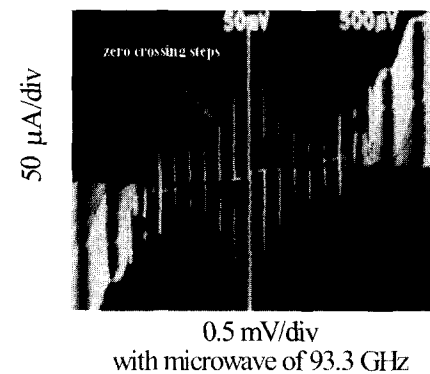
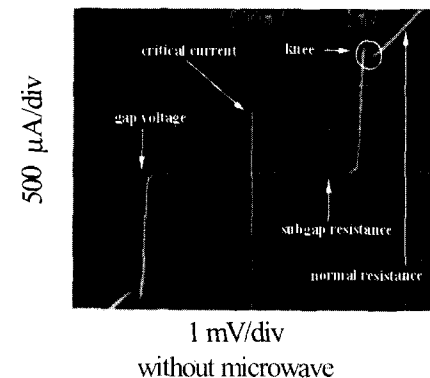


그림 4. 절연장벽 조셉슨 접합의 전압-전류 특성. 위: 마이크로파를 가하기 전. 아래: 93.3 GHz 마이크로파를 가한 후

이 조셉슨 스텝의 전압은 어떠한 전압 발생장치보다 정확할 뿐 아니라 식 (1)에서 보듯이 단지 마이크로파 주파수에 만 의존할 뿐이므로 표준전지와 같은 인조물에서 나타나는 온도의존성, 경년변화 등이 나타나지 않으며 국제 소급성 확보를 위해 해외교정에 의존할 필요가 없다. 단지 발생된 전압 표시값의 통일을 위해 조셉슨 상수  $2e/h$ 를 무엇으로 쓰느냐가 문제될 뿐이다. 1972년 국제도량형 위원회(CIPM) 산하 CCEM(전기자기자문위원회)은  $2e/h = 483\ 594.0$  GHz/V를 추천한 바 있으며, 조셉슨 표준

장치를 보유한 많은 표준기관들은 이 상수값에 기초하여 조셉슨 전압표준을 구현하고 있다. 물론 조셉슨 표준 장치가 없는 국가는 여전히 표준전지를 국제도량형국(BIPM) 등으로부터 해외교정을 받아와야 했다. 그 후 조셉슨 접합 약 2,000개를 직렬회로로 구성한 조셉슨 어레이기술이 독일을 필두로 미국, 일본, 한국 등에서 개발되어 1 V 수준의 표준으로 활용되고 있으며 최근에는 약 20,000개 접합으로 만들어진 10 V 어레이가 생산되고 있다. 20,000개 접합 수준의 10 V 어레이는 현재까지 성공적으로 작동되

표 1. 조셉슨 전압표준의 역사

연 도	국 내	국 외
1962	-	B.D. Josephson 조셉슨효과 발견.
1969-1971	-	단일접합 조셉슨 전압표준기 등장. (Parker, Finnegan $2e/h$ 측정)
1972	-	CCE 조셉슨 상수값 $2e/h = 483\ 594.0$ GHz/V 추천.
1977	-	Levinsen 조셉슨 어레이 제안.
1983	-	Tsai 조셉슨 접합간 전압 일치성 측정. ( $3 \times 10^{-19}$ )
1984	-	독일 PTB, 미국 NIST(당시 NBS) 1 V 조셉슨 어레이 개발.
1985	단일접합 조셉슨 전압표준기가 NIST로부터 도입.	
1987	조셉슨 어레이 전압표준기 측정 시스템 연구 시작.	
1988		NIST 10 V 조셉슨 어레이 개발
1990. 1.1	조셉슨 어레이 전압표준기 구축(NIST 어레이), 국가 표준 원기로 채택. CIPM의 새로운 조셉슨 상수 적용에 따라 구 표준이던 표준전지에 부여된 전압 값은 $-9.8 \mu\text{V/V}$ 가 변화.	CIPM의 새로운 조셉슨 상수값 $483\ 597.9$ GHz/V의 전 세계적 시행. (모든 전압 표시값이 약 $-8 \mu\text{V/V}$ 변화.)
1990		PTB 10 V 조셉슨 어레이 개발.
1992	2,520 개 Nb/AlOx/Nb 접합의 1-V KRISS 조셉슨 어레이 개발 성공.	
1994		NIST Programmable-JVS (P-JVS) 초기 연구발표.
1995	조셉슨 어레이 전압표준 (1 V) 정확도 선진국수준 ( $0.002 \mu\text{V/V}$ ) 도달. BIPM과 on-site 국제비교 (KC) 수행. 1-V KRISS 어레이 BIPM에 제공.	
1997	10 V 조셉슨 어레이 개발 연구 시작.	NIST 1 V P-JVS 개발 성공.
1999	10 V 조셉슨 어레이 전압표준기 확립 (PTB 어레이 사용, $0.005 \mu\text{V/V}$ 수준).	
2000		PTB 10 V P-JVS step 관측.

## 초전도 디지털 전자소자 특집

는 초전도 소자 가운데 가장 집적도가 높고 복잡한 소자이다. 이와 비견될 수 있는 것으로는 1996년에 일본 NEC에서 개발한 4 Kb memory (21,000개 접합) 정도이지만 100 % 완전하게 작동되는 것은 아니었다. 1990년은 조셉슨 전압표준의 역사에서 빼놓을 수 없는 해이다. CIPM의 권고에 따라 지금까지 사용되던 조셉슨 상수  $2e/h$ 의 값을 전세계적으로 1990년 1월 1일을 기해 약  $8 \times 10^{-6}$  정도 재조정하게 되었다. 조셉슨 전압표준의 재현 정확도가 약  $10^{-8}$  수준이던 것과 비교하면 전압표준에 있어서는 엄청난 변화가 일어난 것이다. 최근 2000년 CCEM 회의에서는 1990년 조셉슨 상수값에 대한 재확인이 이루어 졌다. 표 1은 조셉슨 전압표준의 간략한 국·내외 역사를 요약한 것이다.

### 2. 전압표준용 어레이소자

현재까지 전압표준용으로 일반적으로 사용되는 조셉슨 접합은 그림 4와 같은 특성을 가진 절연장벽 접합이다. 보통 절연장벽 접합에서 안정된 스텝을 얻으려면 플라즈마 진동이라고 하는 접합의 고유 진동 영역을 충분히 벗어난 70 GHz 내지 90 GHz의 마이크로파가 필요하며, 이 때 발생하는 스텝은 zero 전류 축을 지난다 하여 zero-crossing step 이라고 불린다. 이러한 접합을 균일하게 직렬로 연결하고 마이크로파를 효과적으로 공급할 수 있는 구조로 만든 것이 조셉슨 어레이이다.(그림 5) 연결된 접합의 수가 많을수록 더 높은 전압을 얻을 수 있는데 보통 1 V 어레이는 1,400 내 2,500 개의 접합을 가지며, 10 V 어레이는 그 10 배의 접합을 갖는다. 최근 10 V 어레이는 미국의 Hypres와 독일의 PREMA 두 곳에서만 생산 판매되고 있다.

지난 1992년 KRISS도 이러한 조셉슨 어레이소자 개발에 성공하여 1 V 전압 표준에 활용하고 있으며 1995년에는 현지 (on-site) 직접 비교를 주관하는 BIPM을 초대하여 국제비교 (2000년 공식 BIPM

KC로 추진됨)를 수행한 결과 선진국 수준의 정확도를 확인한 바 있다(그림 6). 최근에는 수입된 10 V 어레이를 활용하여 10 V 전압 표준을 확립하였다(그림 7). 그림 8은 조셉슨 어레이소자 제작공정을 보여준다.

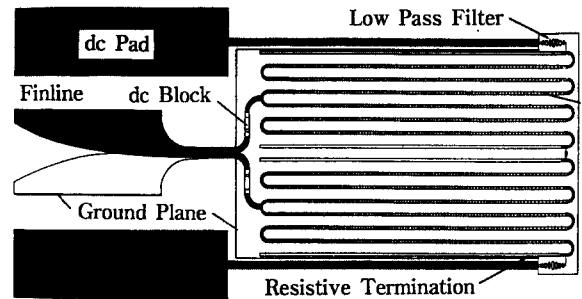


그림 5. 조셉슨 어레이의 일반적 구조.

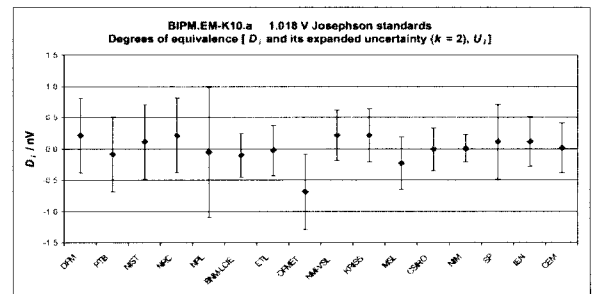


그림 6. KRISS 조셉슨 전압표준의 BIPM KC 결과. 1.018 V에 대하여 약 0.3 nV 이내의 일치도가 확인되었다.



그림 7. KRISS의 조셉슨 전압표준 장치

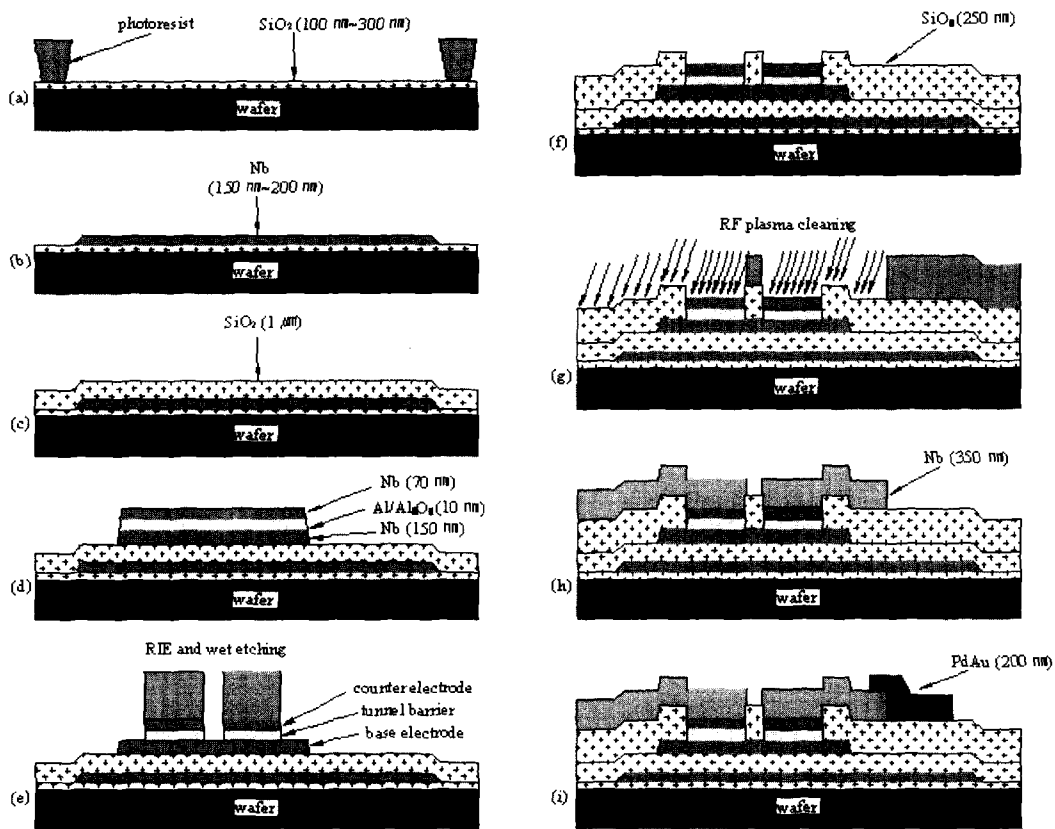


그림 8. 조셉슨 어레이소자 제작공정:(a) PR for lift-off of ground plane, (b) Ground plane (Nb) formation, (c) Dielectric layer (SiO<sub>2</sub>) deposition, (d) SIS sandwich formation by lift-off, (e) Dry etching of counter electrode (Nb) + Wet etching of Al/Al<sub>2</sub>O<sub>3</sub>, (f) Self-aligned deposition of SiO<sub>2</sub> insulation, (g) PR for lift-off of wiring (Nb) + Surface cleaning of counter electrode, (h) Wiring layer (Nb) deposition, (i) Resistive termination (PdAu) deposition.

### 3. 프로그래머블 어레이 소자

기존의 조셉슨 전압표준이 절연장벽 조셉슨 접합을 이용하는 주요 이유는 조셉슨 어레이 제작에 따르는 접합 불균일도를 어느 정도 허용할 수 있는 장점 때문이다. 그러나 절연장벽 조셉슨 어레이는 목표로 한 전압스텝 발생에 확률적 불안정성이 따르고 스텝간의 널뎀 가능성을 안고 있어서 보다 빠르고 유연하게 활용할 수 없는 단점이 있다. 이러한 단점이 극복된다면 조셉슨 전압표준기술은 전자동 산업용 전압표준, 절대 정확도의 ADC/DAC, 교류 전압표준, 전자 질량표준용 watt balance 등 여러 분야에서 폭넓게 활용될 것이다. 1994년 NIST는 보다

빠르고 유연하게 활용할 수 있는 새로운 개념의 조셉슨 어레이를 제안하였는데, 그림 4와 같은 금속장벽 조셉슨 접합을 사용하되 향상된 제작기술로 제작된 보다 균일한 접합을 사용하는 것이다. 금속장벽 조셉슨 접합은 높은 균일성이 요구되지만 전류 바이어스의  $I_0$  또는  $H_i$ 에 따라 스텝정수( $n$ )가 0 또는 1로 명확히 결정되므로 스텝 제어가 빠르고 스텝간 널뎀 현상이 없어 다양한 분야에 유연하게 적용할 수 있도록 프로그래밍이 가능하다. 이러한 유형의 새로운 전압표준은 multi-bit 조셉슨 DAC와 동등한데 통칭 프로그래머블 조셉슨 전압표준이라 한다. 그림 9는 미국 NIST에서 개발된 1 V 프로그래머블 조셉슨 어레이의 구동 개략도이다. 총

## 초전도 디지털 전자소자 특집

32,768개 접합 직렬어레이를 각기 128, 256, 512, 1024, 2048, 4096 개의 접합들로 이루어진 13개 서브어레이로 구분하고 각 서브어레이를 구동하는 개별 전류 바이어스들을 미리 프로그램된 대로 Lo 또는 Hi로 조합함으로써 다양한 합성 표준전압을  $\mu\text{s}$ 의 짧은 시간 안에 발생시킬 수 있다. 이러한 방식의 프로그래머블 조셉슨 전압표준은 독일 PTB에서도 활발히 연구되고 있는데 다만 NIST와의 차이점은 마이크로파 주파수를 기존의 조셉슨 전압표준기에서 사용하는 70 GHz - 90 GHz를 사용한다는 점이다. 최근 2000년에는 경이적인 집적도라 할 수 있는 약 70,000개의 Nb/AIOx/Al/AIOx/Nb 접합으로부터 10 V의 프로그래머블 스텝을 얻었다고 발표하여 주목받았다.

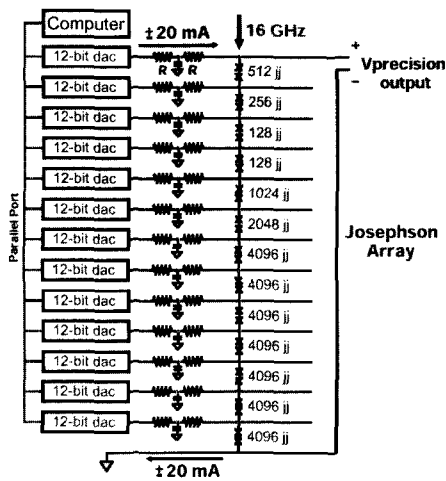


그림 9. NIST 1 V 프로그래머블 조셉슨 어레이의 바이어스 구성

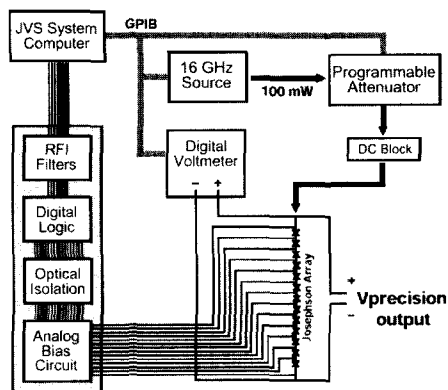


그림 10. NIST 1 V 프로그래머블 조셉슨 전압표준 장치 구성도

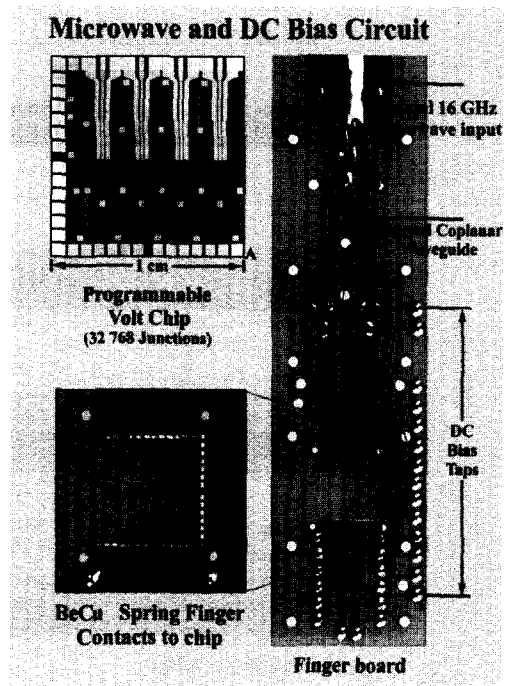
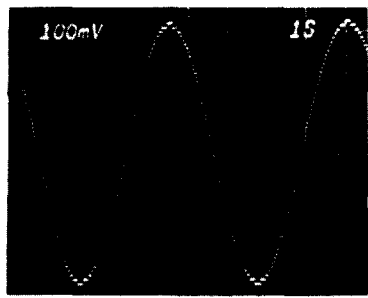
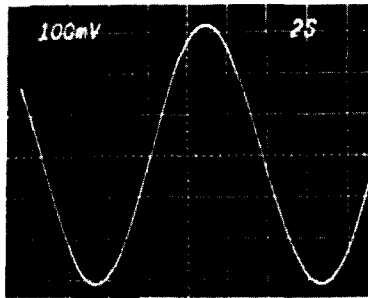


그림 11. NIST 1 V 프로그래머블 조셉슨 어레이 칩과 칩홀더의 사진

교류 전압표준의 경우 현재는 열전효과를 이용하여 직류-교류를 비교하는 방식으로 간접적으로 교류 전압표준을 유도하고 있으나 조셉슨 어레이 기술을 이용하면 직접 교류의 조셉슨 전압표준을 발생시킬 수 있다. 미국, 일본 독일 등에서 교류 조셉슨 전압표준 연구는 두 가지 방향에서 진행되고 있는데 하나는 앞에서 설명한 프로그래머블 조셉슨 전압표준으로부터 multi-bit의 DAC 변환을 얻는 방법이고(그림 12) 다른 하나는 광대역 조셉슨 어레이로부터 펄스 변조를 통한 1-bit DAC 변환을 얻는 방식이다. Multi-bit DAC의 경우 sine파를 여러 레벨의 스텝으로 근사할 때 수반되는 스텝 천이 이완 오차가 있는 반면 연속적인 펄스 시간격변조를 이용한 1-bit DAC의 경우 이러한 문제가 없다. 단 웬만한 진폭(0.1 V)의 교류 전압을 발생시키려 해도 매우 많은 접합(수만 개)에 매우 빠른 펄스(3-5 GHz)를 사용해야 한다. 최근에는 펄스파형에 사인파를 추가하여 효과적으로 더 높은 진폭을 얻는 방법이 개발되기도 하였다.(그림 13) 1999년 NIST는 이러한 방법으로 1000개 접합 어레이로부터  $\pm 18$  mV, 5 kHz의 교류신호를 하모닉 잡음 -80 dB 이하 수준으로 얻는 데 성공한 바 있다.



6 Active Bits

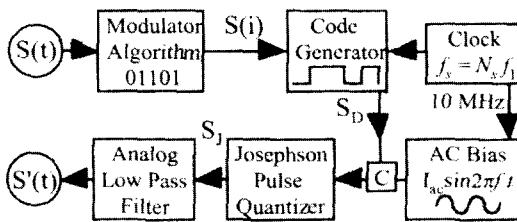


12 Active Bits

그림 12. 프로그래머블 조셉슨 전압표준기로 합성한 사인파형



(a)



(b)

그림 13. 사인파 합성을 위한 디지털 코드의 펄스파형(위). 1-bit DAC의 구성도(아래). Josephson pulse quantizer로는 조셉슨 어레이가 사용된다.

#### 4. RSFQ 소자

한 편 다른 방식의 차세대 조셉슨 전압표준기로 연구되고 있는 것이 RSFQ 원리를 이용한 것이다. 미국 뉴욕 주립대 Semenov

가 발명하여(그림 14) 현재 일본 ETL에서(그림 15) 활발히 연구되고 있다. 순전한 디지털회로 만을 이용하는 방법으로서 외부 마이크로파가 필요 없는 것이 특징이다. RSFQ 디지털기술이 마이크로파 주파수 탐지 및 안정화 장치구성에 성공적으로 적용된 적은 있지만, 전체 회로를 RSFQ 회로로 구성하려는 시도는 새로운 접근 방법이라 할 수 있으며 RSFQ 응용기술 개발에도 크게 도움이 될 수 있을 것이다.

Block Diagram of the DAC

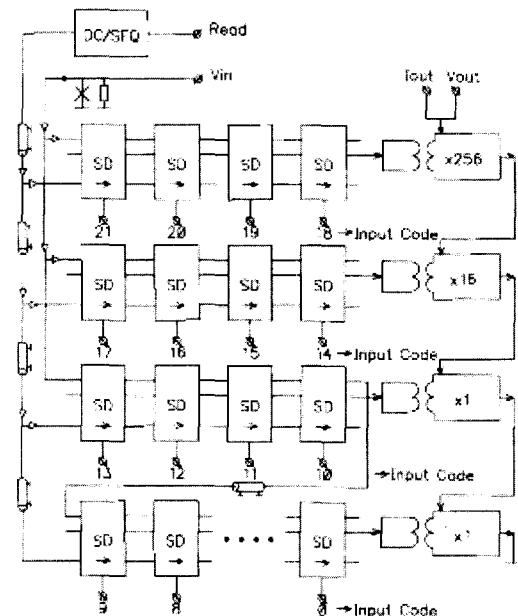


그림 14. SUNY Semenov가 개발한 RSFQ DAC의 구성도

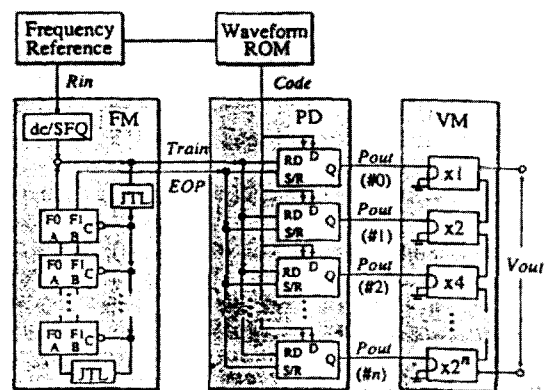


그림 15. ETL에서 개발중인 RSFQ DAC의 구성도

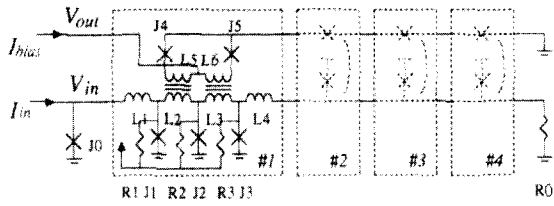


그림 16. 그림 13의 VM(Voltage Multiplier)의 회로도

### 5. 차세대 디지털 응용

오늘날 조셉슨 어레이 및 조셉슨 전자소자는 안정성 및 내구성이 우수하고 특성이 좋은 조셉슨 접합을 재현성 있게 제작할 수 있는 Nb 접합을 기본 구성요소로 사용한다. 균일하고 정밀한 조셉슨 접합 제작을 요하는 조셉슨 어레이 제작기술은 전압표준이외에도 여러 전자소자 응용기술에 활용될 수 있다. 예컨대 초고속을 자랑하는 조셉슨 메모리는 기본 셀 수 만개 내지 백만개를 하나의 칩위에 반복 집적하는데 이것은 어레이에서 동일 접합을 수만 개 집적하는 것과 유사한 기술이다. 조셉슨 DAC도 프로그래머블 조셉슨 전압표준기로 구현할 수 있으며 DAC 기술을 기반으로 ADC도(그림 17) 구현할 수 있다. 오늘날 조셉슨 전자소자 회로의 작동 원리는 RSFQ (Rapid Single Flux Quantum)이라는 디지털 기술을 기초로 한다. RSFQ란 특정 부류의 비선형 조셉슨 접합에서 매우 빠르게 발생하는 자속의 최소 단위이다. 발생하는 전압펄스는 각각 한 개 자속 양자 ( $\Phi = h/2e = 2.07 \text{ mV} \cdot \text{ps}$ )의 크기로 정확히 양자화 되어 있고 RSFQ 기술로 구현되는 JTL (Josephson transmission line)은 자속양자 신호를 대규모 회로 각 부분에 손실 없이 광속으로 전달시켜주며 RSFQ 병렬 메모리는 시간지연(latency) 없이 빠르게 데이터를 access할 수 있게 해준다. 이러한 초고속, 저전력, 고 정확 특성의 RSFQ 요소들을 활용하여 고집적 대규모의 회로를 구현함으로써 기존 반도체로는 불가능한 경이적인 성능의 전자장치를 구현할 수 있다. RSFQ가 최근 주목받는 가장 큰 이유는 반도체 기술의 속도가 머지않아 한계 속도인 수 GHz에 이를 것이 예

상되기 때문이다. 미국 SIA (반도체 산업 협회, <http://www.semichips.org/>)에서 예측한 세계 반도체 기술 road map에 따르면 향후 15년간 반도체의 집적도는 계속 증가하여 이 기간동안 대략 1000 배가 향상될 것으로 내다보고 있다. 반면 고성능 반도체 논리회로의 clock 주파수는 수 GHz 대 벽에 부딪힐 것으로 전망되는데 반도체소자의 집적도가 증가하고 선풍이 양자극한에 가까워질 수록 회로에서 발생하는 열에너지의 영향이 크게 증가하는 것이 그 주요 원인이다. RSFQ 응용의 궁극적인 목표는 아마도 꿈의 컴퓨터라 할 수 있는 petaflops 급의 초고 성능 슈퍼컴퓨터의 실현일 것이다. 현재 미국에서는 NASA JPL이 주관하고 DARPA 및 NSA도 자금을 함께 지원하는 petaflops 급 슈퍼컴퓨터 개발(일명 HTMT: Hybrid Technology Multi-Threaded) 사업이 연구소(Argonne National Lab., JPL), 대학 (SUNY Stony Brook, California Institute of Technology, Notre Dame Univ., Princeton Univ., Univ. Delaware, Univ. Rochester), 기업 (Bookham Technology, HYPRES, Tera Computer, TRW) 등이 참여하여 이미 마무리되고, 후속 사업이 진행되고 있다. 이 슈퍼컴퓨터는 약 300 GHz clock의 초고속 조셉슨 연산 칩(수 백만개 접합), 초고속 network 칩(수백만개 접합)과 1 MB CRAM 칩(약 10백만개 조셉슨접합, Cryogenic Random Access Memory) 등으로 이루어진 모듈 약 4,000여개를 병렬로 조립한 모습이 될 것이며, 2300년 분의 비디오를 단 1초에 처리해 낼 수 있는 정도인 초당  $10^{15}$ 개의 연산을 해낼 것이라 한다.

그러나 RSFQ의 응용 분야로는 가까운 미래에 실현된 것으로 기대되는 것도 많이 있는데 그 대표적인 것이 차세대 무선통신용 SDR(Software Defined Radio)이다. RSFQ ADC의 매우 높은 속도와 정확성을 이용하여 안테나 바로 뒤에서 수신 신호를 디지털화함으로써 신호처리 손실을 없애 줌으로써 더 많은 양의 통신부하를 처리할 수 있을 뿐 아니라 서로 다른 프로토콜간의 호환 문제로 통신이 자주 끊기는 문제를 해결할 수 있을 것으로 기대된다. 이러한 기술은 고성능의 레이더를 만드는 데도 적용될 수



있다.

RSFQ 기술은 최근 미국 뿐 아니라 일본, 유럽에서도 활발히 연구되고 있는데 일본의 경우 무선통신기지국, 초고속 라우터, 초고성능 서버 등의 응용분야가 주 타깃이며, 컴퓨팅기술분야에서는 기존의 고성능 workstation들을 병렬로 묶어 슈퍼컴퓨터의 성능을 얻기 위한 network switch로 RSFQ를 이용하려는 연구도 활발히 진행중이다. 유럽의 경우 관련 기술인력의 미국 유출을 막고 자체 기술개발을 위해 미국의 연구개발 동향에 대응하는 관련 연구사업을 확대하려는 추세이며 EU 국가간의 긴밀한 연구협력체제가 특기할 만하다.

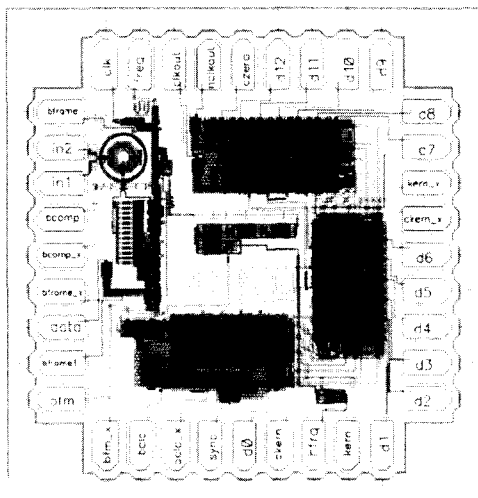
스어레이 개발, BIPM과 국제비교 등을 통해 표준의 정확도 수준에 있어서 만든 선진국 대열에 들었다고 생각하는 순간에도 선진국 첨단기술의 발전 속도는 오히려 더 빠르게 가속되고 있었다. 조셉슨 전압표준기술은 향후 전압표준은 물론 초전도 전자소자 기술의 밑거름으로 중요하게 활용될 수 있는 기술이다. 이제부터라도 관련 기술의 연구개발에 힘을 쏟아 선진기술과의 격차를 하루라도 좁히고 조셉슨 기술분야에서 우리만의 전문영역을 개척할 수 있도록 가일층 분발해야 할 것이다.

### 저자이력



김규태  
1960년 4월 5일생, 1989년 한국과학기술원 물리학 박사, 1989년~현재 한국표준과학연구원 연구원, 선임연구원, 책임연구원

Stony Brook  
Analog-to-Digital Converter  
1850 Josephson junctions  
13-bit accuracy @ 10MHz bandwidth



designed by V. Semerov

그림 17. SUNY Semenov가 개발한 ADC의 레이아웃

## 6. 결 언

지금까지 조셉슨 전압표준의 원리부터 최신 기술 그리고 관련 응용기술까지 개략적으로 살펴보았다. 조셉슨 전압표준은 초전도 전자소자의 실제 응용사례 가운데 가장 성공적인 사례로 꼽힌다. KRISS도 1 V 조셉