

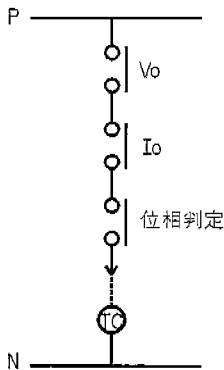
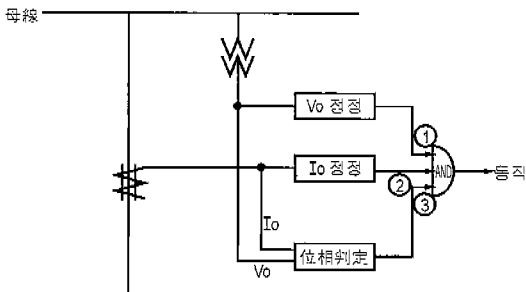
단락·지락 보호 방법 및 방향지락 계전기 ③

글 : 김 인 석 협회이사 삼화기연(주)대표이사

나. 정지형 방향지락계전기(트랜지스터형)

방향 지락계전기는 비접지식 배전선과 저항 접지식 송전선 등의 지락검출에 사용.

이는 유도원판형 또는 Transistor 방식이 채용되고 있으며 근래에 들어와 정지형 또는 Digital 방식으로 대체해 가는 과정에 있다.



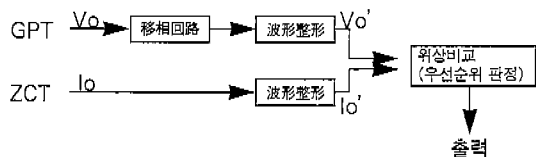
영상전압(V_0) : GPT의 2차 권선을 open delta시켜 저항 R을 삽입하면 지락의 경우 영

상 전압이 발생하고 선로에는 충전전류 즉 영상 전류(I_0)가 흘러 지락방향계전기의 동작조건은 $V_0 \cdot I_0 \cdot \cos \theta$ 로 표현할 수 있다.

· AND는 論理회로소자, 입력조건 ①과 ②와 ③이 High인 경우만 出力이 발생, 이를 점접 회로로 표시하면 우측 도면과 같이 직렬접점이 된다.

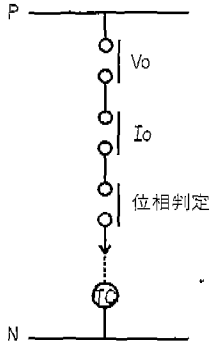
· 영상전압 V_0 와 영상전류 I_0 가 어떤 설정치 이상되고 영상전압과 영상전류와의 위상 관계에서 어떤 값이(High신호) 나오면 And 논리회로에서 ①②③조건을 판정 出力이 나와 계전기를 동작시킨다. 여기서 V_0 와 I_0 가 설정치 이상되어도 위상판정이 안되면 Tc트립코일이 동작하지 못한다.

· 위상판정법으로는 ①트리가 펄스에 의한 방법 ② 양 과형의 중첩된 폭을 측정하는 방법 ③ 論理회로에 의한 우선 판정방법이 있는 바 가장 보편적으로 사용되는 ③의 방법에 대해 설명한다.

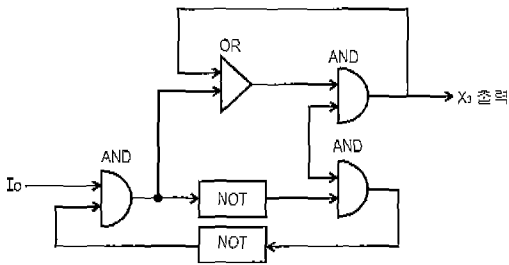


(a) Block Diagram

영상 전압 V_0 와 영상전류 I_0 의 정현파를 모두 구형파로 고쳐 반파(정측이나 부측 중 하나)만 가지고 위상비교한다. I_0 가 V_0 보다 앞선 상태를 검출하는 것이 방향지락계전기의 기본이다.



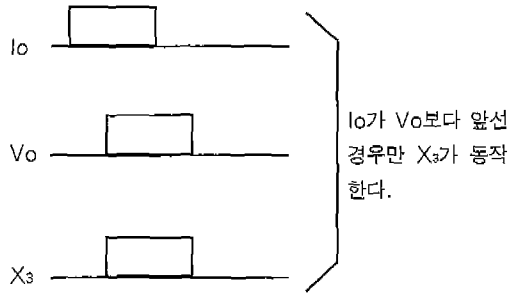
(b) 위상비교 Block Diagram



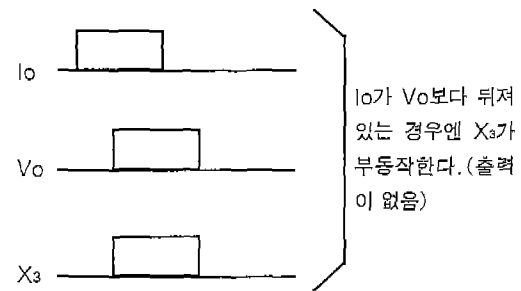
(c) 위상비교회로를 계전기 회로로 표시

위상 비교 회로는 트랜지스터와 Diode를 사용 논리회로를 구성하는 바 이해를 돕기 위해 계전기 회로를 소개한다. 비교코자 하는 V_0 와 I_0 와의 관계는 다음의 (d)도에서 보는 바와 같이 V_0 보다 I_0 가 앞서있는 때만 동작하고 뒤져있는 경우는 동작하지 않는다.

지금 (c)도에서 V_0 파형이 I_0 파형보다 빠르면 X_1 의 b접점을 통하여 X_2 가 동작해서 X_1 계전기를 Lock시킨다. 따라서 I_0 신호가 발생해도 X_1 계전기는 동작하지 않고 따라서 X_3 계전기도 동작하지 않는다. 그러나 I_0 가 V_0 보다 앞선 경우는 X_1 계전기가 먼저 동작하고 X_2 계전기를



I_0 가 V_0 보다 앞선 경우만 X_3 가 동작한다.



I_0 가 V_0 보다 뒤져 있는 경우엔 X_3 가 부동작한다. (출력이 없음)

(d) 파형의 순서

Lock시키고 이때 V_0 파형이 들어오면 X_3 계전기는 동작 X_1 과 X_2 의 a접점에 의해 자기유지된다. 여기서 (a)도의 회로를 트랜지스터와 Diode로 논리회로를 구성한 것이 (b)도로서 And는 직렬접점, Or는 병렬접점, Not는否定으로 b접점에 상당한다. (직렬접점은 a접점에 해당)