

Polyimide와 Polyacryl을 게이트 절연층으로 이용한 pentacene TFT의 제작과 전기적 특성에 관한 연구

論 文
50C-4-2

The Fabrication and Electrical Characteristics of Pentacene TFT using Polyimide and Polyacryl as a Gate Dielectric Layer

金允明* · 金沃炳* · 金永寬** · 金正洙***

(Yun-Myoung Kim · Ok-Byoung Kim · Young-Kwan Kim · Jung-Soo Kim)

Abstract - Organic thin film transistors(TFTs) are of interest for use in broad area electronic applications. For example, in active matrix liquid crystal displays(AMLCDs), organic TFTs would allow the use of inexpensive, light-weight, flexible, and mechanically rugged plastic substrates as an alternative to the glass substrates needed for commonly used hydrogenated amorphous silicon(a-Si:H). Recently pentacene TFTs with carrier field effect mobility as large as $2 \text{ cm}^2\text{V}^{-1}\text{s}^{-1}$ have been reported for TFTs fabricated on silicon substrates, and it is higher than that of a-Si:H. But these TFTs are fabricated on silicon wafer and SiO_2 was used as a gate insulator. SiO_2 deposition process requires a high temperature. We have fabricated organic pentacene TFTs at lower temperature by using organic material as a gate insulator which is polyimide and photo acryl. We investigated transfer and output characteristics of the thin film transistors having active layer of pentacene. We calculated field effect mobility and on/off ratio from transfer characteristics of pentacene thin film transistor, and measured IR absorption spectrum of polyimide used as the gate dielectric layer. It was found that using the photo acryl as a gate insulator, threshold voltage decreased from -12.5 V to -7 V, field effect mobility increased from $0.012 \text{ cm}^2\text{V}^{-1}\text{s}^{-1}$ to $0.039 \text{ cm}^2\text{V}^{-1}\text{s}^{-1}$, and on/off current ratio increased from 10^5 to 10^6 . It seems that TFTs using photo acryl gate insulator is apt to form channel than TFTs using polyimide gate insulator.

Key Words : Organic Thin Film Transistor, Pentacene, Gate Insulator, Field Effect Mobility, On/Off Current Ratio, Output Characteristics, Transfer Characteristics

1. 서 론

최근에 유기물을 반도체 산업과 디스플레이 소자에 이용하기 위한 연구가 활발히 진행되고 있다. 특히 운반체 이동도가 높은 것으로 알려진 공액성 고분자(conjugated polymer)와 공액성 소중합체(conjugated oligomer)를 이용한 전계 효과 트랜지스터(field effect transistor : FET)와 유기물에서의 루미네스스(luminescence)를 이용한 발광 다이오드(light emitting diode : LED) 등의 소자 개발에 관심이 집중되고 있다[1, 2]. 유기물을 이용하여 소자를 제작할 경우 상온에서의 공정이 가능해지기 때문에 유연성(flexibility)이 있고 가벼운 플라스틱 기판(plastic substrate)의 사용이 가능해지고, 간단한 공정으로 소자를 제작할 수 있으며, 소자 제작비용을 적게 할 수 있는 장점이 있다[3]. 이러한 유기물의 연구중에 α -sexithiophene(α -6T)과 pentacene은 현재 박막 트랜지스터(thin film transistor : TFT) 소자에서의 활성층(active layer)으로 많이 사용되고 있는 비정질 실리콘

트랜지스터(amorphous silicon thin film transistors: a-Si TFTs)에서의 활성층으로 많이 사용되고 있는 a-Si 과 비슷한 운반체 이동도를 가질 수 있는 것으로 알려져 있으며 최근 pentacene을 이용하여 운반체 이동도가 $2 \text{ cm}^2\text{V}^{-1}\text{s}^{-1}$ 인 TFT의 제작이 보고되었다[4, 5].

유기 반도체 물질은 성형성, 유연성, 경제성 등의 장점 때문에 기존의 전기전자 소자들을 대체하거나 보완할 수 있는 소재로 그 응용 범위가 크다. 섬유나 필름 형태로 성형하기가 쉽고, 가볍고 유연하다는 물리적 특성 외에도 적은 비용으로 능동 소자를 제작할 수 있어 경제적인 장점이 있다. 이러한 장점을 가지는 유기 반도체 소자는 디스플레이 능동 소자로 충분히 이용이 가능하다. 현재 TFT-LCD display에서 화소의 구동소자로는 수소화된 비정질 실리콘 트랜지스터(amorphous silicon thin-film transistors: a-Si:H TFT)가 사용되고 있다[6, 7]. 그러나 a-Si:H TFT소자는 전계 효과 이동도가 작아서 디스플레이의 대면적화가 어렵다는 단점 때문에 다른 구동소자에 대한 연구가 진행 중에 있다.

본 연구에서는 pentacene을 박막트랜지스터의 활성층으로 사용하여 소자를 제작하였고 기존의 박막트랜지스터에서 게이트 절연막으로 사용되고 있는 SiO_2 나 SiN_x 를 대신하여 스피ن 코팅과 경화 과정을 통해 간단하게 성막할 수 있는 polyimide와 photo acryl(OPTMER PC403 ; JSR Co.)을 절연막으로 사용하였다. 활성층의 성막 방법으로는 유기물질의 결정성 및 표면 균일도를 향상시킬 수 있는 방법인

* 準 會 員 : 弘益大 工科大 電子電氣工學部 碩士課程

** 正 會 員 : 弘益大 工科大 化學工學科 副教授 · 理博

*** 正 會 員 : 弘益大 工科大 電子電氣工學部 教授 · 工博

接受日字 : 2000年 12月 14日

最終完了 : 2001年 3月 13日

OMBD(Organic Molecular Beam Deposition)법으로 성막하였다.

2. 소자 구조 및 제작

본 연구에서는 유리 기판(Coring 2948)위에 pentacene TFT소자를 제작하였고 그림 1에 소자구조를 나타내었다. 소자 제작시 기판의 표면 상태는 그 위에 올려질 박막의 특성에 커다란 영향을 미친다. 따라서 기판의 표면 처리에 있어서는 무엇보다도 청결성이 중요하다. 기판의 세척은 트리클로로에틸렌(trichloroethylene), 아세톤(acetone), 이소-프로필 알코올(iso-propyl alcohol), 증류수에 각각 초음파 세척을 실시한 후 소자 제작 공정에 들어가기 전 까지 에탄올에 보관하였다. 이러한 방법은 일반적으로 사용되는 기판의 세척 방법으로 유리 기판에 묻어 있는 유기 물질, 이온 물질, 금속 물질 등의 불순물 자국뿐만 아니라 표면에 존재하는 미립 물질을 제거하기 위해서 화학적으로 세척하는 것이다.

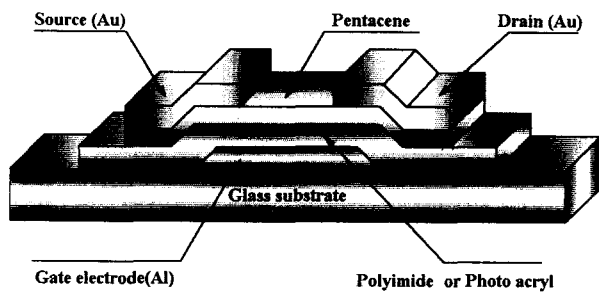


그림 1. Pentacene TFT의 소자구조
Fig 1. Device structure of pentacene TFT

유리 기판 위에 게이트 전극은 photolithography(PR)공정을 수행한 후 열 증착법(thermal vacuum evaporation)으로 알루미늄을 약 1500Å으로 증착하였고, lift-off 공정을 수행함으로써 전극의 패턴을 형성하였다. 전극의 패턴을 형성하기 위하여 사용한 photo mask를 그림 2에 나타내었다.



그림 2. 게이트 전극 형성을 위해 사용한 photo mask
Fig 2. Photo mask for gate electrode formation

사진 현상 기술(Photolithography) 공정은 단위 공정으로서 모든 반도체 소자 제작시 기본적으로 수행되는 과정이다. 본 연구에서도 TFT 제작시 PR(photoresist) 공정 및 lift-off 공정을 수행하여 게이트 전극의 패턴을 형성하였다. 그림 3에 PR 공정 및 lift-off 공정의 개략도를 나타내었다. 1단계는 기판에 PR 용액을 스핀 코팅하는 공정으로 PR 용액과 기판과의 접촉특성을 좋게 하기 위하여 HMDS(hexa

methyldisilazane)와 PR용액을 spin coating법으로 성막한 후 전처리 경화공정을 수행하였다. 전처리 경화 공정은 PR 용액의 액체성분을 약 75 °C에서 15~30분 정도 경화시키는 공정을 말한다. 본 연구에 사용된 PR 은 AZ-1512(Clariant Industries Ltd.)이며 두께는 1.04 ~ 1.36 μm 정도이다. 표 1에 AZ-1512 PR의 스핀코팅 조건을 나타내었다.

단 계	1	2	3
회전 속도(RPM)	500	1000	3000
회전 시간(sec.)	5	5	30

표 1. AZ-1512 PR의 spin coating 조건
Table 1. Spin coating condition of AZ-1512 photoresist

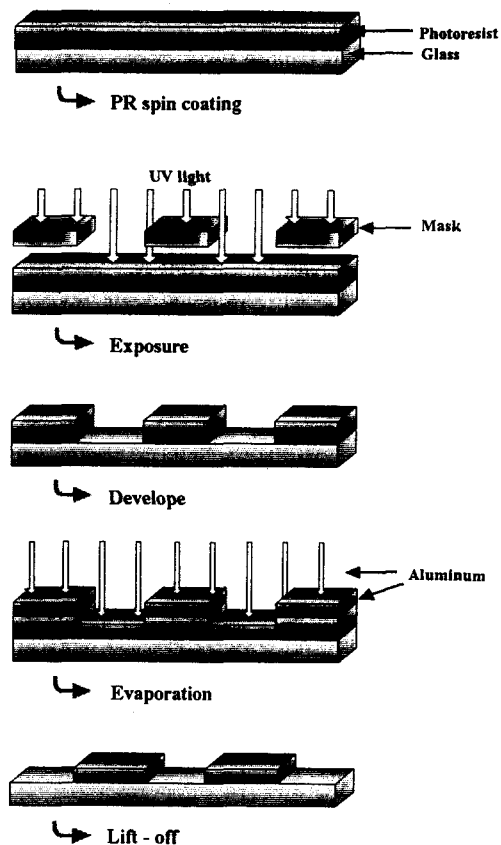


그림 3. Photolithography 및 Lift-Off 공정
Fig 3. Photolithography and lift-off process

2단계는 경화된 PR을 노광시키는 공정으로 자외선에 노출된 PR은 성분이 변하여 3단계의 현상단계에서 변형된 PR이 제거되는 현상을 나타낸다. 이 공정에서는 MCB(monochlorobenzene)의 사용 여부에 따라 PR의 외형을 변화시킬 수 있는데 이러한 PR 외형의 변화로 lift-off 공정의 용이함을 기대할 수 있다.

4단계는 3단계 공정을 마친 샘플을 가지고 전극을 증착시

키는 공정으로 열 진공 증착법을 이용하여 전극을 전면으로 증착시킨다. 이 공정을 마친 후 5단계에서 불필요한 전극의 부분과 PR 용액을 lift-off 공정을 통하여 제거시킨다. 이때 사용되는 용액은 아세톤으로, 샘플을 용액 속에 약 10 ~ 15 분 정도 놓아두면 PR 위에 올려진 부분이 떨어져 나감으로서 원하는 전극의 패턴을 형성할 수 있다.

TFT 소자 제작에서 주로 사용되는 절연체는 SiO₂/SiN_x이다. 유기 TFT에서도 기존의 TFT와 마찬가지로 SiO₂를 사용하고 있다. 그러나 본 연구에서는 무기물인 SiO₂ 대신 유기물인 polyimide와 photo acryl을 게이트 절연층으로 사용하여 pentacene TFT를 제작하였다. 형성된 게이트 전극 위에 절연층을 형성하기 위하여 polyamic acid를 스핀 코팅하고 350°C에서 1시간동안 경화시켜 polyimide를 형성하였다. 표 2에 polyamic acid의 스핀 코팅 조건을 나타내었다. Polyamic acid를 스핀 코팅한 기판을 핫 플레이트(hot-plate) 위에서 150 °C에서 30분간 가열한 후 350 °C의 진공 오븐 속에서 1 시간동안 열을 가하여 이미드화(imidizing) 시켰고, 위의 과정을 통해 성막한 polyimide의 두께는 약 2 μm가 되는 것을 α-step과 ellipsometry를 통해 확인하였다.

단 계	1	2	3
회전 속도(RPM)	500	1000	4000
회전 시간(sec.)	10	10	30

표 2. Polyamic acid의 spin coating 조건

Table 2. Spin coating condition of polyamic acid

그림 4에 경화시키기 전의 polyamic acid의 분자구조와 350°C에서 경화시킨 후의 polyimide의 분자구조를 나타내었다.

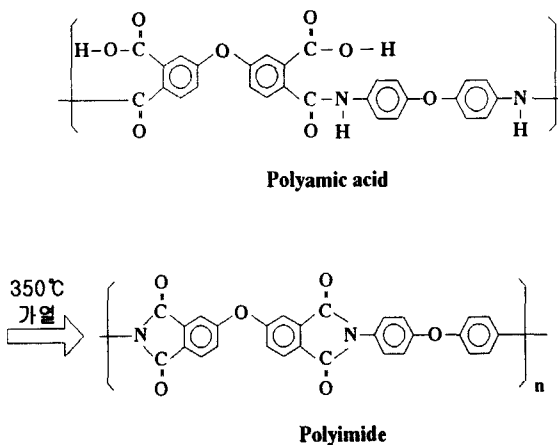


그림 4. Polyamic acid의 열 경화 과정을 통한 polyimide로의 변화

Fig 4. Imidization of polyamic acid

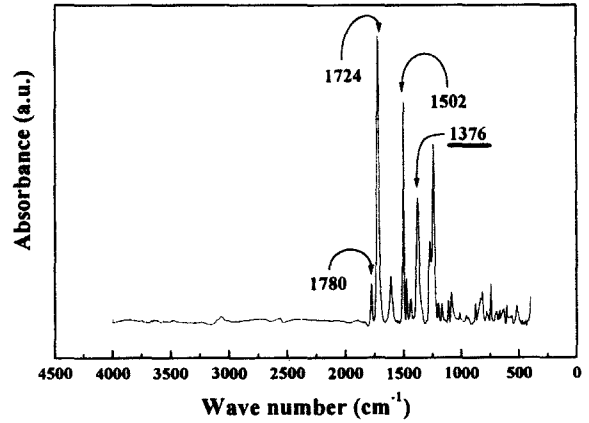


그림 5. Polyimide의 적외선 흡수 스펙트럼

Fig 5. IR absorption spectrum of polyimide

Polyamic acid의 이미드화가 이루어졌는지 확인하기 위해 적외선 분광법을 이용한 흡수 스펙트럼을 측정하였다. 그림 5는 polyimide의 적외선 흡수 스펙트럼을 나타낸 것이다. 파수가 1780 cm⁻¹에서 C=O 에 의한 대칭 신축 진동이 나타났고, 1724 cm⁻¹에서 C=O 에 의한 비대칭 신축 진동이 나타났었다. 1502 cm⁻¹에서 C-C 에 의한 신축 진동이 나타났으며, 1376 cm⁻¹에서 C-N 에 의한 신축 진동이 나타났었다. Polyimide의 특징적인 피크를 확인함으로써 경화 과정을 통해 polyamic acid가 polyimide로 변화된 것을 확인할 수 있었다.

Polyimide를 게이트 절연층으로 사용한 소자 특성과 비교 해보기 위하여 OPTMER PC403(JSR Co.)이라는 photo acryl을 게이트 절연체로 사용하여 소자를 제작하였다. Photo acryl은 주로 중간 절연막으로 사용되는 positive photoresist이다. 절연 특성이 좋고, photoresist이기 때문에 패턴 형성이 용이하다는 장점 때문에 본 연구에서는 게이트 절연층으로 사용하였다. Photo acryl도 polyimide와 마찬가지로 열을 가하면 화학적 반응을 일으켜 열적, 화학적 내구성이 향상된다. photo acryl의 유전 상수는 3.6이고, 면저항은 1.6×10¹⁵Ωcm로 알려져 있다. 본 연구에서는 photo acryl을 스핀 코팅한 기판을 90 °C에서 2분간 가열한 후 120 °C에서 다시 2분 동안 가열하고 220 °C의 진공 오븐에서 1 시간 동안 가열하여 막을 형성하였고, 두께는 약 1.2 μm가 되도록 제작하였다. 표 3에 photo acryl의 스핀코팅 조건을 나타내었다.

단 계	1	2	3
회전 속도(RPM)	500	1000	2000
회전 시간(sec.)	5	10	30

표 3. Photoacryl의 spin coating 조건

Table 3. Spin coating condition of photoacryl

본 연구에서는 TFT소자에서 채널을 형성하는 활성층으로 진공 증착이 가능한 pentacene을 사용하였다. Pentacene은 상분화 되어있는 것을 구입하였으며(Aldrich Chemical Co.) temperature-gradient sublimation 방법을 통하여 한번 더 정제를 하여 사용하였다. OMBD법을 사용하여 증착하였고, 증착시 진공도는 5×10^{-7} Torr, 증착율은 0.2~0.3 Å/s 이었다. Pentacene은 p형 반도체의 특성을 나타내며 박막 형태로 만들어졌을 때 매우 높은 이동도를 가지는 전기적 특성이 우수한 유기물로서 보고되고 있다[8]. 하나의 pentacene분자는 5개의 방향족 탄화수소(aromatic hydrocarbon)가 연결되어 한 분자를 이룬다. 그림 6에 소자의 활성층으로 사용한 pentacene의 분자구조를 나타내었다.

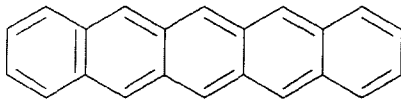


그림 6. Pentacene의 분자구조

Fig 6. Molecular structure of pentacene

Pentacene 박막의 물리적 현상을 관측하기 위하여 광학적 분석법을 통해 에너지 밴드 갭을 측정하였으며, AFM 표면 형상을 분석함으로써 성막되어진 막의 표면 특성을 조사하였다. Pentacene 박막을 150 nm의 두께로 석영기판위에 성막하였고, UV/visible 흡광도 스펙트럼으로 측정하였다. 성막한 박막의 자외선/가시 스펙트럼 측정 결과를 그림 7에 나타내었다. 스펙트럼에서 알 수 있듯이 250~800 nm 사이에 여러 peak가 나타났는데, 이러한 peak들은 $\pi-\pi^*$ 결합에 의한 것들이다. 이 peak들의 가장 낮은 에너지는 680 nm 근처에서 형성되었으며, 680 nm peak의 edge의 연장선의 값은 735nm이었다. 이 값을 환산한 것이 pentacene 박막의 에너지 갭의 크기가 되고, 계산 결과 그 크기는 1.67 eV이었다. 사용된 수식은 다음과 같다[9].

$$E_g = \frac{hc}{\lambda}$$

이때 h는 플랑크 상수, c는 빛의 속도이며, λ 는 광원의 파장대를 나타낸다.

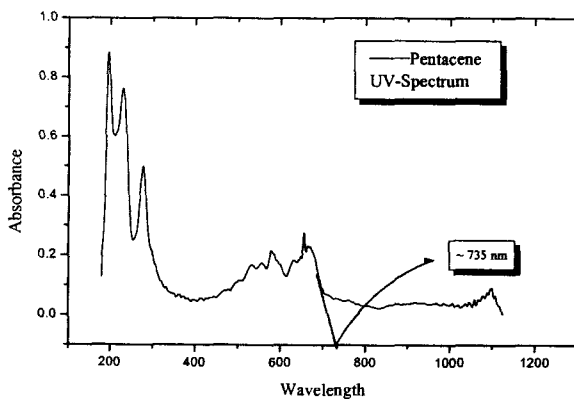


그림 7. Pentacene 박막의 UV/visible 스펙트럼

Fig 7. UV/visible spectrum of pentacene thin film

유기물의 성막 방법은 유기물의 결정화에 중요한 요소를 차지한다. 단순한 열 증착법으로 성막할 때에는 성막시간의 단축과 방법상 편한 장점이 있지만 성막시 불순물도 함께 성막되기 때문에 막질이 그다지 우수하지 못하다는 단점을 가지고 있다. 또한 TFT소자 제작시에 게이트 절연층의 막성질에 따라 그 위에 성막되는 pentacene의 막 질에도 많은 영향을 미치게 된다. 활성층의 성막 방법으로는 유기물질의 결정성 및 표면 균일도를 향상시킬 수 있는 방법인 OMBD법으로 성막하였다. 그림 8에 OMBD 장비의 구조를 나타내었다. 분말 형태의 시료인 pentacene을 초고진공 챔버(chamber) 안에 있는 파이렉스(pyrex)유리로 제작된 Knudsen 셀(cell)에 넣고 챔버 외부에서 전류를 인가하여 Knudsen 셀의 온도를 변화시켜 pentacene 성막 속도를 조절하면서 두께를 제어한다. OMBD장비는 챔버 외부에 터보분자펌프와 로터리 펌프를 통하여 챔버 내부의 진공도를 10^{-9} Torr 이하로 유지할 수 있고 이온 게이지, 시편 홀더, 두께 측정 장치, Knudsen 셀 등으로 구성되어 있다.

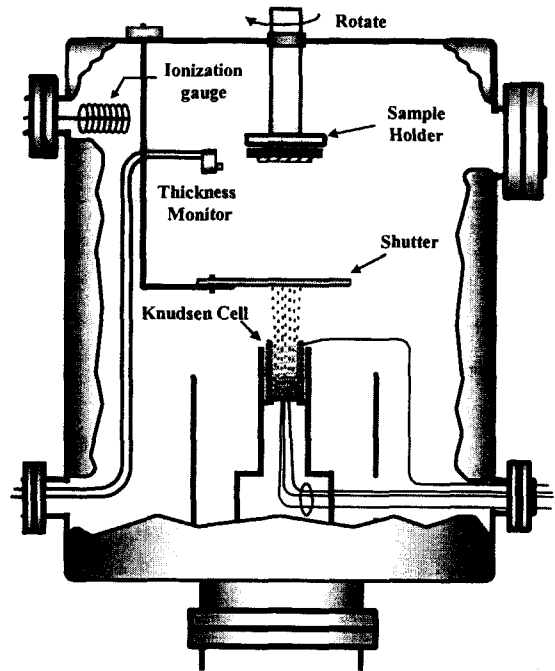


그림 8. OMBD 장비의 주 챔버의 구조

Fig 8. The structure of OMBD main chamber

유기물의 성막 상태는 TFT의 전기적 특성을 결정하는 중요한 요소라 할 수 있다. 그레인(grain)의 크기가 클수록, 표면의 거칠기가 작을수록 전계 효과 이동도의 향상을 기대할 수 있다. 본 연구에서는 각 소자의 게이트 절연층으로 사용된 polyimide와 photo acryl 위에 성막한 활성층의 성막 상태를 알아보기 위해 AFM 이미지를 조사하였다. 그림 9에서 (a)는 SiO₂ 위에 150 Å의 두께로 성막한 pentacene 박막의 AFM 이미지이고, (b)는 polyimide 위에 130 Å 두께의 pentacene 박막을, (c)는 photo acryl 위에 130 Å 두께의 pentacene 박막의 AFM 이미지를 나타낸 것이다.

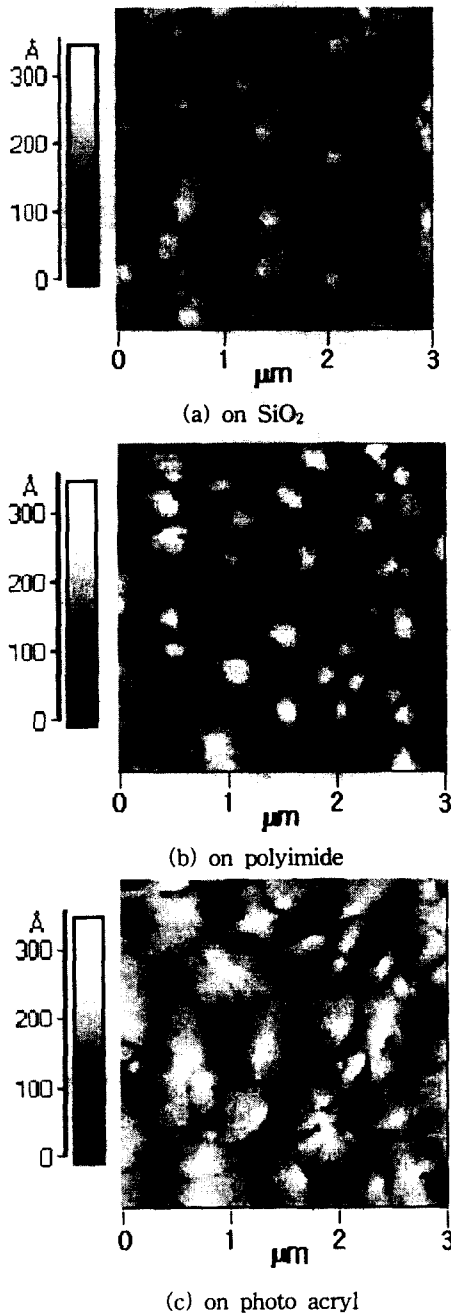


그림 9. (a) SiO₂ 위에 성막한 pentacene 박막의 3 μ m \times 3 μ m AFM 이미지 (b) Polyimide 위에 성막한 pentacene 박막의 3 μ m \times 3 μ m AFM 이미지 (c) Photo acryl 위에 성막한 pentacene 박막의 3 μ m \times 3 μ m AFM 이미지

Fig 9. (a) A 3 μ m \times 3 μ m AFM image of a pentacene thin film on SiO₂ (b) A 3 μ m \times 3 μ m AFM image of a pentacene thin film on polyimide (c) A 3 μ m \times 3 μ m AFM image of a pentacene thin film on photo acryl

Polyimide와 photo acryl 위에 성막한 pentacene의 그래핀 크기는 SiO₂ 위에 성막한 pentacene의 그래핀 크기와 비교했을 때 비슷한 크기이거나 더 크다는 것을 알 수 있다.

표면의 평균 거칠기는 그림 9-(a)가 14 Å, (b)의 경우는 22 Å, (c)의 경우에 19 Å으로 SiO₂를 절연층으로 사용했을 경우가 가장 좋은 것으로 나타났다. 이는 polyimide와 photo acryl이 스핀 코팅법에 의해 성막 되었기 때문에 거칠기 면에서는 CVD(chemical vapor deposition)법으로 증착한 SiO₂의 경우가 더 좋은 것으로 생각된다.

3. 소자 특성

본 연구에서 제작된 pentacene TFT 소자의 전기적 특성을 알아보기 위하여 소자의 전달 특성(transfer characteristic)과 출력 특성(output characteristic)을 각각 측정하였다. 소자의 특성은 HP4145B TFT parameter analyzer를 사용하여 측정하였다.

Pentacene은 p형 반도체 특성을 가지기 때문에 다수캐리어(majority carrier)는 정공(hole)이 되고, 유기 박막 트랜지스터는 축적 모드(accumulation mode)에서 동작하기 때문에 소스 전극을 공통 전극으로 하고 게이트 전극과 드레인 전극에 음의 전압을 인가하여 전기적 특성을 측정하였다. Inverted staggered 형의 소자를 제작하기 위해서는 pentacene 박막을 먼저 증착하고 그 위에 소스/드레인 전극을 패터닝 하여 증착해야 한다. 소스/드레인의 패터닝은 새도우 마스크를 이용하여 형성하였고 채널의 길이는 50 μ m, 채널의 폭은 5 mm가 되도록 제작하였다.

그림 10은 polyimide를 게이트 절연층으로 사용한 유기 박막 트랜지스터의 출력 특성을 나타낸 것이다. 각 게이트 전압에 대해서 드레인 전압이 증가함에 따라 드레인 전류가 증가하고, 포화되는 특성을 얻을 수 있었다. 그리고, 게이트 전압이 증가함에 따라 드레인 전류가 증가하는 특성을 얻을 수 있었다. 이로부터 게이트 전압이 증가함에 따라 TFT의 활성층인 pentacene에서 채널이 형성되는 것을 확인하였고 포화영역이 잘 나타나는 특성 곡선을 확인할 수 있었다. 그러나 최대 전류가 매우 작은 값을 가지는데, 이를 개선하기 위한 방법으로서 유전율이 좀 더 높은 유기물 절연체를 이용할 수 있다.

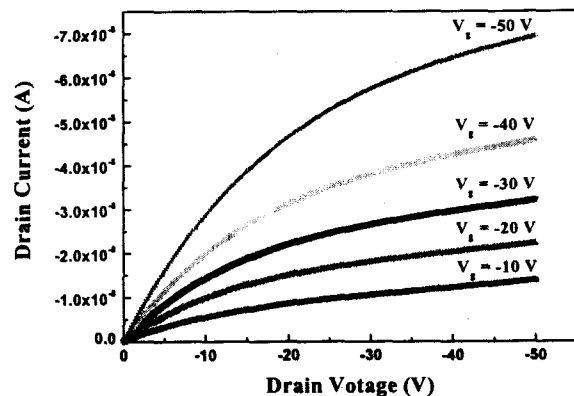


그림 10. Polyimide를 게이트 절연층으로 사용한 pentacene TFT의 출력특성

Fig 10. Output characteristics of pentacene TFT. Polyimide gate insulator layer

Pentacene TFT 소자의 문턱 전압과 전계 효과 이동도는 다음과 같은 수식들을 이용하여 얻어질 수 있다. 식 (1)은 선형 영역(linear region)에서 드레인 전류를 나타내고, 식 (2)는 포화 영역(saturation region)에서 드레인 전류를 각각 나타낸다[10].

$$I_d = \frac{W}{L} C_i \mu \left[(V_g - V_t) V_d - \frac{V_d^2}{2} \right] \quad (1)$$

$$I_d = \frac{W}{2L} C_i \mu (V_g - V_t)^2 \quad (2)$$

수식에서 μ 는 전계 효과 이동도이고 W 는 채널의 폭, L 은 채널의 길이를 나타낸다. 또한 C_i 는 단위 면적당 절연체의 캐패시턴스 성분이며 V_t 는 문턱전압, V_g 는 게이트 전압, V_d 는 드레인 전압을 각각 나타낸다.

그림 11은 polyimide를 게이트 절연층으로 사용한 inverted staggered 구조의 pentacene TFT의 전달 특성이 다. 드레인/소오스에 -30 V의 일정 전압을 인가하고, 게이트 전압을 0 V에서 -30 V까지 인가하여 드레인 전류의 변화를 알아보았다. 소자의 on/off ratio는 10^5 이었다. 식 (2)를 이용하여 산출한 전계 효과 이동도의 값은 $0.012 \text{ cm}^2/\text{V} \cdot \text{s}^{-1}$ 로 나타났으며, 특성 곡선 안의 linear fitting 직선은 문턱 전압이 -12.5 V임을 나타내고 있다.

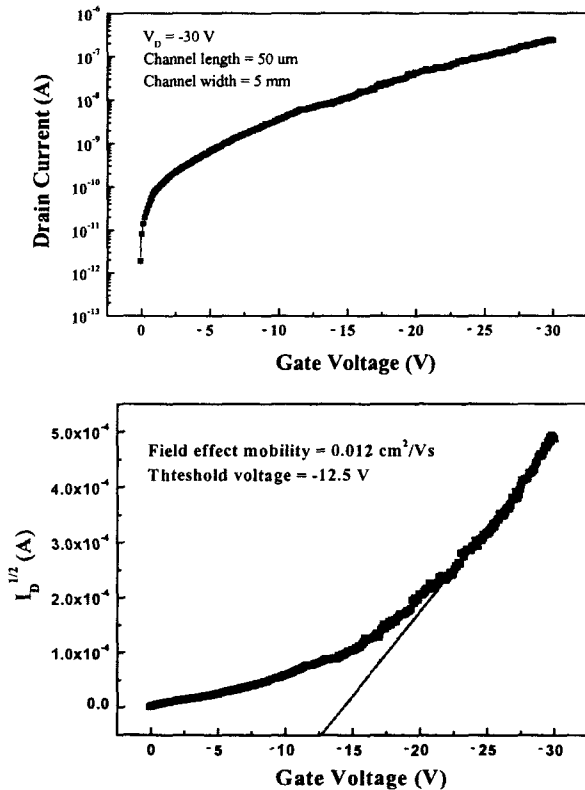


그림 11. Polyimide를 게이트 절연층으로 사용한 pentacene TFT의 전달특성

Fig 11. Transfer characteristics of pentacene TFT using polyimide gate insulator layer

Polyimide 절연층을 이용하여 제작한 pentacene TFT의 최대 전류가 매우 작았기 때문에 최대 전류를 크게 하고, on/off ratio와 전계효과 이동도를 개선하기 위해 유전율이 좀 더 높은 photo acryl 절연층을 이용하여 pentacene TFT를 제작하였다. 구조는 위에서 언급한 pentacene TFT와 동일한 구조로 하여, 채널 길이와 폭도 앞의 소자와 동일하게 $50 \mu\text{m}/5 \mu\text{m}$ 가 되도록 제작하였다.

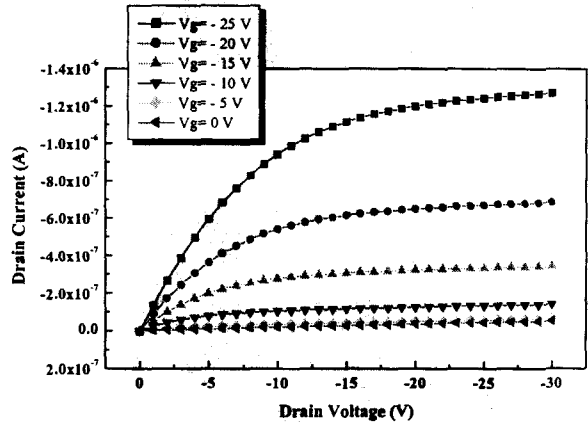


그림 12. Photo acryl을 게이트 절연층으로 사용한 pentacene TFT의 출력특성

Fig 12. Output characteristics of pentacene TFT using photo acryl gate insulator layer

그림 12는 photo acryl을 게이트 절연층으로 사용한 유기 박막 트랜지스터의 출력 특성을 나타낸 것이다. 게이트 전압을 -5 V, -10 V, -15 V, -20 V, -25 V로 각각 인가하였고, 드레인 전압의 증가에 대한 드레인 전류의 증가와 포화되는 트랜지스터의 출력 특성을 얻을 수 있었다. 그리고, 게이트 전압의 증가에 대한 드레인 전류가 증가하는 특성을 얻을 수 있었다. 이로부터 게이트 전압이 증가함에 따라 TFT의 활성층인 pentacene에서 채널이 형성되는 것을 알 수 있었으며 포화영역이 잘 나타나는 특성 곡선을 확인할 수 있었다.

그림13은 photo acryl을 게이트 절연층으로 사용한 유기 박막 트랜지스터의 전달 특성을 나타낸 것이다. 드레인 과 소스 사이의 전압을 -25 V로 고정시키고 게이트 전압을 0 V에서 -30 V까지 변화시키면서 드레인 전류를 측정하였다. 소자의 on/off ratio는 10^6 으로서 polyimide를 게이트 절연층으로 사용한 TFT의 특성보다 향상되었음을 알 수 있고, 최대 전류도 10^2 이상 커진 것을 확인하였다. 게이트 절연체의 커패시턴스 C_i 값은 $2.656 \text{ nF}/\text{cm}^2$ ($f=100 \text{ kHz}$)이다. 식 (2)를 사용하여 pentacene TFT 소자의 전계 효과 이동도를 구하면 $0.039 \text{ cm}^2/\text{V} \cdot \text{s}^{-1}$ 로 나타났으며 linear fitting의 결과로 알 수 있는 문턱 전압은 -7 V이다. Polyimide를 게이트 절연층을 이용한 pentacene TFT의 전계효과 이동도보다 좀더 좋은 특성을 보였고, 문턱 전압도 낮아져서 특성이 향상되는 것을 확인할 수 있었다. 이러한 결과는 게이트 절연층인 photo acryl의 유전율이 polyimide보다 높아서 때문에 채널이 잘 형성되었기 때문으로 생각된다.

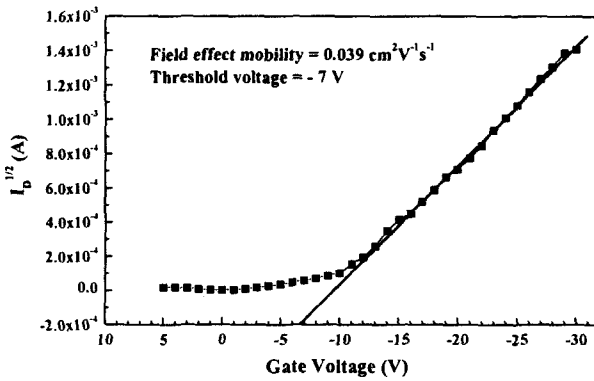
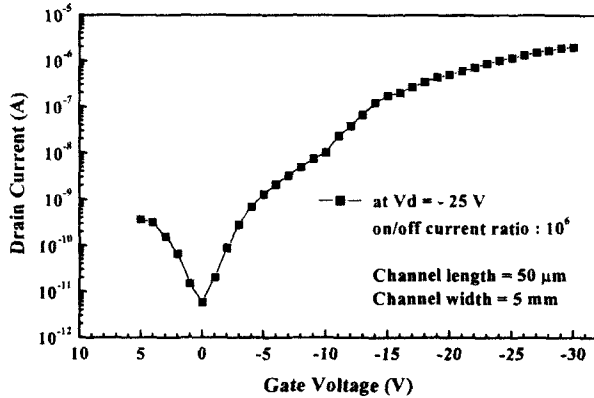


그림 13. Photo acryl을 게이트 절연층으로 사용한 pentacene TFT의 전달특성

Fig 13. Transfer characteristics of pentacene TFT using photo acryl gate insulator layer

4. 결 론

본 연구의 목적은 유기물을 게이트 절연층으로 이용하여 전극을 제외한 부분을 모두 유기물로 하여 TFT를 제작하는 것이다. 먼저 TFT를 제작하기 전에 활성층으로 이용한 pentacene의 UV/vis. 흡수 스펙트럼을 측정하여 밴드갭 에너지가 1.56 eV 임을 확인하였고, 유기물 게이트 절연층인 polyimide와 photo acryl 위에 pentacene 박막을 성막하여 AFM을 통해 표면 특성을 알아보았다.

게이트 절연층의 물질 종류에 따라 2가지 소자를 제작하여 특성을 비교하였다. 첫 번째 소자는 polyimide 절연층을 이용한 pentacene TFT이다. Inverted staggered 구조로 제작하였으며, 이 때의 전계효과 이동도는 $0.012 \text{ cm}^2\text{V}^{-1}\text{s}^{-1}$, on/off current ratio는 10^5 , 문턱 전압은 -12.5 V 임을 확인하였다. 두 번째는 유기물 게이트 절연체로 photo acryl을 이용한 pentacene TFT이다. 마찬가지로 Inverted staggered 구조로 제작하여 전기적 특성을 연구하였다. 전계효과 이동도는 $0.039 \text{ cm}^2\text{V}^{-1}\text{s}^{-1}$, on/off current ratio는 10^6 , 문턱 전압은 -7 V 이었다. 위의 결과로부터 게이트 절연층으로는 polyimide보다 photo acryl이 더 적합한 재료임을 확인하였다. 향후 활성층 성막시 기판에 열을 가하여 활성층의 결정

성을 향상시킨다면 더 높은 전계효과 이동도를 얻을 수 있을 것이다[11]. 유기 TFT의 실용화를 위해서는 소자의 소형화가 필요하고, 특히 유기 EL을 구동하기 위해 좀 더 큰 출력 전류를 얻을 수 있어야 할 것이다.

감사의 글

본 연구는 1998년도 한국학술진흥재단 과학기술기초중점연구지원에 의하여 수행되었으며, 이에 감사드립니다

참 고 문 헌

- [1] Zhenan Bao, John A. Rogers and Howard E. Katz, "Printable organic and polymeric semiconducting materials and devices", Journal of Chemistry Materials Feature Article, 1999.
- [2] G. Horowitz, R. Hajlaoui, R. Bourguiga, M. Hajlaoui, "Theory of the organic field-effect transistor", Synthetic Metals, vol. 101, pp. 401-404, 1999.
- [3] A. Dodabalapur, L. Torsi, and H. E. Katz, "Organic transistors: Two-dimensional transport and improved electrical characteristics.", Science, 268, pp. 270-271, 1995.
- [4] Yen-Yi Lin, Student Member, IEEE, David J. Gundlach, Shelby F. Nelson, and Thomas N. Jackson, Member, IEEE, "Pentacene-Based Organic Thin-Film Transistors", IEEE TRANSACTIONS ON ELECTRON DEVICES, vol. 44, no. 8, pp. 1325-1331, 1997.
- [5] D. J. Gundlach, C.-C. Kuo, S. F. Nelson, and T. N. Jackson, "Organic Thin Film Transistors with Field Effect Mobility $>2\text{cm}^2/\text{V}\cdot\text{s}$ ", Center for Thin Film Devices and Electronic Materials and Processing Research Laboratory, The pennsylvania State University, 1999.
- [6] N. Ibaraki, "THE RECENT TRENDS IN a-Si:H THIN-FILM TRANSISTORS TECHNOLOGY", proceedings of the 26th European Solid State Device Research Conference, pp. 1033-1040, 1996.
- [7] C. A. Armstrong, S. Uppal, J. J. Appl. Phys. vol. 37, p. 1721, 1998.
- [8] D. J. Gundlach, Y. Y. Lin, T. N. Jackson, "Pentacene organic thin film transistors-Molecular ordering and mobility.", IEEE Electron Device lett., vol. 18, pp. 87-89, 1997.
- [9] H. S. Nalwa, "Handbook of organic conductive molecules and polymers", 2, pp. 2-55, 1997.
- [10] Gilles Horowitz, Mohsen E. Hajlaoui, and Riadh Hajlaoui, "Temperature and gate voltage dependence of hole mobility in polycrystalline oligothiophene thin film transistors.", J. Appl. Phys. vol. 87, no. 9, p. 4456, 2000.
- [11] Y.-Y. Lin, D. J. Gundlach, S. F. Nelson, and T. N.

Jackson, "Stacked Pentacene Layer Organic Thin-Film Transistors with Improved Characteristics", IEEE ELECTRON DEVICE LETTERS, vol. 18, no. 12, pp. 606-608, 1997.

[12] A. R. Brown, A. Pomp, C. M. Hart, and D. M. de Leeuw, "Logic gates made from polymer transistors and their use in ring oscillators.", Science, vol. 270, pp. 972-973, 1995.

[13] C. D. Dimitrakopoulos, A. R. Brown, and A. Pomp, "Molecular beam deposited thin films of pentacene for organic field effect transistor applications", J. Appl. Phys., vol. 80, no. 4, pp. 2501-2508, 1996.

[14] Hagen Klauk, David J. Gundlach, Jonathan A. Nichols, and Thomas N. Jackson, "Pentacene Organic Thin-Film Transistors for Circuit and Display Applications", IEEE Transactions on electron devices, vol. 46, no. 6, 1999.

저 자 소 개



김 윤 명 (金 允 明)

1975년 3월 9일 생. 2000년 홍대 전자전기 제어공학과 졸업. 2000년~현재 홍대 대학원 전기정보제어공학과 석사과정
Tel : 02-374-4543, Fax : 02-320-1110
E-mail : wflsz@hanmail.net



김 영 관 (金 永 寬)

1957년 9월 25일 생. 1981년 서울대 화학 교육학과 졸업. 1990년 미국 UCLA 화학과 졸업(박사). 현재 홍대 화학공학과 부 교수
Tel : 02-320-1646 Office : 02-3142-3750 (Lab.), Fax : 02-3142-0335
E-mail : kimyk@wow.hongik.ac.kr



김 옥 병 (金 沃 炳)

1973년 6월 4일 생. 1999년 홍대 전자전기 제어공학과 졸업. 2001년 홍대 대학원 전기 정보제어공학과 졸업(석사)
Tel : 02-952-3564, Fax : 02-320-1110
E-mail : kbo51@hanmail.net



김 정 수 (金 正 洙)

1936년 3월 28일 생. 1960년 연대 전기공학과 졸업. 1985년 홍대 대학원 전기공학과 졸업(공학박사). 1990년 일본 공업대 객원교수. 현재 홍대 전기전자공학부 교수
Tel : 02-320-1620, Fax : 02-320-1110
E-mail : kimjs@wow.hongik.ac.kr