
퍼지규칙을 이용한 신경회로망의 자동 구성

이현관* · 이정훈** · 엄기환***

The Automatic Topology Construction of The Neural Network using the Fuzzy Rule

Hyun-kwan Lee* · Jung-hoon Lee** · Ki-hwan Eom***

요 약

다층 신경회로망의 모델의 구성은 적용분야에 따라서 임의로 선택되어지고, 최적의 모델 구성은 긴 시간에 걸친 시행착오를 통하여 결정된다. 본 논문에서는 다층 신경회로망 모델의 은닉층 뉴런 수를 학습 과정에서 퍼지 규칙을 이용하여 최적화하는 방식을 제안하였다. 임의의 패턴 문제와 독립진자의 맵핑에 적용하여 제안한 알고리즘의 유용성을 비교 검토하였다.

ABSTRACT

In the constructing of the multi layer neural network, the network topology is often chosen arbitrarily for different applications, and the optimum topology of the network is determined by the long processing of the trial and error. In this paper, we propose the automatic topology construction using the fuzzy rule that optimizes the neurons of hidden layer, and prune the weights connecting the hidden layer and the output layer during the training process. The simulation of pattern recognition, and the experiment of the mapping of the inverted pendulum showed the effectiveness of the proposed method.

1. 서론

1943년 맥컬럭(McCulloch)과 피츠(Pitts)의 개념으로부터 출발한 신경망은 헵(Hebb)의 학습 규칙에 의한 학습 개념의 도입과 더불어 1957년 로젠블릿의 퍼셉트론 모델이 등장하며 대중의 관심을 모았다. 그러나 민스키와 파퍼트에 의해 XOR과 같은 단순한 비선형 문제도 풀 수 없다는 것이 증명되면서 그 후 20년 동안 관심의 대상에서 멀어졌다. 1980년대 들어와 다층 퍼셉트론에 의해 이러한 문제가 해결되면서 패턴

인식, 지능 제어등 많은 분야에서 응용되어 왔다 [1][2][3].

패턴 인식에 많이 사용되는 MLP(Multi Layer Perceptron) 신경망에 있어서, 출력 뉴런들은 입력된 패턴들과 출력 가중치(Weight)들에 의해서 다양하고 복잡한 결정 영역을 형성한다. 이러한 가중치들은 출력 노드들을 모든 은닉 노드들과 연결한다. 결정 영역의 복잡한 정도에 의해, 모든 출력 노드는 목표 패턴을 정확하게 학습하기 위해 일정수의 은닉 노드들을 필요로 한다. 다시 말하자면, 결정 영역의 복잡도가 높아질

* 호남대학교 인터넷프로그램과

*** 동국대학교 전자공학과

** 호서전산전문학교 정보통신과

접수일자: 2001. 8. 2

수록 출력층이 필요로하는 은닉 노드들이 증가한다는 것이다. 이것은, 다수의 출력 노드를 가지는 신경망에 있어서, 모든 출력 노드들이 모든 은닉 노드들과 연결될 필요는 없다는 것을 의미한다[3][5][6][10].

네트워크를 구성하는 과정에서 상당수의 은닉 노드들이 불필요하게 많아질 수 있으므로, 학습 이후에 네트워크의 크기를 줄이기 위하여 은닉 노드와 출력 가중치를 제거하는 다양한 알고리즘이 제안되었다[3][4]. 제안되고 있는, 대부분의 알고리즘의 경우에, 먼저 학습이 수행되어 지고, 제거 과정에서 기존의 가중치들을 바꾸기 위해 다시 학습이 이루어지므로 복잡하고 시간이 걸리는 문제점이 있다[4].

본 논문에서는 이러한 문제점을 해결하고자 퍼지 규칙을 이용하여 최적의 신경회로망을 자동 구성하는 방식을 제안한다. 제안하는 방식은 모든 출력의 오차의 평균 자승 합(MSE: mean square error)과 오차의 평균 자승합의 변화율(DMSE)을 관찰하고 이것을 이용하여 만약 출력 노드들이 수렴하지 않는 방향으로 학습이 진행된다면 수렴하지 않는 출력 노드에 대하여 은닉 노드를 추가하고, 수렴하는 중이라고 판단될 경우에는 학습을 계속하게 된다. 은닉 노드들과 출력 노드들간의 가중치가 학습 과정에서 자동으로 추가되는 기준은 오차의 평균 자승합과 오차의 평균 자승합의 변화율을 퍼지 규칙에 적용하여 산출하게 된다. 제안한 방식의 유용성을 확인하기 위하여 기본적인 문자 인식과 매핑 문제에 적용하여 기존의 다층신경회로망과 시뮬레이션 및 실험을 통하여 비교·검토 한다.

II. 패턴 인식과 다층 신경회로망

패턴 인식이란 사람이 인지할 수 있는 물리적으로 표현된 정보를 식별할 수 있는 구체적인 부류로 확정하는 일을 말한다. 패턴 인식의 종류는 크게 각 그룹에 명칭을 부여하는 지도 패턴 인식(Supervised Pattern Recognition)과 임의의 그룹들을 서로 다르다고 구분하는 비지도 패턴인식(Unsupervised Pattern Recognition)으로 구분된다[1][10][11].

지도 패턴의 인식에 많이 사용되는 일반적인 다층 신경회로망은 선형 노드들로 구성된 입력층과 출력층 사이에 하나 이상의 중간층, 즉 비선형 노드층으로 구성된 은닉(hidden)층을 갖는 그림 2-1과 같은 다층

(multi-layer) 구조의 회로망이다.

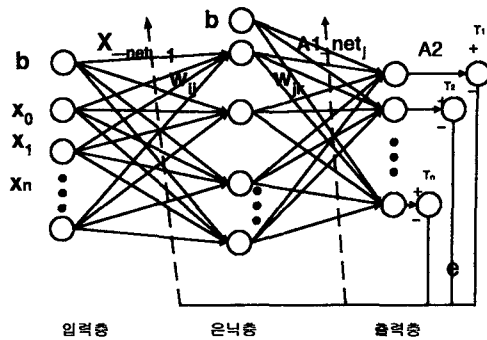


그림 2-1 다층 신경회로망 모델
Fig. 2-1 The model of the multi layer neural network

일반적인 다층 신경회로망에 주로 사용되는 역전파 알고리즘은 gradient descent 법을 사용한다. 이 알고리즘의 p번째 입력/목표출력 패턴에 대한 오차의 제곱은 식 (2-1)과 같다.

$$E_p = \frac{1}{2} \sum_j (t_{pj} - o_{pj})^2 \quad (2-1)$$

각 층의 가중치는 식(2-1)의 오차함수가 최소가 되도록 식(2-2)와 같이 조정된다[3].

$$w_{ji}(t+1) = w_{ji}(t) + \Delta_p w_{ji} \quad (2-2)$$

목적 패턴이 주어져서 신경회로망의 출력 패턴이 목적 패턴과 근사화 되도록 학습하는 지도 학습(supervised learning)에 주로 사용되는 역전파 알고리즘에 있어서, 주어진 환경에 맞는 모델의 크기를 결정하는 것은 매우 중요하다. 일반적으로, 모델의 크기가 너무 크면 모델의 자유도가 학습하고자 하는 샘플들보다 더 많기 때문에 학습 패턴을 기억하는 경향이 생기게 될 것이고, 반면에 너무 작을 경우에는 초기치와 학습 패턴들에 너무 민감하여 문제를 해결하지 못하는 경우가 발생할 것이다[6][10][11].

기존의 신경회로망 모델의 크기는 주로 오랜 과정에 걸친 시행착오에 의하여 결정되거나, 임의로 결정되어진다. 시행착오 방식은 다양한 크기의 모델들을 학습시켜서 그 중에서 입력 패턴을 제대로 학습한 가장 작은 것을 선택하는 것이다. 이 방식은 최적의 모델 크기를 결정하기 위해서 상당량의 학습을 해야 하기

때문에 다소 비효율적이다. 신경회로망 모델의 크기를 감소시키는 방식으로 학습 과정에서 상대적으로 크기가 작은 가중치를 제거해 가면서 학습하는 가지치기(pruning) 기술이 발표되었다. 이 방식은 먼저 모든 가중치를 연결해야 하고, 제거되는 가중치가 상대적으로 작더라도 실제 학습에 미치는 영향을 무시할 수 없다는 단점이 있다[4][7].

역전과 알고리즘의 경우 고정된 모델을 사용할 경우 상황에 따라 부분 최소점에 빠지는 경우가 발생하는데 이경우에 역분의 단층 노드가 가중치 공간을 바꾸게 하여 네트워크가 부분 최소점에 빠지는 것을 방지할 수 있다. 학습과정에서 부분 최소점에 빠졌는지를 판단하는 기준으로 출력층의 DMSE(MSE의 변화율)를 사용하기도 한다. 그러나, 이 경우 고정된 DMSE를 사용함으로써 인해 출력이 급격히 수렴하는 경우의 큰 변화율과 수렴 종료부근의 작은 변화율을 동시에 고려할 수는 없다[3][4].

III. 제안한 알고리즘

다층 신경회로망 모델의 최적구성을 위해 퍼지 논리 시스템을 이용한 제안한 알고리즘은 그림 3-1과 같은 구조로 학습을 시작한다. 먼저 역전과 알고리즘에 의해서 일정회수 동안 반복 학습되며, 반복되는 모든 순간에 출력 노드들에 대한 MSE와 DMSE를 계산한다. 정해진 회수의 반복 학습이 끝난 뒤 각 출력 뉴런들의 MSE와 DMSE에 퍼지 논리를 적용하여 은닉층 노드의 증가 유무와 은닉-출력 노드들간의 가중치 첨가 유무를 결정하게 되며 이 과정은 전체 MSE가 목표로 설정한 오차 이하로 감소 할 때까지 계속된다.

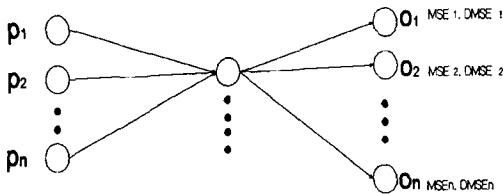


그림 3-1 다층 신경회로망의 초기 구성
Fig. 3-1. The initial topology of the MLP

역전과 알고리즘에서, 각각의 가중치는 식(3.1)과 같

이 변한다.

$$\Delta w_{ij}(t) = \eta \delta_j a_i + \alpha \Delta w_{ij}(t-1) \quad (3-1)$$

여기서 a_i 는 노드 i의 출력값 이고 η 는 학습률, α 는 모멘텀, δ_j 는 노드 j로부터 역으로 전파되어 온 오차항이 된다. 이때 출력 노드 j에 대한 δ_j 는 식(3.2) 같이 주어진다.

$$\delta_j = o_j(1-o_j)(t_j - o_j) \quad (3-2)$$

여기서 o_j 는 출력층 노드 j의 출력이고 t_j 는 j번째 목표값이다.

은닉 노드 j에 대한 δ_j 는 식(3.3)과 같이 주어진다.

$$\delta_j = a_j(1-a_j) \sum_k \delta_k w_{jk} \quad (3-3)$$

여기서 a_j 는 은닉층의 i번째 노드의 출력이고 δ_k 는 출력층의 k번째 노드에서 전파되어 온 값이고, w_{jk} 는 은닉층의 j번째 노드와 출력층의 k번째 노드를 연결하는 가중치이다. 학습도중에 모든 출력 노드의 MSE가 목표로 설정한 오차 ϵ 보다 작아지면 학습을 종료하게 되며 n번째 출력노드에 대한 MSE_n 은 식(3.4)와 같다.

$$MSE_n = \frac{1}{P} \sum_p (t_{pm} - o_{pm})^2 \quad (3-4)$$

여기서 P는 입력패턴의 개수이고 t_{pm} 은 p번째 패턴의 n번째 목표값, o_{pm} 은 p번째 패턴에 대한 n번째 출력노드의 출력값이 된다. 출력 노드의 목표값으로의 수렴속도를 나타내는 MSE의 변화율, DMSE는 식(3.5)와 같이 정의한다.

$$DMSE_n = \frac{|MSE_{n-1} - MSE_n|}{MSE_n} \quad (3-5)$$

여기서 MSE_n 은 n번째 노드의 현재의 반복학습후 발생한 MSE가 되고, MSE_{n-1} 은 n번째노드의 이전의 반복학습에서 발생한 MSE가 된다. 일정횟수의 반복 학습이 끝난후, MSE와 DMSE를 퍼지규칙에 적용하여 은닉노드를 추가 할 것인지, 혹은 이미 존재하는 은닉노드와 출력 노드사이의 가중치를 설정할 것인지 결정한다. 최종적으로 모든 출력 노드의 MSE가 목표로 설정한 에러값 보다 작아지면 학습을 종료하게 되며

그 구성은 그림 3-2와 같다.

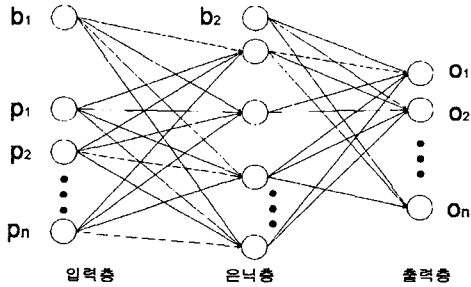


그림 3-2 학습 종료시의 다층 신경회로망
Fig. 3-2 The final structure of the MLP

2개의 입력과 n 개의 출력을 갖는 그림 3-3과 같은 경우를 가정해 보자. 일정횟수의 반복학습 후에 출력층의 1번 노드가 수렴하지 않는다면, 그림 3-4와 같이 은닉층의 노드를 1개 증가시킨후, 먼저 입력층의 노드들과 은닉층의 노드들 사이에 새로운 가중치를 연결하고, 수렴하지 않는 1번 노드와 가중치를 새로 연결한다. 이때 수렴중이라고 판단되는 다른 뉴런들과는 가중치를 연결하지 않는다.

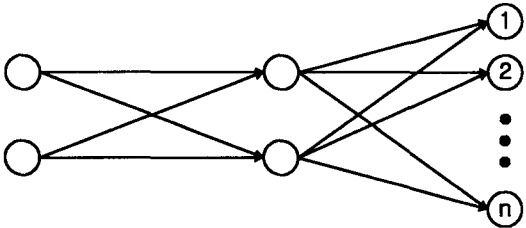


그림 3-3 2 입력 n 출력을 갖는 신경회로망
Fig. 3-3 The neural network of 2 inputs and n outputs.

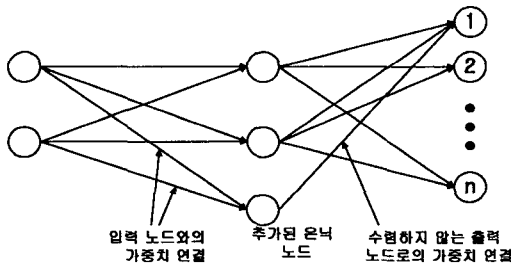


그림 3-4 1번 출력 노드가 수렴하지 않을 경우
Fig. 3-4 The nonconvergence of the first output node.

다시 반복학습을 한 뒤, 2번 노드가 수렴하지 않는다고 판단되면, 그림 3-5와 같이 이미 추가된 은닉층 노드와 새로운 가중치만을 연결한다.

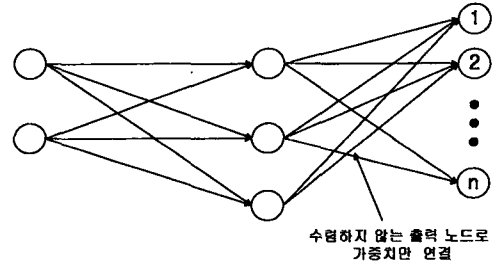


그림 3-5 2번 출력 노드가 수렴하지 않을 경우
Fig. 3-5. The nonconvergence of the second output node.

이와 같은 과정을 제안한 알고리즘에서는 퍼지 규칙을 사용하여 은닉층 노드의 추가 유무와 이미 존재하는 은닉층 노드와 출력층 노드와의 연결강도 추가 유무를 결정한다. 출력층의 n 번째 노드의 오차 자승합인 MSE_n 이 큰 상태에서 MSE 의 변화율인 $DMSE_n$ 이 크다면 n 번째 출력값은 목표값에 수렴해가는 중이고, MSE_n 이 큰 상태에서 $DMSE_n$ 가 작다면 현재의 구성으로는 목표값에 도달할 수 없음을 의미한다. 이러한 여러 상황들을 고려하여 작성된 퍼지 If/Then 규칙은 아래와 같다.

- If MSE is BIG and DMSE is SMALL
Then Neuron is BIG
- If MSE is BIG and DMSE is MIDDLE
Then Neuron is BIG
- If MSE is BIG and DMSE is BIG
Then Neuron is SMALL
- If MSE is MIDDLE and DMSE is SMALL
Then Neuron is BIG
- If MSE is MIDDLE and DMSE is MIDDLE
Then Neuron is MIDDLE
- If MSE is MIDDLE and DMSE is BIG
Then Neuron is SMALL
- If MSE is SMALL and DMSE SMALL
Then Neuron is SMALL
- If MSE is SMALL and DMSE MIDDLE
Then Neuron is SMALL

If MSE is SMALL and DMSE BIG
Then Neuron is SMAL

이 퍼지 If/Then 규칙을 토대로 퍼지추론에 사용되는 퍼지 룰 베이스는 표 3-1과 같다.

표 3-1 퍼지 룰
Table 3-1 Fuzzy rule

DMSE MSE	SMALL	MIDDLE	BIG
SMALL	SMALL	SMALL	SMALL
MIDDLE	BIG	MIDDLE	SMALL
BIG	BIG	BIG	SMALL

퍼지 추론 방식은 Mandami의 Max-Min법을 사용하고, 비퍼지화 방식으로는 무게 중심법을 사용한다 [8][12]. MSE에 대한 소속함수는 그림 3-6, DMSE에 대한 소속함수는 그림 3-7, Neuron에 대한 소속함수는 그림 3-8과 같다. 단 여기서 S는 'Small', M은 'Middle', B는 'Big' 이다. Neuron의 값은 무게중심법을 사용할 경우 0보다 크고 2보다 작은 범위를 가지며, 이 값이 1보다 크면 은닉층의 노드를 1개 확장하고, 1보다 작으면 현상태를 유지한다.

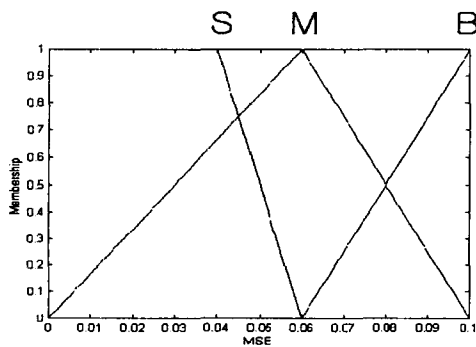


그림 3-6 MSE의 소속함수
Fig. 3-6 The MSE membership function

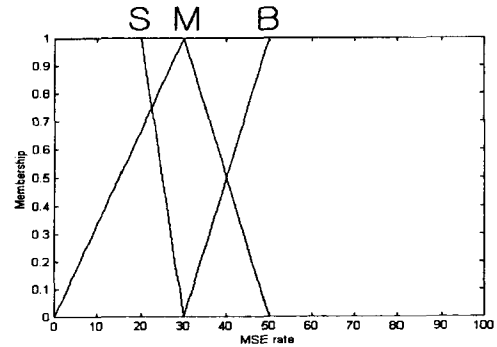


그림 3-7 DMSE의 소속함수
Fig. 3-7 The DMSE membership function

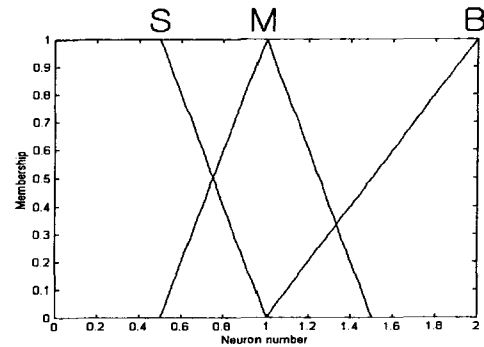
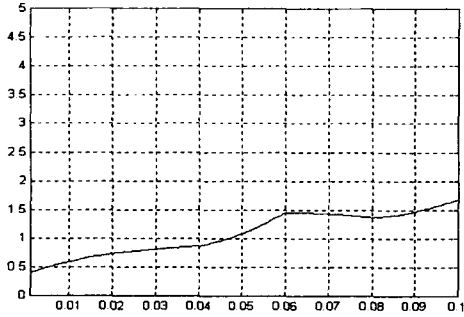


그림 3-8 뉴런 수의 소속함수
Fig. 3-8 The membership function of the neuron numbers

일반적으로 MSE가 크고 DMSE가 작으면 은닉층의 노드를 추가하게 되는데 확장의 기준이 되는 MSE를 너무 크게 잡고 DMSE를 너무 작게 잡으면 출력 뉴런들에 대해 완전하지 않은 은닉층 크기가 설정되고, 기준이 되는 MSE를 너무 작게 잡고, DMSE를 너무 크게 잡으면 출력 값이 요구되어지는 목표값에 보다 근접하게 되나 다수의 불필요한 노드를 제거할 수 없게 되는 경우가 발생 한다. 이러한 경우를 방지하기 위하여 MSE와 DMSE의 상태에 퍼지 룰 베이스에 의하여 확장 기준이 유동적으로 변화하게 된다.

MSE와 DMSE의 변화에 대하여 은닉층의 확장 여부를 결정하는 뉴런수는 그림 3-9와 같다.

그림 3-9(a)의 경우 MSE가 0.047 이상일 경우 은닉층이 확장되거나 가중치가 추가된다. 그림 3-9(b)의 경우 MSE가 0.06이상일 경우 은닉층이 확장되거나 가



(a) DMSE=10(%)인 경우에 MSE의 변화에 대한 뉴런 수 출력

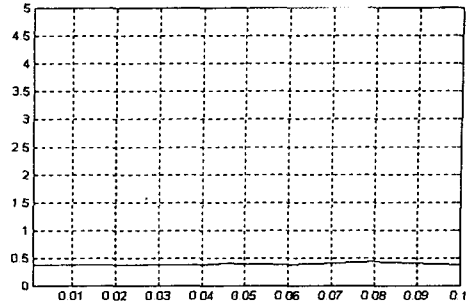
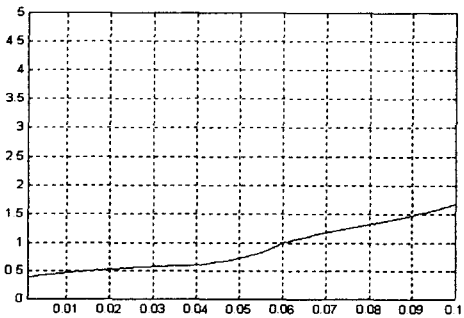


그림 3-10 DMSE=50(%)인 경우 MSE의 변화에 대한 뉴런 수 출력

Fig 3-10 MSE vs Neuron numbers at DMSE=50(%)



(b) DMSE=20(%)인 경우에 MSE의 변화에 대한 뉴런 수 출력

그림 3-9. 뉴런 수 들의 출력
Fig. 3-9 The output of the neuron numbers

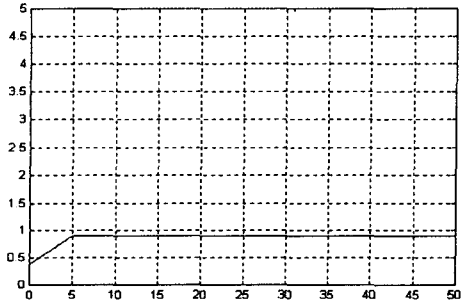


그림 3-11 MSE=0.002 인 경우 DMSE의 변화에 대한 뉴런 수 출력

Fig 3-11 DMSE vs Neuron numbers at MSE=0.002

중치가 추가된다. 즉, DMSE가 큰 경우 MSE가 상대적으로 커도 은닉층이 확장되거나 추가되지 않고, DMSE가 작은 경우에는 상대적으로 MSE가 작아도 은닉층이 확장된다.

그림 3-10과 그림 3-11은 MSE나 DMSE가 임계치 이상인 경우, 즉 출력 노드가 수렴중이라고 판단되는 경우로, 그림 3-10은 DMSE가 임계치 이상이고, 그림 3-11은 MSE가 임계치 이하인 경우이다. 이러한 경우에는 은닉층이 확장되거나 가중치가 추가되지 않는다.

100개의 입력 노드와 16개의 출력 노드가 1개의 은닉층을 사이에 두고 그림 4-1과 같이 연결된다. 이때 각 패턴의 목표값은 표 4-1과 같다.

N. 시뮬레이션

제한한 알고리즘의 유용성을 확인하기 위하여 임의의 패턴을 10×10 형태로 랜덤하게 48개를 생성하고 그 중 3개씩을 같은 패턴으로 인식하여 총 16종류의 패턴으로 인식하도록 시뮬레이션하였다.

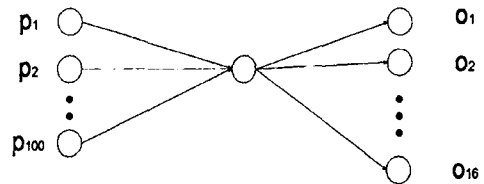


그림 4-1 초기 구조
Fig. 4-1 The initial topology

표 4-1 각 패턴에 대한 목표값
Table 4-1 The target values of each patterns

pattern 번호	목표값
pattern 1, 17, 33	1000000000000000
pattern 2, 18, 34	0100000000000000
pattern 3, 19, 35	0010000000000000
pattern 4, 20, 36	0001000000000000
pattern 5, 21, 37	0000100000000000
pattern 6, 22, 38	0000010000000000
pattern 7, 23, 39	0000001000000000
pattern 8, 24, 40	0000000100000000
pattern 9, 25, 41	0000000010000000
pattern 10, 26, 42	0000000001000000
pattern 11, 27, 43	0000000000100000
pattern 12, 28, 44	0000000000010000
pattern 13, 29, 45	0000000000001000
pattern 14, 30, 46	0000000000000100
pattern 15, 31, 47	0000000000000010
pattern 16, 32, 48	0000000000000001

학습률 $\eta = 0.7$, 모멘텀 $\alpha = 0.01$ 로 하고 바이어스와 가중치는 -0.5에서 0.5사이의 랜덤한 값으로 생성하였다. 5번에 걸쳐서 반복하여 시뮬레이션 한 결과는 표 4-2와 같다.

표 4-2 시뮬레이션 결과
Table 4-2 The results of the simulation

출력층 노드 번호	은닉층 뉴런과의 가중치 연결 개수				
	1회	2회	3회	4회	5회
1	5	4	4	3	4
2	7	4	4	5	5
3	5	4	4	5	4
4	6	5	4	5	3
5	6	4	5	4	4
6	4	5	4	3	5
7	5	6	4	4	5
8	5	6	5	4	6
9	5	4	6	5	6
10	6	4	4	5	4
11	5	4	6	5	4
12	4	5	4	6	4
13	5	4	5	6	4
14	5	4	4	5	4
15	6	4	6	5	5
16	6	5	5	4	4
역전파 알고리즘의 은닉층 노드 개수	7	6	6	6	6

제안한 자동 구성 방식과 기존의 일반 다층 신경회로망을 사용한 경우들의 가중치 차이를 비교한 결과는 표 4-3과 같다.

표 4-3 가중치 개수 비교
Table 4-3 The comparison of the weight numbers

가중치 개수	1회	2회	3회	4회	5회
방식					
일반 다층신경망	112	96	96	96	96
제안한 자동 구성	85	72	74	74	71

시뮬레이션 결과 제안한 자동 구성 방식이 일반 다층 신경회로망에 비해 약 %24.2의 가중치가 제거됨을 확인하였다.

V 실험

제어대상이 복잡하고 불확실하며 비선형성이 강한 기구계를 가진 역학이나 이러한 것을 포함한 복잡한 제어시스템의 경우 시스템의 입력들을 입력 패턴으로 하고, 각각의 입력에 대한 출력을 목표 패턴으로 하여 입출력을 사상(mapping)하여 제어할 수 있다. 본 실험에서는 진자와 구동부가 모두 회전 자유도를 갖는 시스템인 그림 5-1과 같은 회전형 도립진자 시스템을 사용한다.

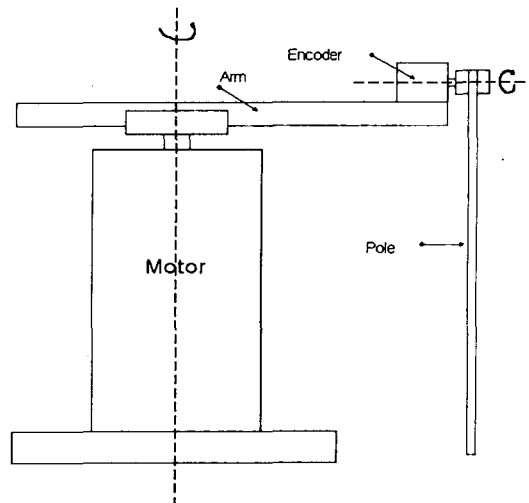


그림 5-1 회전형 도립진자 시스템

Fig. 5-1 The rotational inverted pendulum system

회전형 도립진자의 경우 그림 5-2 과 같이 Arm은 모터에서 인가되는 토크(T: Torque)에 의해 구동되므로, Arm에 대한 모멘트(J: Moment)는 식(5-1)과같이 주어진다.

$$T - Nr = J\ddot{\phi} \quad (5-1)$$

여기서 r 은 Arm의 길이, $\ddot{\phi}$ 는 Arm의 회전 각가속도, N 은 Arm과 Pole사이의 수평력이다.

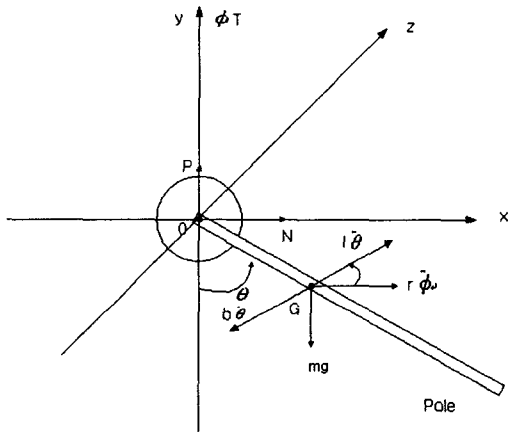


그림 5-2 회전형 도립진자 시스템의 모델링
Fig. 5-2 The modeling of the rotational inverted pendulum system

Arm에 대한 관성 모멘트는 식 (5-2)로 표현된다.

$$J = \frac{1}{2} Mr^2 \quad (5-2)$$

여기서 M 은 Arm의 질량이다.

Pole의 x 방향의 힘(수평력N)과 y 방향의 힘(수직력 P)에 대하여 각각 다음의 식이 성립한다.

$$N = m(l\ddot{\theta}\cos\theta - l\dot{\theta}^2\sin\theta + r\ddot{\phi} - lb\dot{\theta}\cos\theta) \quad (5-3)$$

$$P = m(l\ddot{\theta}\sin\theta + l\dot{\theta}^2\cos\theta + g - b\dot{\theta}\sin\theta) \quad (5-4)$$

여기서 m 은 Pole의 질량, l 은 Pole의 길이, θ 는 Pole의 회전각, $\dot{\theta}$ 는 Pole의 회전 각속도, $\ddot{\theta}$ 는 Pole의 회전 각가속도이다.

그리고, Pole의 질량중심(G)에 대한 모멘트 I 는 식

(5-5)와 같다.

$$-Pl\sin\theta - Nl\cos\theta = I\ddot{\theta} \quad (5-5)$$

여기서 $I = 4/3ml^2$ 이다.

식 (5-3)과 식 (5-4)를 식 (5-5)에 대입하면 식 (5-6)이, 식 (5-3)을 식 (5-1)에 대입하면 식 (5-7)이 얻어진다.

$$(I - ml^2)\ddot{\theta} - mgl\sin\theta + mlb(\sin^2\theta + l\cos^2\theta)\dot{\theta} = -mlr\cos\theta\ddot{\phi} \quad (5-6)$$

$$(J + mr^2)\ddot{\phi} - mrb\cos\theta\dot{\theta} + mlr\cos\theta\ddot{\theta} - mlr\sin\theta\dot{\theta}^2 = T \quad (5-7)$$

제작한 시스템의 파라미터는 표 5-1과 같다

표 5-1 시스템의 파라미터
Table 5-1. The parameters of the system

파라미터	요소	실제값
ψ	Arm의 회전각	
θ	Pole의 회전각	
r	Arm의 길이	0.25m
m	Pole의 질량	0.05Kg
M	Arm의 질량	0.2Kg
g	중력 가속도	9.8067m/s ²
l	Pole의 길이	0.4m
P	Arm과 Pole 사이의 수직력	
N	Arm과 Pole 사이의 수평력	
T	Motor로부터 Arm에 인가되는 Torque	
b	마찰계수	0.3

Pole의 기울어진 각도는 1 회전당 500[pulse]의 출력을 갖는 로타리 엔코더를 사용하였다. 모터 구동회로는 Power Transistor[D288 -Y, A614 -Y]를 스위칭 소자로 사용하였고, 플라이 휠 다이오드[SRP 300 GI]를 사용하여 역기전력을 방지할 수 있도록 하였다.

이상과 같이 설계한 실험장치를 제작하였으며 그림 5-3은 실험 장치사진이다.

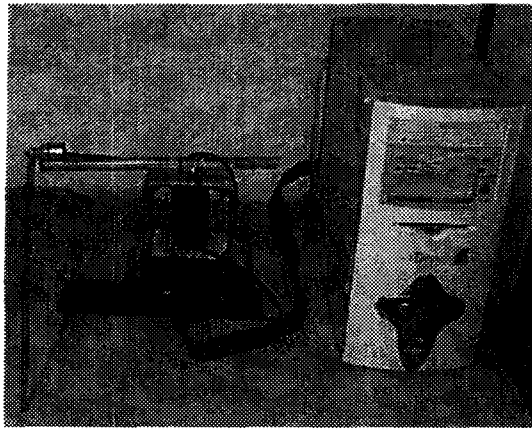


그림 5-3 실험 장치
Fig. 5-3 The experimental devices

펜들럼의 입·출력 패턴을 구하기 위하여 모델링한 수식으로부터 PD 제어기의 K_p , K_d 값을 구하였다. 이 값들을 사용하여 Pole이 기울어진 정도(θ)와 Pole의 각 가속도($\dot{\theta}$)로부터 모터의 입력전압과 PWM 출력값을 구하는 식은 식 (5-8)과 같다.

$$V = K_p\theta + K_d\dot{\theta} \quad (5-8)$$

펜들럼의 Pole이 기울어진 정도(θ)와 Pole의 각 가속도($\dot{\theta}$)를 입력 패턴으로 하고, 이것을 바로잡기 위하여 Motor에 인가해야 하는 PWM출력을 목표 패턴으로 하여 학습을 수행하였으며, 측정 데이터의 범위는 표 5-2 와 같다.

표 5-2 측정 데이터의 범위
Table 5-2 The range of measurement datas

단위 데이터	Radian	Encoder 펄스	샘플수
각도	-0.13~0.13 (rad)	-10~10 (pulse)	20개
각속도	-0.63~0.63 (rad/sec)	-50~50 (pulse/sec)	10개

측정 데이터를 바탕으로 총 200개의 입·출력 패턴을 구성하여 그림 5-4와 같은 초기 신경회로망을 구성하여 학습을 시작하였다.

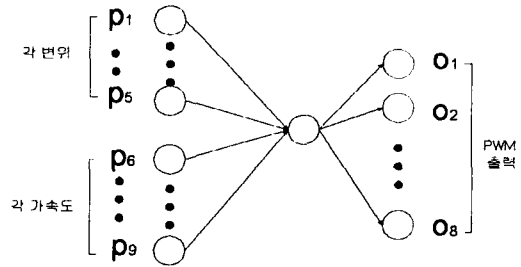


그림 5-4 초기 신경회로망
Fig. 5-4 The initial topology of the neural network.

학습이 끝난 뒤 그림 5-5과 같이 학습된 신경회로망을 연결하여 시스템을 구성하였다. 펜들럼에 0.1초 동안 8V의 외란을 준 뒤의 폴의 변위는 그림 5-6과 같다.

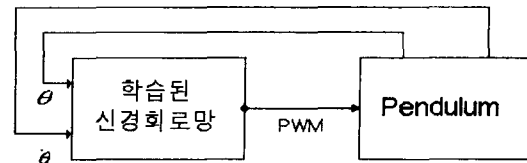


그림 5-5 시스템의 구성
Fig. 5-5 The configuration of the system.

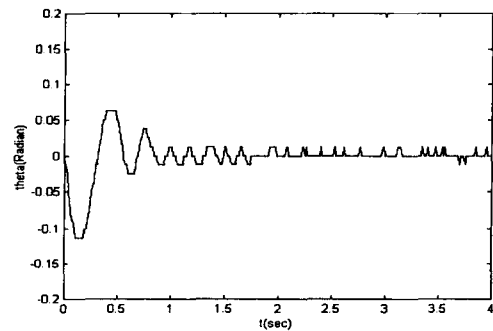


그림 5-6 폴의 변위
Fig. 5-6 The displacement of the pole

학습 결과 출력층의 각 노드들이 은닉층의 각 노드들과 연결되는 가중치의 수는 표 5-3과 같고, 25%의 가중치가 제거됨을 확인하였다.

표 5-3 학습후 출력층의 가중치 연결개수
Table 5-3 The weight numbers of the output layer after the training

출력노드	1	2	3	4	5	6	7	8
일반 다층 신경회로망	11	7	8	9	9	10	7	5
제안한 자동 구성 방식	11	11	11	11	11	11	11	11

실험 결과 제안한 자동 구성 방식은 시스템의 입·출력 사상에도 무리 없이 적용할 수 있었고, 학습 과정에서 기존의 일반 다층 신경회로망과 비교하여 25%의 가중치 제거 효과가 있었음을 확인하였다.

VI. 결론

다층 신경회로망의 최적구성을 위하여 퍼지 논리 시스템을 이용한 신경회로망 자동 구성 방식을 제안하였다. 제안한 자동 구성 방식은 각각의 출력노드에 대한 오차의 평균 자승합과 오차의 평균 자승합의 변화율을 퍼지의 입력변수로 사용한 퍼지 룰에 의하여 출력 노드의 은닉층 확장 여부를 결정하고, 은닉층의 확장을 필요로 하는 출력 노드에만 가중치를 연결한다. 이러한 과정에서 자동으로 불필요한 가중치가 제거된다.

제안한 방식의 유용성을 확인하기 위하여 랜덤하게 작성된 패턴 인식을 시뮬레이션 하였고 도립진자 시스템을 대상으로 시스템의 입·출력 사상을 실험하였다.

시뮬레이션 및 실험 결과 퍼지 룰에 의하여 다층 신경회로망을 최적 구성한 제안한 방식이 기존의 일반 다층 신경회로망에 비하여 20% 이상의 가중치가 제거됨을 확인하였다.

추후의 연구 과제로는 노드의 확장을 하나의 은닉층으로 제안하는 것이 아니라 다수의 은닉층으로 확장하는 알고리즘을 연구하는 것이다.

참고문헌

[1] B. D. Ripley, "Pattern Recognition and Neural Networks". CAMBRIDGE UNIVERSITY PRESS, 1996.
[2] Abhijit S. Pandya, Robert B. Macy, "Pattern

Recognitin with Neural Networks in C++", CRC PRESS, IEEE PRESS, 1995.
[3] Y.Hirose. K Yamashita. and S. Hyiya. "Back-Propagation Algorithm Which Varies the Number of Hidden Units". Neural Networks. Vol.4.
[4] H. Amin.k.m.Curtis, and B.R. Hayes_Gill. Dynamically Pruning Output Weights in an Expanding Multilayer Perceptron Neural Network. IEEE 1997.
[5] Z.Yibas. Simulation of weight pruning process in backpropagation neural network for pattern classification; A self-running threshold approach. Elseviser Science S.A. 1998.
[6] Sietsma. and R.J.F.Dow. "Neural Net Pruning Why and How", IEEE International Conference on Neural Networks. Vol. 1-2. pp. 325-333. San Diego. Ca. USA. July 24-27 1988.
[7] R. Reed. "Pruning Algorithms-A Survey". IEEE Transaction on Neural Networks. 1993. vol. 4. No.5.pp 740-747.
[8] Earl Cox. "The Fuzzy Systems Hand book", A Practitioner's Guide to Building, Using, and Maintaining Fuzzy Systems, AP PROFESSIONAL
[9] R.P. Lippmann. "Introduction to computing with neural nets". IEEE Acoustics. Speech and Signal Processing Magazine, vol.4. No.2, pp 4-22. 1987.
[10] Hagan, Demuth, Beale, "Neural Network Design", PWS Publishing Company, 1995.
[11] Chin-Teng Lin, C. S. George Lee, "Neural Fuzzy Systems", Prentice Hall, 1995.
[12] V.B.Rao and H.V.Rao, C++ Neural Networks and Fuzzy Logic, MIS:Press, 1993.



엄기환(Ki-hwan Eom)

1972년 2월 동국대학교 전자공학
(공학사)

1975년 8월 인하대학교 제어계측
(공학석사)

1986년 2월 동국대학교 제어계측
(공학박사)

1978.3~1994.2 유한 대학 전기과 교수
1989.6~1990.6 일본동방대학 정보공학과 연구교수
1994.3~현재 동국대학교 전자공학과 정교수
1999.3~현재 중소기업청 전문위원
1998.3~현재 대한주택공사 심의위원



이현관(Hyun-kwan Lee)

1991년 5월 미국인디애나주립대학
전자공학과(학사)

1992년 12월 미국인디애나주립대학
전자공학과(석사)

1999년 2월 동국대학교 전자공학과
박사수료

1993~1994 삼성전자 자동화연구소 근무
2001.2~현재 호남대학교 인터넷학부 교수



이정훈(Jung-Hoon Lee)

1997년 2월 동국대학교 전자공학과
(공학사)

1999년 2월 동국대학교 대학원 전
자공학과(공학석사)

2001년 2월 동국대학교 대학원 전
자공학과 박사수료

2000.2~현재 호서전산전문학교 정보통신과 교수