

이종접합 쌍극자 트랜지스터(HBT)의 에미터 접촉층으로 사용되는 InGaAs에 대한 Pd/Ge/Ti/Pt의 오믹 접촉 특성

김일호* · 장경욱* · 박성호**

충주대학교 재료공학과/나노기술연구소, *한서대학교 재료공학과, **(주)가인테크
(논문접수일 : 2001년 3월 30일)

Pd/Ge/Ti/Pt Ohmic Contact to InGaAs for Heterojunction Bipolar Transistors(HBTs)

Il-Ho Kim,* Kyung-Wook Jang,* and Sung Ho Park**

Dept. of Materials Science and Engineering/Nano Technology Lab., Chungju National University, Chungbuk 380-702

*Dept. of Materials Science and Engineering, Hanseo University, Seosan, Chungnam 352-820

**GAINTECH, Rm 324, TBI Center, 58-3 Hwaam-dong, Yuseong-gu, Daejeon 305-732

(Received March 30, 2001)

요 약

N형 InGaAs에 대한 Pd/Ge/Ti/Pt 오믹 접촉 특성을 조사하였다. 450°C까지의 급속 열처리에 의해 우수한 오믹 특성을 나타내어 400°C, 10초의 급속 열처리 조건에서 최저 $3.7 \times 10^{-6} \Omega \text{cm}^2$ 의 접촉 비저항을 나타내었다. 이는 열처리에 의해 생성된 Pd-Ge계 화합물의 형성 및 Ge의 InGaAs 표면으로의 확산과 관련이 있었다. 그러나 열처리 시간을 연장할 경우 접촉 비저항이 $10^{-5} \Omega \text{cm}^2$ 로 약간 증가하였다. 고온 열처리 후에도 오믹 재료와 InGaAs의 평활한 계면을 유지하면서 우수한 오믹 특성을 나타내어, 화합물 반도체 소자의 오믹 접촉으로 충분히 응용 가능하다고 판단된다.

Abstract

Pd/Ge/Ti/Pt ohmic contact to n-type InGaAs was investigated. Minimum specific contact resistivity of $3.7 \times 10^{-6} \Omega \text{cm}^2$ was achieved by rapid thermal annealing at 400°C for 10 seconds. This was related to the formation of Pd-Ge compounds and the in-diffusion of Ge atoms to InGaAs surface. However, the specific contact resistivity increased slightly to $10^{-5} \Omega \text{cm}^2$ in the case of longer annealing time. Superior ohmic contact and non-spiking planar interface between ohmic materials and InGaAs were maintained after annealing at high temperature. Therefore, this thermally stable ohmic contact system is a promising candidate for compound semiconductor devices.

1. 서 론

III-V족 화합물 반도체인 GaAs는 전자 이동도가 크고 직접 천이형 광특성을 가지고 있기 때문에 HBT(heterojunction bipolar transistor), MESFET(metal semiconductor field effect transistor), HEMT(high electron

mobility transistor) 등 초고속, 고주파 소자에 널리 이용되고 있다. [1] 최근 광소자와 전자소자를 집적화하는 OEIC(optoelectronic integrated circuit)가 차세대 IC로서 각광 받음에 따라 광특성과 초고주파 특성을 겸비한 GaAs계 화합물 반도체 및 그 관련 공정에 대한 연구가 더욱 활발해 지고 있다. [2] 반도체

체 소자의 구조 및 제작 공정상의 이유로 발생하는 기생성분(기생저항, 기생용량)은 소자의 작동특성을 저해하는 치명적인 요소이다. 이는 소자의 작동 주파수가 증가할수록 더욱 심각하기 때문에, 초고속 광통신 시스템에 사용되는 고주파 반도체 소자인 경우 기생성분을 제거하는 것이 매우 중요하다. [3] 기생성분, 특히 기생저항 중 가장 큰 비중을 차지하는 성분이 오믹 접촉 저항(ohmic contact resistance)이다.

HBT에 대한 연구는 AlGaAs/GaAs, InGaP/GaAs 및 InAlAs/InGaAs HBT를 중심으로 진행되고 있으며, 이중 AlGaAs/GaAs HBT는 공정이 가장 안정되어 있고, 우수한 고속특성, 대전력 구동능력, 균일한 문턱전압 및 높은 파괴전압 등으로 인해 초고속 광통신용 전자소자로서 매우 유망하다. 따라서 HBT와 같은 고속소자의 제작에 있어서, 신뢰성 있고 접촉저항이 낮은 오믹 접촉 시스템을 개발하는 것이 필수적이다.

Pd/Ge계 오믹 접촉은 열처리 후 확산거리가 수백 Å 정도로 작고, 접촉계면과 표면이 평탄하며, 열적으로 안정하기 때문에 GaAs계 화합물 반도체에 대한 오믹 접촉 재료로 많은 연구가 진행되고 있다. [4-8] 이제까지 밝혀진 연구결과에 의하면, 상온에서 GaAs에 Pd를 증착시키면 먼저 PdxGaAs의 3원계 화합물이 생성되며 열처리를 통해 분해가 이루어지는 동시에 Ge과 반응을 하여 Pd-Ge계 화합물을 형성한다. 이러한 오믹 접촉 기구를 고상 재결정(SPR: solid phase regrowth) [6,8])이라 하며, 여기서 기판 내부로 확산되는 Ge 원자가 Ga 공공을 치환하여 GaAs 표면상의 n형 불순물 농도를 높임으로써 궁극적으로 오믹 접촉저항을 낮추는 원인으로 작용하게 된다. 고상 재결정에 의하여 형성된 오믹 접촉은 우수한 표면 및 계면 특성과 edge definition이 양호하고 오믹 접촉시 반도체 기판의 소비가 매우 적은 장점을 가지고 있어, 화합물 반도체 소자의 오믹 접촉 시스템으로 Pd/Ge계가 활발히 연구되고 있다. [4,9] AlGaAs/GaAs HBT의 에미터 캡층(emitter capping layer)으로 사용되는 n형 InGaAs에 대해서도 상기 오믹 접촉형성의 반응기구가 적용될 수 있을 것으로 판단된다. [10] 그러나 InGaAs 중의 In은 반응성이 매우 커서 낮은 온도에서도 In계 화합물이 생성되며, 이러한 경우 접촉 저항이 급격히 증가되므로 오믹 접촉 재료의

선택에 유의해야 한다. In_xGa_{1-x}As에서 x가 0.5이상일 경우 Schottky barrier height가 약 0.2 eV로 작기 때문에 상온에서 어떠한 금속과도 오믹 접촉 특성을 보이는 것으로 알려져 있으나 HBT 소자의 제작 공정에서 300~400°C의 열처리가 불가피하며, 이로 인한 오믹 금속과 InGaAs의 반응 및 확산에 의한 오믹 접촉의 안정성에 문제가 있다.

따라서 본 논문에서는 AlGaAs/GaAs HBT 에피층(epitaxial layers) 중 에미터 캡층으로 사용되는 n형 InGaAs에 대한 오믹 접촉으로서 Pd/Ge/Ti/Pt계를 택하여, 급속 열처리(RTA: rapid thermal annealing)에 따른 상변화, 원자 재분포 및 미세 계면구조의 분석을 통해 오믹 접촉 특성을 조사하였다.

2. 실험방법

표 1은 본 연구에서 사용된 AlGaAs/GaAs HBT의 에피층 구조를 나타낸 것이다. 에미터 캡층을 형성하기 위하여 직경 3" 반절연성 GaAs(100) 기판 위에 MOCVD(metal organic chemical vapor deposition)로 도핑농도 1×10^{19} Si/cm³의 n형 In_{0.5}Ga_{0.5}As(이후 InGaAs로 표기함)의 에피층을 형성하였다. 오믹 접촉을 형성하기 전에 HCl:H₂O=1:1 용액으로 30초 동안 세척하였고, 5×10^{-7} Torr의 진공도에서 전자선 증착기에 의해 Pd(500 Å)/Ge(1200 Å)/Ti(300 Å)/Pt(300 Å)의 오믹 재료를 그림 1과 같이 InGaAs 위에 형성한 후 N₂/H₂

Table 1 Epitaxial layer structure of the AlGaAs/GaAs HBT used in this study.

layer		Al(or In) fraction	doping (cm ⁻³)	thickness (Å)
cap	n ⁺ -InGaAs	0.5	1×10^{19} Si	400
	n ⁺ -InGaAs	0→0.5	1×10^{19} Si	400
	n ⁺ -GaAs	0	3.7×10^{18} Si	1000
emitter	n-AlGaAs	0.3→0	5×10^{17} Si	500
	n-AlGaAs	0.3	2×10^{17} Si	1500
base	p ⁺ -GaAs	0	3×10^{19} C	700
collector	n ⁻ -GaAs	0	2×10^{16} Si	4000
subcollector	n ⁺ -GaAs	0	4×10^{18} Si	5000
buffer	AlGaAs	0.3	undoped	3000
	GaAs	0	undoped	3000
substrate		semi-insulating 3" GaAs (100) wafer		

이종접합 쌍극자 트랜지스터(HBT)의 에미터 접촉층으로 사용되는 InGaAs에 대한 Pd/Ge/Ti/Pt의 오믹 접촉 특성

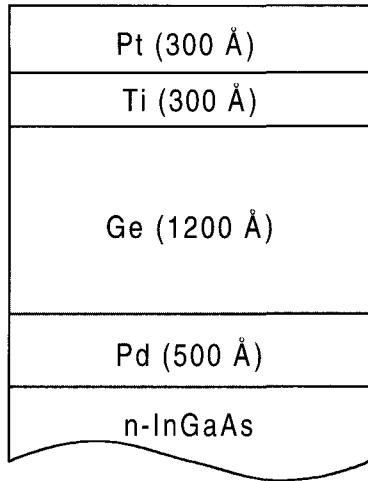


Fig. 1 Schematic cross-sectional view of the Pd/Ge/Ti/Pt ohmic contact layers on n-InGaAs.

가스 분위기에서 350~450°C에서 10~60초 동안 급속 열처리를 하였다. 포토리소그래피(photolithography) 공정과 리프트 오프(lift-off) 공정을 통해 100×100 μm²의 정사각형 패드(pad)를 5, 10, 15, 20, 30 μm 간격으로 배열하여 두 패드간의 전기저항을 측정하는, 소위 TLM(transmission line method 또는 transfer length method) [11]으로 접촉 비저항(specific contact resistivity, ρ_c)을 측정하였다. 이때 전기저항을 측정하기 위하여 Cascade microprobe station과 HP4145B semiconductor parameter analyzer를 이용하였다.

XRD(X-ray diffraction)를 이용하여 급속 열처리에 의한 상변화를 조사하였다. XRD 분석시 Cu K_α target을

사용하였고, 전압 30 kV, 전류 40 mA, scanning 속도 3°/min의 조건으로 분석하였다. 또한 AES(Auger electron spectroscopy) depth profiling 방법으로 각 원소의 분포 변화를 조사하였으며, 전자의 가속전압은 10 keV이었고, Ar⁺(5 keV, 5 mA)를 사용하여 약 60 Å/s의 속도로 분석을 실시하였다. 이때 각 원소 분석에서 사용된 kinetic energy level은 Pd^{MNN}(315~345eV), Ti^{LMM}(360~395eV), In^{MNN}(397~415eV), Ga^{LMM}(1050~1080eV), Ge^{LMM}(1130~1158eV), As^{LMM}(1205~1237eV), Pt^{NVV}(1940~1980eV)이었다. 오믹 재료와 InGaAs의 계면을 XTEM(cross-sectional transmission electron microscopy)으로 관찰하였다. XTEM 시편 준비 과정에서 GaAs dummy wafer에 G1 epoxy를 사용하여 분석용 시편을 접착하였고, 가속전압 200 keV 상태에서 (110) projection centered beam image 방법으로 분석하였다.

3. 실험결과 및 고찰

그림 2는 급속 열처리 조건에 따른 오믹 접촉 비저항의 변화를 나타낸 것이다. 그림 2(a)에서와 같이, In의 몰분율이 0.5일 때 In_xGa_{1-x}As와 급속간의 상온에서의 에너지 장벽이 0.2 eV 정도로 낮기 때문에 열처리하기 전에도 3.2×10⁵ Ω cm²의 비교적 낮은 접촉 비저항을 나타내었다. 열처리 온도를 상승함에 의해 접촉 비저항이 더욱 감소하여 400°C에서 10초 동안 열처리하였을 때 3.7×10⁶ Ω cm²로 최저 비저항을 나타내었다. 또한 열처리 온도를 450°C까지

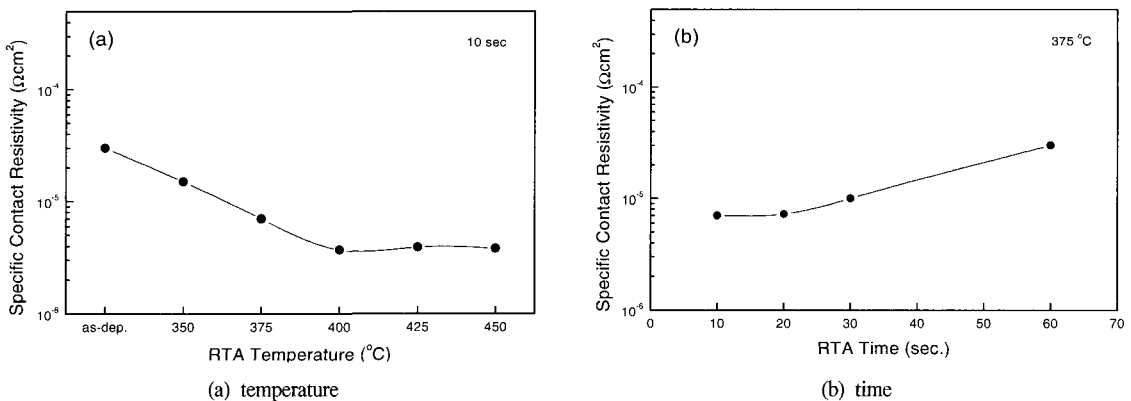


Fig. 2 Variation of the specific contact resistivity of the Pd/Ge/Ti/Pt contacts to n-InGaAs with RTA.

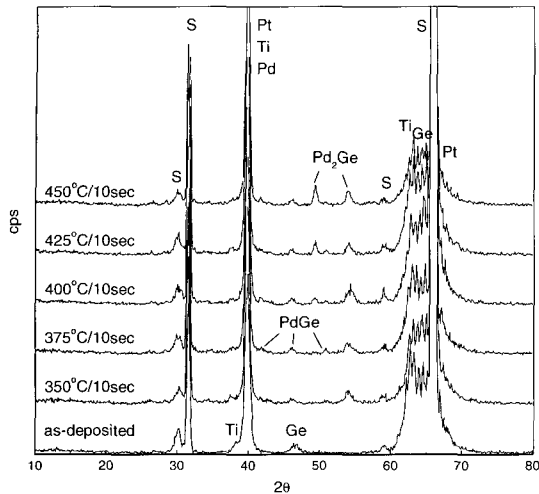


Fig. 3 XRD patterns of the Pd/Ge/Ti/Pt contacts to n-InGaAs(S : substrate).

상승하여도 $low-10^6 \Omega \text{cm}^2$ 의 낮은 접촉 비저항을 유지하였다. 그림 2(b)는 375°C에서 열처리 시간을 달리 하여 오믹 접촉 비저항을 측정 한 결과로서, 열처리 시간을 증가시키면 접촉 비저항이 증가하는 경향을 보였다. 따라서 Pd/Ge/Ti/Pt 오믹 접촉을 실제 AlGaAs/GaAs HBT 제작 공정에 응용할 경우 400°C 이상에서 10~20초의 단시간 내에 열처리를 수행해야 한다는 것을 알 수 있다.

Pd/Ge/Ti/Pt 오믹 접촉에 대하여 급속 열처리 조건에 따른 상변태의 XRD 분석결과를 그림 3에 나타내었다. 급속 열처리에 의해 Pd-Ge계 화합물(PdGe, Pd₂Ge)이 생성되는 것을 확인하였다. 350°C에서 형성된 PdGe상이 열처리 온도가 상승함에 따라 Pd₂Ge 상으로 변태하였고, 이 상변태 과정에서 고상 재결정이 일어나 오믹 접촉 비저항을 감소시켰다고 판단된다. P. H. Hao 등 [6]과 E. D. Marshall 등 [8]이 n형 GaAs에 대한 Pd/Ge계의 오믹 접촉 기구를 고상 재결정으로 설명한 바 있다. 상온에서 준안정상인 3원계 화합물 Pd₃GaAs가 GaAs 표면에 수십 Å의 두께로 형성되고, 고온에서의 열처리를 통해 Ge과 반응하여 Pd-Ge계 화합물을 형성하면서 Ge이 도핑된 GaAs 재결정층을 형성한다. 이로 인해 GaAs의 표면 도핑 농도가 증가하여 터널링(tunneling)에 의해 오믹 접촉 저항이 감소하게 된다. 이러한 고상 재결정은 Pd/Ge계뿐만 아니라 Pd/Si계, Pd/Zn계, Pd/In계

등에서도 나타나며, 기판이 GaAs가 아닌 AlGaAs, GaP, InP, InGaAsP 등에서도 나타날 수 있다고 보고하고 있지만, 아직 실험적 자료가 많지 않다. 본 논문의 경우, 열처리 전에 이미 n형 InGaAs의 barrier height 자체가 오믹 접촉을 나타낼 만큼 낮은 상태이기 때문에, 급속 열처리에 의해 오믹 접촉 저항이 더욱 낮아진 이유는 barrier height의 감소에 의한 것이 아니라, Ge이 InGaAs 표면으로 확산하여 표면 도핑 농도를 증가시킴으로써 barrier width가 감소하여 터널링에 의한 것으로 판단된다. 따라서 초기 Pd과 InGaAs의 반응으로 인한 준안정상은 발견할 수 없었지만, PdGe 및 Pd₂Ge 상이 생성되고 접촉 비저항이 감소한 것으로 미루어 InGaAs의 경우도 Pd/Ge계 고상 재결정에 의한 오믹 접촉이 가능하다고 생각한다. 한편, 오믹 특성에 악영향을 미치는 Pd-Ga계 및 Pd-In계 화합물이 450°C에서도 발견되지 않았고, 따라서 Pd/Ge/Ti/Pt 오믹 접촉은 고온 안정성이 우수한 것으로 나타났다.

그림 4는 Pd/Ge/Ti/Pt 오믹 접촉에 대하여 급속 열처리에 의한 구성 원자의 재분포를 AES 깊이 분석으로 측정 한 결과이다. 상온에서 열처리 전에 이미 일부 Pd층과 Ge층이 혼합되어 있는 것을 알 수 있다. 그러나 열처리 온도를 상승함에 따라 Pd층과 Ge층이 완전히 혼합되는 것을 알 수 있다. 또한 Ge이 InGaAs 쪽으로 확산된 것이 관찰되었으며, 여타 원소들의 주목할만한 이동은 나타나지 않았다. Ti/Pt층은 450°C까지의 열처리 조건에서도 특별한 변화가 없었으며, 이는 Au wire bonding을 위한 오믹 전극의 최상층으로 사용되는 Au overlayer의 확산 방지층으로서 충분히 사용할 수 있다는 것을 의미한다. 열처리 조건에 따른 오믹 접촉 구성 원소들의 이러한 분포양상은 오믹 특성과 밀접한 연관이 있으며, 상기 AES 분석결과는 그림 2의 접촉 비저항 측정결과 및 그림 3의 XRD에 의한 상변태 분석결과와 잘 일치하고 있음을 알 수 있다.

그림 5는 InGaAs와 Pd/Ge/Ti/Pt 오믹 접촉의 계면을 XTEM으로 관찰한 것으로, 급속 열처리 후에도 평탄한 계면을 유지하였다. 급속 열처리에 의해 Pd-Ge계 화합물의 형성을 확인하였고, Ti/Pt층의 변화는 관찰되지 않았다. 350°C에서 Pd과 Ge이 일부 반응

이종접합 쌍극자 트랜지스터(HBT)의 에미터 접촉층으로 사용되는 InGaAs에 대한 Pd/Ge/Ti/Pt의 오믹 접촉 특성

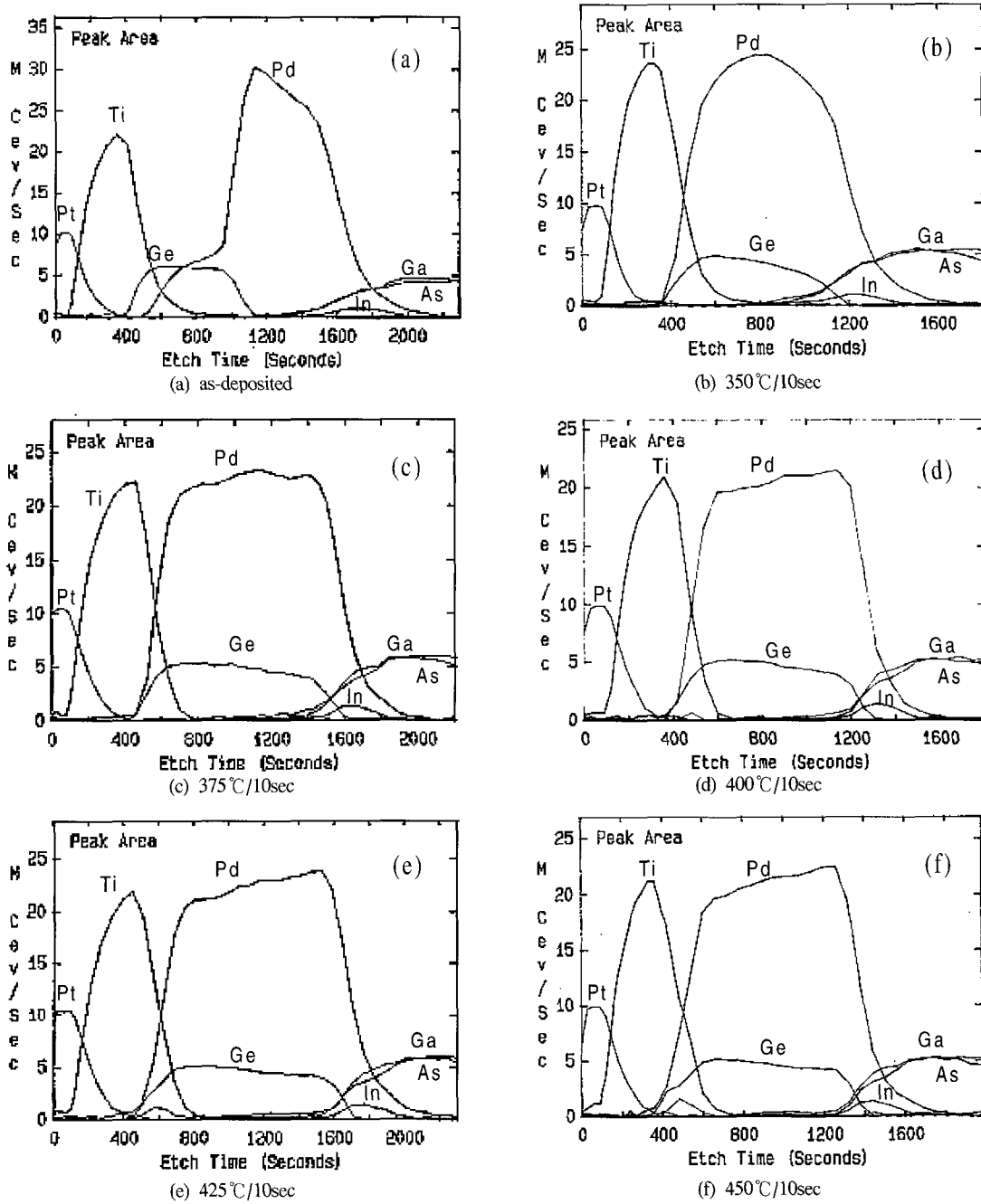


Fig. 4 AES depth profiles of the Pd/Ge/Ti/Pt contacts to n-InGaAs.

하여 Pd-Ge계 화합물이 형성된 것을 관찰하였고, 400°C 이상의 열처리에 의해 완전히 Pd-Ge계 화합물로 변화함을 알 수 있다. 전반적인 측정·분석결과에 의하면 n형 InGaAs에 대한 Pd/Ge/Ti/Pt 오믹 접촉은

비교적 낮은 접촉저항을 고온까지 유지하는 것이 가능하여 InGaAs층이 필요한 HBT, HEMT 등과 같은 초고속 화합물 반도체 소자의 응용전망이 밝은 것으로 사료된다.

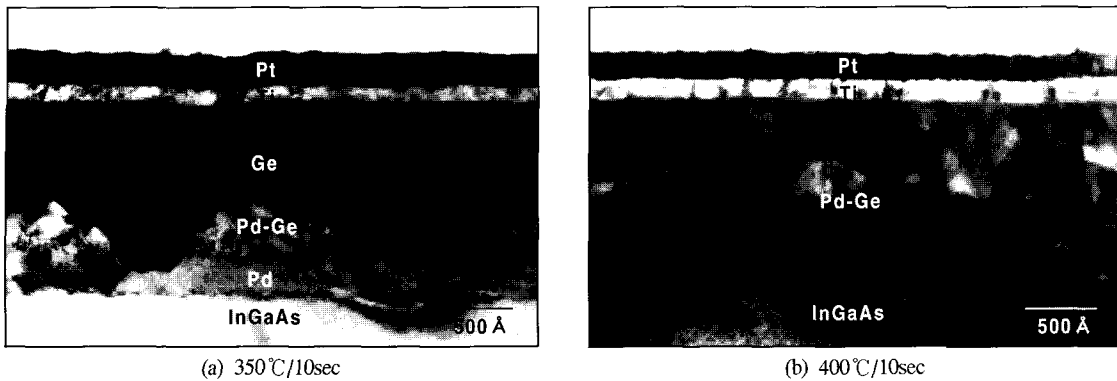


Fig. 5 Cross-sectional views of the Pd/Ge/Ti/Pt contacts to n-InGaAs.

4. 결 론

AlGaAs/GaAs HBT에 응용하고자 Pd/Ge/Ti/Pt 오믹 접촉 특성을 조사하였고, 급속 열처리에 따른 미세구조, 원자 재분포 및 상변화 분석을 병행하였다. 급속 열처리에 의해 우수한 오믹 특성을 나타내어 400°C에서 열처리한 경우 접촉 비저항이 최저 $3.7 \times 10^{-6} \Omega \text{cm}^2$ 이었다. 저온에서 Pd과 Ge이 반응하여 PdGe상을 형성하였고, 열처리 온도를 상승하면 PdGe상이 Pd₂Ge 상으로 변태하여 접촉 비저항을 감소시키는데 기여하였다고 판단된다. 450°C까지 상승시켜도 접촉 비저항의 변화는 거의 없었다. 또한 Ti/Pt층이 우수한 확산 방지층으로서의 역할을 하였고, 열처리 후에도 오믹 접촉 재료와 InGaAs 계면 및 표면이 매우 평탄하였다. 따라서 Pd/Ge/Ti/Pt 오믹 접촉 시스템은 고온에서도 안정하고 오믹 접촉 특성도 우수한 재료로서, AlGaAs/GaAs HBT 제작에 응용 가능하다.

감사의 글

본 연구는 한국과학재단 목적기초연구(2000-1-30100-002-1) 지원으로 수행되었음.

참 고 문 헌

1. M. J. Howes and D. V. Morgan, *Gallium Arsenide Materials, Devices, and Circuits*, Wiley, Chichester (1986).
2. F. Ali and A. Gupta, *HEMTs and HBTs: Devices, Fabrication, and Circuits*, Arden House, Boston (1991).
3. T. C. Shen, G. B. Gao and H. Morkoc, *J. Vac. Sci. & Tech. B* **10**, 2113 (1990).
4. I.-H. Kim, S. H. Park, T.-W. Lee and M.-P. Park, *Appl. Phys. Lett.* **71**, 1854 (1997).
5. I.-H. Kim, S. H. Park, J.-W. Kim, J.-M. Lee, T.-W. Lee and M.-P. Park, *Jpn. J. Appl. Phys.* **37**, 1854 (1997).
6. P. H. Hao, L. C. Wang, Fei Deng, S. S. Lau and J. Y. Cheng, *J. Appl. Phys.* **79**, 4211 (1996).
7. L. C. Wang, S. S. Lau, E. K. Hsieh and J. R. Velebir, *Appl. Phys. Lett.* **54**, 2677 (1989).
8. E. D. Marshall, W. X. Chen, C. S. Wu, S. S. Lau and T. F. Keuch, *Appl. Phys. Lett.* **48**, 535 (1985).
9. W. Y. Han, Y. Lu, H. S. Lee, M. W. Cole, L. M. Casas, A. DeAnni, K. A. Jones and L. W. Yang, *J. Appl. Phys.* **74**, 754 (1993).
10. A. Katz, C. R. Abernathy, S. J. Pearton, B. E. Weir and W. Savin, *J. Appl. Phys.* **69**, 2276 (1991).
11. H. H. Berger, *Solid State Electron.* **15**, 145 (1972).