

선 마이크로 프로세서 개발 동향

반 정 규

한국선마이크로시스템즈 코리아

일찍이 “The Network is the Computer”라는 기치를 내걸었던 선마이크로시스템즈는 이러한 비전을 실현시킬 수 있는 기술의 개발에 심혈을 기울였다. 이러한 노력의 소프트웨어적인 결과가 JAVA라고 하면 그 맞은 편인 하드웨어적인 결과가 선의 마이크로프로세서인 UltraSPARC이다. UltraSPARC III라고 명명된 3세대칩이 출시되어 있으며 곧 이어 2002년까지 UltraSPARC IV, 및 UltraSPARC V의 로드맵이 발표되어 있다. US III 750MHZ 제품은 현재 양산되고 있고 금년 10월쯤 900MHZ 제품의 양산이 예고되고 있다. 여기에서는 US III를 기본으로 한 개략적인 설계 사양과 기술들을 고찰해 보고자 한다.

선마이크로시스템즈가 1987년도에 출시한 SPARC(Scalable Processor ARChitecture) 프로세서는 그 동안 기술적 진보를 거듭하여 현재 US III(Ultra SPARC III)에 이르고 있다. UltraSPARC는 RISC(Reduced Instruction Set Computing) 아키텍처를 인터넷 컴퓨팅에서 가장 중요한 네트워킹 기능과 확장성을 제공할 수 있도록 정교하게 설계된 제품이다. SPARC은 기획 단계에서부터 네트워크 컴퓨팅을 위한 대형 컴퓨터 시스템에 탑재될 것을 염두에 둔 제품으로 따라서 성능, 호환성을 유지하면서 최대의 확장성을 갖추고 있는 것이 그 특징이다.

최초의 32Bit SPARC에서 부터 13년에 걸쳐 SuperSPARC을 거쳐 현재의 64Bit UltraSPARC으로 진화하는 동안 다중 처리 기능, CPU 내부 파이프라인 수의 증가, 클럭 타임의 개선 등이 이루어져 왔으며 기존 프로세서에

투자한 고객들의 투자 보호를 위하여 32Bit SPARC의 모든 명령어 세트를 지원함으로써 2진 역방향 호환성을 제공하고 있다. US III는 64Bit SPARC V9 아키텍처의 3세대 제품으로 인터넷 환경을 최대한 고려한 프로세서이다. 오늘날 인터넷 환경이 요구하는 최고속 동작과 응답시간을 실현하기 위한 아키텍처와 혁신 기술들이 수용되어 있다. 처리 효율이 우수한 네트워크 컴퓨터용 프로세서의 개발은 클럭 속도를 높이는 것 이상의 다른 노력들이 필요하다. 마이크로 프로세서의 클럭 속도는 프로세서 성능을 좌우하는 기본 지표인 것은 분명하지만 프로세서 실행 동작에 수반되는 대기 시간(latency)의 영향 역시 간과할 수 없는 부분이다. 실제로 이 두 요소는 서로 매우 밀접하게 연관되어 있기 때문에 실행 대기 시간은 클럭 속도가 성능에 미치는 영향을 또 다른 측면에서 보는 것과 같다. 클럭 속도가 확장되면 프로세서의 대역폭(단위 시간당 연산횟수)도 증가하지만 동시에 모든 대기시간(연산당 소요시간)도 확장된다. 따라서 전반적인 성능의 향상을 위해서는 대역폭의 증가와 대기 시간의 최소화를 동시에 추구하여야 한다. US III는 대역폭을 확장시키면서 동시에 대기시간을 줄이는데 초점을 맞춰 설계되었다. 두 가지는 서로의 연관 관계를 고려하지 않을 수 없는 데 클럭 속도는 더 긴 파이프라인 스테이지를 만드는 것으로 간단히 높일 수 있지만 이 경우 대기 시간도 증가한다. 각각의 추가 파이프라인 스테이지는 더 많은 회로를 필요로 하기 때문에 이로 인해 지연 시간이 발생하게 되고 사이클당 실제 처리 작업량은 줄어들게 된다. US III는 이 같은 문제를

해결하기 위해 클럭 속도는 높이고 대기 시간은 줄일 수 있는 아키텍처상의 기능들이 새로 적용되었다.

기존의 Ultra SPARC의 파이프라인 설계 과정에서 얻은 경험에 따르면 핵심적인 시간 경로의 상당수가 명령발생장치에서 발생한다. US III의 설계에서는 대기시간과 관련하여 많은 주의를 기울였다. 대기시간을 최소화하기 위해서는 프로세서의 하드웨어 회로를 최대한 단순하게 만들어야 하는데 US III는 명령어 실행에 소요되는 오버헤드의 감소에 역점을 주었다. 또한 컴퓨터 처리량의 최적화를 달성하기 위해 활발한 컴파일러 스택틱 스케줄링 기능을 지원하여 유효 메모리 대기 시간을 줄였다. 스택틱 스케줄링은 스케줄링 역할의 상당 부분을 컴파일러로 옮겨 프로세서의 스케줄링을 처리하기 위해 필요로 하는 회로를 최소화한다. 이런 방식으로 칩의 하드웨어를 단순화하고 명령어 처리량을 최적화해 동일한 클럭 속도에서 다른 프로세서에 비해 훨씬 더 효율적으로 동작하도록 설계되었다.

또한 정적 speculation 방식을 채택하여 명령어 인출 장치를 단순화하고 중요 시간 경로 수를 최소화 했다. 동적 speculation 기계의 경우 명령어 윈도우를 채우고, 명령어 레벨의 병행성을 찾는 데 매우 높은 페치 대역폭을 필요로 한다. 반면 정적 speculation 방식은 speculation 경로를 순차 구조로 만들 수 있어서 명령어 인출 장치의 요구를 줄일 수 있기 때문이다.

예를 들면 US III의 분기 예측기는 일종의 speculation 장치로서 16K의 2비트 포화 업/다운 카운터를 갖춘 G 공유 알고리즘을 사용한다. G 공유 알고리즘에서는 저 순위의 프로그램 카운터 비트가 분기 이력과 결합되어 업/다운 카운터 테이블의 색인이 된다. 카운터 값은 현재의 예측치를 결정하는 데 사용된 조건부 분기의 이전 결과를 나타낸다. 예측기를 액세스할 때마다 여덟개의 카운터를 판독한다. 나중에 인출 그룹의 최초 분기의 정확한 위치가 알려지면 카운터 가운데 하나가 파이프라인의 B 스테이지에서 선택된다. US III에는 speculation을 지원하기 위해

명령어 큐와 미스 큐 등 두 개의 명령어 버퍼링 큐가 포함되어 있다. 20 엔트리 명령어 큐는 실행장치로부터 인출장치를 분리하여 각각의 장치가 본래의 속도로 진행하도록 한다.

인출장치는 실행 경로를 예측하고 명령어들을 명령어 큐가 다 채워질 때까지 밀어 넣는 등의 동작을 하면서 먼저 진행한다. 인출장치는 사전에 만들어 둔 분기 지연에 이르면 두 개의 인출 사이클을 포기함으로써 명령어 큐를 모두 채우게 된다. 그러나 명령어 큐에는 일반적으로 충분한 명령어들이 버퍼링되어 실행장치를 점유하고 있다. 2 사이클 동안의 지연으로 프로세서는 이미 4 엔트리 미스 큐 내부로 액세스되어 있는 순차 명령어의 버퍼 기회도 확보하게 된다. 그리고 예측 실패가 발생하면 미스 큐의 명령어들이 즉시 실행 장치로 보내어진다.

US III의 온칩 캐시 역시 대기 시간 축소를 위해 설계된 것이다. 명령 발생장치와 함께 프로세서의 전체 대기시간 성능에 영향을 미치는 중요 영역이 메모리 시스템이다. 프로세서의 클럭 속도가 증가하면서 메모리 시스템이 전체 성능에 미치는 영향이 더욱 커지고 있다. 이 때문에 US III는 메모리 시스템 대기 시간을 최소화 하기 위해 SRAM 캐시를 포함하고 있다. 오늘날의 고속 프로세서에서 데이터가 레벨 1 캐시에서 사용되는 SRAM을 통해 이동하는 데 1클럭 이상의 사이클 타임이 요구된다. 대부분의 메모리 레퍼런스는 이 같은 레벨 1 캐시이기 때문에 이 속도를 빨리하는 것이 관건이다. US III는 데이터를 온칩 SRAM 캐시를 통해 이동하게 함으로써 데이터가 필요한 순간에 도착되도록 라인의 길이를 정교하게 일치시켰다. 결과적으로 Wave-Pipeline 구조가 형성되도록 하여 SRAM을 통하여 흐르는 데이터가 파동 형태로 이동하게 하는 것이다. 이처럼 정교한 회로 설계로 매 클럭 사이클마다 데이터 파동이 서로를 추월하지 않도록 한다. 또한 캐시를 래치나 플립플롭을 사용하지 않고 파이프라인화 함으로써 대기시간도 최소화할 수 있다.

Wave-Pipeline 방식이 구현 하기 매우 어려

운 기술이기는 하나 성공의 결과는 매우 크다. US III는 이러한 SRAM 방식으로 SRAM을 통과하는 대기 시간이 1 클럭 이상을 소요하는 경우라도 전체적인 실행 처리량을 크게 개선시켰다. US III는 매 클럭 사이클마다 캐시를 어드레스 함으로써 단 2 사이클만에 결과를 내 줄 수 있게 되어 명령어 실행은 물론 데이터 액세스면에서도 처리량을 크게 향상시켰다.

임계 대기시간의 단축을 통한 프로세서의 성능 향상은 인터넷 시대의 프로세서의 필수사항이다. US III는 여기에 더하여 고성능 구현 이상의 많은 이점을 제공할 수 있게 설계되어 있다. US III가 제공하는 또 하나의 이점은 다중 프로세서를 동시에 구현할 수 있게 설계되어 컴퓨터 자원을 엄청나게 확장 시킬 수 있게 한 점이다. 인터넷 중심의 컴퓨팅은 유연한 멀티프로세싱 지원을 필요로 한다. 웹을 기반으로 하는 인터넷 컴퓨팅은 순식간에 수많은 컴퓨팅 자원을 필요로 한다. 웹을 기반으로 하는 인터넷 비즈니스 기업의 경우 수 개월, 심지어 수주만에 기하 급수적인 성장을 하게 되는 경우가 허다하다. 이러한 기업들이 성공하기 위해서는 폭발하는 기업의 요구에 신속하게 컴퓨터 자원이 확장이 되어야 한다. 그러나 멀티프로세싱에 대한 전통적인 계단식 접근 방법으로는 실행하는 데에만 긴 시간이 소요된다. 이러한 확장성의 결여는 인터넷 시대의 e 비즈니스 기업의 성공에 큰 위협이 된다.

US III는 기초부터 이러한 네트워크 컴퓨팅을 위한 확장성을 고려하여 설계된 유일한 프로세서로 프로세싱 자원을 필요에 따라 손쉽게 추가할 수 있도록 했다. 하드웨어나 소프트웨어를 방대하게 재 설계하지 않고도 양방향에서 수백 규모로 프로세싱을 확장할 수 있게 한 것이다.

확장성의 또 다른 측면은 메모리이다. 썬이 개발한 방법에 따라 US III 프로세서는 외부 메모리 컨트롤러가 없이도 동작이 되도록 설계되어 있다. 추가로 로드가 발생하면 독립 컨트롤러들이 이를 시스템 버스에 실어주며 US III 프로세서는 직접 메모리와 통신하면서 이 로드를 경감하게 된다. 이 때문에 메모리들은 필요한 만큼 프

로세서들과 상호 교차 연결될 수 있다. 이 같이 정교한 방식을 채택한 덕분에 US III는 확장성을 위해 클러스터링을 필요로 하지 않는다. 따라서 클러스터링에 비하여 대기 시간 증가폭을 현저히 감소시킬 수 있다.

US III는 또한 시스템 규모가 커짐에 따라 메모리를 추적하기 위해 전체 메모리 디렉토리를 사용해야 하는 일도 피하는 매우 교묘한 기술을 채택하고 있다. DRAM 메모리마다 소수의 비트를 이용하여 이 메모리가 어떤 노드의 로컬인지 혹은 원격으로 사용되고 있는지를 표시하게 했다. 따라서 메모리가 증가할 때마다 이와 같은 형식으로 분산 배치되는 디렉토리들도 자연스럽게 확장되어 나간다. 로컬 가상 메모리에는 프로세서가 4개에서 28개까지 포함될 수 있다. US III 프로세서의 온칩 메모리 컨트롤러는 사용자들로 하여금 필요시마다 필요한 만큼의 컴퓨터 자원을 추가해 나갈 수 있도록 구성되어 별다른 노력 없이도 프로세서를 추가할 수 있다. 애플리케이션을 새로이 작성한다든가 메모리 대기시간의 급격한 증가를 처리해내야 하는 일도 없다. 이런 점이 바로 US III가 오늘날의 네트워크 컴퓨팅을 대비하여 설계된 최적의 프로세서라는 실증인 셈이다.

기타 US III가 가지는 기능적인 특징들을 간단히 열거하면 다음과 같다.

- SPARC V9 Total-Store-Order (TSO) 와의 완벽한 호환
- 최대 4GB 메모리 섭21 시스템을 보유한 통합 메모리 컨트롤러 . 프로세서 수에 따라 프로세서 메모리 대역폭 확장 가능 . 2 개에서 수백개까지 다중 프로세서 지원
- 연속적인 4 웨이 슈퍼스케일러
- 6개의 실행 파이프라인 (2 정수, 2 FP/VIS, 1 로드/스토어, 1 어드레싱). 다중 아웃스탠딩 블록 스토어
- 14단계 Non-stalling 파이프라인
- 멀티미디어 애플리케이션을 위한 Byte mask 와 Shuffl Visual Instruction Set. JAVA

와 같은 인터프리터 언어를 위한 Jump Target 등록 명령

결론적으로 UltraSPARC 프로세서는 인터넷 시대의 도래를 예견한 썬마이크로 시스템즈가 네트워킹 컴퓨팅에 가장 효율적으로 대응할 수 있는 모든 가용한 기술을 집약시킨 회심의 역작이라고 할 수가 있다. 대부분의 여타 프로세서가 클럭 스피드의 증가에 최대의 초점을 맞춘 것과는 달리 UltraSPARC은 그 실용성에 역점을 둔 제품이다. 현재 운용되고 있는 전 세계 Web 시스템의 70%가 썬의 UltraSPARC 프로세서에서 운용되고 있는 이유가 바로 이를 응변적으로 증명하고 있는 것이 아닐까? (*)

저 자 소개



반 정 규

1952년 출생, 1975년 서울대학교 수학과 졸업, 1978~1989: 콘트롤데이터코리아(시스템 애널리스트), 1989~1992: AI 소프트웨어 코리아(제품 기획 이사), 1993~1994: 크레이리서치코리아(애플리케이션 디렉터), 1994~현재: 한국썬마이크로시스템즈 코리아 제품 영업 및 마케팅 총괄 상무로 재직 중