

특집 : 정보 디스플레이의 광원 응용기술

플라즈마 디스플레이의 구동기술

염정덕 <경주대학교 컴퓨터전자공학부 교수>

1. 서론

정보전달 매체의 급속한 발달로 인간과 정보기기를 연결해주는 인터페이스(man-machine interface)로서의 디스플레이의 중요성은 더욱 커지고 있다. 현재 대부분의 디스플레이에 사용되는 CRT(Cathode Ray Tube)는 이러한 시대적 책임을 다하기에는 그 크기와 무게 등으로 인해 한계가 있음은 주지의 사실이다. 이에 점차 부각되기 시작한 디스플레이가 액정디스플레이(LCD: Liquid Crystal Display), 플라즈마 디스플레이(PDP: Plasma Display Panel) 등의 평판 디스플레이이다. 이들 중 벽걸이 TV의 실현에 가장 적합한 디스플레이로 각광 받고 있는 것이 플라즈마 디스플레이이다. 이 플라즈마 디스플레이는 VGA급 40인치 대에서 어느 정도 상품화 기술이 달성된 상태이다. 그리고 점점 그 개발추세가 50인치 이상의 고해상도 대화면으로 옮겨지고 있다. 고품위 텔레비전 (HDTV: High Definition Television)시대의 디스플레이로서 50인치 이상의 평판 박형 디스플레이로는 플라즈마 디스플레이가 거의 유일한 존재이며 이 부분의 대형 디스플레이 시장을 석권할 것으로 기대되고 있다. 따라서 플라즈마 디스플레이 산업은 이후 급격히 성장할 분야이며 세계시장에서 기술적 우위

를 확보하기 위해서는 고유기술 및 경쟁력이 있는 기술의 개발이 시급하다.

평판디스플레이 시장은 세계적으로 1998년도에 이미 151억\$을 넘어선 것으로 추산되고 있으며 연평균 21.5%씩 증가하여 향후 5년 내에 CRT 시장을 능가한 589억\$에 달할 것으로 예상된다. 이와 함께 프로젝션(Projection)TV, PDP등의 대화면 디스플레이 분야는 연평균 증가율이 70%를 넘어설 것으로 보고되어 수요가 급증할 것으로 예상된다. 그러나 이러한 평판 디스플레이 산업이 활성화되기 위해서는 CRT 동등 이상의 성능 및 CRT 동등 이하의 cost가 필요하다. 플라즈마 디스플레이가 이러한 가격 대비 성능 분야에서 CRT를 능가한다면 차세대 대화면 TV의 선두주자가 될 것은 확실하며 여러 전문가들 역시 이 가능성에 대해 긍정적인 평가를 내리고 있다.

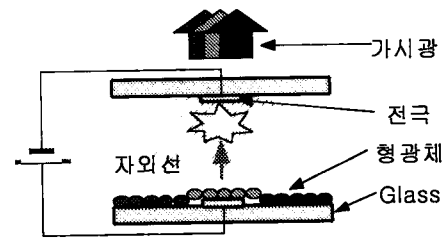
이러한 플라즈마 디스플레이는 기체 방전에 의한 발광현상을 기본 메커니즘으로 하는 디스플레이 소자로서 디스플레이 화면을 구성하는 수십만개 이상의 화소들이 각각의 방전공간에 일대일로 대응되어 있다. 그러므로 화상을 구현하기 위해서는 이러한 화소들의 방전현상을 어떻게 제어하느냐가 가장 중요하다. 이와 같이 플라즈마 디스플레이가 화상을 구현하기 위해서 각각의 화소를 구성하는 방전공간들을

제어하는 기술을 구동기술이라고 한다. 여기서는 현재 가장 널리 사용되고 있는 3전극 교류 면방전 플라즈마 디스플레이의 구동기술 개발현황에 대해 서술한다.

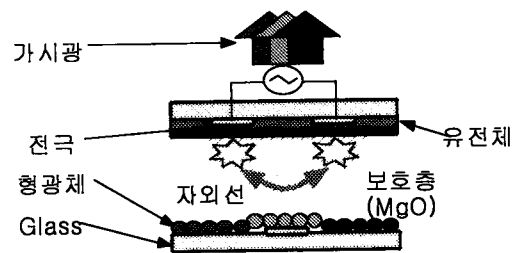
2. 플라즈마 디스플레이의 구동원리

그림 1은 플라즈마 디스플레이의 기본 구조이다. 전극의 구조에 따라 (a)와 같이 상판 유리와 하판유리에 각각 직교하는 전극들을 서로 마주보게 설치하여 주방전을 시키는 대향형 전극구조와 (b)와 같이 상판이나 하판의 한쪽면에 두 개의 전극을 평행하게 설치하여 동일 평면상에서 주방전인 면방전을 일으키는 형태를 가지는 면방전 전극구조의 두가지로 나누어진다. 또한 방전전압의 인가방식에 따라 플라즈마 디스플레이의 구조는 (a)와 같이 전극이 방전공간에 노출된 직류 구동형과 (b)와 같이 전극이 유전체로 절연된 구조의 교류 구동형의 두가지로 분류된다. 과거에는 주로 대부분의 플라즈마 디스플레이가 대향방전 구조를 채용하였으나 1992년 면방전 구조가 개발된 후부터 교류형은 면방전 구조가 주로 채용되었고 직류형은 대향 방전 구조가 채용되었다. 현재는 화질이 월등히 나옴에도 불구하고 수명이나 생산성과 같은 상품화 적합성에 의해 직류 대향방전 구조는 거의 사라지고 프랑스의 톰슨(Thomson)이나 미국의 포토닉스(Photonics)가 교류 대향방전 구조를 채용하고 있을 뿐 일본 업체들과 한국의 업체들은 모두 제작이 간편하고 응용 기술의 개발 여지가 많은 3전극 교류 면방전 구조를 채택하고 있는 실정이다. 그러므로 여기서는 가장 널리 사용되고 있는 3전극 교류 면방전 플라즈마 디스플레이의 구동기술에 대해서만 논하고자 한다.

그림 2는 현재 상용화되어 있는 플라즈마 디스플레이 소자의 구조로서 3전극 교류 면방전 구조이다. 이 플라즈마 디스플레이 패널은 1990년 일본 후지쯔(Fujitsu)사에 의해 개발되었고[1] 현재 거의 대부분



(a) 직류 대향방전



(b) 교류 면방전

그림 1. 플라즈마 디스플레이의 구조

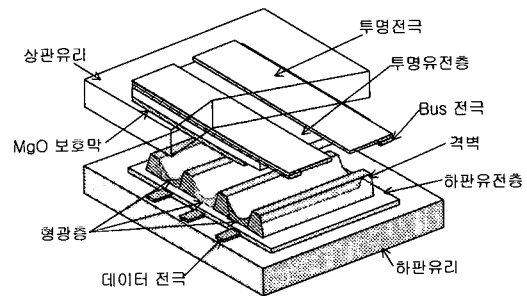


그림 2. 3전극 교류 면방전 플라즈마 디스플레이 패널의 구조

업체에서 개발하는 플라즈마 디스플레이 패널의 기본구조로 채택되어 왔다. 두장의 평판 유리 사이에 격벽을 설치하여 화소에 상당하는 방전공간을 설치하고 상판에는 평행한 두 개의 투명전극을 설치한다. 하판에는 방전공간 마다 적, 청, 록 색의 형광체를 도포하고 상판의 투명전극들과 수직으로 교차하는 데이터 전극을 설치한다. 플라즈마 디스플레이는 CRT의 화소에 상당하는 방전공간에서 Xe 기체방전을 일으켜 그때 방출되는 자외선을 이용하여 적, 청, 록 색의 형광체를 발광시켜 총천연색의 화상을 구현

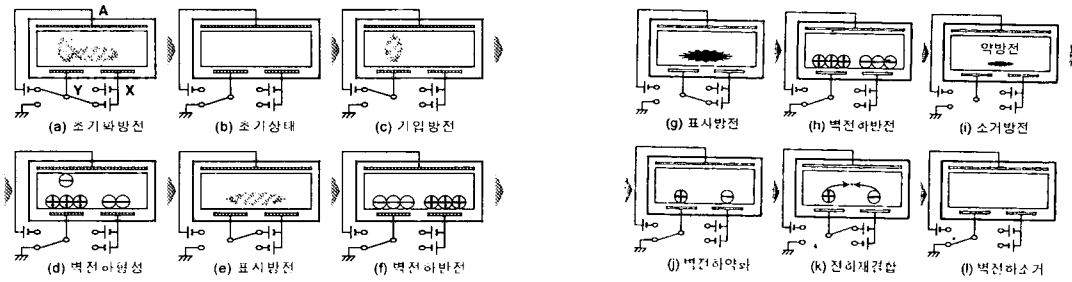


그림 3. 플라즈마 디스플레이 화소의 방전제어 모델

하게 된다.

이 플라즈마 디스플레이의 구동방법은 방전의 비선형성을 이용하고 있으며 크게 초기화(reset)과정, 어드레스(address)과정, 표시방전 유지(sustain of display discharge)과정의 세가지 방전제어 과정으로 구성되어 있다. 이 세가지 방전제어 과정을 어떻게 적용하느냐에 따라 플라즈마 디스플레이의 화상표시 방법은 기능적인 특색을 나타내게 된다. 이 초기화과정, 어드레스과정 및 표시방전 유지과정을 시간적으로 분리하여 설치하고 각각의 방전을 독립적으로 제어하는 구동방식을 어드레스 디스플레이 분리 (ADS: address display separated)구동법이라고 한다. 이 구동방식은 타이밍 구조상 구동회로를 구현하기 쉽고 동작 안정성이 높아 많은 개량 연구가 이루어지고 있으며 현재 거의 모든 업체에서 채용되어 상품화에 사용되고 있다. 반면에 시간적으로 표시방전 펄스의 휴지기에 어드레스 펄스를 인가하여 방전을 제어하는 방식을 디스플레이 어드레스 중첩 (AWD: address while display) 구동방식이라고 한다. 이 방식은 ADS 구동방식이 가지는 고해상도에서의 휘도저하를 개선하기 위한 목적으로 개발되었다. 이 방식은 이론상 해상도가 증가하여도 표시방전 시간이 영향을 받지 않으므로 1TV 필드(field) 전체를 표시방전에 사용할 수 있어 일정한 휘도를 얻을 수 있다. 이 방식은 아직 연구단계이나 방전을 효율적으로 제어할 수 있다는 점에서 학계, 업체에서 점점 연구비중이 커지고 있다.

그림 3은 하나의 단위화소 안에서 일어나는 초기화과정, 어드레스과정 및 표시방전 유지과정을 모델화한 것이다. 그림의 (a)에서 보이는 것과 같이 초기화 기간에는 모든 전극에 강한 방전을 일으키는 펄스전압을 동시에 인가하여 이전 표시방전에서 방전공간에 잔류되어 있는 전하를 소거하고 프라이밍 입자를 생성하여 다음에 오는 어드레스방전이 쉽게 일어나도록 한다. 어드레스방전 기간은 화면상에 화상정보를 표시하고자 하는 위치에만 기억매체를 형성하는 기간으로 (c)에서와 같이 Y 전극에 주사펄스(scan pulse)전압을 인가하고 데이터 전극인 A 전극에는 입력된 화상신호의 유무에 따라 적당한 데이터 펄스전압을 인가한다. 그러면 데이터 펄스전압이 인가된 화소에만 주사펄스전압과 데이터 펄스전압의 합이 방전개시전압보다 높아져 방전이 일어난다. 그리고 (d)와 같이 방전이 일어난 화소에만 방전공간의 유전체 표면에 전하들이 축적된다. 이렇게 유전체 표면에 형성된 전하들을 벽전하(wall charge)라고 한다. 방전공간은 전기적으로 격리되어 있기 때문에 방전조건에 따라 다르나 외부에서 다른 작용이 가해지지 않는 한 이 벽전하는 길게는 1주일이상 잔류할 수 있다. 그림(e)의 표시기간에는 X, Y 전극에 적당한 펄스전압을 인가하면 벽전하가 축적된 화소에만 벽전압 + 인가전압 > 방전전압 이 되어 방전이 개시된다. 한번 방전이 일어난 화소는 역극성의 벽전하가 또다시 축적되므로 다음 주기의 표시방전 유지펄스에 의해 다시 방전을 한다. 이것을 벽전하에 의한 기

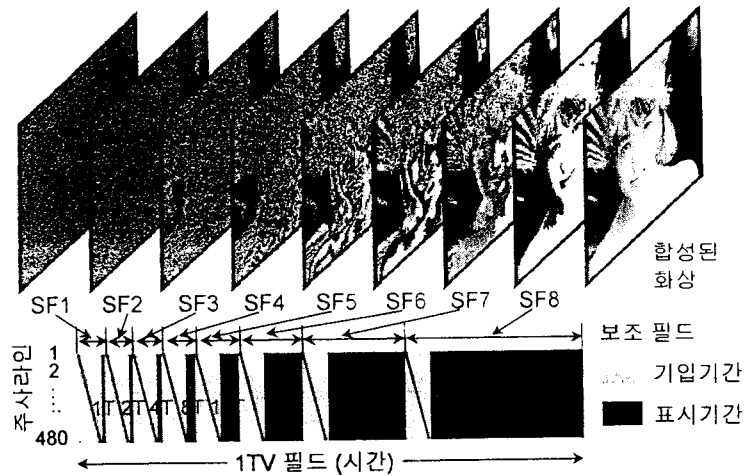


그림 4. ADS 구동방식의 1TV 필드의 구조

억효과라고 하고 이 기억효과에 의해 한번 방전이 개시된 화소는 주기적으로 반복하여 표시방전이 계속되고 이로인해 화상표시를 위한 충분한 휘도를 얻는다. 그림(i)에서와 같은 초기화 기간의 하나인 소거 기간에는 표시방전이 일어난 화소만 약방전을 일으켜 기억기능을 소거시킨다. 이 소거방전은 방전에서 생긴 공간전하가 벽전하로 다시 축적되지 않고 자기결합에 의해 소멸할 수 있도록 약한 방전을 유도하는 것이 가장 중요하다.

3. 플라즈마 디스플레이의 구동방식

3.1 어드레스 디스플레이 분리 구동기술의 원리

ADS 구동방식은 일본 후지쯔사에 의해 상업화된 구동방식이다. 동사는 ADS 구동기술을 사용하여 1992년 세계 최초로 21인치 컬러 플라즈마 디스플레이를 상품화하였다[2]. ADS 구동기술의 원리는 다음과 같다. 플라즈마 디스플레이에 입력된 화상정보는 적, 록, 청의 3원색으로 분리된 후 각각의 휘도 레벨을 디지털화된 bit 신호로 변환하게 된다. ADS 구동방식은 한 장의 화면을 구성하는 1TV 필드를 복수의 독립된 보조필드(sub-field)로 나누어 구동하는 방

식이다. 그림 4는 ADS 구동방식에서 1TV 필드내에 설치되는 보조필드의 구성을 나타낸 것이다. 그림에서 보인 것과 같이 각각의 보조필드들은 bit화 된 정보들에 대응하여 한 화면에 한 수평주사라인씩 순차적으로 발광화소를 지정하는 어드레스 기간과 이 bit화 된 신호들에 대응하는 휘도를 내기 위한 표시방전 유지기간을 독립적으로 가진다. 각각의 보조필드에 bit화 된 화상정보가 독립적으로 표시되고 이를 시간 순차적으로 중첩시켜 표시함으로써 플라즈마 디스플레이에 천연색 동영상 구현할 수 있게 된다. 그러므로 화면에 화상정보를 기입하는 기간과 기입된 화상정보에 상응하는 표시발광을 유지하는 부분이 분리되어 있는 것이 이 기술의 특징이다.

각 서브필드의 방전을 제어하기 위한 타이밍도가 그림 5에 나타나있다. 이 타이밍도는 초기화 기간, 어드레스 기간 그리고 표시방전 유지기간으로 이루어져 있다. 초기화 기간에는 초기화 방전을 위하여 여러 가지 형태의 소거펄스들이 조합하여 인가되고 어드레스 기간은 한 수평주사라인씩 순차적으로 데이터펄스와 주사펄스를 인가한다. 이후 표시기간에는 패널 전면 동시에 표시방전 유지펄스를 인가하여 실제 화상정보를 표시한다. 여기서 초기화기간에 일어나는 초기화방전은 패널전면을 전기적으로 균일하게

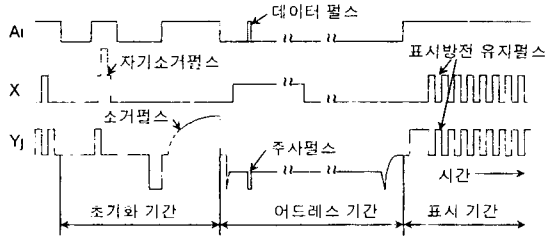


그림 5. ADS 구동방식의 보조필드 타이밍도

초기화하는 것이 목적이다. 표시방전 유지시간이 종료한 후 패널의 각 화소들은 각각 벽전하의 잔류량에 차이가 있어 전기적 특성이 일정하지 않다. 이를 일정하게 하기 위해서는 강제적으로 패널전면에 매우 높은 전압의 펄스(자기소거 펄스)에 의한 강방전을 일으켜 벽전하를 방전전시전압에 가깝도록 축적시킨다. 이어서 외부 인가전압이 0이 되는 순간 이 벽전하에 의해 이차 방전이 일어나고 공간전하의 재결합이 일어난다. 그러나 이 강방전은 발광 역시 강하므로 불필요한 휘도가 발생하여 명암비(contrast ratio)가 낮아지는 결점이 있다. Weber등은 벽전하에 의한 벽전압의 입출력(WVIO: wall voltage input-output)특성을 연구하여 그림 5의 초기화기간에 인가한 소거펄스와 같은 완만하게 증가하는 램프파형의 조합으로 약방전에 의해 초기화하는 기술을 개발하였다. 이 기술은 일본 마쓰시타전기(松下電機)의 50인치 HDTV급 플라즈마 디스플레이에 적용되어 명실 콘트라스트 400:1이상의 성능을 달성하였다[3].

3.2 ADS 구동기술의 문제점 및 해결방안

HDTV등의 고해상도 플라즈마 디스플레이 패널은 수평주사라인의 수가 증가하므로 수평주사에 필요한 기간이 늘어나서 어드레스 기간이 늘어나게 된다. 플라즈마 디스플레이는 계조 구현 특성상 동화상 화질이 열화되는 결점이 있다. 이것은 동화상 의사윤곽

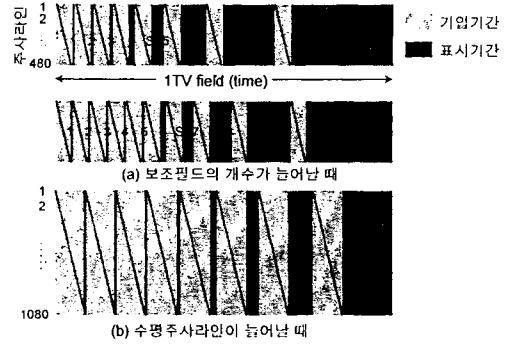


그림 6. ADS 구동방식에서의 휘도저하 문제

노이즈라고 하는 것으로 움직이는 화상의 계조경계선이 깨어져 가상의 윤곽 노이즈가 발생하는 현상이다. 이 노이즈를 제거하기 위해서는 각 서브필드의 발광간격을 줄여야 하므로 보조필드의 개수가 증가하게 된다[4]. 또한 고계조를 표현하기 위해서 역시 보조필드의 수를 증가시켜야 하는데 이러한 경우에 당연히 어드레스 기간이 늘어나게 된다. 그러나 ADS 구동방식은 어드레스기간과 표시방전 유지시간이 분리되어 있으므로 어드레스 기간이 늘어나면 상대적으로 표시방전 유지시간이 짧아지게 된다. 그러나 이 어드레스 기간의 방전들은 표시휘도에 전혀 기여하지 못하므로 1TV 필드내에 허용되는 표시방전 유지시간이 상대적으로 짧아져서 휘도가 저하되게 된다. 그림 6은 ADS 구동법이 가지는 문제점에 대한 개념적 모식도이다.

이러한 휘도저하 문제를 해결하기 위해서는 표시방전에 필요한 시간을 충분히 확보해주는 기술이 필요하다. 그림 7은 휘도를 증가시키기 위한 방안의 하나로써 패널을 상하로 2분할하여 구동하는 분할 구동법(dual scan driving method)을 나타낸다. 이러한 분할 구동법은 공정상 약간의 문제를 극복하면 실현할 수 있으므로 일반적으로 널리 사용되고 있다. 이 방식은 이론적으로는 두배의 휘도를 얻을 수 있으나 실제로는 초기화기간에 필요한 시간들을 고려하면 70% 정도의 휘도 증가를 얻을 수가 있다. 그러나 분

할 구동 방식은 데이터 펄스를 발생시키는 필요한 데이터 구동 IC의 개수가 두배가 되므로 cost 상승의 원인이 되어 바람직하지 못하다.

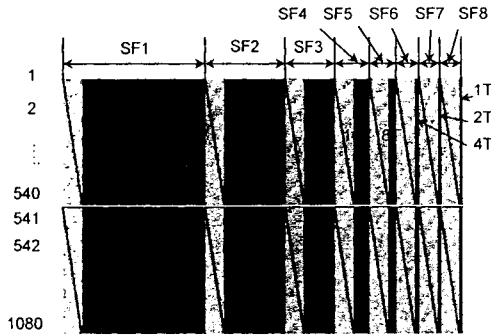


그림 7. 상하분할 구동에 의한 휘도특성 개선 방안

방전제어 측면에서는 표시방전 유지펄스의 폭을 좁게 하고 주기를 단축시켜 단위시간당 표시방전 횟수를 늘리는 방법과 어드레스 기간에 인가되는 데이터 펄스의 폭을 좁게 하여 어드레스 기간을 단축시킴으로써 표시방전 기간을 확보하는 두가지 방법이 주로 고려되고 있다. 그러나 전자의 경우 고주파구동에 의한 구동회로의 신뢰성 저하 및 형광체 특성에 의한 휘도 포화가 일어나므로 어느 정도 이상의 개선을 기대하기가 어렵다. 그러므로 현재는 후자의 고속 어드레스 방식의 연구가 주로 이루어지고 있으며 종래 수준의 30% 정도인 1[μ s]의 펄스 폭을 갖는 데이터 펄스에 의한 구동 가능성이 확인되고 있다[5].

3.3 소거 어드레스 방식

고속 구동의 한가지 가능성으로써 소거 방전에 의한 어드레스 기술을 적용할 수 있다. 종래 기술은 화상정보를 표시하고자 하는 위치의 화소를 방전시켜 벽전하를 써 넣었던 기입방전을 사용하였다. 그러나 기입방전은 벽전하가 형성되기 위한 시간이 필요하여 1 μ s이하의 펄스폭을 가지는 고속 어드레스는 구동의 안정성을 저하시킨다. 소거 어드레스 기법은 그

림 5에서의 초기화 기간동안 패널 전면에 방전을 일으켜 모든 화소에 벽전하를 형성시킨 후 어드레스 기간에 필요한 화소를 제외한 나머지 화소의 벽전하를 소거하는 방전을 일으킴으로써 어드레스 기능을 수행하는 방식이다. 이 경우 소거방전은 기입방전에 비해 약방전이므로 폭이 1[μ s] 이하에서도 충분히 안정적인 동작을 수행한다. 그러나 소거 어드레스 방식은 매 보조 필드마다 전면방전을 일으켜 벽전하를 형성하기 때문에 배면 휘도가 높아져 명암비가 저하되는 결점이 있다. 그럼에도 불구하고 HDTV와 같은 고해상도 플라즈마 디스플레이에서도 상용 수준의 휘도를 얻을 수 있으므로 이 기술의 연구개발이 상당히 활발한 편이다. 일본 파이오니어(Pioneer)사는 1996년 소거어드레스 방식을 적용하여 대각크기 40인치 VGA급 플라즈마 디스플레이를 개발하였고 1999년 보조 필드의 배열을 최적화하여 1TV 필드에 한번의 전면방전을 하도록 함으로써 배면 휘도를 최소한으로 감소시켜 명암비를 560:1로 상승시킨 클리어(CLEAR: high-contrast low energy address and reduction of false contour sequence)구동법을 개발하여 50인치 HDTV급 플라즈마 디스플레이에 채용하였다[6].

한국의 LG전자는 ADS 구동법을 변형하고 소거 어드레스 방식을 적용하여 HDTV급 플라즈마 디스플레이의 구동이 가능한 독자적인 구동방법을 개발하였다. 이방식은 패널을 상하로 4등분하고 각각 독립적인 주사회로를 사용하여 주사순서를 순차주사에서 W자 형태로 바꾸었다. 또한 어드레스 펄스 폭을 줄이기 위해 소거 어드레스를 사용함으로써 표시방전에 필요한 충분한 시간을 확보하였다. 그림 8은 LG전자 "W"주사방식의 구동 타이밍도이다. 그러나 이 방식은 소거 어드레스를 채용하고 있으므로 명암비가 저하하므로 상품화 수준의 성능을 얻기 위해서는 향후 이 부분에 대한 연구가 필요할 것으로 보인다[7].

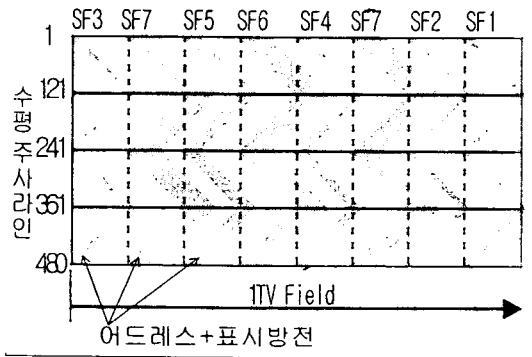


그림 8. "W" 주사방식의 타이밍도

3.4 ALiS 구동방식

일본 후지쯔사는 1998년 고해상도 플라즈마 디스플레이의 휘도 성능을 개선한 구동방식인 ALiS (Alternate Lighting of Surface) 구동방식을 개발하여 대각선 크기 42인치 가로×세로 화소수가 1024×1024의 HDTV급 플라즈마 디스플레이를 발표하였다[8]. 종래의 플라즈마 디스플레이가 순차주사의 화상 주사 순서방식을 채용한데 비하여 이 기술은 비월 주사방식으로 바꾸었다. 즉 그림 9의 (a)와 같이 종래의 플라즈마 디스플레이는 하나의 프레임을 구성하는 두 개의 필드에 같은 정보를 두 번 써넣기를 하였다. (double scan) 그러나 ALiS구동방식은 (b)에서 보는 것과 같이 첫 번째 필드와 두 번째 필드의 평행 전극인 X, Y전극에 인가하는 펄스전압을 바꾸어 인가함으로써 종래보다 두배 밀도의 수평주사를 가능하게 하였다. 이렇게 함으로써 종래 X, Y 2개의 전극이 한쌍의 표시전극으로 1라인을 방전, 표시하던 것이 동일 전극 수로 2배 표시가 가능하게 되었다. 그러므로 같은 전극수로 수직 해상도를 2배 높일 수 있다. 또한 모든 전극이 방전을 일으키므로 표시 불가 영역이 없어져서 개구율이 높아지고 휘도가 상승한다. 1000라인 이상의 주사선 수로도 VGA급을 능가하는 휘도 성능을 얻을 수가 있다. 그리고 깜빡임(flicker)이 적어 선명한 화질을 얻을 수 있다. 종래 방식은 HDTV와 같은 고해상도 패널을 구동시킬때

표시발광 시간을 확보하기 위하여 상하 분할 구동방법(dual scan)을 사용하였으나 ALiS방식은 상하 분할이 필요없는 단순 구동(single scan)으로 가능하다. 그러므로 데이터 구동회로의 회로비가 절반으로 감소한다. 뿐만아니라 비월주사의 구조로 인해 수평주사축 회로도 절반으로 줄일 수가 있다. 그러므로 상당한 수준의 회로 재료비 절감효과도 얻을 수가 있다. 고전압 구동부품의 수가 감소함으로 인해 이 부분의 소비전력을 저감할 수 있어 냉각팬을 제거할 수 있다. 발광비가 종래의 절반이므로 형광체 열화가 적어 장수명화에 적합하다. 그러나 black matrix를 사용할 수 있는 공간이 없어지므로 배면 휘도가 높아져 명암비(contrast)가 250:1 정도로 비교적 낮다.

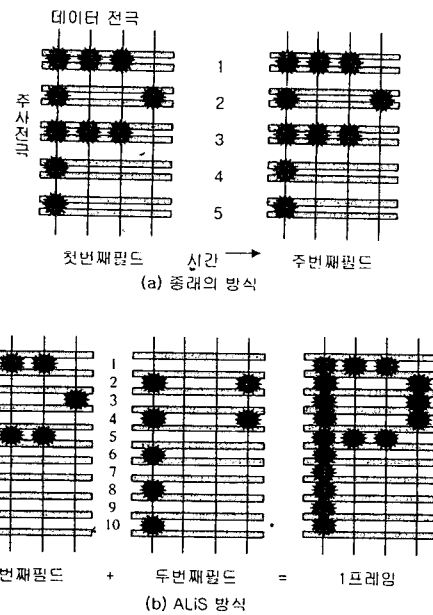


그림 9. ALiS 구동방식의 개념도

3.5 어드레스 디스플레이 중점 구동 기술

위에서 언급한 ADS 구동방식과는 대조적으로 AWD 구동방식은 어드레스 기간의 수평주사펄스들과 데이터 펄스들을 표시방전 펄스들의 휴지기 사이에 중첩시켜 인가하여 제어하는 구동 방식이다. 그림

10은 3전극 교류 면방전 플라즈마 디스플레이에서 AWD 구동법의 펄스인가방법에 대한 개념도이다. AWD 방식의 시효는 일본 히타치제작소(日立製作所)로써 1971년 대향방전 구조의 플라즈마 디스플레이의 구동기술로써 AWD 구동기술의 특허를 출원하였다[9]. 대향방전 구조의 경우 가로, 세로 직교하는 두 개의 전극으로 어드레스 방전과 표시방전을 모두 수행하여야 함으로 표시방전의 휴지기와 어드레스 펄스 타이밍을 일치시키기가 곤란하여 시간상 1 TV 필드 내에서 VGA 수준의 구동 타이밍을 얻기가 어려웠다. 이후 프랑스의 톰슨이 표시방전 펄스의 휴지기가 아닌 표시방전 펄스 위에 복수개의 어드레스 펄스를 중첩시킨 대향방전구조의 AWD 구동방식을 개발함으로써 실제 영상 디스플레이 수준의 타이밍을 얻을 수가 있었다. 1997년 현재 상용화 되어있는 3전극 교류 면방전 플라즈마 디스플레이 패널에 이 AWD 구동법을 적용하는 실험이 일본 전기·통신대에서 수행되었다. 이 실험 결과 AWD 구동법으로 1TV 필드 내 발광비율(duty ratio)를 96%까지 얻을 수 있었다. 이는 AWD 구동법으로 ADS 구동법의 휘도저하 문제를 해결할 수 있는 가능성을 제시한 것이다[10]. 1999년에 이 구동법을 더욱 개선하여 대각 42인치 패널에 적용하여 실제 화상을 구현하여

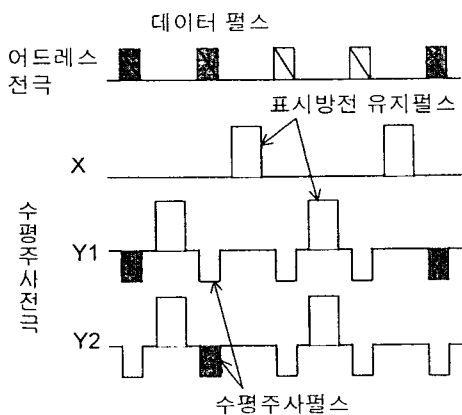


그림 10. AWD 구동방식의 펄스인가방법에 대한 개념도

대화면에서의 가능성을 검증한 결과가 삼성 SDI에서 발표되었다. 이 방식은 AWD 구동법이 가지는 방전 특성을 최적화하여 1 μ s 수준의 좁은 펄스폭을 가지는 기입 어드레스 방식으로 안정적인 고속 구동을 실현하였다[11].

AWD 구동법은 주사선이 증가하는 경우에도 표시방전 유지기간은 변화가 없으므로 휘도 저하가 없고 어드레스 방전과 표시방전이 인접되어 있어서 방전에서 발생하는 공간전하(space charge)를 효과적으로 이용할 수 있다. 풍부한 공간전하는 방전의 성장속도를 빠르게 하므로 방전지연 시간이 줄어들어 폭이 좁은 어드레스 펄스에 의한 좁은 동작마진에서도 충분히 안정된 표시방전을 유도할 수 있는 것이다. 그림 11은 AWD 구동법의 1TV-Field 전체의 타이밍도를 보인 것이다. 어드레스 기간과 표시방전 기간이 별도로 분리되어 있지 않고 1TV 필드 전체에 걸쳐 표시방전 유지펄스를 인가한다. 그리고 각 표시방전 유지펄스의 휴지기에 이것과 중첩해서 어드레스 펄스가 인가되는 구간이 설정된다. 이 부분이 앞에서 서술한 ADS 구동법과 가장 큰 차이점이 된다. 화상이 구현되는 방식을 보면 수평주사라인마다 시간 순차적으로 보조필드들이 설치되어 있고 각 보조필드는 대응되는 bit신호를 표현하게 된다. 그러므로 외견상 주사라인의 주사순서는 보조필드의 발광 순서와 함께 시간적, 공간적으로 분산되고 혼합되는 알고리즘을 가지며 이 순서에 의해 만들어진 수평주사라인별, 보조필드별 화상정보들이 합쳐져서 1TV필드의 화상을 구현한다.

그림 12는 삼성 SDI에서 제안한 AWD 구동법의 개선 방식인 MAoD(Multiple Address overlapping with Display period)구동법의 자세한 구동 타이밍도이다. 그림에서 알 수 있는 것 처럼 Y전극 측에 인가한 표시방전 유지펄스에 연달아서 X 전극 측 표시방전 유지펄스를 인가하고, 각 보조 필드마다 X, Y 전극의 표시방전 유지펄스열이 인가된 후에 휴지 기간이 형성되도록 하였다. Y 전극에는 하나의 표시방

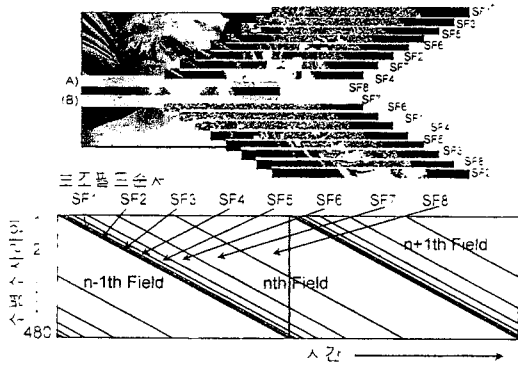


그림 11. ADS 구동방식의 1TV 필드의 구조

전 펄스의 휴지기간에 4개의 데이터 펄스에 대응되는 4개의 수평주사 펄스전압을 순차적으로 인가한다. 그리고 이 주사 펄스들과 타이밍을 일치시켜 X, Y 전극에 양과 음의 바이어스 전압을 인가한다. 데이터 펄스전압은 이 주사펄스와 동기 되어 입력 정보의 유무에 따라 인가된다.

AWD 구동방식은 어드레스 기간과 표시방전 기간이 혼재되어 있으므로 전원장치의 설계 측면에서 큰 이점을 갖는다. 즉, 종래의 ADS 구동방식은 어드레스 펄스에 전원을 공급해 주는 전원부와 표시방전 유지펄스에 전원을 공급해 주는 전원부가 독립적으로 움직임으로 동작기간과 휴지기간이 존재하여 전원 용량이 상대적으로 커야만 하였다. 반면에 AWD 구동방식은 1TV 필드 동안 지속적으로 어드레스 방전과 표시방전이 일어나므로 전원의 최대용량을 낮게 설계할 수가 있다. 어드레스 펄스는 폭이 좁으나 전 필드에 걸쳐 인가함으로 평균 펄스 주기가 길어진다. 이것은 어드레스 펄스를 발생시키는 구동 IC의 냉각을 용이하게 하므로 열 폭주로 인한 구동 IC의 수명 단축을 방지하는 효과도 기대되어진다.

AWD 구동방식은 표시방전 펄스의 휴지기에 어드레스 펄스를 삽입함으로 구동 타이밍의 설계에 많은 제약이 따른다. 그러므로 프라임링 방전 펄스를 위한 타이밍의 설계가 어렵고 수평주사 측 구동 IC의 제어 복잡해진다. 그럼에도 불구하고 방전 특유의

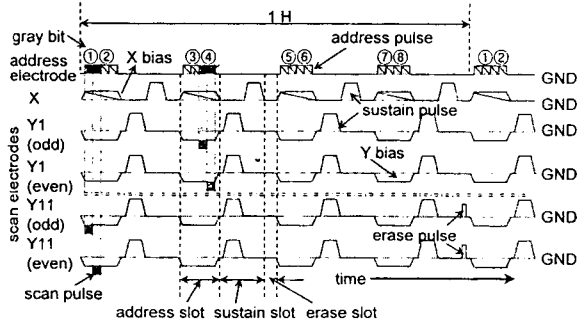


그림 12. MAoD 구동법의 타이밍도

공간전하를 효과적으로 이용할 수 있어 데이터 펄스 전압을 저하시킬 수가 있고 폭이 좁은 펄스에 의한 기입 어드레스가 가능하므로 안정된 고속 구동특성을 확보할 수 있어 HDTV등 고해상도 플라즈마 디스플레이의 구동방식으로써 향후 많은 가능성을 가지고 있으며 점점 이에 관심을 두는 업체도 늘어나고 있는 실정이다.

4. 결 론

플라즈마 디스플레이는 대화면에 유리한 구조와 디지털 TV에 적합한 영상신호 표시 방식을 가지고 있다. 그러므로 현재 태동되고 있는 디지털 시대의 정보 디스플레이 소자로서 가장 적합하다고 할 수 있다. 이러한 플라즈마 디스플레이가 상품화 측면에서 타 디스플레이에 대해 경쟁력을 가지기 위해서 강조되어야 하는 것은 양산성, 가격과 더불어 CRT 대비 동등 이상의 성능이다. 이러한 성능의 대부분은 회로성능에 의존하며 더구나 방전의 안정성이 고속 주사 성능에 직접 연관이 있음을 고려한다면 방전을 제어하는 구동회로에 대한 의존도는 상당히 크다. 그러므로 보다 우수한 방전 제어 기술을 개발하기 위한 연구개발은 끊임없이 이루어져 왔으며 향후도 지속적으로 이루어지리라 생각된다.

플라즈마 디스플레이의 구동기술 중 거의 대부분

의 원천 기술을 미국과 일본이 가지고 있다. 이것은 향후 플라즈마 디스플레이 시대가 도래할 때 우리에게 큰 부담으로 올 것이 분명하며 이를 위한 대비책이 준비되어야 한다. 그러한 측면에서 현재 우리나라 기업체들이 독자 기술 확보에 주력하고 있다는 것은 상당히 바람직하다고 할 수 있다. 그러나 아직 원천성이 있는 기술의 확보가 미흡하여 더욱더 분발해야 함은 자명한 사실이다. 여기에 대학 및 공공연구기관에서 더 많은 관심을 기울인다면 우리나라 디스플레이 산업의 미래를 밝게 하는데 큰 도움이 될 것으로 생각한다.

참 고 문 헌

- [1] T. Shinoda, et al. "Improvement of Luminance and Luminous Efficiency of Surface-Discharge Color ac PDP", SID91 DIGEST, pp.724-727, 1991.
- [2] T. Shinoda, "Plasma Display Panels", Optoelectronics-Devices and Technologies, Vol.7, NO.2, pp.231-251, 1992.
- [3] L. F. Weber, "Plasma Display Device Challenges", ASIA Display 98, pp.15-pp.27, 1998.
- [4] J. Ryeom, et al. "An Image Data Rearranged Sub-Field Method for Reducing Dynamic False Contours in PDPs", IDW'98, pp.547-550, 1998.
- [5] 염정덕, "HDTV급 플라즈마 디스플레이의 고속 어드레스 방전특성에 관한 연구". 조명·전기설비학회논문지 1월호, Vol.15, No.1 pp.13-21, 2001.

- [6] T. Tokunaga, et al. "Development of New Driving Method for AC-PDPs", IDW '99, pp.787-790, 1999.
- [7] Y. B. Song, et al., "Fast Addressing in Color PDPs by Multiple-Frame-Scanning and Picture-Quality-Enhancement Techniques", SID 98 DIGEST, pp.628-631, 1998.
- [8] Y. Kanazawa, et al. "High-Resolution Interlaced Addressing for Plasma Displays", SID99 DIGEST, pp.154-157, 1999.
- [9]日立製作所, "階調付 平面表示装置", 特公昭53-45654, 1971.
- [10] K. Totoki, et al., "Luminance Improvement of AC PDPs by Use of Address-while-Display Scheme", Technical Report of IIECF, ID96-71, Jan. 1997, pp.19-24, 1997.
- [11] J. Ryeom, et al., "The New Driving Scheme of Full TV Field Display for 42-in. WGA PDP", SID 00 DIGEST, pp.738-741, 2000.



염 정 덕(廉正德)

1987년 서울대학교 전기공학과 졸업,
1989년 서울대학교 대학원 전기공학과 졸업(석사), 1992년 서울대학교 대학원 전기공학과 졸업(박사), 1992년~1995년 LG전자 영상미디어 연구소 선임연구원, 1996년 일본 전기·통신대학교 외국인 연구원, 1997년~1999년 삼성SDI PDP팀 선임연구원, 현재 경주대학교 컴퓨터전자공학부 전임강사, 주요연구분야: 기체전자공학, 플라즈마 디스플레이.